

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3630713号
(P3630713)

(45) 発行日 平成17年3月23日(2005.3.23)

(24) 登録日 平成16年12月24日(2004.12.24)

(51) Int. Cl.⁷

F I

H05K	1/18	H05K	1/18	M
H01L	21/56	H01L	21/56	R
H01L	23/02	H01L	23/02	G
H01L	23/12	H05K	3/36	Z
H05K	3/36	H01L	23/12	P

請求項の数 8 (全 10 頁)

(21) 出願番号 特願平6-29014
 (22) 出願日 平成6年1月31日(1994.1.31)
 (65) 公開番号 特開平7-221427
 (43) 公開日 平成7年8月18日(1995.8.18)
 審査請求日 平成12年11月6日(2000.11.6)

(73) 特許権者 000000158
 イベデン株式会社
 岐阜県大垣市神田町2丁目1番地
 (74) 代理人 100068755
 弁理士 恩田 博宣
 (74) 代理人 100105957
 弁理士 恩田 誠
 (72) 発明者 香村 利民
 岐阜県大垣市青柳町300番地 イベデン
 株式会社 青柳工場内
 (72) 発明者 堀場 保宏
 岐阜県大垣市青柳町300番地 イベデン
 株式会社 青柳工場内

最終頁に続く

(54) 【発明の名称】 表面実装用パッケージ及びパッケージ実装装置

(57) 【特許請求の範囲】

【請求項1】

送り用孔を両端側に形成させた長尺状基材が所定の大きさに切断されて半導体素子搭載用貫通孔及び該半導体素子搭載用貫通孔の周辺に配置された複数のボンディングワイヤー用貫通孔を有する樹脂製基材と、該半導体素子搭載用貫通孔を塞ぐように該樹脂製基材の一方の面上に形成される導電層と、該導電層上に接着剤層を介して接着され且つ搭載される半導体素子と、上記ボンディングワイヤー用貫通孔を塞ぐように上記樹脂製基材の上記一方の面上に形成される実装用端子部と、該実装用端子部と上記半導体素子とを上記ボンディングワイヤー用貫通孔を介して電氣的に接合するボンディングワイヤーと、該ボンディングワイヤー及び上記半導体素子を封止する樹脂製封止部とからなることを特徴とする表面実装用パッケージ。

10

【請求項2】

送り用孔を両端側に形成させた長尺状基材が所定の大きさに切断されて複数のボンディングワイヤー用貫通孔を有する樹脂製基材と、上記ボンディングワイヤー用貫通孔を塞ぐように上記樹脂製基材の上記一方の面上に形成される実装用端子部と、該樹脂製基材の他方の面上であって上記ボンディングワイヤー用貫通孔に取り囲まれるように搭載される半導体素子と、上記実装用端子部と上記半導体素子とを上記ボンディングワイヤー用貫通孔を介して電氣的に接合するボンディングワイヤーと、該ボンディングワイヤー及び上記半導体素子を封止する樹脂製封止部とからなることを特徴とする表面実装用パッケージ。

【請求項3】

20

請求項 1 又は 2 記載の表面実装用パッケージにおいて、上記実装用端子部と上記半導体素子とを上記ボンディングワイヤー用貫通孔を介してボンディングワイヤーを用いて電氣的に接合する場合、上記樹脂製基材の上記他方の面上に他の導電層が形成され、上記半導体素子と該他の導電層とをボンディングワイヤーを用いて電氣的に接合するとともに、該他の導電層と上記実装用端子部とを他のボンディングワイヤーを用いて電氣的に接合することを特徴とする表面実装用パッケージ。

【請求項 4】

上記ボンディングワイヤー用貫通孔は、上記半導体素子を直線状に取り囲むのではなく、千鳥状若しくは波状に配置されることによって、より多数の配置を確保した請求項 1 ~ 3 記載の表面実装用パッケージ。

10

【請求項 5】

請求項 1 ~ 4 記載の表面実装用パッケージにおいて、ボンディングワイヤーが挿通される上記ボンディングワイヤー用貫通孔及び半導体素子搭載用貫通孔以外に、電子部品搭載用貫通孔を備え、該電子部品搭載用貫通孔には電子部品を配置し、且つ該電子部品に接合されるとともに該電子部品搭載用貫通孔を塞ぐように上記樹脂製基材の上記一方の面上に形成される、少なくとも 2 分割された電子部品用端子部を備える請求項 1 ~ 4 記載の表面実装用パッケージ。

【請求項 6】

請求項 1 ~ 5 記載の表面実装用パッケージが、該表面実装用パッケージの上記実装用端子部に対向する位置に接合用端子部を備えるプリント配線基板の表面に、該実装用端子部と該接合用端子部とを接合することにより実装されてなることを特徴とするパッケージ実装装置。

20

【請求項 7】

上記表面実装用パッケージを構成する上記樹脂製基材の上記一方の面上であって且つ上記半導体素子が搭載される下方側には、放熱体が形成され、該放熱体がプリント配線基板に形成された放熱体収納用貫通孔内に収納される請求項 6 記載のパッケージ実装装置。

【請求項 8】

上記プリント配線基板には、放熱用貫通孔を備える請求項 7 記載のパッケージ実装装置。

【発明の詳細な説明】

【0001】

30

【産業上の利用分野】

本発明は、表面実装用パッケージ及びパッケージ実装装置に関し、更に詳しくは、薄型でしかもリールツウリール方式にて製造可能な表面実装用パッケージ及びこれを用いた薄型のパッケージ実装装置に関する。

【0002】

【従来の技術】

従来の表面実装用パッケージとしては、半田接合用のピン P を備えるパッドグリッドアレイ（図 12）及びこれを半田 H によりプリント配線基板に接合して製作されたパッケージ実装装置（図 13）〔特公平 5 - 19985 号公報〕、基板の側方にはみ出た表面パターンを有する半導体素子搭載用両面フィルムキャリア（特公平 5 - 17704 号公報）及び IC モジュール用キャリア要素（特公昭 63 - 54219 号公報）が知られている。

40

【0003】

【発明が解決しようとする課題】

しかし、上記特公平 5 - 19985 号公報に係るパッドグリッドアレイは、半田接合用のピン P を備えるので、厚くなるし、このピンを挿入するスルーホールの内面をメッキする必要もあり、更にリールツウリールにて製造することも困難となる。また、所謂ピングリッドアレイにおいても厚くなるという欠点を同様に有する。上記特公平 5 - 17704 号公報に係る半導体素子搭載用両面フィルムキャリアにおいては、基板の側方にはみ出た表面パターンが実装用の接続端子となり、これを介して表面実装することとなり、そのためボンディングワイヤーと接続される端子部が実装用の接続端子とならないので、横長とな

50

り且つ簡便な構造とならないし、リールトゥリールにて製造することも困難となる。所謂、フラットパッケージも同様な欠点を有する。また、上記特公昭63-54219号公報に係るICモジュール用キャリア要素においては、外側端子部が半導体素子の下方に位置しているし、フィルム片の上に半導体素子が搭載されているので、厚くなる。

【0004】

本発明は、上記問題点を解決するためになされたものであり、薄型で、ボンディングワイヤー用貫通孔の内周面のメッキを不要とする表面実装用パッケージ及びこれを用いた薄型のパッケージ実装装置を提供することを目的とする。更に、リールトゥリール方式にて製造可能な、半導体素子の搭載位置からより離れた位置においてプリント配線基板と接合可能とした、又は放熱効果に優れた表面実装用パッケージ及びこれを用いたパッケージ実装装置を提供することを目的とする。

10

【0005】

【課題を解決するための手段】

本第1発明の表面実装用パッケージは、送り用孔を両端側に形成させた長尺状基材が所定の大きさに切断されて半導体素子搭載用貫通孔及び該半導体素子搭載用貫通孔の周辺に配置された複数のボンディングワイヤー用貫通孔を有する樹脂製基材と、該半導体素子搭載用貫通孔を塞ぐように該樹脂製基材の一方の面上に形成される導電層と、該導電層上に接着剤層を介して接着され且つ搭載される半導体素子と、上記ボンディングワイヤー用貫通孔を塞ぐように上記樹脂製基材の上記一方の面上に形成される実装用端子部と、該実装用端子部と上記半導体素子とを上記ボンディングワイヤー用貫通孔を介して電氣的に接合するボンディングワイヤーと、該ボンディングワイヤー及び上記半導体素子を封止する樹脂製封止部とからなることを特徴とする。

20

【0006】

本第2発明の表面実装用パッケージは、送り用孔を両端側に形成させた長尺状基材が所定の大きさに切断されて複数のボンディングワイヤー用貫通孔を有する樹脂製基材と、上記ボンディングワイヤー用貫通孔を塞ぐように上記樹脂製基材の上記一方の面上に形成される実装用端子部と、該樹脂製基材の他方の面上であって上記ボンディングワイヤー用貫通孔に取り囲まれるように搭載される半導体素子と、上記実装用端子部と上記半導体素子とを上記ボンディングワイヤー用貫通孔を介して電氣的に接合するボンディングワイヤーと、該ボンディングワイヤー及び上記半導体素子を封止する樹脂製封止部とからなることを特徴とする。

30

【0007】

本第3発明の表面実装用パッケージは、上記第1又は第2発明の表面実装用パッケージにおいて、上記実装用端子部と上記半導体素子とを上記ボンディングワイヤー用貫通孔を介してボンディングワイヤーを用いて電氣的に接合する場合、上記樹脂製基材の上記他方の面上に他の導電層が形成され、上記半導体素子と該他の導電層とをボンディングワイヤーを用いて電氣的に接合するとともに、該他の導電層と上記実装用端子部とを他のボンディングワイヤーを用いて電氣的に接合することを特徴とする。

【0008】

上記発明において、第4発明に示すように、上記ボンディングワイヤー用貫通孔は、上記半導体素子を直線状に取り囲むのではなく、千鳥状若しくは波状に配置されることによつて、より多数の配置を確保したものとすることができる。

40

【0009】

上記発明において、第5発明に示すように、ボンディングワイヤーが挿通される上記ボンディングワイヤー用貫通孔以外に、電子部品搭載用貫通孔を備え、該電子部品搭載用貫通孔には電子部品を配置し、且つ該電子部品に接合されるとともに該電子部品搭載用貫通孔を塞ぐように上記樹脂製基材の上記一方の面上に形成される、少なくとも2分割された電子部品用端子部を備えたものとすることができる。

【0010】

上記において、第6発明に示すように、表面実装用パッケージが、該表面実装用パッケー

50

ジの上記実装用端子部に対向する位置に接合用端子部を備えるプリント配線基板の表面に、該実装用端子部と該接合用端子部とを接合することにより実装されてなるものとすることができる。

【0011】

上記において、第7発明に示すように、表面実装用パッケージを構成する上記樹脂製基材の上記一方の面上であって且つ上記半導体素子が搭載される下方側には、放熱体が形成され、該放熱体がプリント配線基板に形成された放熱体収納用貫通孔内に收容されるものとすることができる。また、上記において、第8発明に示すように、上記プリント配線基板には、放熱用貫通孔を備えるものとすることができる。

【0012】

【実施例】

以下、実施例及び比較例により本発明を具体的に説明する。

実施例1

本実施例の表面実装用パッケージは、図1及び図2に示すように、樹脂製基材1に設けられた半導体素子搭載用貫通孔11内に、半導体素子4を収納したものである。即ち、本パッケージは、樹脂製基材1と導電層2と半導体素子4と実装用端子部5とボンディングワイヤー6と樹脂製封止部7とからなる。

【0013】

この樹脂性基材1は、図2に示すように、正方形（縦35mm、横33mm、厚さ0.1mm）であるが、同図（一部平面図）の一点鎖線に示すように、長尺状であって、そのリールトゥール方式にて搬送が可能なように、送り用孔13を両端側に形成させたものでもよい。尚、この正方形の基材は、この長尺状基材を所定の大きさに切断して得たものである。この基材1は、ガラスエポキシからなるが、他にポリエステル、ポリイミド等からなってもよい。また、この基材1には、その中央に半導体素子搭載用貫通孔11が形成され、その周辺に全部で13個のボンディングワイヤー用貫通孔12が形成されており、これが一対を構成している。尚、長尺状基材の場合には、この対が多数、搬送方向に並列されている。また、この対が短手方向にも複数列（例えば2列、3列若しくは4列等）連続されており、各列毎に切断した場合、図2の長尺状のものとなる。

【0014】

上記導電層（銅箔製）2は、半導体素子搭載用貫通孔11を塞ぐとともにこれよりも大きな面積をもって、この樹脂製基材1の一方の面（下面）上に形成されている。これは通常実施されるエッチングにより形成され、またこの表面にはこれを保護するためのメッキ層（ニッケル、金、半田等）が形成されている。そして、半導体素子（5mm×5mm×0.3mm（厚さ））4が、この導電層2の上に接着剤層3を介して接着され且つ搭載されている。

【0015】

上記実装用端子部5は、各ボンディングワイヤー用貫通孔12を塞ぐとともにこれよりも大きな面積（円形、尚円形以外に四角状等としてもよい。）をもって、樹脂製基材1の下面上に形成されている。これは上記導電層2と同様の構成であり、同様に形成されるとともに、これらを一回のエッチング処理により同時に形成される。また、この端子部5は、図3に示すように、各ボンディングワイヤー用貫通孔を塞ぐ部分（四角形、尚、丸形状等でもよい。）等）51と、これを他領域に導いてその他端に形成される端部（四角形、尚、丸形状等でもよい。）52とその両者を接続する中間帯部53とからなるものとする。このようにすることにより、適宜の位置にあるプリント配線基板8の上面に形成された各接合用端子部82とを適宜接続でき、接続の自由度が増大する。

この実装用端子部5は、図1に示すように、プリント配線基板（尚、基材は81を示す。）8の上面に形成されている各接合用端子部82に電氣的に接合される。

【0016】

上記ボンディングワイヤー6は、各実装用端子部5と半導体素子4とをボンディングワイヤー用貫通孔12を介して、超音波ボンディング等により電氣的に接合されている。更に

10

20

30

40

50

、これらのボンディングワイヤー 6 及び半導体素子 4 を封止するための樹脂製封止部 7 が、ポッティング法、トランスファーモールド法等により形成されている。

尚、一般的に知られるように、上記樹脂製基材 1 の下面には、半田等により接合しない部分や半田によるショートを防ぐ目的でソルダーレジスト（永久レジスト）14 等を施しても良い。

【0017】

また、上記ボンディングワイヤー用貫通孔 12 は、半導体素子の外形線に沿って直線状一列に周辺配置されているが、これに限らず、例えば、図 4 に示すように千鳥配置（2 列状のジグザグ配列）でもよいし、図 5 に示すように 3 列状のジグザグ配列、図 6 に示すように 3 列状の平行配列、更には 4 列以上の列のジグザグ配列等であってもよい。これらの場合は、半導体素子の短い外形線の領域において多数のボンディングワイヤーを取り付けることができる。以上より、本実施例の表面実装用パッケージは、薄型とすることができ、リールトゥリール方式にて、孔開け、エッチング、メッキ処理、半導体素子の搭載等を連続的に行うことができる。また、各実装用端子部 5 は半導体素子の下方位置よりも外側に位置し、更にこの実装用端子部 5 及び接合相手の各接合用端子部 8 2 とともに薄膜の平面的なもののため、その接合の信頼性が高い。

10

【0018】

実施例 2

本実施例の表面実装用パッケージは、図 7 に示すように、樹脂製基材 1 には実施例 1 で設けられていた半導体素子搭載用貫通孔がなく、半導体素子 4 が樹脂製基材 1 の上面上に搭載されているものである。また、樹脂製封止部 7 はダム 7 1 によりせき止められている。その他の構成は、実施例 1 と同じである。

20

本パッケージは、厚さがやや厚くなるものの、リールトゥリール方式にて製造できること、各実装用端子部は半導体素子の下面よりも外側に位置すること、及び接合の信頼性が高いことは同様である。

【0019】

実施例 3

本実施例の表面実装用パッケージは、図 8 に示すように、実装用端子部 5 と半導体素子 4 とをボンディングワイヤー用貫通孔を介してボンディングワイヤーを用いて電氣的に接合する場合、樹脂製基材 1 の上面上に他の導電層 6 1 が形成され、半導体素子 4 とこの他の導電層 6 1 とをボンディングワイヤー 6 a を用いて電氣的に接合するとともに、この他の導電層 6 1 と実装用端子部 5 とを他のボンディングワイヤー 6 b を用いて、二段階にて電氣的に接合するものである。尚、図 8 では、二段階接合は右側の実装用端子部 5 においてのみ示されているが、これに限らず、左側に示す実装用端子部において利用してもよいし、他の端子部において利用してもよい。即ち、複数の端子部のうち、所望の端子部の 1 又は 2 以上をこのように二段階接合してもよいし、更に三段階以上の接合方式としてもよい。

30

このような二段階又は三段階以上の接合方式によれば、長いボンディングワイヤーを用いることもなく、離れた位置にある接合用導電層に安定的に接合できる。

【0020】

実施例 4

本実施例の表面実装用パッケージは、図 9 に示すように、ボンディングワイヤー 6 が挿通されるボンディングワイヤー用貫通孔 12 以外に、電子部品搭載用貫通孔 12 a を備え、この電子部品搭載用貫通孔 12 a には電子部品 9 が配置される。そして、この電子部品（例えばキャパシタ等）9 の左側部及び右側部は、2 分割された電子部品用端子部 9 a 及び 9 b の一方にて接合される。尚、2 分割以外にも 3 分割若しくは 4 以上の分割方法とすることもできる。

以上より、半導体素子のみならず、この電子部品 9 をも搭載できる。しかも、これが収納される電子部品搭載用貫通孔 12 a は、他のボンディングワイヤー用貫通孔 12 と同時に孔開け形成されるので、製造工程の複雑さはない。

40

50

【 0 0 2 1 】

実施例 5

本実施例は、図 1 0 に例示されるようにパッケージ実装装置を示すものである。即ち、実施例 1 にて示す表面実装用パッケージ（図 1 及び図 2 に図示）が、この表面実装用パッケージの実装用端子部 5 に対向する位置に接合用端子部 8 2 を備えるプリント配線基板 8 の表面に、半田 8 3 により、これらの両端子部（5 及び 8 2）を接合することにより実装されてなるものである。これは簡便な構造であるとともに、薄型であり、また端子部同志が平面接合のため接合の信頼性も高い。尚、一般的に知られるように、半田等により接合しない部分や半田によるショートを防ぐ目的でソルダーレジスト（永久レジスト）1 4 等を施しても良い。

10

【 0 0 2 2 】

また、実施例 2 にて示す表面実装用パッケージ（図 7 に図示）が、同図に示すプリント配線基板 8 の表面に接合されたものとすることもできる。これはやや厚くなるものの、簡便な構造であるとともに、同様に接合の信頼性が高い。

【 0 0 2 3 】

実施例 6

本実施例は、図 1 1 に例示されるように放熱性に優れたパッケージ実装装置を示すものである。即ち、表面実装用パッケージを構成する樹脂製基材の下面上であって且つ半導体素子 4 が搭載される下方側には、放熱体 1 0 が接着剤等により形成され、この放熱体 1 0 がプリント配線基板 8 に形成された放熱体収納用貫通孔 8 4 内に収納されている。この放熱体 1 0 は同図に示すように、半導体素子用貫通孔及び基材の下側には接着剤層 1 7 を介して銅箔層 1 8 が形成され、この下に接着剤層 1 9 を介して接着されている。尚、この銅箔層 1 8 及び接着剤層 1 9 を用いずに、直接に基材に接着剤層を介して接着した構成としてもよい。この放熱体 1 0 は、銅や銅タンゲステン等により構成されている。更に、この貫通孔（例えば四角状等）8 4 の周辺には、複数（例えば 6 ~ 1 2 個、特に好ましくは 8 個）の放熱用貫通孔 8 5 が形成されている。以上より、放熱性に優れるので、半導体素子等の寿命、信頼性を向上させることができる。

20

尚、同図においてプリント配線基板 8 を接着する前の表面実装用パッケージ、即ち同図に示すような基材に放熱体 1 0 を接着した構成のものも、本発明の表面実装用パッケージの一例とすることができる。

30

また、上記実施例では放熱体 1 0 及び放熱用貫通孔 8 5 の両方が備わっているが、この一方のみを備えた構成としてもよい。

【 0 0 2 4 】

尚、本発明においては、前記具体的実施例に示すものに限られず、目的、用途に応じて本発明の範囲内で種々変更した実施例とすることができる。即ち、樹脂製基材の大きさ（縦、横）、厚さ、これが長尺状の場合はその長さ、また半導体素子搭載用貫通孔、ボンディングワイヤー用貫通孔及び電子部品搭載用貫通孔の大きさ、配置数、取り囲む用に配置する場合のその配置方法等は、上記実施例に示すものに限定されない。上記実装用端子部及び接合用端子部の平面形状（丸型、四角型、楕円型、所定場所に引き出された所定パターン形状等）、その大きさ等も限定されず、種々選択される。また、上記実施例 1 ~ 4 にて

40

【 0 0 2 5 】

更に、参考例として、図 7 に示す樹脂製基材の上に半導体素子を配置した場合、この基材を介してその下面であって且つこの半導体素子の下方に位置する場所に放熱体を取り付け、これを上記実施例 6 にて示すプリント配線基板の所定孔内に収納配置したものとすることもできる。この場合は、パッケージ実装装置の厚さがやや厚くなるものの、簡便な構造であるとともに、同様に接合の信頼性が高い。

【 0 0 2 6 】

【 発明の効果 】

50

本第 1 発明の表面実装用パッケージは、薄型とすることができ、リールトゥリール方式にて、孔開け、エッチング及びメッキ処理等を連続的に行うことができ、また、実装用端子部と接合相手の各接合用端子部との接合が平面接合のため、その接合の信頼性が高い。

本第 2 発明の表面実装用パッケージは、厚さがやや厚くなるものの、リールトゥリール方式にて製造でき、また接合の信頼性も高い。

本第 3 発明の表面実装用パッケージは、実装用端子部と半導体素子とを複数段階にて電氣的に接合するので、長いボンディングワイヤーを用いることもなく、離れた位置にある接合用導電層と安定的に接合できる。

【 0 0 2 7 】

本第 4 発明の表面実装用パッケージにおいては、ボンディングワイヤー用貫通孔の配列がジグザグの千鳥配置又は他の波状形状のため、半導体素子の短い外形線の領域において多数のボンディングワイヤーを互いに接触しないように容易に取り付けることができる。本第 5 発明の表面実装用パッケージは、所定のスルーホールに電子部品が配置されるので、1 枚の樹脂製基材に半導体素子のみならずキャパシタ等の電子部品をも、複雑な工程を必要とせずに搭載できる。

10

【 0 0 2 8 】

本第 6 発明のパッケージ実装装置は、簡便な構造であるとともに、薄型であり、また平面接合のため接合の信頼性も高い。本第 7 発明のパッケージ実装装置においては、半導体素子が搭載される下方側に放熱体が形成されているので、また本第 8 発明のパッケージ実装装置においては、放熱用貫通孔が形成されているので、いずれも放熱性に優れ、そのため半導体素子等の寿命を向上させることができる。

20

【 図面の簡単な説明 】

【 図 1 】 主として実施例 1 に係る表面実装用パッケージを説明する縦断面図である。

【 図 2 】 実施例 1 に係る表面実装用パッケージの平面図である。

【 図 3 】 表面実装用パッケージにおいて実装用端子部の平面形状を変えた場合を示す説明図である。

【 図 4 】 ボンディングワイヤー用貫通孔の配列が千鳥配置（2 列状のジグザグ配列）の状態を示す説明図である。

【 図 5 】 ボンディングワイヤー用貫通孔の配列が 3 列状のジグザグ配列の状態を示す説明図である。

30

【 図 6 】 ボンディングワイヤー用貫通孔の配列が 3 列状の波型平行配列の状態を示す説明図である。

【 図 7 】 主として実施例 2 に係る表面実装用パッケージの縦断面図である。

【 図 8 】 実施例 3 に係る表面実装用パッケージの縦断面図である。

【 図 9 】 主として実施例 4 に係る表面実装用パッケージの縦断面図である。

【 図 1 0 】 実施例 5 に係るパッケージ実装装置の縦断面図である。

【 図 1 1 】 実施例 6 に係る放熱性に優れるパッケージ実装装置の縦断面図である。

【 図 1 2 】 従来の表面実装用パッケージの一例を示す縦断面図である。

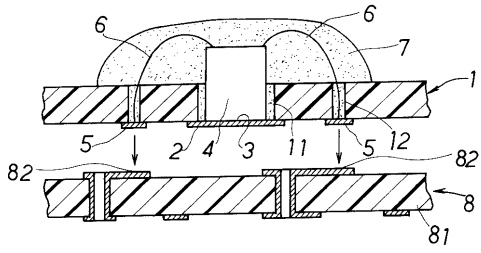
【 図 1 3 】 図 1 2 に示す表面実装用パッケージを用いた製作したパッケージ実装装置の縦断面図である。

40

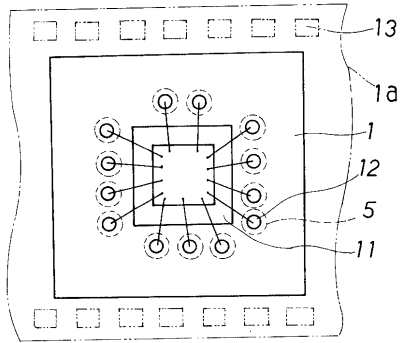
【 符号の説明 】

1 ; 樹脂製基材、 1 1 ; 半導体素子搭載用貫通孔、 1 2 ; ボンディングワイヤー用貫通孔、 1 2 a ; 電子部品搭載用貫通孔、 2 ; 導電層、 3 ; 接着層、 4 ; 半導体素子、 5 ; 実装用端子部、 6 ; ボンディングワイヤー、 6 1 ; 他の導電層、 7 ; 樹脂製封止部、 7 1 ; ダム、 8 ; プリント配線基板、 8 2 ; 接合用端子部、 8 4 ; 放熱体収納用貫通孔、 8 5 ; 放熱用貫通孔、 9 ; 電子部品、 9 a、 9 b ; 電子部品用端子部、 1 0 ; 放熱体。

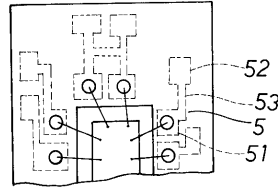
【 図 1 】



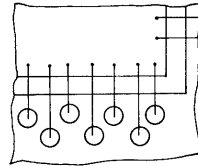
【 図 2 】



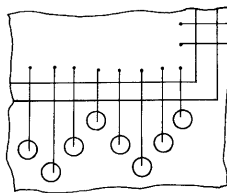
【 図 3 】



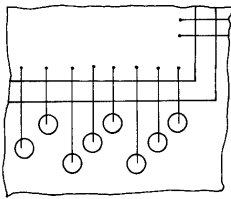
【 図 4 】



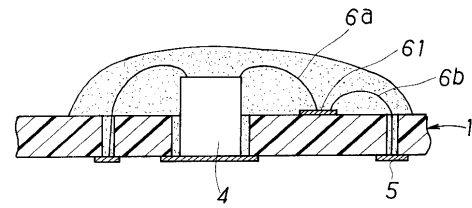
【 図 5 】



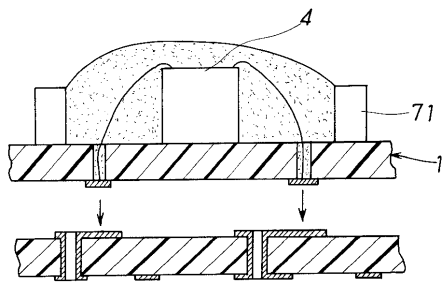
【 図 6 】



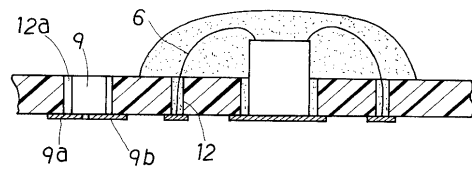
【 図 8 】



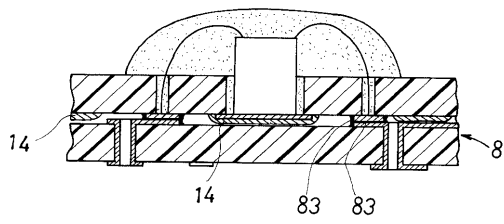
【 図 7 】



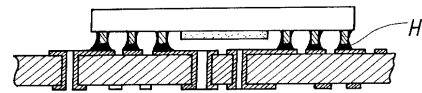
【 図 9 】



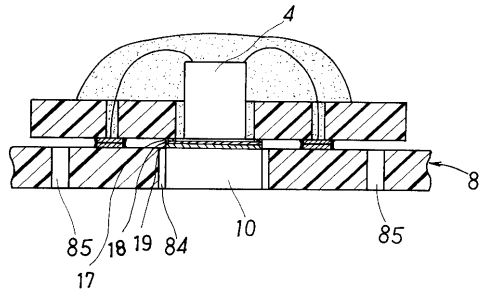
【 図 1 0 】



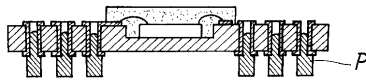
【 図 1 3 】



【 図 1 1 】



【 図 1 2 】



フロントページの続き

(72)発明者 木俣 賢朗

岐阜県大垣市青柳町300番地 イピデン株式会社 青柳工場内

審査官 千葉 成就

(56)参考文献 特開平03-207697(JP,A)
特公平05-017704(JP,B2)
特開平04-137756(JP,A)
実開平03-053872(JP,U)
実開昭54-045963(JP,U)
特開昭62-185394(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

H05K 1/18
H01L 21/56
H01L 23/02
H01L 23/12
H05K 3/36