

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5750410号  
(P5750410)

(45) 発行日 平成27年7月22日(2015.7.22)

(24) 登録日 平成27年5月22日(2015.5.22)

(51) Int. Cl. F I  
 HO 1 P 3/12 (2006.01) HO 1 P 3/12  
 HO 1 P 11/00 (2006.01) HO 1 P 11/00 1 O 1  
 HO 1 L 23/12 (2006.01) HO 1 L 23/12 3 O 1 Z

請求項の数 15 (全 15 頁)

(21) 出願番号	特願2012-161480 (P2012-161480)	(73) 特許権者	000005186
(22) 出願日	平成24年7月20日 (2012.7.20)		株式会社フジクラ
(65) 公開番号	特開2014-23028 (P2014-23028A)		東京都江東区木場1丁目5番1号
(43) 公開日	平成26年2月3日 (2014.2.3)	(74) 代理人	100064908
審査請求日	平成25年7月2日 (2013.7.2)		弁理士 志賀 正武
		(74) 代理人	100106909
			弁理士 棚井 澄雄
		(74) 代理人	100126882
			弁理士 五十嵐 光永
		(74) 代理人	100160093
			弁理士 小室 敏雄
		(74) 代理人	100169764
			弁理士 清水 雄一郎

最終頁に続く

(54) 【発明の名称】 導波路、導波路製造方法、導波路実装構造、導波路実装方法及び高周波通信モジュール

(57) 【特許請求の範囲】

【請求項 1】

電磁波を伝送する導波路において、  
 硬質誘電体からなり、前記電磁波の伝播方向に延在する導波路基体と、  
 前記導波路基体の表面に形成された金属被覆層と、  
 を備え、

前記導波路基体は、長辺を a、短辺を b、前記電磁波の周波数を f、光速を c、前記硬質誘電体の比誘電率を  $\epsilon_r$  としたときに、

【数 2】

$$\frac{c}{2a\sqrt{\epsilon_r}} < f < \frac{c}{2b\sqrt{\epsilon_r}}$$

を満足する伝播モードに応じた長さの前記長辺及び前記短辺を有する矩形の断面形状に形成されることを特徴とする導波路。

【請求項 2】

前記硬質誘電体は、純石英、石英化合物、アルミナ、或いはセラミックのいずれかであることを特徴とする請求項 1 に記載の導波路。

## 【請求項 3】

前記導波路基体は、アナログ回路部品として付加すべき機能に応じた平面形状を有することを特徴とする請求項 1 または 2 に記載の導波路。

## 【請求項 4】

前記金属被覆層は、金属メッキによって形成された金属メッキ層であることを特徴とする請求項 1 ~ 3 のいずれか一項に記載の導波路。

## 【請求項 5】

前記金属メッキ層は、銅メッキによって形成された銅メッキ層であることを特徴とする請求項 4 に記載の導波路。

## 【請求項 6】

前記金属被覆層は、前記金属メッキ層と前記導波路基体との密着性を高める目的で形成された下地層を有することを特徴とする請求項 4 または 5 に記載の導波路。

## 【請求項 7】

電磁波を伝送する導波路の製造方法において、  
硬質誘電体を加工して前記電磁波の伝播方向に延在する導波路基体を作製する工程と、  
前記導波路基体の表面に金属被覆層を形成する工程と、  
を有し、

前記導波路基体を、長辺を a、短辺を b、前記電磁波の周波数を f、光速を c、前記硬質誘電体の比誘電率を  $\epsilon_r$  としたときに、

## 【数 3】

$$\frac{c}{2a\sqrt{\epsilon_r}} < f < \frac{c}{2b\sqrt{\epsilon_r}}$$

を満足する伝播モードに応じた長さの前記長辺及び前記短辺を有する矩形の断面形状に形成することを特徴とする導波路製造方法。

## 【請求項 8】

前記硬質誘電体として、純石英、石英化合物、アルミナ、或いはセラミックのいずれかを用いることを特徴とする請求項 7 に記載の導波路製造方法。

## 【請求項 9】

前記硬質誘電体を加工して、アナログ回路部品として付加すべき機能に応じた平面形状を有する前記導波路基体を作製することを特徴とする請求項 7 または 8 に記載の導波路製造方法。

## 【請求項 10】

前記導波路基体の表面に、前記金属被覆層として金属メッキによる金属メッキ層を形成することを特徴とする請求項 7 ~ 9 のいずれか一項に記載の導波路製造方法。

## 【請求項 11】

前記金属メッキ層として、銅メッキによる銅メッキ層を形成することを特徴とする請求項 10 に記載の導波路製造方法。

## 【請求項 12】

前記導波路基体の表面に、前記金属メッキ層と前記導波路基体との密着性を高める目的で下地層を形成した後、前記下地層の表面に前記金属メッキ層を形成することを特徴とする請求項 10 または 11 に記載の導波路製造方法。

## 【請求項 13】

請求項 1 ~ 6 のいずれか一項に記載の導波路が、回路基板の表面に設けられた溝部或いは前記回路基板の内部に埋め込み実装される、または前記回路基板の表面に表面実装されることを特徴とする導波路実装構造。

## 【請求項 14】

10

20

30

40

50

請求項 1 ~ 6 のいずれか一項に記載の導波路を回路基板の表面に設けられた溝部に埋め込み実装する工程、或いは前記導波路を前記回路基板の内部に埋め込み実装する工程、或いは前記導波路を前記回路基板の表面に表面実装する工程を有することを特徴とする導波路実装方法。

【請求項 15】

請求項 13 に記載の導波路実装構造によって構成されたアナログフロントエンドを備えることを特徴とする高周波通信モジュール。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、導波路、導波路製造方法、導波路実装構造、導波路実装方法及び高周波通信モジュールに関する。

【背景技術】

【0002】

従来から、マイクロ波やミリ波等の高周波の電磁波を伝送する導波路（導波管と同義）として、矩形或いは円形の断面形状を有する中空の金属管で構成された中空導波路や、誘電体に設けられた孔に金属を充填して疑似的な導波路の壁が形成された誘電体集積基板導波路（SIW：Substrate Integrated Waveguide）、液晶ポリマー等の高分子材料を誘電体として用いる誘電体導波路などが知られている。

下記特許文献 1 には、ミリ波フロントエンドを構成する部品の一つである結合器を、中空導波路或いは誘電体導波路で構成する技術が開示されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2004 - 7365 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

近年では、免許不要で一般に広く開放されているミリ波帯域を利用して無線伝送を行うミリ波通信が、家庭向けやオフィス向けの大容量伝送技術として注目されている。昨今の CMOS 技術の発展により、ミリ波 IC チップの低コスト化の目途が立ったことから、ミリ波通信モジュールの開発が急ピッチで進んでいるが、今後は、ミリ波通信モジュールに搭載されるアナログフロントエンドの小型化及び低損失化が要求される。

【0005】

上記のように、アナログフロントエンドを構成する部品に中空導波路や誘電体導波路を用いる技術は従来から知られているが、中空導波路は、誘電体による波長短縮効果を得られず、寸法が大きくなるという欠点があり、一方、液晶ポリマー等の高分子誘電体を用いる誘電体導波路は、厚さ寸法を大きくすることができず、誘電正接（ $\tan \delta$ ）も大きいため、伝送損失が大きいという欠点がある。

【0006】

また、近年、開発が進んでいる SIW を、アナログフロントエンドを構成する部品に適用することも考えられるが、この SIW は、小型化を実現できても製造プロセスが複雑であるが故に製造コストが高く、さらに、銅損及び誘電体損の他、電磁放射損と表面波励振損等の発生によってトータルの伝送損失が大きくなるという欠点がある。

【0007】

アナログフロントエンドの小型化及び低損失化は、ミリ波通信モジュール全体の小型化及び低損失化（伝送効率の向上）につながる。しかしながら、上記のように、中空導波路、誘電体導波路、SIW などの従来の導波路は、それぞれ寸法が大きい、或いは伝送損失が大きいという欠点があり、ミリ波通信モジュールのアナログフロントエンドを構成する部品として要求される性能を満たしていない。

10

20

30

40

50

## 【0008】

本発明は、上述した事情に鑑みてなされたものであり、従来よりも小型化及び低損失化を実現可能な導波路、導波路製造方法、導波路実装構造、導波路実装方法及び高周波通信モジュールを提供することを目的とする。

## 【課題を解決するための手段】

## 【0009】

上記課題を解決するために、本発明に係る導波路は、電磁波を伝送する導波路において、硬質誘電体からなり、前記電磁波の伝播方向に延在する導波路基体と、前記導波路基体の表面に形成された金属被覆層と、を備え、前記導波路基体は、長辺をa、短辺をb、前記電磁波の周波数をf、光速をc、前記硬質誘電体の比誘電率を  $\epsilon_r$  としたときに、

## 【数4】

$$\frac{c}{2a\sqrt{\epsilon_r}} < f < \frac{c}{2b\sqrt{\epsilon_r}}$$

を満足する伝播モードに応じた長さの前記長辺及び前記短辺を有する矩形の断面形状に形成されることが好ましい。

本発明に係る導波路において、前記硬質誘電体は、純石英、石英化合物、アルミナ、或いはセラミックのいずれかであることが好ましい。

本発明に係る導波路において、前記導波路基体は、アナログ回路部品として付加すべき機能に応じた平面形状を有することが好ましい。

本発明に係る導波路において、前記金属被覆層は、金属メッキによって形成された金属メッキ層であることが好ましい。

本発明に係る導波路において、前記金属メッキ層は、銅メッキによって形成された銅メッキ層であることが好ましい。

本発明に係る導波路において、前記金属被覆層は、前記金属メッキ層と前記導波路基体との密着性を高める目的で形成された下地層を有することが好ましい。

## 【0010】

また、本発明に係る導波路製造方法は、電磁波を伝送する導波路の製造方法において、硬質誘電体を加工して前記電磁波の伝播方向に延在する導波路基体を作製する工程と、前記導波路基体の表面に金属被覆層を形成する工程と、を有し、前記導波路基体を、長辺をa、短辺をb、前記電磁波の周波数をf、光速をc、前記硬質誘電体の比誘電率を  $\epsilon_r$  としたときに、

## 【数5】

$$\frac{c}{2a\sqrt{\epsilon_r}} < f < \frac{c}{2b\sqrt{\epsilon_r}}$$

を満足する伝播モードに応じた長さの前記長辺及び前記短辺を有する矩形の断面形状に形成することが好ましい。

本発明に係る導波路製造方法において、前記硬質誘電体として、純石英、石英化合物、アルミナ、或いはセラミックのいずれかをを用いることが好ましい。

本発明に係る導波路製造方法において、前記硬質誘電体を加工して、アナログ回路部品として付加すべき機能に応じた平面形状を有する導波路基体を作製することが好ましい。

本発明に係る導波路製造方法において、前記導波路基体の表面に、前記金属被覆層として金属メッキによる金属メッキ層を形成することが好ましい。

本発明に係る導波路製造方法において、前記金属メッキ層として、銅メッキによる銅メッキ層を形成することが好ましい。

本発明に係る導波路製造方法において、前記導波路基体の表面に、前記金属メッキ層と前記導波路基体との密着性を高める目的で下地層を形成した後、前記下地層の表面に前記金属メッキ層を形成することが好ましい。

#### 【0011】

また、本発明に係る導波路実装構造は、上記の導波路が、回路基板の表面に設けられた溝部或いは前記回路基板の内部に埋め込み実装される、または前記回路基板の表面に表面実装されることを特徴とする。

10

また、本発明に係る導波路実装方法は、上記の導波路を回路基板の表面に設けられた溝部に埋め込み実装する工程、或いは前記導波路を前記回路基板の内部に埋め込み実装する工程、或いは前記導波路を前記回路基板の表面に表面実装する工程を有することを特徴とする。

さらに、本発明に係る高周波通信モジュールは、上記の導波路実装構造によって構成されたアナログフロントエンドを備えることを特徴とする。

#### 【発明の効果】

#### 【0012】

本発明によれば、従来の中空導波路、誘電体導波路、SIWなどと比較して、小型化及び低損失化を実現可能な導波路、導波路製造方法、導波路実装構造、導波路実装方法及び高周波通信モジュールを提供することができる。

20

#### 【図面の簡単な説明】

#### 【0013】

【図1】本実施形態に係る導波路1の斜視図(a)と断面図(b)である。

【図2】純石英の導波路基体10を備えた導波路1のカットオフ周波数のa依存性を測定した結果を示す図である。

【図3】純石英の導波路基体10を備えた導波路1の伝送損失のa依存性を測定した結果を示す図である。

【図4】純石英の導波路基体10を備えた導波路1の伝送損失のb依存性を測定した結果を示す図である。

30

【図5】幅寸法aが2mm、厚さ寸法bが1mmに設定された純石英の導波路基体10を備えた導波路1の伝送損失の周波数依存性を測定した結果を示す図である。

【図6】幅寸法aが2mm、厚さ寸法bが0.5mmに設定された純石英の導波路基体10を備えた導波路1の伝送損失の周波数依存性を測定した結果を示す図である。

【図7】幅寸法aが2mm、厚さ寸法bが0.1mmに設定された液晶ポリマーを用いた従来の誘電体導波路の伝送損失の周波数依存性を測定した結果を示す図である。

【図8】導波路基体10の断面形状の変形例を示す図である。

【図9】導波路基体10の平面形状の変形例を示す図である。

【図10】本実施形態に係る導波路1の製造方法を示す図である。

【図11】本実施形態に係る導波路1の実装構造を示す図である。

40

【図12】本実施形態に係る導波路1の実装方法を示す図である。

【図13】本実施形態に係るミリ波通信モジュール100の回路構成図である。

【図14】ミリ波通信モジュール100の実装構造を示す図である。

#### 【発明を実施するための形態】

#### 【0014】

以下、図面を参照しながら、本発明の一実施形態について説明する。

図1(a)は、本実施形態に係る導波路1の斜視図であり、図1(b)は、本実施形態に係る導波路1の断面図である。これらの図に示すように、本実施形態に係る導波路1は、硬質誘電体からなり、ミリ波等の電磁波の伝播方向に延在すると共に矩形の断面形状を有する棒状の導波路基体10と、この導波路基体10の表面に形成された金属被覆層20

50

とから構成されている。

【0015】

導波路基体10の構成材料である硬質誘電体は、従来の誘電体導波路に使用されていた液晶ポリマー等の高分子誘電体と比較して、誘電率が大きく（誘電正接 $\tan \delta$ が小さく）且つ硬度が高い誘電体である。このような硬質誘電体としては、例えば純石英、石英化合物、アルミナ、或いはセラミックのいずれかを用いることが好ましいが、これらに限定されるものではなく、他の硬質誘電体を用いても良い。以下では、硬質誘電体として純石英（比誘電率  $\epsilon_r = 3.82$ 、誘電正接 $\tan \delta = 0.00053$ ）を用いる場合を想定する。

【0016】

金属被覆層20は、導波路基体10の表面に金属メッキによって形成された金属メッキ層である。この金属メッキ層は、銅メッキによって形成された銅メッキ層であることが好ましいが、これに限定されるものではなく、銅以外の金属による金属メッキ層であっても良い。また、この金属被覆層20は、単層構造に限らず、多層構造としても良い。また、金属メッキに限らず、スパッタリングや蒸着等の他の手段によって金属被覆層20を形成しても良い。

10

【0017】

このような構成の導波路1においては、導波路基体10の幅寸法 $a$ と厚さ寸法 $b$ の設定により、電磁波を特定の伝播モードで伝播させることができる。例えば、下記(1)式を満足するように、導波路基体10の幅寸法 $a$ と厚さ寸法 $b$ を設定する（具体的には幅寸法 $a >$  厚さ寸法 $b$ とする）ことにより、電磁波を例えばTE<sub>10</sub>モードで伝播させることができる。なお、下記(1)式において、 $f$ は電磁波の周波数、 $c$ は光速、 $\epsilon_r$ は硬質誘電体の比誘電率である。

20

【0018】

【数1】

$$\frac{c}{2a\sqrt{\epsilon_r}} < f < \frac{c}{2b\sqrt{\epsilon_r}} \quad \dots (1)$$

30

【0019】

本願発明者は、上記構成の導波路1の各種特性を測定し、従来の導波路に対する優位性について検証した。以下、その検証結果について説明する。

【0020】

図2は、純石英からなる導波路基体10の厚さ寸法 $b$ を1mm、金属被覆層20（銅メッキ層）の厚さを0.3 $\mu$ m以上として、導波路基体10の幅寸法 $a$ とカットオフ周波数との関係（つまりカットオフ周波数の $a$ 依存性）を、2つの伝播モード（TE<sub>10</sub>モード、TE<sub>20</sub>モード）のそれぞれについて測定した結果である。この測定結果から、本実施形態の導波路1を60~70GHz帯のミリ波通信に適用する場合、導波路基体10の幅寸法 $a$ を1.26mm以上2.19mm以下に設定すれば良いことがわかる。

40

【0021】

図3は、純石英からなる導波路基体10の厚さ寸法 $b$ を1mm、金属被覆層20（銅メッキ層）の厚さを0.3 $\mu$ m以上として、60GHz帯の伝送損失と導波路基体10の幅寸法 $a$ との関係（つまり伝送損失の $a$ 依存性）を測定した結果である。この測定結果から、導波路基体10の幅寸法 $a$ が大きくなるほど、60GHz帯の伝送損失が小さくなることがわかる。

【0022】

図4は、純石英からなる導波路基体10の幅寸法 $a$ を2mm、金属被覆層20（銅メッキ層）の厚さを0.3 $\mu$ m以上として、60GHz帯の伝送損失と導波路基体10の厚さ寸法 $b$ との関係（つまり伝送損失の $b$ 依存性）を測定した結果である。この測定結果から

50

、導波路基体10の厚さ寸法bが大きくなるほど、60GHz帯の伝送損失が小さくなる  
ことがわかる。

【0023】

以上の測定結果を踏まえ、幅寸法aが2mm、厚さ寸法bが1mmに設定された純石英  
の導波路基体10を備えた導波路1の伝送損失の周波数依存性を測定した結果を図5に示  
す。また、幅寸法aが2mm、厚さ寸法bが0.5mmに設定された純石英の導波路基体  
10を備えた導波路1の伝送損失の周波数依存性を測定した結果を図6に示す。これらの  
測定結果から、導波路基体10の幅寸法aと厚さ寸法bを適切に設定することにより、6  
0GHz帯での伝送損失を最小にできることがわかる。さらに、導波路基体10の厚さ寸  
法bを大きくするほど、60GHz帯での伝送損失をより小さくできることもわかる。

10

【0024】

一方、図7は、幅寸法aが2mm、厚さ寸法bが0.1mmに設定された液晶ポリマー  
(比誘電率  $\epsilon_r = 3.16$ 、誘電正接  $\tan \delta = 0.003$ ) を用いた従来の誘電体導波路の  
伝送損失の周波数依存性を測定した結果である。この測定結果から、液晶ポリマーを用い  
た従来の誘電体導波路は、本実施形態の導波路1と比較して、60GHz帯での伝送損失  
が非常に大きいことがわかる。

【0025】

このように、液晶ポリマーを用いた従来の誘電体導波路の伝送損失が大きい理由は、厚  
さ寸法bを大きくすることができず、また、純石英等の硬質誘電体からなる導波路基体1  
0と比較して、誘電正接  $\tan \delta$  が大きいためと考えられる。これに対して、硬質誘電体か  
らなる導波路基体10は、寸法の設計自由度が高く、また、誘電正接  $\tan \delta$  も小さいので  
、幅寸法aと厚さ寸法bを適切に設定することにより、所望の周波数帯域での伝送損失を  
最小化することができる。

20

【0026】

また、既に述べたように、従来の中空導波路は、誘電体による波長短縮効果を得られな  
いため、寸法が大きくなる。本願発明者の試算によると、例えば、本実施形態の導波路1  
と同程度のカットオフ周波数を中空導波路で実現するためには(換言すれば、中空導波路  
を60GHz帯のミリ波通信に適用するためには)、中空導波路の幅を約3.7mmとす  
る必要があり、本実施形態の導波路1(幅寸法a=2mm)に対して約2倍の大きさとな  
る。つまり、本実施形態の導波路1は、従来の中空導波路より小型化を実現できる。

30

【0027】

また、既に述べたように、従来のSIWは、小型化を実現できるが、銅損及び誘電体損  
の他、電磁放射損と表面波励振損等の発生によって伝送損失が大きい。これに対して、本  
実施形態の導波路1は、電磁放射損と表面波励振損が発生しないので、SIWと比較して  
も伝送損失を小さくできる。

【0028】

以上のように、本実施形態の導波路1は、従来の中空導波路、液晶ポリマーを用いた誘  
電体導波路、SIWなどと比較して、小型化及び低損失化を実現でき、以下で説明するミ  
リ波通信モジュール100のアナログフロントエンド110を構成する部品として要求さ  
れる性能を満たすことができる。

40

【0029】

なお、上記実施形態では、矩形の断面形状を有する導波路基体10を用いる場合を例示  
したが、例えば、図8(a)に示すような梯形(台形)の断面形状を有する導波路基体1  
1、図8(b)に示すような円形の断面形状を有する導波路基体12、或いは図8(c)  
に示すような楕円形の断面形状を有する導波路基体13を用いても良い。

【0030】

また、例えば、図9(a)及び(b)に示すように、アナログ回路部品として付加すべ  
き機能に応じた平面形状を有する導波路基体14、15を用いても良い。このように、電  
磁波の伝播方向に対して幅が変化したり、湾曲部分が存在するような平面形状を有する導  
波路基体14、15を用いることにより、例えばフィルターや共振器等のアナログ回路部

50

品としての機能を導波路 1 に付加させることができる。

【 0 0 3 1 】

また、上記実施形態では、導波路基体 1 0 の表面に金属被覆層 2 0 として金属メッキ層（例えば銅メッキ層）を形成する場合を例示したが、導波路基体 1 0 の表面に、金属メッキ層と導波路基体 1 0 との密着性を高める目的で下地層を形成した後、その下地層の表面に金属メッキ層を形成しても良い。また、金属メッキ層の表面酸化を防止する目的で、金メッキによる金メッキ層を金属メッキ層の表面に形成しても良い。

【 0 0 3 2 】

次に、上述した導波路 1 の製造方法について説明する。

本実施形態の導波路 1 の製造方法は、硬質誘電体を加工して、電磁波の伝播方向に延在する導波路基体 1 0 を作製する加工工程と、この加工工程から得られた導波路基体 1 0 の表面に金属被覆層 2 0 を形成する被覆層形成工程とを有する。図 1 0 ( a ) に示すように、まず、加工工程では、純石英からなるガラス基板をレーザー加工することにより、例えば幅寸法  $a = 2 \text{ mm}$ 、厚さ寸法  $b = 0.5 \text{ mm}$  の矩形の断面形状を有する棒状の導波路基体 1 0 を作製する。

【 0 0 3 3 】

この加工工程において、導波路基体 1 0 の断面形状を矩形ではなく、図 8 に示したように、梯形、円形、或いは楕円形のいずれかの形状に加工しても良い。また、導波路基体 1 0 の平面形状を、図 9 に示したように、アナログ回路部品として付加すべき機能に応じた形状に加工しても良い。また、導波路基体 1 0 の原材料である硬質誘電体として、純石英以外の石英化合物、アルミナ、或いはセラミック等を用いても良い。

【 0 0 3 4 】

続いて、被覆層形成工程では、図 1 0 ( b ) に示すように、矩形形状に加工された導波路基体 1 0 の表面に、無電解メッキによる厚さ  $0.3 \mu\text{m}$  程度の無電解銅メッキ層 2 1 を形成し、さらに、図 1 0 ( c ) に示すように、無電解銅メッキ層 2 1 の表面に、電解メッキによる厚さ  $1 \mu\text{m}$  程度の電解メッキ層 2 2 を形成することにより、導波路基体 1 0 の表面に金属被覆層 2 0 を形成する。

【 0 0 3 5 】

この被覆層形成工程において、導波路基体 1 0 の表面に、金属メッキ層（ここでは、無電解銅メッキ層 2 1 と電解メッキ層 2 2 の多層構造からなる銅メッキ層）と導波路基体 1 0 との密着性を高める目的でスパッタリング等により下地層（例えばチタン層）を形成した後、この下地層の表面に金属メッキ層を形成しても良い。また、金属メッキ層の表面酸化を防止する目的で、金メッキによる金メッキ層を金属メッキ層の表面に形成しても良い。

【 0 0 3 6 】

次に、上述した導波路 1 の実装構造について説明する。

本実施形態の導波路 1 は、図 1 1 ( a ) に示すように、回路基板 3 0 の表面に設けられた溝部 3 1 或いは回路基板 3 0 の内部に埋め込み実装することができ、また、回路基板 3 0 の表面に表面実装することができる。また、本実施形態の導波路 1 は硬質であるため、図 1 1 ( b ) に示すように、導波路 1 の一部が回路基板 3 0 の端部から突出するように表面実装することもできる。

【 0 0 3 7 】

なお、回路基板 3 0 の溝部 3 1 或いは内部に実装された導波路 1 と、例えば回路基板 3 0 の裏面に形成された配線パターン 3 2 との接続には、図 1 1 ( a ) に示すように、スルーホール 3 3 を用いれば良い。この場合、スルーホール 3 3 は、導波路 1 の金属被覆層 2 0 を貫通して導波路基体 1 0 まで到達するように形成する必要がある。また、回路基板 3 0 に表面実装された導波路 1 と、同じ表面に形成された配線パターン 3 4 とを接続するには、図 1 1 ( c ) に示すように、端部の金属被覆層 2 0 を剥がして導波路基体 1 0 を露出させた状態で、導波路 1 を配線パターン 3 4 上に接着剤シートを介して接着させれば良い。

10

20

30

40

50



## 【 0 0 3 8 】

このような導波路 1 の実装方法は、導波路 1 を回路基板 3 0 の表面に設けられた溝部 3 1 に埋め込み実装する工程、或いは導波路 1 を回路基板 3 0 の内部に埋め込み実装する工程、或いは導波路 1 を回路基板 3 0 の表面に表面実装する工程を含むが、以下では、特に導波路 1 を回路基板 3 0 の内部に埋め込み実装する工程について説明する。

## 【 0 0 3 9 】

図 1 2 ( a ) に示すように、まず、第 1 のポリイミドシート 4 0 の上面に第 1 の接着剤シート 5 0 を貼り合わせた後、図 1 2 ( b ) に示すように、導波路 1 と同じ厚さを有し、導波路 1 の形状及び大きさに合わせて開口部 6 1 が形成された第 2 のポリイミドシート 6 0 を第 1 の接着剤シート 5 0 に貼り合わせる。そして、図 1 2 ( c ) に示すように、第 2 のポリイミドシート 6 0 の開口部 6 1 に導波路 1 を埋め込んで第 1 の接着剤シート 5 0 に接着させる。

10

## 【 0 0 4 0 】

そして、図 1 2 ( d ) に示すように、第 2 のポリイミドシート 6 0 の上面及び導波路 1 の上面に第 2 の接着剤シート 7 0 を貼り合わせた後、第 3 のポリイミドシート 8 0 を第 2 の接着剤シート 7 0 に貼り合わせるにより、内部に導波路 1 が埋め込まれた多層基板 ( 回路基板 3 0 ) を得る。この回路基板 3 0 に加熱加圧キュア処理を施した後、導波路 1 の断面が露出するように回路基板 3 0 を切断して実装工程は終了する。なお、必要に応じて、導波路 1 と不図示の配線パターンとを接続させるためのスルーホールも形成する。

## 【 0 0 4 1 】

次に、本実施形態に係るミリ波通信モジュール 1 0 0 について説明する。

20

図 1 3 は、ミリ波通信モジュール 1 0 0 の回路構成図である。この図に示すように、ミリ波通信モジュール 1 0 0 は、例えば 6 0 G H z 帯のミリ波信号をアナログ処理するアナログフロントエンド 1 1 0 と、ベースバンド信号及び I F 信号 ( 中間周波数信号 ) をデジタル処理するデジタルバックエンド 1 3 0 とを備えている。

## 【 0 0 4 2 】

アナログフロントエンド 1 1 0 において、ローカルオシレータ 1 1 1 から出力されたローカル信号 ( ミリ波帯域の周波数を有する信号 ) は、第 1 のフェイズシフター 1 1 2 を介して第 1 のミキサー 1 1 3 に入力される。第 1 のミキサー 1 1 3 には、上記のローカル信号とデジタルバックエンド 1 3 0 から出力される送信 I F 信号 ( 送信すべき情報を含む中間周波数帯域の信号 ) が入力される。第 1 のミキサー 1 1 3 は、ローカル信号と送信 I F 信号を混合 ( 乗算 ) して、ミリ波帯域の送信ミリ波信号を生成する。

30

## 【 0 0 4 3 】

第 1 のミキサー 1 1 3 から出力された送信ミリ波信号は、第 1 のバンドパスフィルター 1 1 4、パワーアンプ 1 1 5 及び第 2 のバンドパスフィルター 1 1 6 を経て、帯域制限処理や増幅処理を施された後、デュプレクサー 1 1 7 に入力される。デュプレクサー 1 1 7 は、送信ミリ波信号を第 3 のバンドパスフィルター 1 1 8 に出力する。デュプレクサー 1 1 7 から出力された送信ミリ波信号は、第 3 のバンドパスフィルター 1 1 8 及びパワーディバイダー 1 1 9 を経て、送信アンテナ 1 2 0 から送信される。

## 【 0 0 4 4 】

一方、受信アンテナ 1 2 1 によって受信された受信ミリ波信号は、第 2 のフェイズシフター 1 2 2、パワーディバイダー 1 1 9 及び第 3 のバンドパスフィルター 1 1 8 を経てデュプレクサー 1 1 7 に入力される。デュプレクサー 1 1 7 は、受信ミリ波信号を第 4 のバンドパスフィルター 1 2 3 に出力する。デュプレクサー 1 1 7 から出力された受信ミリ波信号は、第 4 のバンドパスフィルター 1 2 3、リニアアンプ 1 2 4、第 5 のバンドパスフィルター 1 2 5 を経て、帯域制限処理や増幅処理を施された後、第 2 のミキサー 1 2 6 に入力される。

40

## 【 0 0 4 5 】

第 2 のミキサー 1 2 6 には、帯域制限処理や増幅処理を施された後の受信ミリ波信号とローカルオシレータ 1 1 1 から出力されたローカル信号とが入力される。第 2 のミキサー

50

126は、ローカル信号と受信ミリ波信号を混合して、受信IF信号（受信した情報を含む中間周波数帯域の信号）を生成し、この受信IF信号をデジタルバックエンド130に出力する。

【0046】

デジタルバックエンド130は、IF信号をデジタル処理するIFプロセッサ131と、ベースバンド信号をデジタル処理するベースバンドプロセッサ132とから構成されている。IFプロセッサ131は、ベースバンドプロセッサ132から入力される送信ベースバンド信号（送信すべき情報を含むベースバンド帯域の信号）を、送信IF信号に周波数変換してアナログフロントエンド110（第1のミキサー113）に出力する。

【0047】

また、このIFプロセッサ131は、アナログフロントエンド110（第2のミキサー126）から入力される受信IF信号を、受信ベースバンド信号（受信した情報を含むベースバンド帯域の信号）に周波数変換してベースバンドプロセッサ132に出力する。一方、ベースバンドプロセッサ132は、送信すべき情報に変調処理及び符号化処理を施すことにより、送信ベースバンド信号を生成してIFプロセッサ131に出力すると共に、IFプロセッサ131から入力される受信ベースバンド信号に復調処理及び復号処理を施すことにより、受信した情報を受信ベースバンド信号から抽出する。

【0048】

以上のように構成されたミリ波通信モジュール100において、アナログフロントエンド110を構成する部品の内、ローカルオシレータ111、第1のミキサー113、パワーアンプ115、リニアアンプ124及び第2のミキサー126を除く全て（信号伝送路も含む）を、本実施形態の導波路1で構成することができる。信号伝送路以外の部品を導波路1で構成する場合、前述のように、導波路基体10の平面形状をアナログ回路部品として付加すべき機能に応じた形状とすれば良い。これにより、フェイズシフターやバンドパスフィルター、デュプレクサー、パワーディバイダー、アンテナ等の機能を導波路1に付加することができる。

【0049】

図14は、ミリ波通信モジュール100の実装構造を示す図である。図14(a)に示すように、ミリ波通信モジュール100は、第1の回路基板140と、これに貼り合わされた第2の回路基板150とから構成されている。第1の回路基板140には、デジタルバックエンド130に相当する第1の回路ブロック141と、アナログフロントエンド110を構成する部品の内、ローカルオシレータ111、第1のミキサー113、パワーアンプ115、リニアアンプ124及び第2のミキサー126からなる第2の回路ブロック142が実装されている。

【0050】

また、図14(b)に示すように、第2の回路基板150には、アナログフロントエンド110を構成する部品の内、第1のフェイズシフター112、第1のバンドパスフィルター114、第2のバンドパスフィルター116、デュプレクサー117、第3のバンドパスフィルター118、パワーディバイダー119、送信アンテナ120、受信アンテナ121、第2のフェイズシフター122、第4のバンドパスフィルター123及び第5のバンドパスフィルター125に相当する導波路1（単純な信号伝送路も含む）が埋め込み実装されている。

【0051】

第1の回路基板140上の第1の回路ブロック141と第2の回路ブロック142は、通常の配線パターン143によって電氣的に接続されているが、第2の回路基板150に導波路1で構成されたミリ波アナログ回路と、第1の回路基板140の第2の回路ブロック142は、第1の回路基板140と第2の回路基板150を貫通する結合器144によって電氣的に接続されている。

【0052】

以上のような構成のミリ波通信モジュール100によると、本実施形態の導波路1及び

10

20

30

40

50

図 1 1 に示した導波路 1 の実装構造によってアナログフロントエンド 1 1 0 を構成することにより、アナログフロントエンド 1 1 0 の小型化及び低損失化を実現でき、ひいてはモジュール全体としての小型化及び低損失化（伝送効率の向上）を実現することができる。

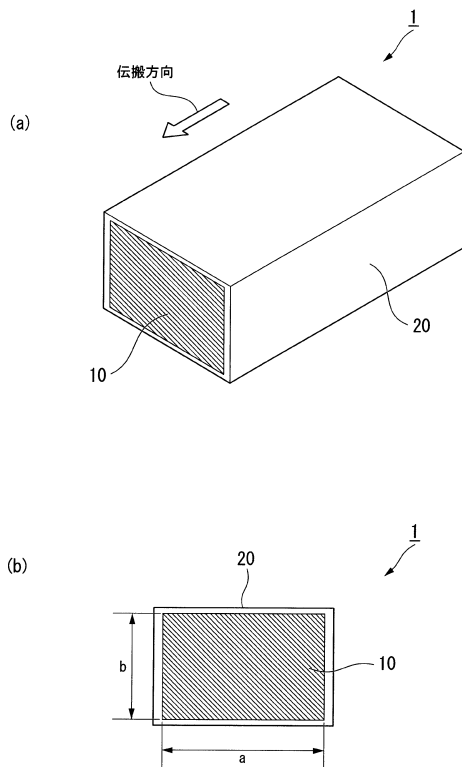
なお、図 1 3 に示したミリ波通信モジュール 1 0 0 の回路構成と、図 1 4 に示したミリ波通信モジュール 1 0 0 の実装構造は、あくまで一例であり、本発明はこれに限定されるものではない。

【符号の説明】

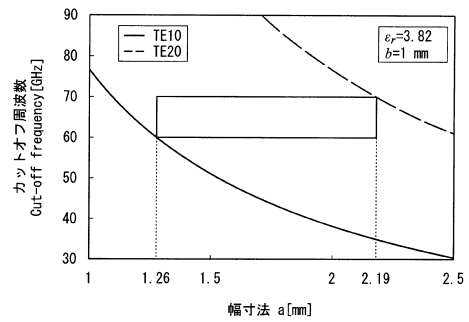
【 0 0 5 3 】

1 ... 導波路、 1 0 ... 導波路基体、 2 0 ... 金属被覆層、 1 0 0 ... ミリ波通信モジュール（高周波通信モジュール）、 1 1 0 ... アナログフロントエンド、 1 3 0 ... デジタルバックエンド

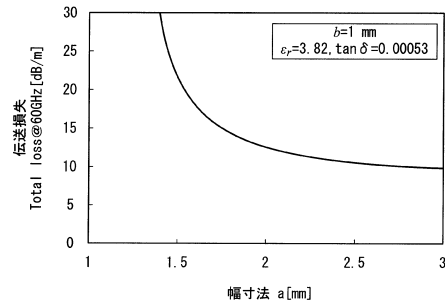
【 図 1 】



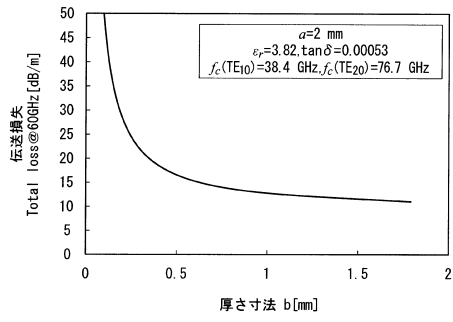
【 図 2 】



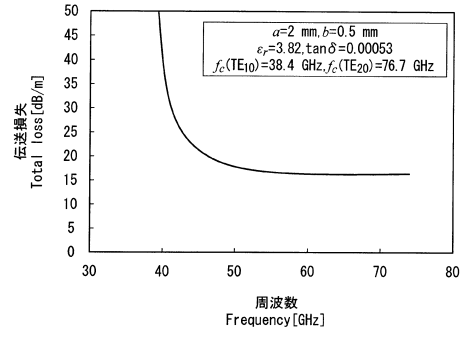
【 図 3 】



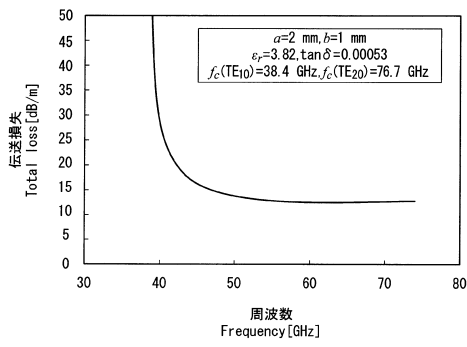
【 図 4 】



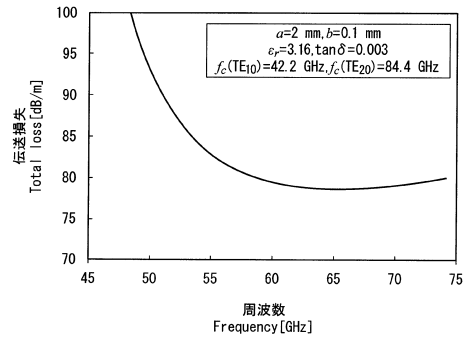
【 図 6 】



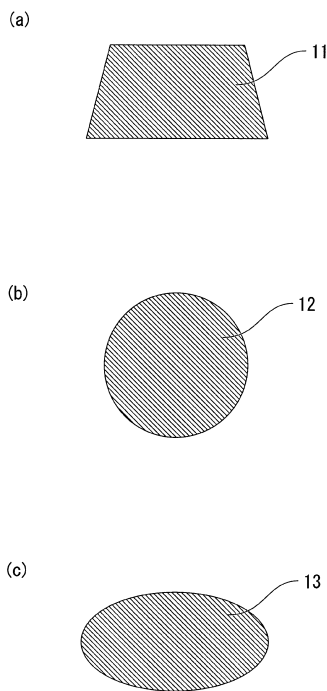
【 図 5 】



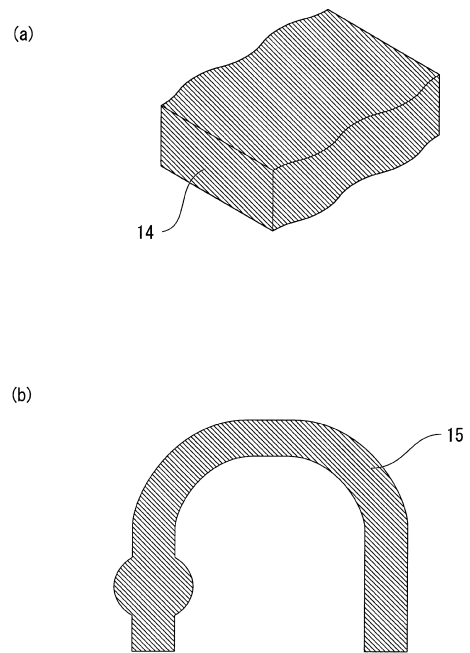
【 図 7 】



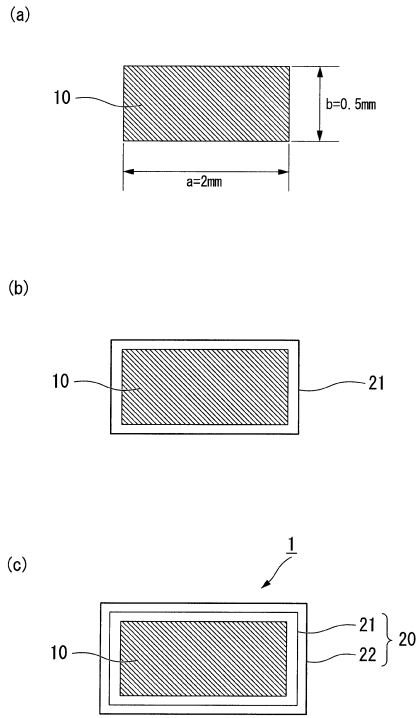
【 図 8 】



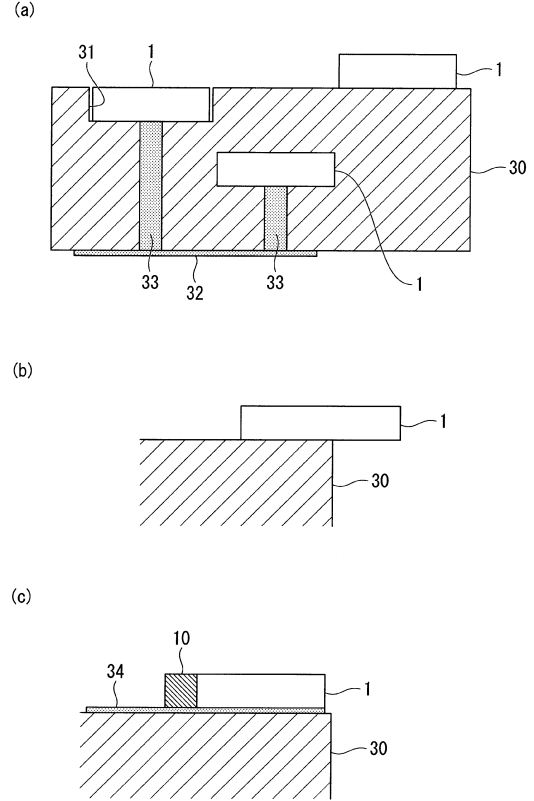
【 図 9 】



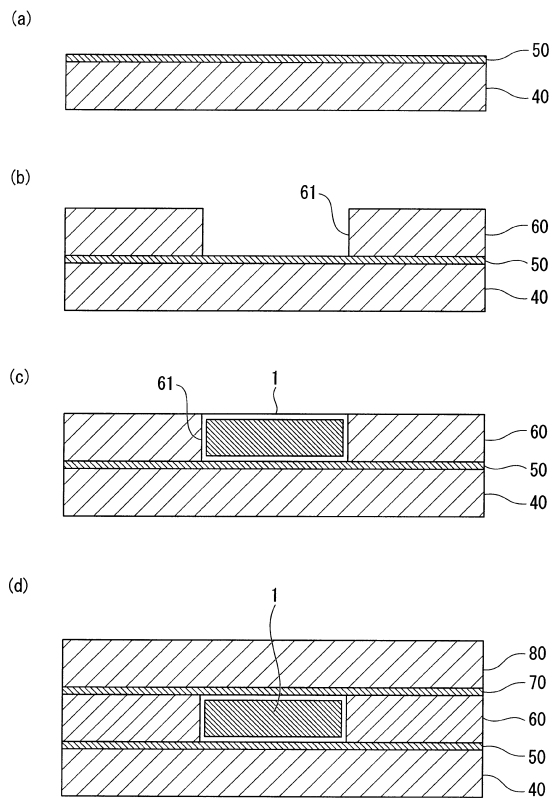
【図10】



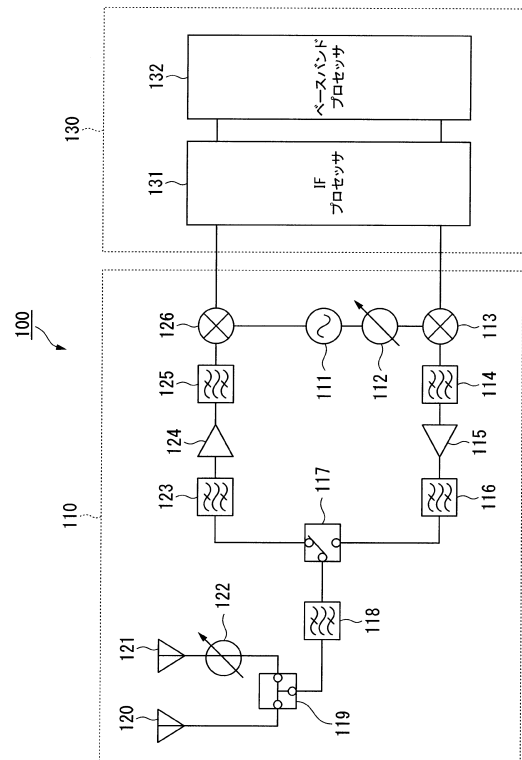
【図11】



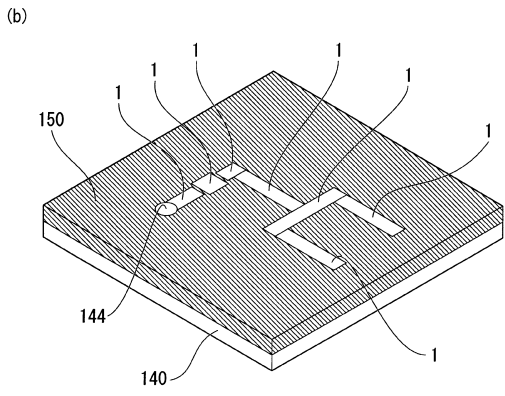
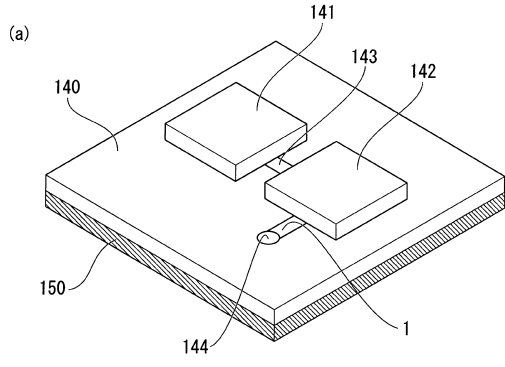
【図12】



【図13】



【 図 1 4 】



---

フロントページの続き

(72)発明者 官 寧

千葉県佐倉市六崎1440番地 株式会社フジクラ 佐倉事業所内

(72)発明者 韓 旭

千葉県佐倉市六崎1440番地 株式会社フジクラ 佐倉事業所内

審査官 岩井 一央

(56)参考文献 特開昭55-076306(JP,A)

特開2010-041714(JP,A)

特開平08-195605(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01P 3/00 - 3/20

H01P 5/00 - 5/22

H01P 11/00

H01L 23/12