

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5672652号  
(P5672652)

(45) 発行日 平成27年2月18日 (2015. 2. 18)

(24) 登録日 平成27年1月9日 (2015. 1. 9)

(51) Int. Cl. F I  
H O 1 L 23/50 (2006. 01) H O 1 L 23/50 A

請求項の数 4 (全 10 頁)

(21) 出願番号	特願2009-64231 (P2009-64231)	(73) 特許権者	000003193 凸版印刷株式会社 東京都台東区台東1丁目5番1号
(22) 出願日	平成21年3月17日 (2009. 3. 17)	(72) 発明者	戸田 順子 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
(65) 公開番号	特開2010-219288 (P2010-219288A)	(72) 発明者	馬庭 進 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
(43) 公開日	平成22年9月30日 (2010. 9. 30)	(72) 発明者	境 泰宏 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
審査請求日	平成24年2月20日 (2012. 2. 20)	(72) 発明者	塚本 健人 東京都台東区台東1丁目5番1号 凸版印刷株式会社内

最終頁に続く

(54) 【発明の名称】 半導体素子用基板の製造方法および半導体装置

(57) 【特許請求の範囲】

【請求項 1】

金属板の両面に感光性樹脂層を設けて該感光性樹脂層に所定のパターンに応じて選択的に露光を行い現像することにより、該金属板の第1の面に該現像された該感光性樹脂層からなる接続用ポスト形成用のエッチング用マスクを、また該金属板の他方の面である第2の面には該現像された該感光性樹脂層からなる配線パターン形成用のエッチング用マスクを形成するマスク工程の後に、

前記第一の面側から前記金属板の中途までエッチングを行い、該接続用ポストを形成し、液状プリモールド用の樹脂を該エッチングされた面に塗布し、前記液状プリモールド用の樹脂の塗布を真空チャンパー内で行い、その上から弾性率の低い離型フィルムを介して該液状プリモールド用の樹脂を真空チャンパー内で加圧硬化するモールド工程、及び、前記第二の面側から前記金属板のエッチングを行い、配線パターンを形成する配線パターン形成工程、を行うことを特徴とする半導体素子用基板の製造方法。

【請求項 2】

前記プリモールド用の液状樹脂を塗布する厚さを前記接続用ポストの高さよりも高くないこと、を特徴とする請求項 1 に記載の半導体素子用基板の製造方法。

【請求項 3】

前記モールド工程、及び前記配線パターン形成工程が終了した後に、前記エッチング用マスクを剥離すること、を特徴とする請求項 1 乃至 2 のいずれかに記載の半導体素子用基板の製造方法。

**【請求項 4】**

前記請求項 1 乃至 3 のいずれかに記載の半導体素子用基板の製造方法によって得られた半導体素子用基板に半導体素子が実装されており、該半導体素子用基板と該半導体素子とがワイヤーボンディングで電氣的に接続されていることを特徴とする半導体基板。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、半導体素子を実装するための半導体素子用基板に係わり、特にリードフレーム状の基板の製造方法とそれを用いた半導体装置に関する。

10

**【背景技術】****【0002】**

ウェハープロセスで製造される各種のメモリー、CMOS、CPU等の半導体素子は、電氣的接続用の端子を有する。その電氣的接続用端子のピッチと、半導体素子が装着されるプリント基板側の接続部のピッチとは、そのスケールが数倍から数百倍程度も異なる。そのため、半導体素子とプリント基板を接続しようとする場合、「インターポーザ」と称されるピッチ変換のための仲介用基板（半導体素子実装用基板）が使用される。

このインターポーザの一方の面に、半導体素子を実装し、他方の面もしくは基板の周辺でプリント基板との接続が成される。インターポーザは内部もしくは表面に金属リードフレームを有しており、リードフレームにより電氣的接続経路を引き回して、プリント基板との接続を行う外部接続端子のピッチを拡張している。

20

**【0003】**

図3に、インターポーザの一例としてQFN式リードフレームの構造を模式的に示した（QFN；Quad Flat Non-lead）。

図3（a）に示すように、材質が主にアルミニウムまたは銅のいずれかで出来たリードフレームの中央部に半導体素子16を搭載する平坦部分15が設けてあり、外周部にはピッチの広いリード20を配設したもので、リード23と半導体素子の電氣的接続用端子との接続には、金線などを使用したメタルワイヤー18によるワイヤーボンディング法を使用したものである。図3（b）に示すように、最終的には全体を樹脂でモールド19して一体化する。

30

尚、図3（a）と図3（b）中に描かれた保持材21はリードフレームを保持するもので、樹脂モールドの後に図3（c）に示すように除去される。

**【0004】**

しかし、図3に示すインターポーザでは、電氣的接続が半導体素子の外周部とリードフレームの外周部とでしか行えないため、端子数が多い半導体素子には不向きという問題があった。

**【0005】**

プリント基板とインターポーザの接続は、端子数が少ない場合には、インターポーザの外延部の取り出し電極26に金属ピンを装着して行われる。又、その端子数が多い場合には、半田ボールを外周部分の外部接続端子にアレイ状に配置するBGA（Ball Grid Array）が知られている。

40

面積が狭く端子数が多い半導体素子に対しては、配線層が一層のみのインターポーザではピッチの変換が困難である。その為、配線層を多層化し積層する手法がよく採用されている。

**【0006】**

面積が狭く端子数が多い半導体素子の接続端子は、半導体素子の底面にアレイ状に配置して形成されることが多い。そのため、インターポーザ側の外部接続端子も同一なアレイ状の配置として、インターポーザとプリント基板との接続には微少な半田ボールを用いるフリップチップ接続方式がよく採用される。インターポーザ内の配線は、上部から垂直方向にドリルもしくはレーザー等で穿孔し、その孔内に金属めっきを行うことにより、上下

50

の層間の電気的な導通が行われる。この方式によるインターポーザでは、外部接続端子のピッチは凡そ150～200 $\mu\text{m}$ 程度まで微細化できるため、接続端子数を増やすことはできる。

但し、接合の信頼性や安定性は低下し、高い信頼性が要求される車載用などには向いていない。

#### 【0007】

こうしたインターポーザは使用する材料や構造により、リードフレーム部分が保持される構造がセラミックのものであるとか、P-BGA (Plastic Ball Grid Array)、CSP (Chip Size Package)、又はLGA (Land Grid Array)のように基材が有機物のものなど、数種類が考えられており、実際の用途や要求仕様に応じて適宜使い分けられている。

10

いずれも、半導体素子の小型化、多ピン化、又は高速化に対応して、インターポーザ側でも、半導体素子との接続部分のピッチの微細化(ファインピッチ化)や高速信号への適合化が進んでいる。微細化の進展を考慮すると、最近の端子部分のピッチは凡そ80～100 $\mu\text{m}$ が必要である。

#### 【0008】

ところで、導通部・兼・支持部材の役目を果たすリードフレームは、代表例として薄い金属をエッチング加工することにより形成される。そして、安定したエッチング処理と、その後の加工工程における適切なハンドリングの為に、金属板の厚さは凡そ120 $\mu\text{m}$ 程度であることが望ましい。またワイヤーボンディングの際に十分な接合強度を得る為には、ある程度の金属層の厚みとランド面積とが必要となる。

20

これら双方の必要性を考慮すると、リードフレーム向きの金属板の厚さとしては最低でも凡そ100～120 $\mu\text{m}$ 程度が必要といえる。

また、その場合には、リードフレーム向きの金属板の両側からエッチング加工を行うとして、リードのピッチで120 $\mu\text{m}$ 程度まで、リード線幅は60 $\mu\text{m}$ 程度までの微細化が限界とされている。

#### 【0009】

さらに別の問題として、リードフレームの製造プロセスにおいて、図3(c)に係る事例のように、保持材を廃棄する必要性があり、これは材料費や加工費の観点では無駄の一種として評価することができ、結果的にコスト大に繋がっていると考えられる。この点に関して、また図2を用いて説明する。

30

#### 【0010】

リードフレーム20はポリイミドテープからなる保持材21に貼り付けられ、その所定箇所(平坦部分21)に半導体素子16を固定用樹脂22/もしくは固定用テープで固定する。

その後、ワイヤーボンディングを行い、トランスファーモールド法で複数のチップ(半導体素子16)をモールド用樹脂19で一括して樹脂モールドしてしまう。

しかる後に、外装加工を施し、1個1個になるよう断裁してしまう。

#### 【0011】

リードフレームの裏面15がプリント基板との接続面となる場合、モールド時にモールド樹脂がリード裏面の接続端子面に回り込み、接続端子に付着しないようにするために不可欠である。

40

しかし、最終的には保持材21は不要であるため、モールド加工をした後に、取り外して棄てることになり、コストアップに繋がってしまう。

#### 【0012】

これらの問題を解決し、超ファインピッチの配線(ピッチが極めて小さい配線)を形成でき、安定したワイヤーボンディング加工が可能で、且つ、経済性にも優れた類の半導体素子用基板を提供する手法として、例えばプリモールド樹脂を配線の支持体とした構造のリードフレーム状の半導体素子用基板が知られている(特許文献1)

#### 【0013】

50

特許文献 1 に記載の発明について以下に述べる。

このリードフレーム状の半導体素子用基板の製造方法としては、金属板（例えば銅製）の第一の面には接続用ポスト形成用のレジストパターンを、また第二の面には配線パターン形成用のレジストパターンをそれぞれ形成し、第一の面の上から、金属板を所望の厚さまでエッチングしたのち、第一の面にプリモールド用樹脂を塗布し、プリモールド層を形成し、その後、第二の面からエッチングを行い、配線を形成して、最後に両面のレジストを剥離している。

このようにして製造したリードフレーム状の半導体素子用基板は、金属の厚さをファインエッチングが可能なレベルまで薄くしても、プリモールド樹脂が支持体となっている為に、安定したエッチングが可能であり、また超音波エネルギーの拡散が小さい為に、ワイヤボンディング性にも優れる。さらに、ポリイミドテープの保持材を使用しない為、それに費やしていたコストも削減できる。

【先行技術文献】

【特許文献】

【0014】

【特許文献 1】特開平 10 - 223828 号公報

【発明の概要】

【発明が解決しようとする課題】

【0015】

しかしながら、この特許文献 1 のような発明にも問題点が見られる。即ち、特許文献 1 の発明では、金属板を厚さ方向の途中までエッチングした面に液状プリモールド樹脂をポティング法により塗布しているが、これは技術的には困難である。つまり、塗布する膜の厚さは、リードフレームに必要な剛性を与えるのに十分な程度必要であり、且つ、接続用ポストの底面は、完全に露出していなければならない。

このような厚さを制御して塗布する為の具体策としては、例えば、シリンジ等を用いて塗布面底の一点から樹脂を流し込み、それが塗布面全体まで濡れ広がるのを待つ手法が考えられる。しかし、プリモールド樹脂はある程度の粘性を持っている為に、それが塗布面の全体に濡れ広がるのにあまりに長い時間を要してしまうことになるので、これでは生産性の面では問題となってしまう。

【0016】

また、プリモールド樹脂が、その表面張力の作用から球状になってしまい、狭い範囲に留まってしまう場合もあって、その場合には、注入したプリモールド樹脂が少量であったとしても高さが高く成ってしまう不良や、また接続用ポストの高さ以上に塗布してしまうことによる不良の発生も心配される。

また、ディスペンサー等の装置を用いて、塗布面の底に複数の注入箇所を設けてやる対策案も考えられるが、やはりプリモールド樹脂の粘性の高さの為に、プリモールド樹脂が、ある注入箇所から他の箇所に移動していく間に、このプリモールド樹脂が糸をひき、それが接続用ポストの底面に付着するという不良や、塗布面を樹脂が移動することによって気泡を含んでしまうという不良も発生しやすいと考えられる。

【0017】

本発明は、前記従来技術が抱える問題点に鑑み成されたもので、液状樹脂を用いたプリモールド付きのリードフレーム状の半導体素子用基板を製造する過程で、プリモールド樹脂を適切な厚さに容易に設けることができる半導体素子用基板の製造方法や半導体装置を提供することを目的とする。

【課題を解決するための手段】

【0018】

前記課題を解決するために提供する本発明は、

金属板の両面に感光性樹脂層を設けて該感光性樹脂層に所定のパターンに応じて選択的に露光を行い現像することにより、該金属板の第 1 の面に該現像された該感光性樹脂層からなる接続用ポスト形成用のエッチング用マスクを、また該金属板の他方の面である第 2

10

20

30

40

50

の面には該現像された該感光性樹脂層からなる配線パターン形成用のエッチング用マスクを形成するマスク工程の後に、

前記第一の面側から前記金属板の中途までエッチングを行い、該接続用ポストを形成し、液状プリモールド用の樹脂を該エッチングされた面に塗布し、前記液状プリモールド用の樹脂の塗布を真空チャンバー内で行い、その上から弾性率の低い離型フィルムを介して該液状プリモールド用の樹脂を真空チャンバー内で加圧硬化するモールド工程、及び、前記第二の面側から前記金属板のエッチングを行い、配線パターンを形成する配線パターン形成工程、を行うことを特徴とする半導体素子用基板の製造方法である。

【0020】

また本発明は、前記プリモールド用の液状樹脂を塗布する厚さを前記接続用ポストの高さよりも高くしないこと、を特徴とする半導体素子用基板の製造方法である。

10

【0021】

また本発明は、前記モールド工程、及び前記配線パターン形成工程が終了した後に、前記エッチング用マスクを剥離すること、を特徴とする半導体素子用基板の製造方法である。

【0022】

そして本発明は、本発明の半導体素子用基板の製造方法によって得られた半導体素子用基板に半導体素子が実装されており、該半導体素子用基板と該半導体素子とがワイヤーボンディングで電氣的に接続されていることを特徴とする半導体基板である。

【発明の効果】

20

【0023】

本発明によれば、プリモールド付きのリードフレーム型基板を製造する際に、気泡を含まずまた簡便に、液状プリモールド樹脂の高さを接続用ポストより高くないようにすることが出来る。

【0024】

プリモールド樹脂のこの高さは、リードフレーム型基板の支持体として、十分な剛性を持ち、且つ、接続用ポストが露出しやすいという長所を呈する。そのため、十分な機械的強度を持ち、且つ、電氣的な接続を行うことについても高い信頼性と高い接合強度を得られる。

【図面の簡単な説明】

30

【0025】

【図1】(a)～(d)は本発明に係るリードフレーム状の半導体素子用基板の製造工程を模式的に示す説明図。

【図2】(e)～(h)は本発明に係るリードフレーム状の半導体素子用基板の製造工程を模式的に示す説明図。(図1の続き)

【図3】従来の基板の構造を模式的に示す説明図。

【発明を実施するための形態】

【0026】

以下、本発明によるリードフレーム型基板の製造方法の一実施例について、LGAタイプの半導体素子用基板を対象に挙げて図1と図2を参照しながら説明する。

40

【実施例】

【0027】

製造した個々の単位のLGAのサイズは10mm角で、168ピンの平面視でアレイ状の外部接続部をもつもので、基板に多面付けして、以下の製造工程を経た後に切断、断裁を行い、個々のLGAタイプのリードフレーム型基板を得た。

【0028】

まず、図1(a)に示すように、幅が150mm厚みが150μmの長尺帯状の銅基板1を用意した。次いで、図1(b)に示すように、銅基板1の両面ロールコーターで感光性レジスト2(東京応化(株)製、OFPR4000)を5μmの厚さになるようにコーティングした後、90°でプリベークをした。

50

## 【 0 0 2 9 】

次に、所望のパターンを有するパターン露光用フォトマスクを介して、両面からパターン露光し、その後1%水酸化ナトリウム溶液で現像処理を行った後に、水洗およびポストベークを行い、図1(c)に示すようにレジストパターン3を得た。

尚、銅基板の一方の面側(半導体素子が搭載される面とは反対側の面であり、本実施例では以下、第一の面側と記す)には、接続用ポストを形成するためのレジストパターンを形成し、他方の面側(半導体素子が搭載される面であり、本実施例では以下、第二の面側と記す)には、配線パターンを形成するためのレジストパターンを形成した。

## 【 0 0 3 0 】

尚、図2(h)に示すように、半導体素子10は基板中央部のリード上面に搭載されるので、本例の配線パターンに関しては、半導体素子10の外周のリード上面にワイヤーボンディング用のランド4が形成されている。リードの裏面には、上部配線からの電気信号を裏面に導くための接続用ポスト5が、例えば平面視アレイ上に配置される。

この他、半導体素子10の周囲のランド4のうち幾つかを、半導体素子の下面に位置する接続用ポスト5に電氣的に接続させる必要がある。その為、半導体素子10周辺のランド4の幾つかと各々接続した配線パターン6を半導体素子下面に位置する接続用ポスト5と接続するよう基板の外周から中心方向に向けて、例えば放射状に形成している(図示せず)。

## 【 0 0 3 1 】

次に、銅基板の第二の面側をバックシートで覆って保護した後、塩化第二鉄溶液を用いて、銅基材の第一の面側より、第1回目のエッチング処理を行い、第一の面側のレジストパターンから露出した銅基板部位の厚さを30 $\mu$ mまで薄くした(図1(d))。

塩化第二鉄溶液の比重は1.38、液温50とした。第1回目のエッチングの際、接続用ポスト形成用のレジストパターンが形成された部位の銅基板には、エッチング処理が行われない。そのため、銅基板の厚み方向に、第1回目のエッチング処理で形成されたエッチング面から銅基板下側面までの高さを有して延在する、プリント基板との外部接続を可能とした接続用ポストを形成することが出来る。

なお、第1回目のエッチングでは、エッチング処理を行う部位の銅基板をエッチング処理で完全に溶解除去するものではなく、所定の厚さの銅基板となった段階でエッチング処理を終了するよう、中途までエッチング処理を行う。

## 【 0 0 3 2 】

次に、第一の面に関して、20%水酸化ナトリウム水溶液によって、レジストの剥離を行った、剥離液の温度は100とした。

## 【 0 0 3 3 】

次に、図2(f)に示すように、液状の熱硬化性樹脂(信越化学株式会社製「SMC-376KF1」)を用いて、第一回目のエッチングで形成された下面にポッティング法によってプリモールド用液状樹脂を塗布し、その上に弾性率の低い離型フィルム(5~0.01GPa)を被せ(14)、真空チャンバー内でプレス加工し、プリモールド樹脂層を形成した。フィルムの厚さについては、樹脂が接続用ポストの底面に被さらない高さまで充填されるように調整し、130 $\mu$ mとした。

プレスに際しては、真空加圧式ラミネート装置を用い、プレス部の温度は100、真空チャンバー内の真空度は0.2torr、プレス時間は30秒にてフィルム樹脂のプレス加工を行った。

## 【 0 0 3 4 】

このように、プリモールド用の液状樹脂の上に、弾性率の低い離型フィルムを被せて真空プレス加工することは、液状樹脂を用いたポッティング法による加工を簡便にするだけでなく、プリモールド用液状樹脂の塗布量を調整することにより、接続用ポストの上に樹脂が被ってしまう不良をなくすという点で、また、接続用ポストを樹脂面より高くすることができ、プリント基板と安定に接続できる点で効果的である。

また、真空チャンバー内でのプレス加工を行うことによって、樹脂内に生じた空隙を解

10

20

30

40

50

消する効果があり、樹脂内のボイドの発生を抑えることができる。

【 0 0 3 5 】

そして、液状樹脂をプレス加工した後は、ポストベークとして、180 にて60分間の加熱を行った。プリモールド樹脂のポストベークの後には、離型フィルムをはずし、第二の面のバックシートを除去した後、エッチングを行った。エッチング液としては、塩化第二鉄溶液を用い、液の比重は1.32、液温は50 とした。エッチングは、第二の面に配線パターンを形成することを目的としており、第二の面の上のレジストパターンから露出した銅を溶解除去した。次いで、図2 (g) に示すように、第二の面のレジストパターンの剥離を行い、所望のリードフレーム型LGA基板を得た。

【 0 0 3 6 】

次に、レジストの剥離後、露出した金属面に対し、無電解ニッケル/パラジウム/金めっき形成法による表面処理を施した。

ここで、リードフレームへのめっき層の形成には他に、電解めっき法も適用可能ではある。しかし、電解めっき法によると、めっき電流を供給するためのめっき電極の形成が必要になるので、めっき電極を形成する分、配線領域が狭くなってしまふことから、配線の引き回しが困難になり易い欠点も心配される。

この観点で、供給用電極が不要な、無電解ニッケル/パラジウム/金めっき形成法の方が一般に好ましい。

【 0 0 3 7 】

この実施例では、金属面に酸性脱脂、ソフトエッチング、酸洗浄、白金触媒活性処理、プレディップ、無電解白金めっき、無電解金めっき、の手順により係るめっき層を形成した。

めっき厚さはニッケルが3 μm、パラジウムが0.2 μm、金が0.03 μmとした。使用しためっき液は、ニッケルがエンプレートNI (メルテックス社製)、パラジウムがパウロボンドEP (ロームアンドハース社製)、金がパウロボンドIG (ロームアンドハース社製)である。

【 0 0 3 8 】

次いで、リードフレーム上に半導体素子を固定用接着剤13もしくは固定用テープで接着、搭載した後、半導体素子の電氣的接続用端子と配線パターンの所定の部位(ワイヤボンディング用ランド4)とを金細線を用いてワイヤボンディングを行った後、リードフレームと半導体素子とを被覆するようにモールドングを行い、個々の半導体基板を得た。

その後、面付けされた半導体基板に断裁を行い、個々の半導体基板を得た。

【 0 0 3 9 】

本発明をこのように適用した半導体素子用基板の製造方法や半導体装置は、やはり、液状樹脂を用いたプリモールド付きのリードフレーム状の半導体素子用基板を製造する過程で、プリモールド樹脂を適切な厚さに容易に設けることができるものであった。

【 符号の説明 】

【 0 0 4 0 】

- 1・・・銅基板
- 2・・・感光性レジスト
- 3・・・レジストパターン
- 4・・・ワイヤボンディング用ランド
- 5・・・接続用ポスト
- 6・・・配線パターン
- 7・・・下面
- 10、16・・・半導体素子
- 11・・・プリモールド層
- 12・・・めっき層
- 13・・・固定用接着剤
- 14・・・離型フィルム

10

20

30

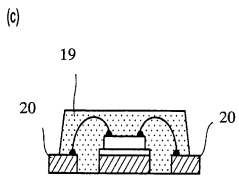
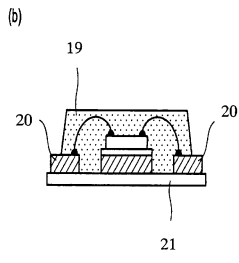
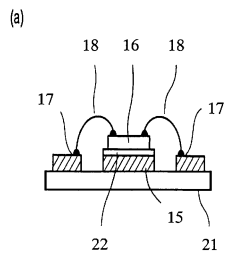
40

50





【 図 3 】



---

フロントページの続き

審査官 今井 淳一

(56)参考文献 特開平10-022440(JP,A)  
特開2001-127228(JP,A)  
特開2007-227503(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H01L 23/50