



(12) 发明专利申请

(10) 申请公布号 CN 104300059 A

(43) 申请公布日 2015.01.21

(21) 申请号 201410538803.2

(22) 申请日 2014.10.14

(71) 申请人 扬州乾照光电有限公司

地址 225009 江苏省扬州市维扬路108号

(72) 发明人 白继锋 马祥柱 杨凯 陈亮

李俊承 陈宝 张银桥

(74) 专利代理机构 扬州市锦江专利事务所

32106

代理人 江平

(51) Int. Cl.

H01L 33/10 (2010.01)

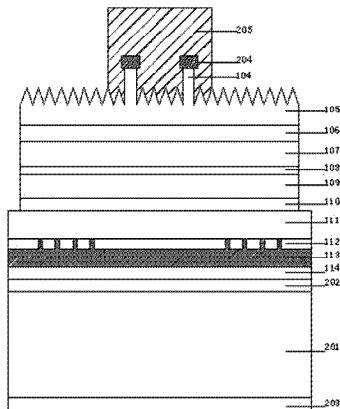
权利要求书2页 说明书4页 附图3页

(54) 发明名称

具有分布式导电孔结构的发光二极管及其制造方法

(57) 摘要

具有分布式导电孔结构的发光二极管及其制造方法，属于光电子技术领域，在外延片上制作镜面反射层，在镜面反射层上键合衬底，经去除外延片上的基板、缓冲层和截止层，露出N-GaAs欧姆接触层，再制作图形化的N-GaAs欧姆接触层、扩展电极、主电极和背电极。本发明由SiO₂导电孔层中的各通孔和镜面层共同构成了镜面反射层，SiO₂孔中的AuZn同P-GaP电流扩展层形成良好的电学接触；由于切割道上无导电孔，在电极下方形成肖特基结，从而减小了电流的无效注入，提升了发光效率。



1. 具有分布式导电孔结构的发光二极管，在具有背电极的衬底上依次设置有金属键合层、镜面反射层、外延层、扩展电极和主电极，外延层通过镜面反射层连接在金属键合层上；外延层包括P-GaP电流扩展层、缓冲层、P-AlGaInP限制层、MQW多量子阱有源层、N-AlGaInP限制层、N-AlGaInP电流扩展层、粗化层和N-GaAs欧姆接触层；其特征在于镜面反射层包括设置在外延层的P-GaP电流扩展层一侧的具有若干通孔的SiO₂导电孔层，所通孔均匀分布在主电极和扩展电极周围的发光区上，在所述通孔内及SiO₂导电孔层与金属键合层之间蒸镀有镜面层。

2. 根据权利要求1所述具有分布式导电孔结构的发光二极管，其特征在于所述镜面层为Au、Ag、Al中的至少任意一种。

3. 根据权利要求1所述具有分布式导电孔结构的发光二极管，其特征在于所述N-GaAs欧姆接触层的厚度为30～50nm，掺杂浓度在 $1\times 10^{19}\text{cm}^{-3}$ 以上，掺入的杂质元素为Si。

4. 根据权利要求1所述具有分布式导电孔结构的发光二极管，其特征在于所述N-AlGaInP电流扩展层厚度为2000nm。

5. 根据权利要求1所述具有分布式导电孔结构的发光二极管，其特征在于所述P-GaP电流扩展层厚度为1000～3000nm，掺杂浓度在 $1\times 10^{18}\text{cm}^{-3}$ 以上，掺入的杂质元素为Mg。

6. 如权利要求1所述具有分布式导电孔结构的发光二极管的制造方法，包括以下步骤：

1) 在基板上依次外延生长缓冲层、截止层、N-GaAs欧姆接触层、粗化层、N-AlGaInP电流扩展层、N-AlGaInP限制层、MQW多量子阱有源层、P-AlGaInP限制层、缓冲层、P-GaP电流扩展层，以形成完整结构的外延片；

2) 在外延片上制作镜面反射层；

3) 在镜面反射层上键合衬底；

4) 去除外延片上的基板、缓冲层和截止层，露出N-GaAs欧姆接触层；

5) 制作图形化的N-GaAs欧姆接触层；

6) 在图形化的N-GaAs欧姆接触层上制作扩展电极；

7) 在扩展电极上制作主电极，使主电极完全覆盖扩展电极；

8) 在衬底的背面制作背电极；

其特征在于：所述步骤2)中，在P-GaP电流扩展层上制作具有均匀分布有若干通孔的SiO₂导电孔层，并使各通孔均匀分布在主电极和扩展电极周围的发光区上；然后在所述通孔内及SiO₂导电孔层上蒸镀镜面层。

7. 根据权利要求6所述制造方法，其特征在于用于蒸镀镜面层的材料为Au、Ag、Al中的至少任意一种。

8. 根据权利要求6所述制造方法，其特征在于以清洗液清洗P-GaP电流扩展层后，在P-GaP电流扩展层上沉积SiO₂介质膜层，再在SiO₂介质膜层上蚀刻出若干通孔。

9. 根据权利要求7所述制造方法，其特征在于采用电子束蒸镀方式，在通孔内和SiO₂介质膜层上制作镜面层。

10. 根据权利要求7所述制造方法，其特征在于所述N-GaAs欧姆接触层的厚度为30～50nm，掺杂浓度在 $1\times 10^{19}\text{cm}^{-3}$ 以上，掺入的杂质元素为Si；所述N-AlGaInP电流扩展层厚度为2000nm；所述P-GaP电流扩展层厚度为1000～3000nm，掺杂浓度在 $1\times 10^{18}\text{cm}^{-3}$ 以上，掺

入的杂质元素为 Mg。

具有分布式导电孔结构的发光二极管及其制造方法

技术领域

[0001] 本发明属于光电子技术领域,特别涉及 AlGaInP 四元系发光二极管的制造技术领域。

背景技术

[0002] 四元系 AlGaInP 是一种具有直接宽带隙的半导体材料,已广泛应用于多种光电子器件的制备。由于材料发光波段可以覆盖可见光的红光到黄绿波段,由此制成的可见光高亮度发光二极管受到广泛关注。四元系 AlGaInP 红光高亮度发光二极管已大量用于户外显示、交通灯、汽车灯等许多方面。相对于普通结构的 AlGaInP LED 芯片,高亮度 AlGaInP 芯片采用键合工艺实现衬底置换,用到热性能好的硅衬底(硅的热导率约为 1.5W/K·cm)代替砷化镓衬底(砷化镓的热导率约为 0.8W/K·cm),芯片具有更低热阻值,散热性能更好,有利于提高可靠性。为了克服光在芯片与封装材料界面处的全反射而降低取光效率,还在芯片制作一些表面纹理结构。另外,在 P-GaP 上镀反射层,比普通红光外延层中生长 DBR 反射镜出光效率更高。反射层由低折射率的介质膜和金属层构成,介质膜通过光刻工艺制作出导电孔,镜面层通过导电孔同 P-GaP 形成电学接触。传统的反射层结构是由整面均匀开孔的介质膜和金属层构成,由于 P 面均匀分布的导电孔可以使 P 面电流注入后均匀流向有源区,但由于 N 面电极的遮光作用,导致电极下方的导电孔部分电流注入成为无效注入,导致出光效率不高。另外,传统均匀分布的导电孔,在进行后段切割后,难免会有在切割道上的现象,由于孔的颜色发黑会导致目检机进行芯粒识别时较为困难,也会在进行异常挑除时造成误判,降低产品良率。到客户端在进行固晶作业时,也会造成识别困难的问题,会带来客诉,甚至影响产品信誉。

发明内容

[0003] 本发明旨在优化均匀分布的导电孔结构,提出了具有分布式导电孔的新型反射层结构,具有该新型反射层结构的高亮度红光 AlGaInP 发光二极管。

[0004] 本发明在具有背电极的衬底上依次设置有金属键合层、镜面反射层、外延层、扩展电极和主电极,外延层通过镜面反射层连接在金属键合层上;外延层包括 P-GaP 电流扩展层、缓冲层、P-AlGaInP 限制层、MQW 多量子阱有源层、N-AlGaInP 限制层、N-AlGaInP 电流扩展层、粗化层和 N-GaAs 欧姆接触层;其特征在于镜面反射层包括设置在外延层的 P-GaP 电流扩展层一侧的具有若干通孔的 SiO₂ 导电孔层,所通孔均匀分布在主电极和扩展电极周围的发光区上,在所述通孔内及 SiO₂ 导电孔层与金属键合层之间蒸镀有镜面层。

[0005] 本发明分布式导电层为理论增透膜最佳厚度的 SiO₂ 薄膜,由 SiO₂ 导电孔层中的各通孔和镜面层共同构成了镜面反射层, SiO₂ 孔中的 AuZn 同 P-GaP 电流扩展层形成良好的电学接触;由于切割道上无导电孔,在电极下方形成肖特基结,从而减小了电流的无效注入,提升了发光效率。也由于切割道上没有分布导电孔,从而保证了在进行后段切割后,不切到导电孔,解决了目检机识别困难的问题,也避免了由于导电孔导致的切割道异常误判,

提升了产品良率。本发明改善均匀分布的导电孔带来的电流无效注入影响出光效率和切割道识别困难问题，可减少电流的无效注入，提升发光效率。也避免了客户端在进行固晶作业时，识别困难的问题，提升了产品的合格率。

[0006] 另外，本发明所述镜面层为 Au、Ag、Al 中的至少任意一种。优选用这些材料可以保证制作的全方位反射镜具有高的反射率，对高的光取出效率有直接的贡献。

[0007] 所述 N-GaAs 欧姆接触层的厚度为 $30 \sim 50\text{nm}$ ，掺杂浓度在 $1 \times 10^{19}\text{cm}^{-3}$ 以上，掺入的杂质元素为 Si。该掺杂浓度保证 N 型扩展电极与其能够形成良好的欧姆接触，该优选厚度保证能够形成良好电学接触的前提下，不至于 N-GaAs 太厚造成吸光，降低出光效率。

[0008] 所述 N-AlGaInP 电流扩展层厚度为 2000nm ，可以保证 N 面电流扩展层有高的电子迁移率，保证电流横向扩展的能力。

[0009] 所述 P-GaP 电流扩展层厚度为 $1000 \sim 3000\text{nm}$ ，掺杂浓度在 $1 \times 10^{18}\text{cm}^{-3}$ 以上，掺入的杂质元素为 Mg。选用此厚度和掺杂浓度的优点：高的掺杂浓度保证 P 型电极与其形成良好欧姆接触，该优选厚度保证 P 面电流横向扩展的能力。

[0010] 本发明另一目的是提出以上结构二极管的制造方法。步骤如下：

1) 在基板上依次外延生长缓冲层、截止层、N-GaAs 欧姆接触层、粗化层、N-AlGaInP 电流扩展层、N-AlGaInP 限制层、MQW 多量子阱有源层、P-AlGaInP 限制层、缓冲层、P-GaP 电流扩展层，以形成完整结构的外延片；

2) 在外延片上制作镜面反射层；具体特点是：在 P-GaP 电流扩展层上制作具有均匀分布有若干通孔的 SiO_2 导电孔层，并使各通孔均匀分布在主电极和扩展电极周围的发光区上；然后在所述通孔内及 SiO_2 导电孔层上蒸镀镜面层；

3) 在镜面反射层上键合衬底；

4) 去除外延片上的基板、缓冲层和截止层，露出 N-GaAs 欧姆接触层；

5) 制作图形化的 N-GaAs 欧姆接触层；

6) 在图形化的 N-GaAs 欧姆接触层上制作扩展电极；

7) 在扩展电极上制作主电极，使主电极完全覆盖扩展电极；

8) 在衬底的背面制作背电极；

本发明在步骤 2) 中采用 PECVD 沉积具有理论增透膜最佳厚度的 SiO_2 薄膜，再利用黄光、蚀刻工艺制作出具有分布式的 SiO_2 导电孔层，通过电子束蒸镀方式制作出接触层和镜面层，制作工艺简单。制作出的全方位反射层具有高的反射率，同时 SiO_2 孔中的 AuZn 同 P-GaP 电流扩展层形成良好的电学接触；由于切割道上无导电孔，在电极下方形成肖特基结，从而减小了电流的无效注入，提升了发光效率。也由于切割道上没有分布导电孔，从而保证了在进行后段切割时，不切到导电孔，解决了目检机识别困难的问题，也避免了由于导电孔导致的切割道异常误判，提升了产品良率。

[0011] 另外，步骤 7) 扩展电极上通过负胶剥离方式制作主电极，主电极完全覆盖扩展电极，保证扩展电极的完整性。

附图说明

[0012] 图 1 为制作过程中的外延片的结构示意图。

[0013] 图 2 为制作过程中的衬底的结构示意图。

[0014] 图 3 为本发明成品的结构示意图。

[0015] 图 4 为图 3 的俯向示意图。

具体实施方式

[0016] 一、如图 1 和 2 所示是本发明较佳实例在制作过程中的结构示意图，制造步骤如下：

1、如图 1 所示，利用 MOCVD 设备在一临时的 GaAs 基板 101 上依次生长过渡层 102、N-GaInP 截止层 103、N-GaAs 欧姆接触层 104、N-AlGaInP 粗化层 105、N-AlGaInP 电流扩展层 106、N-AlGaInP 限制层 107、MQW 多量子阱有源层 108、P-AlGaInP 限制层 109、缓冲层 110、P-GaP 电流扩展层 111。

[0017] 其中 N-GaAs 欧姆接触层 104 优选厚度 40nm，掺杂浓度在 $1 \times 10^{19} \text{ cm}^{-3}$ 以上，掺入的杂质元素为 Si，以保证 N 面有良好的电流扩展能力；P-GaP 电流扩展层 111 优选厚度 2000nm，掺杂浓度在 $1 \times 10^{18} \text{ cm}^{-3}$ 以上，掺入的杂质元素为 Mg，以保证 P 面有良好的电流扩展能力。

[0018] 利用 511 清洗液清洗 P-GaP 电流扩展层 111，在 P-GaP 电流扩展层 111 上沉积 SiO_2 介质膜，通过旋涂正性光刻胶，经过曝光、显影做出掩膜图形，再利用体积比为 1:7 的 $\text{NH}_4\text{F} : \text{H}_2\text{O}$ 混合溶液，在 SiO_2 导电孔层 112 上蚀刻出均匀分布在主电极和扩展电极周围的发光区上的若干通孔。

[0019] 采用电子束蒸镀方式，在以上各通孔内和 SiO_2 导电孔层 112 上先后制作厚度为 300nm 的 AuZn 和 500nm 的 Al 层，该 AuZn/Al 共同形成了镜面层 113。

[0020] 由 SiO_2 导电孔层 112 同 AuZn/Al 镜面层 113 共同构成了镜面反射层，再经过 440℃ 退火 10min 使 SiO_2 孔中 AuZn 同 P-GaP 电流扩展层 111 形成良好的电学接触。

[0021] 在制作好的镜面层 113 上采用电子束蒸镀方式制作厚度为 1000nm 的 Au 作为金属键合层 114。

[0022] 2、如图 2 所示，在 Si 衬底 201 上采用电子束蒸镀方式制作厚度为 1000nm 的 Au 作为金属键合层 202。

[0023] 3、将步骤 1 制成的制品和步骤 2 制成的制品浸入丙酮溶液中，并将键合层 114 和键合层 202 相对，进行超声清洗 10min，在 300℃ 条件下，于 5000kg 外力作用下，经过 20min 将两者键合到一起。

[0024] 4、利用机械研磨方式先将键合后的半制品的 GaAs 衬底 101 去除至剩余约 20 μm 厚，再用体积比为 1:5 的 $\text{NH}_4\text{OH} : \text{H}_2\text{O}_2$ 溶液反应 10min，化学腐蚀停止在 GaInP 截止层 103 上。

[0025] 5、通过在 N-GaAs 欧姆接触层 104 上旋涂正胶，经过光刻显影后，再浸入体积比为 1:2:2 的 $\text{H}_3\text{PO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O}$ 混合溶液，蚀刻出图形化的 N-GaAs 欧姆接触层 104。

[0026] 6、采用体积比为 1:1:7 的 $\text{H}_3\text{PO}_4 : \text{H}_2\text{SO}_4 : \text{CH}_3\text{COOH}$ 混合溶液湿法制出 N-AlGaInP 粗化层 105。

[0027] 7、在制作好图化形的 N-GaAs 欧姆接触层 104 上采用电子束蒸镀的方式蒸镀厚度为 400nm 的 AuGeNi 合金材料，再经过上胶，光刻，显影等工艺后采用体积比为 1:2:5 的 $\text{I}_2 : \text{KI} : \text{H}_2\text{O}$ 混合溶液蚀刻出扩展电极 204。

[0028] 如图 4 所示,扩展电极 204 为圆环型,外环半径 45 μm ,内环半径 38 μm 。通过 350℃ 氮气氛围退火炉进行退火 10min 处理,使扩展电极 204 同 N-GaAs 欧姆接触层 104 形成良好的电学接触。

[0029] 8、制作好扩展电极 204 后,将半制品浸入丙酮溶液超声清洗 10min,然后进行光刻流程,旋涂负性光刻胶、光刻、显影、旋干,然后进行等离子打胶,采用电子束冷蒸的方式将 4 μm 的 Au 镀在 N-AlGaInP 型粗化层 105 和扩展电极 204 上,再经剥离后形成主电极 205。

[0030] 如图 4 所示,主电极 205 的图形为半径为 50 μm 的圆柱体,扩展电极 204 掩埋在主电极 205 中。

[0031] 9、在 Si 衬底 201 背面采用电子束热蒸镀的方式分别蒸镀厚度为 20nm 的 Ti 和厚度为 100nm 的 Au,即图 2 和图 3 中 Ti/Au 背电极 203,即完成器件的制作。

[0032] 二、制成的产品结构特点:

如图 3、4 所示,在背电极 203 上依次设置有衬底 201、金属键合层 202、金属键合层 114、镜面层 113、 SiO_2 导电孔层 112、P-GaP 电流扩展层 111、缓冲层 110、P-AlGaInP 限制层 109、MQW 多量子阱有源层 108、N-AlGaInP 限制层 107、N-AlGaInP 电流扩展层 106、N-AlGaInP 粗化层 105、N-GaAs 欧姆接触层 104,在 N-GaAs 欧姆接触层 104 上设置有扩展电极 204,扩展电极 204 掩埋在主电极 205 中。

[0033] 由于 SiO_2 导电孔层 112 的导电孔均匀分布在主电极 205 和扩展电极 204 周围的发光区上,在电极下方 P 面和 N 面均形成了肖特基结,从而减小了电流的无效注入,提升了发光效率。由于切割道上没有分布导电孔,从而保证了在进行后段切割后,不切到导电孔,解决了目检机识别困难的问题,也避免了由于导电孔导致的切割道异常误判,提升了产品良率。也避免了客户端在进行固晶作业时,识别困难的问题,提高产品信誉。

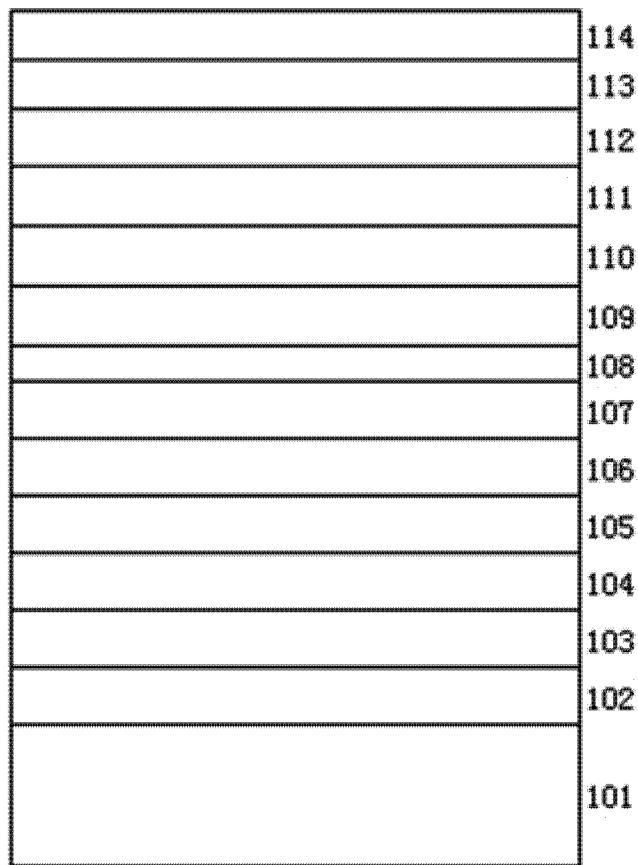


图 1

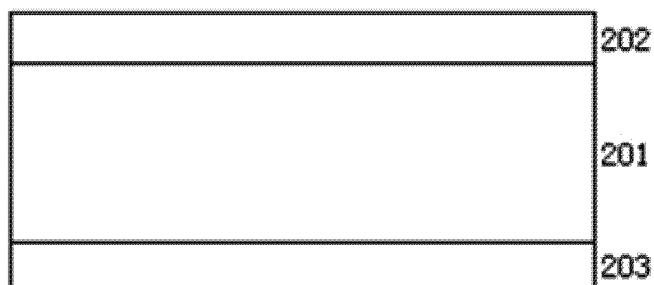


图 2

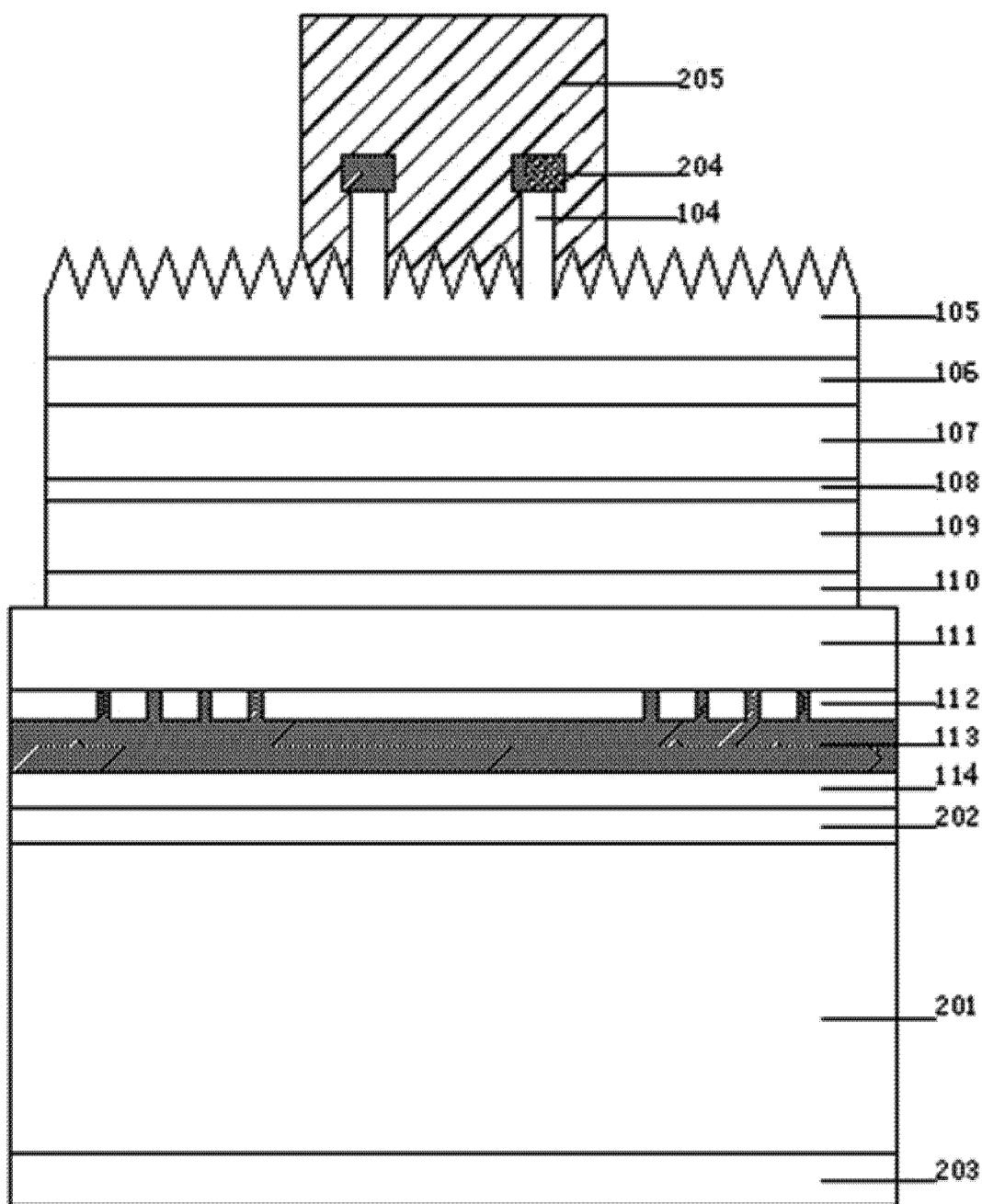


图 3

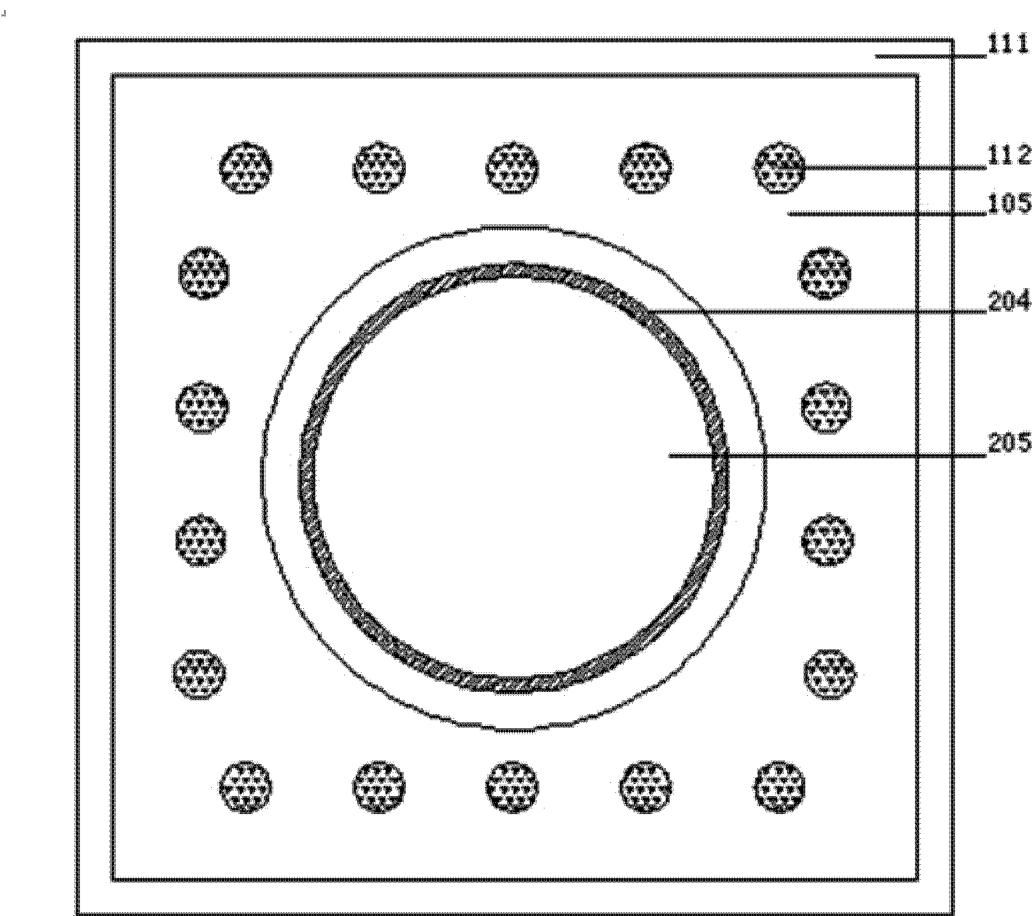


图 4