

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-21219

(P2010-21219A)

(43) 公開日 平成22年1月28日(2010.1.28)

(51) Int.Cl.		F I	テーマコード (参考)
HO 1 L	27/14	(2006.01)	HO 1 L 27/14 D 3C081
HO 1 L	23/04	(2006.01)	HO 1 L 23/04 E 4M118
HO 1 L	23/08	(2006.01)	HO 1 L 23/08 B
B 8 1 B	7/02	(2006.01)	B 8 1 B 7/02

審査請求 未請求 請求項の数 8 O L (全 11 頁)

(21) 出願番号	特願2008-178554 (P2008-178554)	(71) 出願人	300078431 エヌイーシー ショット コンポーネンツ株式会社 滋賀県甲賀市水口町日電3番1号
(22) 出願日	平成20年7月9日(2008.7.9)	(72) 発明者	鎌田 宏 滋賀県甲賀市水口町日電3番1号 エヌイーシー ショット コンポーネンツ株式会社内
		F ターム (参考)	3C081 AA11 AA17 BA30 BA32 DA06 4M118 AA10 AB01 BA10 BA14 FA06 GB01 GC11 GD02 HA12 HA20 HA25 HA26 HA30 HA31 HA33

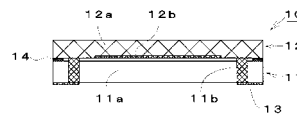
(54) 【発明の名称】 パッケージングデバイス装置およびパッケージ用ベース部材

(57) 【要約】

【課題】 貫通電極付ガラス基板を使用して低コストで小型化・薄型化・軽量化を実現しさらに信頼性の高いチップサイズのパッケージングデバイス装置を提供する。

【解決手段】 本発明に係るイメージセンサ10は半導体基板12の第1主面にはCCD方式あるいはCMOS方式の受光部12bが形成され、同一面上に信号引き出しのための配線が設けられる。この半導体基板12の第一主面の周辺部には外部回路に接続するためのパッドが設けられている。この第一主面を覆うように、貫通電極付ガラス基板11が配置され、貫通電極11bが前述のパッドに電氣的に接続されている。ここで、半導体基板12と貫通電極付ガラス基板11の相対する面の周辺部には封止材14が配置され、半導体基板12と貫通電極付ガラス基板11とを機械的に接着すると同時に受光部12bを外部環境から遮断して保護することでパッケージングデバイス装置を形成する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

電極群を有するデバイス素子を収容したパッケージのベース部材に複数個の貫通電極を所定位置に配置したガラス基板を用い、前記電極群と前記貫通電極とを封止材を迂回して配置した接触媒体の介在により外部回路に引き出すことを特徴とするパッケージングデバイス装置。

【請求項 2】

前記デバイス素子が CCD や CMOS のイメージセンサ、半導体や MEMS デバイスまたは液晶パネルであることを特徴とする請求項 1 に記載のパッケージングデバイス装置。

【請求項 3】

前記接触媒体がパンプ電極、あるいは WB または BGA であることを特徴とする請求項 1 に記載のパッケージングデバイス装置。

【請求項 4】

前記貫通電極がガラス対金属シール構造のファインビアであることを特徴とする請求項 1 ないし 3 に記載のパッケージングデバイス装置。

【請求項 5】

前記ファインビアは外郭径の寸法 が $150 \mu\text{m}$ 以下、ビアセンタ間ピッチの寸法が $300 \mu\text{m}$ 以下の微細構造であることを特徴とする請求項 4 に記載のパッケージングデバイス装置。

【請求項 6】

前記ファインビアの気密度がヘリウム吹き付け法による気密性の測定値が $1 \times 10^{-8} \text{ Pa} \cdot \text{m}^3 / \text{sec}$ 未満であることを特徴とする請求項 4 または 5 に記載のパッケージングデバイス装置。

【請求項 7】

複数個の金属導体をガラス基板にガラス対金属シール構造により作製した複数個の貫通電極ビアを所定位置に配置したガラス基板であって、このガラス基板の貫通電極ビアは外郭径寸法 が $150 \mu\text{m}$ 以下、およびセンタ間寸法が $300 \mu\text{m}$ 以内の間隔で埋設されたことを特徴とするパッケージング用ベース部材。

【請求項 8】

前記ガラス基板における前記貫通電極ビアの気密度はヘリウム吹き付け法による気密性測定値が $1 \times 10^{-8} \text{ Pa} \cdot \text{m}^3 / \text{sec}$ 未満であることを特徴とする請求項 7 に記載のパッケージング用ベース部材。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は貫通電極付ガラス基板を用いた CCD、CMOS 素子・液晶パネル等のパッケージングデバイス装置に関し、特に、ファインビアの貫通電極付ガラス基板を用いたパッケージング用ベース部材に関する。

【背景技術】

【0002】

MEMS デバイスや CCD、CMOS 素子、液晶等の各種デバイスは小型・軽量・高性能なデバイスとして広く利用されているが、デリケートな電極材料や構造上、外部環境に影響されやすくこれを避けるために気密パッケージして使用される。また、同様な気密パッケージングのイメージセンサは近年携帯電話のカメラモジュール内に採用され、小型化・薄型化・軽量化に加えて低価格化への要求に対応している。たとえば、CCD や CMOS 素子を用いたイメージセンサは、特許文献 1 や特許文献 2 に示されるように、セラミックパッケージにセンサを収納後、ワイヤボンディングで電氣的接続を行い、ガラスなどの透明な蓋を用いて封止していた。また、特許文献 3 や特許文献 4 に示されるように、イメージセンサ全体を小型化する CSP (Chip Size Packaging) を実現

10

20

30

40

50

する方法が知られている。これらの場合にはCCDやCMOS素子が形成された半導体シリコンウエハの裏面から表面に貫通する孔や溝を設け、表側と裏側を電氣的に接続し、外部回路への接続は半導体ウエハの裏面に配置したボールパンプにより行っている。

【特許文献1】特開平10-107240号公報

【特許文献2】特開2006-140384号公報

【特許文献3】特開2007-312012号公報

【特許文献4】米国特許6,777,767号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかし、特許文献1および2の場合、イメージセンサ全体の寸法は平面積、高さ共に内部のセンサ素子に比べて格段に大きくなってしまいうという欠点があった。また、特許文献3や4の場合、小型化・薄型化・軽量化は実現できるものの、半導体に孔もしくは溝をエッチングなどで作製し、その表面に絶縁処理を施し、さらに孔もしくは溝の内部に金属による配線層を作製する工程が必要でコストが嵩むものとなっていた。そのために、気密パッケージ用部材の改良としてパッケージ構成部材の開発が望まれていた。

【0004】

したがって、本発明の第一の目的は、半導体・MEMSデバイスや液晶パネルを使用するデバイス装置の小型化・薄型化・軽量化および低コスト化を図ることのできる新規かつ改良されたデバイス装置の提供にある。

【0005】

本発明の別の目的は、貫通電極を有するガラス基板をベース部材に用いるパッケージの改良と共にこのパッケージ内に収納する多数の電極を有する各種デバイス素子との電氣的接続の容易化により低価格化を実現することのできる各種デバイス装置を提供することにある。特に、ガラス対金属シール(以下Glass to Metal Sealの頭文字を表示するGTMSと呼ぶ)構造による高温加熱プロセスを経て封止された貫通電極付ガラス基板を用いたパッケージとして、新規かつ改良されたパッケージ用ベース部材の提供とそれを使用してデバイス素子をパッケージングする各種デバイス装置の提供を目的とする。

【課題を解決するための手段】

【0006】

本発明においては、多数の電極または電極群を有する各種デバイス素子の1個ないし複数個が気密パッケージに収容され、パッケージ用ベース部材に所定範囲内に複数個の貫通電極を配置したガラス基板を用いる。そして、このガラス基板の貫通電極をデバイス素子の電極群と接続し、パッケージング用封止材に掛らない構造で外部回路にリード導出することを特徴とするパッケージングデバイス装置が提供される。ここで、前記貫通電極を有するガラス基板はデバイス素子の導出電極に対応させて貫通電極が形成され、接触媒体を介在して外部回路にリード導出される。また、前記デバイス素子には半導体やMEMSデバイス、またはCCDやCMOSを用いたイメージセンサなどが気密パッケージされてチップサイズのデバイス装置が構成される。さらに、前記多数の電極を有するデバイス素子として対向電極間に液晶を介在させた液晶パネルがあり、少なくとも一方の電極を貫通電極の配置されたガラス基板を使用しその内面に多数の透明電極群を形成した液晶型ディスプレイデバイス装置もある。貫通電極を配置したガラス基板はGTMS構造でファインピアタイプのガラス基板が好ましく、それにより、低価格化に有利な各種のデバイス装置が提供される。また、CCDあるいはCMOS素子の受光面側に配置した保護用ガラス基板の周辺部に貫通電極を設け、この貫通電極をCCDあるいはCMOS素子受光面の周辺部に設けた電極取り出し部に接続し、さらにCCDあるいはCMOS素子が形成された半導体ウエハとこの保護用ガラス基板とを貼り合わせて封止して、低コストで小型化・薄型化・軽量化を実現しさらに信頼性の高いイメージセンサを提供する。

【0007】

10

20

30

40

50

本発明の別の観点によれば、貫通電極を配置したガラス基板はビア径が $150\mu\text{m}$ 以下、かつビアセンタ間の寸法であるビアピッチが $300\mu\text{m}$ 以下である高温加熱プロセスを経たG T M S構造のファインビアガラス基板をパッケージのベース部材として使用することを提案し、それを用いた各種のパッケージングデバイス装置を提供する。換言すると、貫通電極のビアセンタ間の寸法を $300\mu\text{m}$ 以下にするにはビア径は最低限 $250\mu\text{m}$ であり、好ましくは、これより小さいビア径を $150\mu\text{m}$ 以下に限定され、それにより、前記貫通電極を配置したガラス基板はヘリウム吹き付け法による気密性測定値を $1 \times 10^{-8} \text{ Pa} \cdot \text{m}^3 / \text{sec}$ 未満にしたパッケージ内の気密性を確保することを特徴とする。

【0008】

本発明によれば、イメージセンサの受光面と外部基板への取り付け部が同一方向にあるために、フィルタやレンズなどの光学的な外付け部品を含む外部基板を位置精度良く取り付けることができるために光学的特性の向上が図れる。また、CCDあるいはCMOS素子のみならずDSP (Digital Signal Processor) などの周辺ICをイメージセンサと同一パッケージ内に収納する場合においても、著しい小型化が達成できる。

【発明の効果】

【0009】

本発明によれば、貫通電極付ガラス基板をパッケージのベース部材として使用することにより、小型化、薄型化、軽量化と共に信頼性の高い気密パッケージの光応用デバイスを低コストで提供できる。たとえば、従来のデバイス素子はシリコンウエハからダイシングにより個別素子を分離後、個々にセラミックパッケージに収容して封止していたのでパッケージングコストが嵩み製造コストを上げていた。また、ワイヤボンディングによる電気的接続上の問題点があった。これらのコスト的問題点は複数個の貫通電極付ガラス基板をパッケージング用ベース部材として使用することにより解消する。

【0010】

一方、本発明は各種の貫通電極付ガラス基板の製法に関し、それぞれの特長を検討してG T M S法によるファインビアのガラス基板の採用を見い出した。このガラス基板は高温プロセスによりビアピッチの微細化と気密性の向上を実現し、それによる小型化と高信頼化を実現可能にした。また、フロート法による特定のガラスの使用で高品質で無色透明なガラスを提供し、比誘電率特性でも高周波用途に適合するなどのメリットを発揮する。

【発明を実施するための最良の形態】

【0011】

本発明は、電極群を有するMEMSまたは光応用デバイス素子を収容するパッケージを備え、このパッケージのベース部材に複数個の貫通電極を所定位置に配置したガラス基板を用い、前記電極群と前記貫通電極を接続してリード導出することを特徴とするセンサまたは光を応用するパッケージングデバイス装置である。また、デバイス素子がMEMSセンサ、液晶パネル、CCDまたはCMOSのイメージセンサである。ここで、リード導出は、素子電極に対応して貫通電極が形成され、両電極が直接又はバンプ等の接触媒体を介して接続され、これらが封止材を回避する位置又は迂回する状態で外部回路に接続したことを特徴とする。なお、液晶素子では対向する透明電極間に液晶を介在させて構成し、一方の透明電極を前記貫通電極が配置された前記ガラス基板に形成した多数の液晶パネルにより液晶ディスプレイを構成する。ここで、ガラス基板は貫通電極がガラス対金属シール構造のG T M Sタイプファインビア付ガラス基板で構成し、ビアの外郭径寸法が $150\mu\text{m}$ 以下、ビアセンタ間のピッチ寸法が $300\mu\text{m}$ 以下とすること、また、高温プロセスにより加工処理して作製され、その気密度はヘリウム吹き付け法による気密性測定値を $1 \times 10^{-8} \text{ Pa} \cdot \text{m}^3 / \text{sec}$ 未満としたことを特徴とする。ファインビア化のために外径寸法やビアセンタ間寸法を制限するものであり、このG T M Sタイプファインビア付貫通電極を配置したガラス基板をベース部材に使用してパッケージングしたデバイス装置を提供する。さらに、パッケージの気密度を高く設定することでファインパッケージの信

10

20

30

40

50

頼性を高める。また、このようなパッケージングを低価格で提供する。

【0012】

本発明に関する貫通電極を配置したガラス基板をパッケージングに使用した光応用デバイスとして、たとえば、多数の透明電極をガラス表面に形成した一対のガラス基板間にスペーサを介在させて液晶を充填し両基板をシール材で気密封止して構成し電極間に電圧印加する液晶パネルがある。この液晶パネルは貫通電極付ガラス基板を使用して電極からの外部引き出しにシール部材とガラスの間を通さずに構成されるのに対し、従来のシール材とガラスの間を通して電極がパネル内部から外部へ引き出す構成とは相違する。それ故に、シール部材からの液晶漏れが回避できるほかにシール材の選択幅を広げることができる。また、パネルの片側に電極引出部を纏めることで装置内の配線を簡素化する。これは電極付ガラス基板を用いてパネル内部から外部への引き出しにおいてシール材とガラスの間を通さないことによる。

10

【0013】

本発明の別の観点は、多数の電極から成る電極群を有するMEMSまたは光応用デバイス素子を収容したパッケージのベース部材に複数個の貫通電極を所定位置に配置したガラス基板を用い、前記電極群と前記貫通電極とを接触媒体の介在により外部回路にリード導出することを特徴とするセンサまたは光を応用するパッケージングしたデバイス装置が提供され、前記デバイス素子がCCDやCMOSのイメージセンサ、半導体やMEMSデバイスまたは液晶パネルであり、チップサイズパッケージングしたことを特徴とする。また、液晶パネルは対向する電極間に液晶を介在させ、一方の透明電極を前記貫通電極が配置された前記ガラス基板に形成した多数の液晶パネルにより構成する。ここで、前記ガラス基板の所定位置に配置した貫通電極は、ガラス対金属シール構造（以下GTM構造と呼ぶ）であり、ファインピア貫通電極とした。このファインピア貫通電極はピアの外郭径寸法が $150\mu\text{m}$ 以下、ピアセンタ間のピッチ寸法が $300\mu\text{m}$ 以下の微細構造である。また、ガラス基板は高温加熱のGTMプロセスを経て作製され、前記ファインピア貫通電極のヘリウム吹き付け法による気密性測定値を $1 \times 10^{-8} \text{ Pa} \cdot \text{m}^3 / \text{sec}$ 未満の気密度で所定位置に配置したことを特徴とする。

20

【0014】

更に別の観点によれば、複数個の金属導体をガラス基板にガラス対金属封止構造により作製した複数個の貫通電極を所定位置に配置したガラス基板であって、このガラス基板の貫通電極はピア外郭径寸法が $150\mu\text{m}$ 以下、およびピアセンタ間寸法が $300\mu\text{m}$ 以下にして埋設されたことを特徴とするパッケージング用ベース部材を提供する。加えて、このガラス基板における前記貫通電極の気密度はヘリウム吹き付け法による気密性測定値が $1 \times 10^{-8} \text{ Pa} \cdot \text{m}^3 / \text{sec}$ 未満とするパッケージング用ベース部材を提供する。

30

【実施例1】

【0015】

以下、図面を参照して本発明に係る実施例について説明する。図1は本発明の第1の実施例としてのイメージセンサ10の概要構成を示す要部部分断面図である。図示するように、このイメージセンサ10は半導体基板12の第1主面にはCCD方式あるいはCMOS方式の受光部12bが形成され、同一面上に信号引き出しのための配線（図示せず）が設けられる。この半導体基板12の第一主面の周辺部には外部回路に接続するためのパッド（図示せず）が設けられている。この第一主面を覆うように、貫通電極付ガラス基板11が配置され、貫通電極11bが前述のパッドに電氣的に接続されている。さらに、半導体基板12と貫通電極付ガラス基板11の相対する面の周辺部には封止材14が配置され、半導体基板12と貫通電極付ガラス基板11とを機械的に接着すると同時に受光部12bを外部環境から保護するパッケージングデバイス装置を構成している。ここで、半導体基板12と貫通電極付ガラス基板11を機械的に結合して受光部12bを外部環境から遮断し、保護する封止材は素子電極を貫通電極に接合するパッドの電極位置を避けて設けられ、外部導出ルートが封止材を迂回している。なお、封止材は封止部分の気密性への要求程度に応じて樹脂、金属、ガラス材が使い分けられる。高度の気密性を要求される場合に

40

50

は、はんだ、ろう材等の金属もしくはガラス材料が適し、該要求が低い場合には樹脂による封止も可能である。また、貫通電極付ガラス基板 1 1 の半導体基板 1 2 に接しない側の面には貫通電極 1 1 b に接続する外部電極 1 3 が設けられプリント基板などの外部回路への接続を可能としている。

【 0 0 1 6 】

さらに、上記実施例 1 における外部電極導出構造の変形例として図 2 に示す構造がある。この場合、外部電極の導出には、図 1 における外部電極 1 3 に代えて、ボールバンプ 2 3 が配置される。この方法によれば外部電極の取り出し構造を容易に実現可能とする。このように、第 1 の実施例によれば、半導体基板 1 2 に溝や孔の形成加工を施すことなく、また、そうした溝や孔への絶縁処理および金属配線を伴うことなく、比較的安価に受光部 1 2 b の密封保護と信号配線の外部への取り出しができて、小型化・薄型化・軽量化されかつ信頼性の高いイメージセンサを低コストで提供することができる。

10

【 0 0 1 7 】

次に、貫通電極付ガラス基板 1 1 を用意するための具体的製造事例について詳述する。代表的な方法として、サンドブラスト法、ドリル穴あけ法、G T M S 法の 3 つの方法があるが、それぞれの方法で調達したガラス基板について比較しつつ説明する。まず、サンドブラスト法は基板の厚さによるが実用的な孔径は 3 0 0 μ m 以上である。また、断面方向にテーパがつくために微小ピッチの加工は難しい。加工部分端部のチップングが起こり易く、配線の断線や実装後のガラス屑発生による障害が起こり易い。次に、ドリルによる穴あけ法はストレート状の孔は形成できるが実用可能な孔径はドリル径の限界から制約されてサンドブラスト法と同様に 3 0 0 μ m 程度である。また、通常、一ヶ所ずつの穴あけとなるので加工時間の増加が著しい。レーザーによる穴あけも現実的にはストレート形状の穴あけは難しく、孔径のコントロールも難しい。さらに、ガラスへのレーザー加工の場合には加工部分に大きな歪みが残留するという問題もある。一方、G T M S 法は気密端子と同様な製法によるものである。気密端子はデバイスへの電力供給や電気・光信号の入出力を効率的に行う気密パッケージの構成部品であるが、金属とガラスを基本的な構成材料としてガラスの軟化点以上の高温にて流動性、物理化学的活性を高めた状態のガラスに耐熱性のある金属部品を接着または貫入させるプロセスにより密着性・気密性の高いパッケージ構造を得ている。この手法により製作された貫通電極付ガラス基板については、たとえば、特開 2 0 0 7 - 0 6 7 3 8 7 号公報に開示される方法であって、比較的安価に作製

20

30

【 0 0 1 8 】

表 1 は本発明に使用される貫通電極付ガラス基板の製造方法として採用される 3 種類の異なる手法についての特長事項を示している。これらのガラス基板のガラス材料はそれぞれの加工方法や使用目的に応じて選定しなければならない。この表 1 では 6 つの項目についてそれぞれの特長的事項と実用上の 4 区分評価とを示している。一方、表 2 は表 1 に掲げる製造方法のうち、ファイニアガラス基板として製造された場合についての製造可能な特長事項を示している。ここでは使用材料の物理的特性として 9 項目を挙げる。例えば、使用材料として、ガラス材料が市販品のテンパックスフロート（登録商標）が使用され、電極用金属材料にはタングステン（W）が使用されている。

40

【 0 0 1 9 】

【表 1】

貫通電極付ガラス基板の異なる製造方法による特長および利用上良否の比較表

1各種穴あけ工法	サンドブラスト法	ドリル穴あけ法	GTMS製法
2ビアの使用材料と加工処理方法	導電ペースト スパッタリング めっき	焼成電極材 メタル埋め込み めっき	バルクメタル 高温プロセス処理
3孔の垂直側形状	テーパー :評価×	ストレート:評価◎	ストレート:評価◎
4ビアの外郭径φ	大きい :評価×	大きい :評価×	微小 評価◎
5ビアのピッチ	孔径依存 :評価×	孔径依存 評価×	工具精度 評価◎
6気密性	ペースト 評価×	蒸着法 評価△	GTMS 評価◎
7製造コスト	加工費大 評価×	個別処理 評価×	一括処理 :評価◎

10

【 0 0 2 0 】

【表 2】

20

表2-1 GTMS製法によるビア付ガラス基板の諸特性

基板の諸特性項目	貫通電極ビア付ガラス基板の諸特性
ウエハ状基板の諸特性	サイズ2~8インチ、厚さ500~600±20μm
ビアの外郭直径φ	φ100μm またはφ150μm(Maxφ250μm)
ビアのピッチ寸法(セク間)	外郭直径φ次第ではあるが300μm以下可能で実現可能
気密性(ヘリウム吹付法)	<1×10 ⁻⁹ Pa・m ³ /sec

30

表2-2 ピア付ガラス基板に用いる材料の物理的諸特性表

使用材料の諸特性項目	ガラス材料の物理的特性	ビア材の物理的特性
1熱膨張係数(CTE)	$3.25 \times 10^{-6}/K$	$4.5 \times 10^{-6}/K$
2曲げ強度 σ	25MPa	—
3密度	$2.2g/cm^3$	$19.3g/cm^3$
4比誘電率 ϵ_r	4.6(25°C, 1MHz)	—
5誘電損失率 $\tan \delta$	3.7×10^{-4} (同上)	—
6体積抵抗率	$>10^{13}$ (25°C), 2×10^8 (250°C) $\Omega \cdot cm$	$5.5 \times 10^{-8} \Omega \cdot cm$ (25°C)
7屈折率 n	1.47(波長600nm)	—
8 Na_2O/K_2O 含有率	4%	—
9使用材料名	デンパックスフロート	タンダステン(W)

10

20

【実施例2】

【0021】

本発明の第2の実施例は実施例1のイメージセンサを利用して作製されるカメラモジュール30である。図3に示すように、イメージセンサ10は、その受光部12bに対応する位置が開口するプリント配線板31上に配置される。イメージセンサ10の外部電極13とプリント配線板31上の配線33とがはんだなど(図示せず)によって電気的に接続されている。プリント配線板31の、イメージセンサ10を配置した面の反対側にはIRカットフィルタ34およびレンズ35などの光学部品が支持部材32により保持され、プリント配線板31に接着されている。また、プリント配線板31と支持部材32とは樹脂を用いて一体成型されたものでもよい。ここで、プリント配線板31の配線33には必要に応じて外付部品36が1個もしくは複数個接続されていてもよい。この第2の実施例によれば、イメージセンサ10の受光部12bをレンズ35の光軸に垂直に配置することが容易であり、カメラモジュール30の光学特性を向上させる。さらに小型化・薄型化・軽量化されたカメラモジュールを提供することが可能である。

30

【実施例3】

【0022】

図4は本発明の第3の実施例を示したイメージセンサと該イメージセンサからの信号を処理するDSPを同一パッケージ内に収納したイメージセンサモジュール40を示す断面図である。図4に示すように、半導体基板42の第1主面にはCCD方式あるいはCMOS方式の受光部42bが形成され、同一面上に信号引き出しのための配線(図示せず)が設けられ、本第1主面の周辺部には外部回路に接続するためのパッド(図示せず)が設けられている。この第1主面を覆うように、貫通電極付ガラス基板41が配置され、貫通電極41bが前述のパッドに電気的に接続されている。また、半導体基板42と貫通電極付ガラス基板41の相対する面の周辺部には封止材44が配置され、半導体基板42と貫通電極付ガラス基板41とを機械的に接着すると同時に受光部42bを外環境から遮断し、保護している。さらに貫通電極付ガラス基板41の半導体基板42に接しない側の面には貫通電極41bに接続する外部電極43が設けられプリント基板などの外部回路への接続を可能としている。

40

【0023】

さらに貫通電極付ガラス基板41には半導体基板42への接続電極となる貫通電極41

50

bより外周側に貫通電極41cを有する。また、半導体基板42の受光部42bを含む面の反対側にはDSP45が配置されている。該DSP45の外部への入出力端子(図示せず)はボンディングワイヤ46により貫通電極付ガラス基板41内の貫通電極41cに接続されている。さらに半導体基板42、DSP45、およびボンディングワイヤ46は互いの位置関係と接続状態を固定させるために樹脂47によって覆われている。該樹脂47は貫通電極付ガラス基板41の片面に密着し、イメージセンサ40全体の形状を決定している。

【0024】

なお、第1の実施例および第3の実施例について、図1、図2および図4ではそれぞれ1個のパッケージデバイス装置を示すが、これらはその製造工程では複数個を同時に作製することができる。すなわち、図5(a)~(b)に示すように、第1の実施例のイメージセンサ50を製作する場合において、まず、第1主面にCCD方式あるいはCMOS方式の受光部52bが複数形成され、同一面上に信号引き出しのための配線(図示せず)が設けられ、受光部52bの周辺部には外部回路に接続するためのパッド(図示せず)が設けられている半導体ウエハ52を用意する。次にこの第一主面を覆うように、貫通電極付ガラス基板51が配置され、貫通電極51bが前述のパッドに電氣的に接続される。また、半導体ウエハ52と貫通電極付ガラス基板51の相対する面において、各々の受光部52bの周辺部には封止材54が配置され、半導体ウエハ52と貫通電極付ガラス基板51とを機械的に接着すると同時に各々の受光部52bを外部環境から遮断し、保護している。さらに貫通電極付ガラス基板51の半導体ウエハ52に接しない側の面には貫通電極51bに接続する外部電極53が設けられプリント基板などの外部回路への接続を可能とする。しかる後に、接着一体化された半導体ウエハ52と貫通電極付ガラス基板51とをダイサなどを用いて、図5(a)に破線および矢印にて示された部分を削り取り、図5(b)に示すように個々に分離された複数のイメージセンサ50を得る。

【0025】

一方、図6(a)~(e)に示すように、第3の実施例のイメージセンサモジュール60を製作する場合においては、まず第1主面にCCD方式あるいはCMOS方式の受光部62bが複数形成され、同一面上に信号引き出しのための配線(図示せず)が設けられ、受光部62bの周辺部には外部回路に接続するためのパッド(図示せず)が設けられている半導体ウエハ62を用意する。次にこの第一主面を覆うように、貫通電極付ガラス基板61が配置され、貫通電極61bが前述のパッドに電氣的に接続される。(図6(a)参照)。また、半導体ウエハ62と貫通電極付ガラス基板61の相対する面において、各々の受光部62bの周辺部には封止材64が配置され、半導体ウエハ62と貫通電極付ガラス基板61とを機械的に接着すると同時に各々の受光部62bを外部環境から遮断し、保護している。さらに貫通電極付ガラス基板61の半導体ウエハ62に接しない側の面には貫通電極61bに接続する外部電極63が設けられプリント基板などの外部回路への接続を可能とする。また、さらに貫通電極付ガラス基板61には半導体ウエハ62への接続電極となる貫通電極61bより外周側に貫通電極61cを有する。該貫通電極61cは後にDSP65をボンディングワイヤ66接続するための電極である。

【0026】

ここで、半導体ウエハ62の中で図6(a)の矢印Aで示される部分をダイサなどを用いて削り取り、図6(b)に示す中間製品を得る。この中間製品は、図6(c)に示すように、個々に切断された半導体ウエハ62の個々の受光部62bを含む面の反対側に各々DSP65を接着配置し、該DSP65の外部への入出力端子(図示せず)をボンディングワイヤ66により貫通電極付ガラス基板61内の貫通電極61cに接続する。次に、図6(d)に示すように、個々に切断された半導体ウエハ62、DSP65、およびボンディングワイヤ66の対を樹脂67によって覆う。最後に、貫通電極付ガラス基板61の中で図6(d)の矢印Bで示される部分をダイサを用いて削り取り、図6(e)に示す最終製品を得る。上記各実施例に使用する貫通電極付ガラス基板には、本発明の特徴であるGTM構造のファインピアガラス基板が使用されており、このガラス基板の諸特性は表2

10

20

30

40

50

に示されている。

【 0 0 2 7 】

なお、図 5 (a) ~ (b) および図 6 (a) ~ (e) は、1 個のイメージセンサまたはイメージセンサモジュールの全体の断面図および隣り合う 2 個のイメージセンサまたはイメージセンサモジュールの部分的断面図を示すが、実際の製作工程においては半導体ウエハまたはウエハ状態で形成される貫通電極付ガラス基板の大きさに応じて X 方向 (水平方向) および Y 方向 (垂直の方向) に、より多くの複数のイメージセンサもしくはイメージセンサモジュールが配置される。

【 図面の簡単な説明 】

【 0 0 2 8 】

【 図 1 】 本発明の第 1 の実施例のイメージセンサの構成を示す断面図である。
 【 図 2 】 本発明の第 1 の実施例のイメージセンサの別の構成を示す断面図である。
 【 図 3 】 本発明の第 2 の実施例のカメラモジュールの構成を示す断面図である。
 【 図 4 】 本発明の第 3 の実施例のイメージセンサモジュールの構成を示す断面図である。
 【 図 5 】 本発明の第 1 の実施例のイメージセンサの製造過程を説明するための断面図である。
 【 図 6 】 本発明の第 3 の実施例のイメージセンサモジュールの製造過程を説明するための断面図である。

【 符号の説明 】

【 0 0 2 9 】

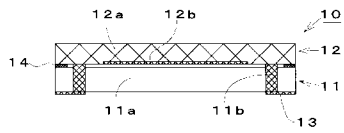
1 0 , 2 0 . . . イメージセンサ、 3 0 . . . カメラモジュール、
 4 0 . . . イメージセンサモジュール、
 1 1 , 4 1 , 5 1 , 6 1 . . . ガラス基板、 1 1 a , 4 1 a . . . ガラス、
 1 1 b , 4 1 b , 4 1 c , 5 1 b , 6 1 b , 6 1 c . . . 貫通電極、
 1 2 , 4 2 . . . 半導体基板、 1 2 b , 4 2 b , 5 2 b , 6 2 b . . . 受光部
 、
 1 3 , 2 3 , 4 3 , 5 3 , 6 3 . . . 外部電極、
 1 4 , 4 4 , 5 4 , 6 4 . . . 封止材、 3 1 . . . プリント配線板、
 3 2 . . . 支持部材、 3 3 . . . 配線、 3 4 . . . I R カットフィルタ、
 3 5 . . . レンズ、 3 6 . . . 外付部品、 4 5 , 6 5 . . . D S P 、
 4 6 , 6 6 . . . ボンディングワイヤ、 4 7 , 6 7 . . . 樹脂、
 5 2 , 6 2 . . . 半導体ウエハ

10

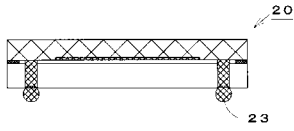
20

30

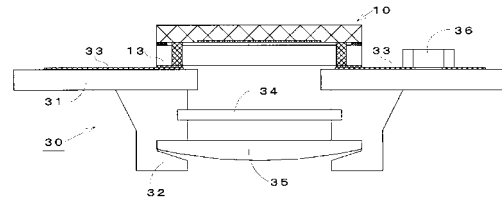
【 図 1 】



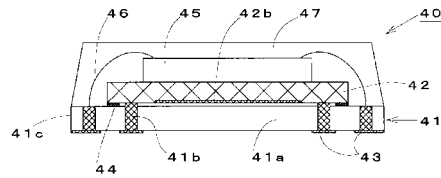
【 図 2 】



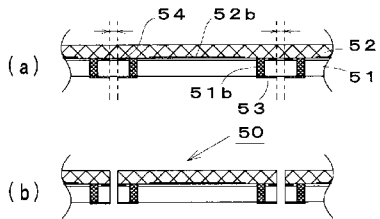
【 図 3 】



【 図 4 】



【 図 5 】



【 図 6 】

