

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5378781号  
(P5378781)

(45) 発行日 平成25年12月25日 (2013. 12. 25)

(24) 登録日 平成25年10月4日 (2013. 10. 4)

(51) Int. Cl.	F I				
HO 1 L 23/02	(2006. 01)	HO 1 L 23/02		F	
HO 1 L 23/28	(2006. 01)	HO 1 L 23/28		D	
HO 1 L 21/56	(2006. 01)	HO 1 L 21/56		J	
HO 1 L 27/14	(2006. 01)	HO 1 L 27/14		D	
HO 1 L 31/02	(2006. 01)	HO 1 L 31/02		B	

請求項の数 20 (全 40 頁)

(21) 出願番号 特願2008-332637 (P2008-332637)  
 (22) 出願日 平成20年12月26日 (2008. 12. 26)  
 (65) 公開番号 特開2010-153726 (P2010-153726A)  
 (43) 公開日 平成22年7月8日 (2010. 7. 8)  
 審査請求日 平成23年10月31日 (2011. 10. 31)

(73) 特許権者 302062931  
 ルネサスエレクトロニクス株式会社  
 神奈川県川崎市中原区下沼部1753番地  
 (74) 代理人 100080001  
 弁理士 筒井 大和  
 (72) 発明者 藤澤 敦  
 北海道亀田郡七飯町字中島145番地 株  
 式会社ルネサス北日本セミコンダクタ内  
 審査官 井上 由美子

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法および半導体装置

(57) 【特許請求の範囲】

【請求項1】

以下の工程を含むことを特徴とする半導体装置の製造方法：

(a) チップ搭載部、および前記チップ搭載部の周囲に配置された複数の電極部を備えた第1基材を準備する工程；

(b) 第1主面、前記第1主面に形成されたセンサ部、前記第1主面に形成され、前記センサ部と電気的に接続された複数のパッド、前記第1主面と反対側の第1裏面、および前記第1主面と前記第1裏面との間に位置する第1側面、を有する半導体チップを、前記第1裏面が前記チップ搭載部と対向するように、第1接着材を介して前記チップ搭載部上に搭載する工程；

(c) 第2主面、前記第2主面と反対側の第2裏面、前記第2主面と前記第2裏面との間に位置する第2側面、および前記第2主面から前記第2裏面まで貫通する開口部を有し、前記開口部が前記第2主面上に貼り付けられた保護シートにより覆われた第2基材を、前記第2裏面が前記半導体チップの前記第1主面と対向するように、第2接着材を介して前記半導体チップの前記第1主面上に搭載する工程；

(d) 前記半導体チップの前記複数のパッドと前記複数の電極部とを、複数の導電性部材を介してそれぞれ電気的に接続する工程；

(e) 前記第2基材の前記第2側面の一部および前記第2基材の前記第2主面が露出するように、前記半導体チップ、前記第2基材、および前記複数の導電性部材を樹脂で封止し、封止体を形成する工程；

ここで、前記封止体は、以下の工程により形成される、

( e 1 ) 上型、前記上型と対向する下型を有する成形金型を準備する工程；

( e 2 ) 前記上型と前記下型との間にフィルムを配置する工程；

( e 3 ) 前記半導体チップおよび前記第 2 基材が搭載された前記第 1 基材を、前記フィルムと前記下型との間に配置する工程；

( e 4 ) 前記 ( e 3 ) 工程の後、前記上型および前記下型をクランプし、前記第 2 基材の一部を前記フィルムに食い込ませる工程；

( e 5 ) 前記 ( e 4 ) 工程の後、前記フィルムおよび前記下型との間に前記樹脂を供給し、前記封止体を形成する工程；

( e 6 ) 前記 ( e 5 ) 工程の後、前記上型および前記下型を型開きし、前記封止体が形成された前記第 1 基材を前記成形金型から取り出す工程。

10

【請求項 2】

請求項 1 において、

前記半導体チップの前記第 1 主面において、前記センサ部の全体が、前記開口部の内側に配置されていることを特徴とする半導体装置の製造方法。

【請求項 3】

請求項 2 において、

前記第 2 基材は、前記半導体チップを構成する材料と同じ半導体材料からなることを特徴とする半導体装置の製造方法。

【請求項 4】

請求項 2 において、

前記半導体チップの前記第 1 主面において、前記第 2 接着材は前記センサ部の外縁よりも外側に配置されていることを特徴とする半導体装置の製造方法。

20

【請求項 5】

請求項 1 において、

前記第 1 基材は、前記チップ搭載部、前記チップ搭載部を支持する複数の吊りリード、前記チップ搭載部の周囲に配置された前記複数の電極部である複数のリード、および前記複数の吊りリードおよび前記複数のリードと一体に形成された枠体とを備えたリードフレームであって、

前記チップ搭載部の下面が、前記封止体の下面側から露出していることを特徴とする半導体装置の製造方法。

30

【請求項 6】

請求項 5 において、

前記 ( e 4 ) 工程では、前記チップ搭載部、前記第 1 接着材、前記半導体チップ、前記第 2 接着材、および前記第 2 基材の中心が、それぞれ厚さ方向に重なる位置に配置された状態で前記第 2 基材の一部を前記フィルムに食い込ませることを特徴とする半導体装置の製造方法。

【請求項 7】

請求項 1 において、

前記 ( e 4 ) 工程には、

( e 4 a ) 前記上型と前記下型の距離を、第 1 速度で近づけて、前記フィルムの下面と前記保護シートの上面とを当接させる工程と、

( e 4 b ) 前記 ( e 4 a ) 工程の後、前記上型と前記下型の距離を、前記第 1 速度よりも遅い第 2 速度で近づけて前記第 2 基材の一部を前記フィルムに食い込ませる工程とが含まれることを特徴とする半導体装置の製造方法。

40

【請求項 8】

請求項 7 において、

前記第 2 速度は、前記上型と前記下型の距離が近づくとつれて遅くなることを特徴とする半導体装置の製造方法。

【請求項 9】

50

請求項 1 において、

前記チップ搭載部の上面の面積は、前記半導体チップの前記第 1 裏面の面積よりも大きいことを特徴とする半導体装置の製造方法。

【請求項 10】

請求項 1 において、

前記第 2 接着材の厚さは、前記第 1 接着材の厚さよりも薄いことを特徴とする半導体装置の製造方法。

【請求項 11】

請求項 1 において、

前記 (c) 工程において、前記半導体チップの前記第 1 主面上に搭載される前記第 2 基材の前記第 2 主面の高さは、前記 (d) 工程において、前記複数のパッドと前記複数の電極部とをそれぞれ電氣的に接続した前記複数の導電性部材の頂部の高さよりも上側となるように搭載することを特徴とする半導体装置の製造方法。

10

【請求項 12】

チップ搭載部と、

前記チップ搭載部の周囲に配置された複数の電極部と、

第 1 主面、前記第 1 主面に形成されたセンサ部、前記第 1 主面に形成され、前記センサ部と電氣的に接続された複数のパッド、前記第 1 主面と反対側の第 1 裏面、および前記第 1 主面と前記第 1 裏面との間に位置する第 1 側面を有し、前記第 1 裏面が前記チップ搭載部と対向するように、第 1 接着材を介して前記チップ搭載部上に搭載された半導体チップと、

20

第 2 主面、前記第 2 主面と反対側の第 2 裏面、前記第 2 主面と前記第 2 裏面との間に位置する第 2 側面、および前記第 2 主面から前記第 2 裏面まで貫通する開口部を有し、前記第 2 裏面が前記半導体チップの前記第 1 主面と対向するように、第 2 接着材を介して前記半導体チップの前記第 1 主面上に搭載された基材と、

前記半導体チップの前記複数のパッドと前記複数の電極部とをそれぞれ電氣的に接続する複数の導電性部材と、

前記基材の前記第 2 側面の一部および前記基材の前記第 2 主面が露出するように、前記半導体チップ、前記基材、および前記複数の導電性部材を封止する封止体と、を含み、

前記半導体チップの前記センサ部は、前記基材の開口部において、露出しており、

30

前記基材は、前記半導体チップを構成する材料と同じ半導体材料からなることを特徴とする半導体装置。

【請求項 13】

請求項 12 において、

前記半導体チップの前記第 1 主面において、前記センサ部の全体が、前記開口部の内側に配置されていることを特徴とする半導体装置。

【請求項 14】

請求項 12 において、

前記基材の前記第 2 主面上には、前記開口部を覆う保護シートが貼り付けられていることを特徴とする半導体装置。

40

【請求項 15】

請求項 12 において、

前記半導体チップの前記第 1 主面において、前記第 2 接着材は前記センサ部の外縁よりも外側に配置されていることを特徴とする半導体装置。

【請求項 16】

請求項 12 において、

前記チップ搭載部の下面が前記封止体の下面側から露出していることを特徴とする半導体装置。

【請求項 17】

チップ搭載部と、

50

前記チップ搭載部の周囲に配置された複数の電極部と、

第 1 主面、前記第 1 主面に形成されたセンサ部、前記第 1 主面に形成され、前記センサ部と電氣的に接続された複数のパッド、前記第 1 主面と反対側の第 1 裏面、および前記第 1 主面と前記第 1 裏面との間に位置する第 1 側面を有し、前記第 1 裏面が前記チップ搭載部と対向するように、第 1 接着材を介して前記チップ搭載部上に搭載された半導体チップと、

第 2 主面、前記第 2 主面と反対側の第 2 裏面、前記第 2 主面と前記第 2 裏面との間に位置する第 2 側面、および前記第 2 主面から前記第 2 裏面まで貫通する開口部を有し、前記第 2 裏面が前記半導体チップの前記第 1 主面と対向するように、第 2 接着材を介して前記半導体チップの前記第 1 主面上に搭載された基材と、

前記半導体チップの前記複数のパッドと前記複数の電極部とをそれぞれ電氣的に接続する複数の導電性部材と、

前記基材の前記第 2 側面の一部および前記基材の前記第 2 主面が露出するように、前記半導体チップ、前記基材、および前記複数の導電性部材を封止する封止体と、を含み、

前記半導体チップの前記センサ部は、前記基材の開口部において、露出しており、

前記基材の前記第 2 主面上には、前記開口部を覆う保護シートが貼り付けられていることを特徴とする半導体装置。

【請求項 18】

請求項 17 において、

前記半導体チップの前記第 1 主面において、前記センサ部の全体が、前記開口部の内側に配置されていることを特徴とする半導体装置。

【請求項 19】

請求項 17 において、

前記半導体チップの前記第 1 主面において、前記第 2 接着材は前記センサ部の外縁よりも外側に配置されていることを特徴とする半導体装置。

【請求項 20】

請求項 17 において、

前記チップ搭載部の下面が前記封止体の下面側から露出していることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置およびその製造技術に関し、特に主面に光センサが形成された半導体チップを有する光センサ系の半導体装置に適用して有効な技術に関する。

【背景技術】

【0002】

近年、固体撮像装置や、光ピックアップ装置などの用途で、光センサ系の半導体装置が広く用いられる。光センサ系の半導体装置の製造方法として、例えば、特開 2006 - 303481 号公報（特許文献 1）には、配線板上に固着されたセンサーパッケージと、配線板とセンサーパッケージとの間を接続する複数本のボンディングワイヤと、センサーパッケージのカバーガラスの外周を封止する封止用樹脂と、配線板の下面に形成された外部導体パッドとから構成される固体撮像装置の製造方法が記載されている。

【0003】

また、光センサではないが、例えば、特開 2003 - 161721 号公報（特許文献 2）、特開 2003 - 154551 号公報（特許文献 3）、特開平 4 - 313036 号公報（特許文献 4）には、センサが形成された半導体素子の一部を封止樹脂から露出させる構造の半導体装置が記載されている。

【特許文献 1】特開 2006 - 303481 号公報

【特許文献 2】特開 2003 - 161721 号公報

【特許文献 3】特開 2003 - 154551 号公報

10

20

30

40

50

【特許文献4】特開平4 - 3 1 3 0 3 6号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

光センサ系の半導体装置は、搭載する半導体チップのセンサ面に光を照射することで回路を動作させるものである。そのため、半導体チップのセンサ面は、光が通る経路を確保しておく必要がある。

【0005】

一方、近年は半導体装置の製造コストの低減が要求されている。このコスト低減の観点から、半導体チップをリードフレームに搭載し、リードと半導体チップとをワイヤを介して接続する手段が有効である。また、半導体チップを配線基板に搭載する場合においても半導体チップと配線基板とをワイヤを介して接続する手段が有効である。このように半導体チップとリードあるいは配線基板とをワイヤを介して接続する場合、ワイヤや半導体チップを保護する必要があるが、保護手段としては樹脂でワイヤおよび半導体チップを封止して保護する方式がある。

【0006】

しかし、樹脂で半導体チップのセンサ面を封止してしまうと、光が遮断されてしまう。そのため、半導体チップのセンサ面を露出させる必要があるが、センサ面が露出した状態だと、製造工程中にセンサ面に異物が付着する懸念がある。また、該異物によりセンサ面が傷つく場合がある。このようにセンサ面に付着した異物あるいはセンサ面の傷は、光センサの信頼性を低下させる原因となるため、異物の付着を防止する必要がある。

【0007】

センサ面を保護する方法として、例えば、前記特許文献1に記載されるように、ガラス材(カバーガラス)をセンサ面上に固着して保護する方法が検討されている。しかしながら、センサ面上にガラス材を配置すると、カバーガラスの存在により透過光が減衰あるいは屈折などし、光センサの検出効率、感度などが低下してしまう虞がある。なお、光の減衰の少ない材質のカバーガラスを選択する方法も考えられるが、カバーガラスの加工が難しい、あるいは部品材料が高価になってしまうという新たな課題が生じる。

【0008】

また、半導体チップのセンサ面上にカバーガラスを配置した状態で、樹脂封止を行う場合、樹脂封止時にガラス材の表面に樹脂バリなどの異物が付着する虞があり、品質の安定化が難しい。

【0009】

一方、例えば、前記特許文献2、3、4には、樹脂封止時に、封止用金型の一部を半導体チップのセンサ面に当接させ、センサ面を被覆した状態で封止することにより、センサ面を露出させる方法が記載されている。しかし、この方法を光センサ系の半導体装置に適用した場合、半導体装置のセンサ面(受光面)に金型が接触し、樹脂封止時の応力が加わるため、受光素子などを破損する虞があり、安定した製品性能(良品)を十分確保することができない。

【0010】

また、センサ面が露出した状態で作業を行うと、製造工程中にセンサ面上に異物が付着する、あるいはセンサ面に化学物質が付着するリスクが増大する。例えば、封止用金型をセンサ面に当接させてセンサ面を露出させる前記方法の場合、金型とセンサ面の間に樹脂バリが形成され、これが、異物となって光センサとしての信頼性を低下させる要因となる。

【0011】

また、本発明者は、製造工程中にセンサ面を保護シートで覆った状態で、製造を行い、完成後に保護シートを剥離する方法についても検討した。しかしながら、単にセンサ面上に保護シートを配置する方法では、保護シートの端部において完全に隙間を無くすことは困難であることが判った。このため、封止用金型と保護シートとを当接させた状態で封止

10

20

30

40

50

用樹脂を注入しても、前記端部において樹脂バリ（封止用樹脂が保護シートと封止用金型との間の僅かな隙間から保護シートの表面側に浸入することにより形成される突起状の樹脂）が発生する。

【0012】

この場合、保護シートを剥離する工程において、樹脂バリが脱落し、センサ面に付着してしまう。これにより、この半導体装置の光センサとしての信頼性が低下してしまう。あるいは、脱落した樹脂バリを除去する新たな工程が必要となってしまう。

【0013】

このように光センサ系半導体装置の製造コストを低減する観点からは、半導体チップをリードフレームに搭載し、リードと半導体チップとをワイヤを介して接続し、半導体チップおよびワイヤを樹脂封止する方法が有効である。しかし、この方法を光センサ系の半導体装置に適用する場合、信頼性確保の観点から、センサ面に光を照射する経路を確保しつつ、かつ、センサ面を損傷や異物付着から保護する必要がある。

【0014】

本発明は、上記課題に鑑みてなされたものであり、その目的は、光センサ系の半導体装置の信頼性を向上させることができる技術を提供することにある。

【0015】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0016】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0017】

すなわち、本発明の一つの実施の形態における半導体装置の製造方法以下の工程を含んでいる：

(a) チップ搭載部、および前記チップ搭載部の周囲に配置された複数の電極部を備えた第1基材を準備する工程；

(b) 第1主面、前記第1主面に形成されたセンサ部、前記第1主面に形成され、前記センサ部と電気的に接続された複数のパッド、前記第1主面と反対側の第1裏面、および前記第1主面と前記第1裏面との間に位置する第1側面、を有する半導体チップを、前記第1裏面が前記チップ搭載部と対向するように、第1接着材を介して前記チップ搭載部に搭載する工程；

(c) 第2主面、前記第2主面と反対側の第2裏面、前記第2主面と前記第2裏面との間に位置する第2側面、および前記第2主面から前記第2裏面まで貫通する開口部を有し、前記開口部が前記第2主面上に貼り付けられた保護シートにより覆われた第2基材を、前記第2裏面が前記半導体チップの前記第1主面と対向するように、第2接着材を介して前記半導体チップの前記第1主面上に搭載する工程；

(d) 前記半導体チップの前記複数のパッドと前記複数の電極部とを、複数の導電性部材を介してそれぞれ電気的に接続する工程；

(e) 前記第2基材の前記第2側面の一部および前記第2基材の前記第2主面が露出するように、前記半導体チップ、前記第2基材、および前記複数の導電性部材を樹脂で封止し、封止体を形成する工程；

ここで、前記封止体は、以下の工程により形成される、

(e1) 上型、前記上型と対向する下型を有する成形金型を準備する工程；

(e2) 前記上型と前記下型との間にフィルムを配置する工程；

(e3) 前記半導体チップおよび前記第2基材が搭載された前記第1基材を、前記フィルムと前記下型との間に配置する工程；

(e4) 前記(e3)工程の後、前記上型および前記下型をクランプし、前記第2基材の一部を前記フィルムに食い込ませる工程；

10

20

30

40

50

( e 5 ) 前記 ( e 4 ) 工程の後、前記フィルムおよび前記下型との間に前記樹脂を供給し、前記封止体を形成する工程；

( e 6 ) 前記 ( e 5 ) 工程の後、前記上型および前記下型を型開きし、前記封止体が形成された前記第 1 基材を前記成形金型から取り出す工程。

【発明の効果】

【 0 0 1 8 】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【 0 0 1 9 】

すなわち、半導体装置の信頼性を向上させることができる。

10

【発明を実施するための最良の形態】

【 0 0 2 0 】

( 本願における記載形式・基本的用語・用法の説明 )

本願において、実施の態様の記載は、必要に応じて、便宜上複数のセクション等に分けて記載するが、特にそうでない旨明示した場合を除き、これらは相互に独立別個のものではなく、記載の前後を問わず、単一の例の各部分、一方が他方の一部詳細または一部または全部の変形例等である。また、原則として、同様の部分は繰り返しの説明を省略する。また、実施の態様における各構成要素は、特にそうでない旨明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、必須のものではない。

20

【 0 0 2 1 】

同様に実施の態様等の記載において、材料、組成等について、「AからなるX」等といっても、特にそうでない旨明示した場合および文脈から明らかにそうでない場合を除き、A以外の要素を主要な構成要素のひとつとするものを排除するものではない。たとえば、成分についていえば、「Aを主要な成分として含むX」等の意味である。たとえば、「シリコン部材」等といっても、純粋なシリコンに限定されるものではなく、SiGe(シリコン・ゲルマニウム)合金やその他シリコンを主要な成分とする多元合金、その他の添加物等を含む部材も含むものであることはいうまでもない。また、金めっき、銅層、ニッケル・めっき等といっても、そうでない旨、特に明示した場合を除き、純粋なものだけでなく、それぞれ金、銅、ニッケル等を主要な成分とする部材を含むものとする。

30

【 0 0 2 2 】

さらに、特定の数値、数量に言及したときも、特にそうでない旨明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、その特定の数値を超える数値であってもよいし、その特定の数値未満の数値でもよい。

【 0 0 2 3 】

< 半導体装置の構造 >

まず、図 1 ~ 図 4 を用いて、本実施の形態の半導体装置の概略構成を説明する。図 1 は本実施の形態の半導体装置の上面側を示す平面図、図 2 は図 1 に示す半導体装置の下面側を示す平面図、図 3 は図 1 に示す A - A 線に沿った断面図である。また、図 4 は、図 1 に示す半導体装置の封止体内部における平面構造を示す平面図である。このため、図 4 では、内部の構成が分かるように、封止体を透過して内部構造を示す平面図としている。

40

【 0 0 2 4 】

本実施の形態の半導体装置は、基材であるリードフレーム(第 1 基材、基板)のチップ搭載部であるタブ上に半導体チップが搭載されたリードフレームタイプの半導体パッケージであり、本実施の形態ではその一例として、図 1 に示すようなリードフレームタイプの半導体装置である QFN(Quad Flat Non-leaded Package) 10 を取り上げて説明する。

【 0 0 2 5 】

リードフレームタイプの半導体装置は、長年に亘って蓄積されたコスト低減技術を活用することができる。また、既に構築された製造設備等のインフラストラクチャーを活用することができるので、配線基板上に半導体チップを搭載する基板タイプの半導体装置と比

50

較して製造コストを低減することができる。

【0026】

また、本実施の形態のQFN10は外部接続端子である複数のリードがQFN10の下面(封止体6の下面6b)側から露出している。したがって、複数のリードが半導体装置の側面から外側に導出されるQFP(Quad Flat Package)などと比較して半導体装置を小型化することができる。

【0027】

図1~図3において、本実施の形態のQFN10は、タブ(チップ搭載部)1と、タブ1の周囲に配置された複数のリード(電極部)2と、タブ1の上面1aに搭載された半導体チップ3と、半導体チップ3の主面3a上に搭載され、平面形状が枠状の基材(第2基材、枠体、部材、枠状部材)4と、半導体チップ3および複数のリード2をそれぞれ電気的に接続する複数のワイヤ(導電性部材)5と、半導体チップ3および複数のワイヤ5を封止する封止体6とを有している。QFN10は、厚さ方向と交差する面の平面形状が四角形から成り、本実施の形態では、例えば各辺の長さが3mm~4mm程度の正方形である。

10

【0028】

次に、各構成の詳細について、以下に説明する。

【0029】

タブ1は、上面1a、および上面1aの反対側の下面1bを有している。タブ1の下面1bは、封止体6の下面6b側から露出しており、その表面には外装めっき層7が形成されている。外装めっき層7は、QFN10を実装基板に搭載する際の接合特性を向上させるために形成される。したがって、半導体装置を実装基板に搭載する際に用いられる接合材料、例えば、半田などの金属材料で構成される。本実施の形態では外装めっき層7は、Pb(鉛)を実質的に含まない、所謂、鉛フリー半田であり、例えばSn(錫)のみ、Sn(錫) Bi(ビスマス)、またはSn(錫) Ag(銀) Cu(銅)などである。ここで、鉛フリー半田とは、鉛(Pb)の含有量が0.1wt%以下のものを意味し、この含有量は、RoHS(Restriction of Hazardous Substances)指令の基準として定められている。

20

【0030】

また、タブ1の平面形状(厚さ方向と交差する面の平面形状)は四角形からなり、本実施の形態では、正方形である。また、タブ1の上面1aの面積は搭載される半導体チップ3の裏面3bの面積よりも大きい。

30

【0031】

また、タブ1の周囲には、複数の吊りリード8が配置され、タブ1はこの複数の吊りリード8に支持されている。吊りリード8はタブ1と一体に形成され、一方の端部がタブ1の外周縁に(図4ではタブ1が有する4つの角部のそれぞれに)接続され、QFN10の外縁方向に向かって延在している。また、吊りリード8の下面側(図示は省略)にはハーフエッチング加工などの薄肉化処理が施されている。このため、吊りリード8はQFN10の下面(封止体6の下面6b)側には露出せず、封止体6に封止されている。

【0032】

タブ1の周囲に配置される複数のリード2は、それぞれQFN10の外部接続端子であり、上面2aとその反対側に位置する下面2bとを有している。この下面2bは、タブ1の下面1bと同様に封止体6の下面側から露出しており、その表面には外装めっき層7が形成されている。また、リード2が有する4つの側面2cのうち、1つの側面2cは、封止体6の側面からも露出している。一方、リード2の上面2aは導電性部材であるワイヤ5をボンディングするためのボンディング面であり、ワイヤ5とリード2との接合強度を向上させるため、あるいはワイヤ5とリード2との接合面での電気抵抗を低減させるため、単層あるいは複数の金属層が積層されためっき層(図示は省略)が形成されている。

40

【0033】

前記したタブ1、吊りリード8および複数のリード2はQFN10の製造段階で用いる

50



リードフレームの一部を構成する。つまり、QFN10はリードフレームのチップ搭載部であるタブ1に半導体チップ3を搭載するリードフレームタイプの半導体装置である。このため、タブ1、吊りリード8および複数のリード2はそれぞれ同じ金属材料をコア材として構成される。例えば、本実施の形態では、タブ1、吊りリード8および複数のリード2は、Cu(銅)からなる。

【0034】

タブ1の上面1a上には、半導体チップ3が第1接着材9を介して固着されている。半導体チップ3は、主面3a、主面3aの反対側に位置する裏面3b、および主面3aと裏面3bとの間に位置する側面3cとを有し、裏面3bがタブ1の上面1aと対向するように配置されている。すなわちフェイスアップ実装である。

10

【0035】

第1接着材9には、半導体チップのダイボンディングに一般に用いられる材料を用いることができる。例えば、本実施の形態では、エポキシ樹脂などに硬化剤などの添加剤を添加した熱硬化性樹脂を用いている。熱硬化性樹脂は一般にペースト状の接着材として用いられ、設計要求に応じて種々の添加剤を容易に添加することができる。また、ダイボンディング用の接着材として一般に用いられているため非常に安価に入手することができるので、QFN10の製造コストを低減することができる。

【0036】

また、熱硬化性樹脂にAg(銀)などの金属フィラーを分散させた、所謂、銀ペーストと呼ばれる導電性接着材を用いることもできる。第1接着材9に金属フィラーを含ませることにより半導体チップ3の裏面3bとタブ1とを電気的に接続することができる。このため、タブ1を介して半導体チップ3に基準電位、あるいは電源電位を供給することができる。また、金属フィラーは、樹脂と比較して熱伝導率が高い。したがって、金属フィラーを含ませることにより第1接着材9の熱伝導率が向上するので、半導体チップ3で発生した熱を効率的に排出することができる。

20

【0037】

半導体チップ3は、厚さ方向と交差する面の平面形状が四角形から成り、本実施の形態では、例えば各辺の長さが約2mm程度の正方形である。半導体チップ3は例えば、シリコン(Si)からなる。

【0038】

また、半導体チップ3の主面3aには、光を受光する受光部(センサ部)3dと、受光した光を電気信号に変換する変換回路と、が形成されている。また、主面3aには受光部3dと電気的に接続される複数のパッド3eが形成されている。複数のパッド3eは、それぞれ導電性部材であるワイヤ5を介して複数のリード2と電気的に接続されている。つまり、半導体チップ3は受光した光を電気信号に変換し、該信号を外部に出力する光センサ系の半導体チップであり、半導体チップ3が搭載されるQFN10は光センサ系の半導体装置である。

30

【0039】

光センサ系の半導体装置は、CCD(Charge Coupled Device)やCMOS(Complementary Metal Oxide Semiconductor)イメージセンサなどの固体撮像装置の他、CD(Compact Disc)やDVD(Digital Versatile Disc)などの記録媒体から所定の波長域の光信号を取り出して電気信号に変換する光ピックアップ装置、あるいは所定の波長域のレーザー光を用いて行う光通信装置の光センサ部(光センサ装置)など種々の用途に適用される。本実施の形態のQFN10は、例えば、光ピックアップ装置に組み込まれる光センサ半導体装置である。

40

【0040】

主面3aの受光部3dにはフォトダイオードあるいはフォトトランジスタなどの受光半導体素子が複数形成されている。

【0041】

ここで、前記の通り、受光部3dが露出した状態だと、受光部3dに異物が付着する懸

50

念がある。また、該異物により受光部 3 d が傷つく懸念がある。このように受光部 3 d に付着した異物あるいは受光部 3 d の傷は、光センサである Q F N 1 0 の信頼性を低下させる原因となるため、異物の付着を防止する必要がある。また、一般に可視光の透過率が低い封止体 6 で受光部 3 d を封止すると、受光部 3 d を保護することはできるが、光が遮断されてしまうので、光センサとしての機能を発揮できなくなる。一方、受光部 3 d 上にカバーガラスなどの光透過性部材を配置すると、透過光が減衰あるいは屈折などし、光センサの検出効率、感度などが低下してしまう懸念がある。

#### 【 0 0 4 2 】

そこで、本実施の形態では、半導体チップ 3 の主面 3 a 上に受光部 3 d の周囲に主面（第 2 主面） 4 a から裏面（第 2 裏面） 4 b まで貫通する開口部（貫通孔） 4 d を有する基材 4 を配置（固着）して、基材 4 の開口部 4 d において、受光部 3 d の表面を封止体 6 から露出させている。これにより、光センサとしての検出効率、感度などの低下を防止することができる。また、基材 4 の開口部 4 d は、少なくとも Q F N 1 0 の製造工程中には、主面 4 a に配置された保護シート（詳細は後述する）により覆われている。これにより、Q F N 1 0 に製造工程において、露出した受光部 3 d 上に異物が落下することを防止することができる。

10

#### 【 0 0 4 3 】

基材 4 は、主面 4 a、主面 4 a と反対側の裏面 4 b、および主面 4 a と裏面 4 b との間に位置する側面（第 2 側面） 4 c、および主面 4 a から裏面 4 b まで貫通する開口部 4 d を有している。また、基材 4 は、裏面 4 b が半導体チップ 3 の主面 3 a と対向するように、第 2 接着材 1 1 を介して半導体チップ 3 の主面 3 a 上に搭載されている。基材 4 は、厚さ方向と交差する面の外形形状が四角形から成り、本実施の形態では、例えば各辺の長さが約 1 mm 程度の正方形である。

20

#### 【 0 0 4 4 】

基材 4 は開口部 4 d の形状を確保するため、ある程度の硬度（剛性）が要求される。また、Q F N 1 0 の製造工程中、あるいは、完成後に加熱プロセスが施される場合があるが、基材 4 と半導体チップ 3 の線膨張係数が異なる場合、加熱中の熱膨張、加熱後の収縮によって、半導体チップ 3 と基材 4 の位置関係がずれてしまう場合がある。したがって、基材 4 の材料選択においては、半導体チップ 3 と線膨張係数を近づける点に配慮することが好ましい。本実施の形態では、この観点から、半導体チップ 3 を構成する材料と同じ半導体材料である S i を基材 4 の材料として用いている。

30

#### 【 0 0 4 5 】

また、基材 4 は、封止体 6 を形成する封止工程において、モールド時に封止用樹脂が半導体チップ 3 の受光部 3 d 上に流入することを阻止する防護壁としての機能を有している。このため、基材 4 は、受光部 3 d の周囲を取り囲む枠形状に形成され、第 2 接着材 1 1 を介して半導体チップ 3 の主面 3 a 上にしっかりと固着されている。

#### 【 0 0 4 6 】

ここで、基材 4 および第 2 接着材 1 1 は半導体チップ 3 の主面 3 a において、受光部 3 d よりも上側に配置される。しかし、基材 4 の材料である S i は、光を通さないので、Q F N 1 0 の上面に照射される照射光を受光部 3 d に到達させるため、主面 3 a において、受光部 3 d の全体を開口部 4 d の内側に配置して、露出させている。換言すれば、半導体チップ 3 の主面 3 a において、基材 4 の開口部 4 d の範囲は、受光部 3 d が形成された領域の範囲よりも広がっている。同様に、第 2 接着材 1 1 にも、例えば基材 4 の開口部 4 d と同じ寸法の開口部が形成されており、受光部 3 d の全てを第 2 接着材 1 1 の開口部から露出させている。換言すれば、主面 3 a において、第 2 接着材 1 1 は受光部 3 d の外縁よりも外側に配置されている。これにより、半導体チップ 3 の受光部 3 d と基材 4 の開口部 4 d との位置関係を維持しつつ、かつ、全ての照射光を受光部 3 d に到達させることができるので、Q F N 1 0 の信頼性を向上させることができる。

40

#### 【 0 0 4 7 】

また、例えば、Q F N 1 0 を C C D や C M O S イメージセンサなどの固体撮像装置に適

50

用する場合、受光部 3 d の上に、マイクロレンズなどの部材を配置する方が好ましいが、QFN10 は、開口部 4 d を有しているため、これらの部材を配置するスペースを確保することができる。

#### 【0048】

なお、基材 4 および第 2 接着材 1 1 の材料は、上記に限定されるわけではない。例えば、可視光に対して透明な部材で構成すれば、受光部 3 d の一部が基材 4、あるいは第 2 接着材 1 1 の一部と重なった場合であっても、受光部 3 d 全体に照射光を到達させることができる。

#### 【0049】

ただし、この場合、少なくとも、受光部 3 d の全体が、QFN10 の上面側から目視することができる程度の光透過性を有している必要がある。特に、光ピックアップ装置に組み込む光センサ系の半導体装置においては、光信号である照射光の波長域における分光透過率について、基材 4 および第 2 接着材 1 1 の分光透過率は、封止体 6 の分光透過率よりも高くする必要がある。例えば、QFN10 を波長が 405 nm の青色半導体レーザを用いた DVD 用の光ピックアップ装置に組み込む場合には、照射光の波長である 405 nm 近傍の波長域において、95% 以上の分光透過率が要求される。

#### 【0050】

したがって、基材 4 の一部が受光部 3 d の一部と重なる場合には、基材 4 として非晶質の固体であるガラス材料を用いることが好ましい。また、第 2 接着材 1 1 には、高い分光透過率特性に加え、基材 4 の裏面 4 b と半導体チップ 3 の主面 3 a とを接着する接着強度も要求されるので、フッ素系、アクリル系、あるいはポリカーボネート系など透明度の高い熱可塑性樹脂を用いることが好ましい。熱可塑性樹脂を用いる理由は、以下である。すなわち、第 2 接着材 1 1 に熱硬化性樹脂を用いる場合、硬化剤など非透明な材料を多く添加する必要がある。このため、第 2 接着材 1 1 の分光透過率特性を向上させるためには、非透明な材料の添加割合が比較的少なく済む熱可塑性樹脂を用いることが好ましい。

#### 【0051】

また、アクリル樹脂やポリカーボネートの非晶質固体は、透明度が高いので、基材 4 の材料としても用いることができる。ただし、QFN10 を光ピックアップ装置に組み込む光センサ装置として用いる場合には、前記したように特に高い分光透過率特性が要求されるので、分光透過率を向上させる観点から、SiO<sub>2</sub>（ケイ酸）を主成分とする非晶質材料を用いることが好ましい。特に石英ガラスは SiO<sub>2</sub>（ケイ酸）の純度が高く、可視光に対する透明度の程度が非常に高いため、受光部 3 d と基材 4 とが重なるように配置する場合の基材 4 の材料として特に好ましい。

#### 【0052】

受光部 3 d の一部が基材 4、あるいは第 2 接着材 1 1 の一部と重なる構造の場合、QFN10 の小型化という観点からは、半導体チップ 3 の主面 3 a における受光部 3 d の占める面積率が高くなる点で好ましい。しかし、上記のように受光部 3 d の一部が基材 4、あるいは第 2 接着材 1 1 の一部と重なる構造では、基材 4 および第 2 接着材 1 1 に対する分光透過率の要求があるため、材料選択の自由度という観点からは、図 1 ~ 図 4 に示すように、受光部 3 d の全てを基材 4 の開口部 4 d、および第 2 接着材 1 1 の開口部から露出させた構造とすることが特に好ましい。

#### 【0053】

また、半導体チップ 3 および複数のワイヤ 5 は封止体 6 により封止されている。封止体 6 で半導体チップ 3 および複数のワイヤ 5 を封止することにより、半導体チップ 3 および複数のワイヤ 5 を保護することができる。また、受光部 3 d の全てを基材 4 の開口部 4 d、および第 2 接着材 1 1 の開口部から露出させることにより、照射光の受光経路が確保されているので、封止体 6 には、照射光に対する透光性は要求されない。したがって、封止体 6 に用いる材料選定に際しては封止体 6 の機械的強度、耐熱性、放熱性、離型性、あるいは半導体チップ 3 や基材 4 に加わる応力などを考慮して最適な材料を選択することができる。本実施の形態では、封止体 6 の材料として、例えば、熱硬化性樹脂であるエポキシ

10

20

30

40

50

樹脂を基材として、線膨張係数を半導体チップ3および基材4に近づけるためのフィラー、硬化剤、着色剤などの添加剤を添加した封止用樹脂を用いている。

【0054】

ここで、封止体6は基材4も封止しているが、図3に示すように、基材4は封止体6に完全に覆われているわけではなく、一部が露出している。詳しくは、基材4の主面4aは、封止体6から完全に露出している。また、基材4の側面4cの一部（主面4a側の一部）も封止体6から露出している。別の観点から説明すると、基材4は封止体6の上面6a側に露出部を有し、この露出部は封止体6の上面6aから突出している。さらに別の観点から説明すると、封止体6の下面6bから基材4の主面4aまでの距離は、封止体6の下面6bから上面6aまでの距離よりも長い。これらの構造は、QFN10の製造工程において、基材4の主面4a上への異物付着を防止する製造方法に起因するものであるが、この詳細な理由および、異物付着防止の観点から特に好ましいQFN10の詳細な構造についてはQFN10の製造方法を説明する際に説明する。

10

【0055】

<半導体装置の製造方法>

次に図1～図4に示すQFN10の製造方法について説明する。

【0056】

まず、図5～図7に示すリードフレーム（基材、基板）15を準備する（リードフレーム準備工程）。図5は本実施の形態の半導体装置の製造に用いるリードフレームの全体構造の概要を示す平面図、図6は図5に示すB部を拡大して示す拡大断面図、図7は図6に示すC-C線に沿った拡大断面図である。

20

【0057】

本工程で準備するリードフレーム15は、複数の製品形成領域（デバイス形成領域）15a（図5において2点鎖線で囲まれる各領域）を有し、各製品形成領域15aは図1～図4に示す半導体装置（QFN10）1個分に相当する。各製品形成領域15aは枠体15bによって連結されている。また、図5に示すように各製品形成領域15aはマトリクス状に配置されている。図5では列方向に12個、行方向に15個配置された複数の製品形成領域15aのブロックが、行方向に2個連結された構造を示している。

【0058】

また、図6に示すように、リードフレーム15が有する複数の製品形成領域15aは、それぞれタブ（チップ搭載部）1、タブ1を支持する複数の吊りリード8、タブ1の周囲に配置される複数のリード2を有している。また、リードフレームが有する枠体15bは、複数の吊りリード8および複数のリード2と一体に形成されている。

30

【0059】

本実施の形態のQFN10は、光ピックアップ装置に組み込まれる光センサであり、外部接続端子の数が比較的少ない。例えば、図1～図4に示すQFN10では、リード2の数は20個である。このように端子数が少ない半導体装置の場合、製造コスト低減の観点から、配線を引き回すための配線層や絶縁層などを必要としない、リードフレームを用いることが好ましい。例えば、図5～図7に示すリードフレーム15はプレス加工により形成されている。詳しくは、リードフレーム15の原料となる金属板を金型でプレスすることにより、タブ1、リード2、吊りリード8などの形状を図6に示すように成形している。このプレス加工は金型を用いて大量に生産することができるので、リードフレーム15の製造コストを低減することができる。

40

【0060】

なお、半導体装置の小型化・微細化を重視する場合、または少量・多品種化に対応する場合は、エッチング加工によりリードフレームを形成しても良い。

【0061】

次に、図8および図9に示すように半導体チップ3を準備して、それぞれタブ1の上面1a上に第1接着材9を介して搭載する（ダイボンディング工程）。図8は、図6に示すリードフレームに半導体チップを搭載した状態を示す拡大平面図、図9は図8に示すC-

50

C線に沿った拡大断面図である。

【0062】

本工程では、まず、前記した半導体チップ3を準備する。半導体チップ3は前記したように主面3a、主面3aに形成された受光部(センサ部)3d、主面3aに形成され、受光部3dと電氣的に接続された複数のパッド3e、主面3aと反対側の裏面3b、および主面3aと裏面3bとの間に位置する側面とを有している。

【0063】

また、リードフレーム15の各タブ1の上面1aには、半導体チップ3とタブ1とを固定するための第1接着材9を配置する。ここで、本実施の形態で使用する第1接着材9は、ペースト状の熱硬化性樹脂から成る。このため、リードフレーム15の上面1a上にペースト状の第1接着材9を塗布することにより配置する。

10

【0064】

次に、図8および図9に示すように、半導体チップ3を、裏面3bがタブ1の上面1aと対向するように配置する。この時、半導体チップ3の主面3aがタブ1の上面1aに対して傾斜しないように、コレットなどの押圧治具(図示は省略)を用いて半導体チップ3の主面3a側から押圧して配置することが好ましい。押圧治具で押し付けることにより、半導体チップ3の主面3aをタブ1の上面1aと略平行とすることができるので、結果として後述する基材4の主面がタブ1の上面1aに対して傾斜することを防止することができる。また、製品形成領域15a毎の複数の第1接着材9の厚さを略一定に揃えることができる。また、本実施の形態で使用する第1接着材9は熱硬化性の接着材であるため、半導体チップ3をタブ1の上面1a上に配置した後に熱を加えることで、この第1接着材9を硬化させ、半導体チップ3を固定する。

20

【0065】

なお、本実施の形態では、第1接着材9として、ペースト状の樹脂を用いる例を説明したが、これに代えて両面に接着層を有するDAF(Die Attach Film)と呼ばれる樹脂フィルムを用いても良い。このDAFを用いれば、ペースト状の樹脂を用いる場合と比較して第1接着材9の厚さをさらに一定にすることができる。このため、各製品形成領域15aにおける半導体チップ3の主面3aの高さを略同一とすることができる。

【0066】

ただし、DAFを用いる場合、ペースト状の樹脂と比較すると製造コストが上昇する。また、ペースト状の樹脂の場合、基材となる樹脂に添加する材料を選択する自由度がDAFと比較して高いので、接着強度、線膨脹係数などの要求仕様に応じて適切な添加剤を加えることができる。したがって、これらの観点からは、ペースト状の樹脂を用いることが好ましい。

30

【0067】

次に、図10および図11に示すように半導体チップ3の主面3a上に、第2接着材11を介して基材4を搭載する(基材搭載工程)。図10は、図8に示す半導体チップに基材を搭載した状態を示す拡大平面図、図11は図10に示すC-C線に沿った拡大断面図である。

【0068】

本工程では、まず基材4を準備する。基材4は前記したように主面4a、主面4aと反対側の裏面4b、主面4aと裏面4bとの間に位置する側面4c、および主面4aから裏面4bまで貫通する開口部4dを有している。基材4の主面4aには、開口部4dを覆う保護シート12が予め接着されている。また、基材4の裏面4bには、熱溶融硬化性樹脂からなる第2接着材11が、予め貼り付けてある。第2接着材11は、枠状に形成され、基材4の開口部4dと重なる領域には、第2接着材11の上面から下面まで貫通する開口部が形成されている。保護シート12および第2接着材11が予め接着された基材4は、例えば以下のように形成する。図12~図21は、基材搭載工程で準備する基材の形成方法を説明する図であって、図12は、ウエハを準備する工程を示す拡大断面図、図13は、第2接着材を形成する工程を示す拡大断面図、図14は、ダイシングテープを貼り付け

40

50

る工程を示す拡大断面図である。また、図 15 は、マスクを貼り付ける工程を示す拡大平面図、図 16 は図 15 に示す F - F 線に沿った拡大断面図である。また、図 17 は、ウエハおよび第 2 接着材に開口部を形成する工程を示す拡大断面図である。また、図 18 は図 17 に示すマスクを取り除き、ウエハを洗浄する工程を示す拡大断面図、図 19 は、ウエハの主面に保護シートを貼り付ける工程を示す拡大断面図、図 20 は、ウエハを個々の基材に切断する工程を示す拡大断面図、図 21 は個片化された基材をピックアップする工程を示す拡大断面図である。

【 0 0 6 9 】

まず、図 12 に示すように、準備する基材 4 (図 11 参照) よりも大きい平板を用意する。本実施の形態では、基材 4 を Si で形成するので、一般に半導体チップの製造に用いるウエハ (Si ウエハ) 41 を用いることができる。ウエハ 41 は、主面 41a と主面 41a の反対側に位置する裏面 41b を有しており、主面 41a は、図 11 に示す基材 4 の主面 4a に、裏面 41b は図 11 に示す基材 4 の裏面 4b にそれぞれ対応している。

10

【 0 0 7 0 】

次に、図 13 に示すように、ウエハ 41 の裏面 41b に第 2 接着材 11 を形成する。第 2 接着材 11 は、前記の通り、熱溶融硬化性を有する樹脂材料で構成され、これを裏面 41b に薄く塗布した後、乾燥させることにより形成することができる。

【 0 0 7 1 】

次に、図 14 に示すようにウエハ 41 の裏面 41b 側、すなわち、第 2 接着材 11 が形成された面にダイシングテープ 42 を貼り付ける。なお、ダイシングテープ 42 は後述するウエハ 41 を切断する工程までに貼り付ければ良いが、本実施の形態ではウエハ 41 に開口部を形成する前に貼り付けている。被貼付面が平坦な方がダイシングテープ 42 を容易に貼り付けられるからである。

20

【 0 0 7 2 】

次に図 15 および図 16 に示すように、ウエハ 41 の主面 41a 上にマスク 43 を形成する。マスク 43 は、複数の開口部 43a が規則的に配置されており、本実施の形態では、図 15 に示すようにマトリクス状に配置されている。マスク 43 は、例えば、フォトレジストを使用し、ウエハ 41 の主面 41a に形成されている。

【 0 0 7 3 】

次に、図 17 に示すようにウエハ 41 の開口部 4d および第 2 接着材 11 の開口部を形成する。本工程では、ウエハ 41 の主面 41a 側、すなわち、マスク 43 が形成された側からウエハ 41 および第 2 接着材 11 の開口部に相当する部分を取り除くことにより形成する。取り除く方法には既知の種々の方法を用いることができるが、本実施の形態では、例えば、ウェットエッチングと呼ばれる侵食技術を用いている。ウェットエッチングでは、非加工部分をエッチング液に浸し、マスク 43 の開口部 43a (図 16 参照) からエッチング液を供給することにより不要な部分を除去する。この他、反応性のエッチングガスを利用するドライエッチング技術、あるいは研磨材を吹き付けるサンドブラスト技術などを用いて形成することもできる。

30

【 0 0 7 4 】

次に、図 18 に示すようにウエハ 41 および第 2 接着材 11 を洗浄し、その後乾燥させる。本工程では、図 17 に示すマスク 43 を取り除いた後、水洗、あるいは洗浄液などを用いて、特に、開口部 4d 内に残留する不要部除去時の残渣を完全に除去する。

40

【 0 0 7 5 】

次に、図 19 に示すようにウエハ 41 の主面 41a 上に保護シート 12 を貼り付ける。本工程では、全ての開口部 4d が保護シート 12 に覆われるように貼り付ける。これにより開口部 4d 内は、密封され、落下異物等から保護される。

【 0 0 7 6 】

次に、図 20 に示すように、ウエハ 41 および第 2 接着材 11 をダイシングラインに沿って切断し、個々の基材 4 に切断する。

【 0 0 7 7 】

50

次に、図 2 1 に示すように、個片化された基材 4 をピックアップして搬送する。搬送先は、例えば、複数の基材 4 を一旦収容する容器に搬送してもよい。ただし、ダイシングテープ 4 2 から基材 4 を取り外すと、開口部 4 d が基材 4 の裏面 4 b 側から露出することとなる。したがって、汚染防止の観点からは、ピックアップした基材 4 をそのまま、図 1 1 に示す半導体チップ 3 の主面 3 a 上まで搬送し、続いて搭載してしまう（ダイレクトピックアップと呼ばれる）ことが好ましい。

【 0 0 7 8 】

以上の工程により、主面 4 a には、開口部 4 d を覆う保護シート 1 2 が予め接着され、裏面 4 b には、第 2 接着材 1 1 が、予め貼り付けてある基材 4 が得られる。このように基材 4 の開口部 4 d 全体を覆う保護シート 1 2 を主面 4 a に予め接着しておき、この基材 4 を搭載することで、半導体チップ 3 の受光部 3 d を外部から遮断することができるので、製造工程中の異物の落下などから受光部 3 d を保護することができる。

10

【 0 0 7 9 】

また、前記ダイボンディング工程では、土台であるタブ 1 にペースト状の第 1 接着材 9 を塗布し、この第 1 接着材 9 上に半導体チップ 3 を押し付けてボンディングする方法を用いた。しかし、本工程では、第 2 接着材 1 1 が予め基材 4 に接着されていることが好ましい。その理由は以下である。

【 0 0 8 0 】

まず、第 1 の理由として、第 2 接着材 1 1 を基材 4 と先に接着する場合、例えば、図 1 2 ~ 図 2 1 を用いて説明したような方法を用いることで、複数の基材 4 にそれぞれ接着する第 2 接着材 1 1 を一括して形成することができる。このように複数の第 2 接着材 1 1 を一括して形成すると、各第 2 接着材 1 1 の厚さを略一定に揃えやすくなる。

20

【 0 0 8 1 】

第 2 接着材 1 1 の厚さを略一定とすると、製品形成領域 1 5 a 毎の複数の基材 4 の主面 4 a の高さを略一定に揃えることができる。基材 4 の主面 4 a の高さを揃えると、後述する封止工程において複数の基材 4 の主面 4 a に加わる圧力を略均一化することができる。基材 4 の主面 4 a に加わる圧力を均一化することによる効果については、封止工程について説明する際に詳細に説明する。

【 0 0 8 2 】

なお、第 2 接着材 1 1 としては、前記した熱溶融硬化性の接着材を塗布した後、乾燥して形成する他に、前記した両面に接着層を有する D A F を用いることもできる。この D A F はフィルム状の両面接着テープであり、基材（コア材）と、この基材の表面に形成された接着層から成る。そして、D A F は、第 1 接着材 9 に用いるペースト状の接着材と比較して厚さを均一に形成することができる。

30

【 0 0 8 3 】

ところで、本実施の形態では、第 1 接着材 9 にはペースト状の接着材を用いている。基材 4 の第 2 主面の高さを決定する要因には、第 1 接着材 9 の厚さも含まれるので、高さを揃える観点からは、第 1 接着材 9 にも D A F などフィルム状の接着材を用いることが好ましい。

【 0 0 8 4 】

しかし、前記ダイボンディング工程で説明したペースト状の第 1 接着材 9 は、半導体チップの接着材料として一般に用いられるので、安価に入手することができる。また、第 1 接着材 9 の厚さは、前記の通り半導体チップ 3 を搭載する際に、押圧治具を用いて半導体チップ 3 の主面 3 a 側から押圧することにより、ある程度厚さの均一性を確保することができる。

40

【 0 0 8 5 】

一方、第 2 接着材 1 1 は半導体チップ 3 の受光部 3 d の上に配置するものである。また、第 2 接着材 1 1 の上には基材 4 が搭載され、基材 4 は棒状の構造物（棒体）なので半導体チップ 3 よりも破損し易い。したがって、第 2 接着材 1 1 にペースト状の接着材を用いて基材 4 を搭載する場合、半導体チップ 3 を搭載する際に加える押圧力よりも小さい押圧

50

力しか加えることができない。この結果、第2接着材11の厚さが大きくばらつく虞がある。

【0086】

すなわち、QFN10の製造コスト低減と、信頼性向上とを両立させるため、基材4の主面4aの高さへの影響を比較的小さくできる第1接着材9についてはペースト状の接着材を用い、基材4の主面4aの高さへの影響が特に大きい第2接着材11については予め第2接着材11を接着している。

【0087】

そして第2の理由として、基材4は半導体チップ3の主面3a上に搭載するものである。したがって、本工程を後述するワイヤボンディング工程よりも前に行う場合、ペースト状の接着材を塗布する工程の位置精度あるいはペーストの粘度によっては、パッド3eを第2接着材11が覆ってしまう虞がある。また、半導体チップ3の主面3aを傷つける危険性を低減するためには、主面3aを基材4で保護する前に主面3a上で作業する工程の数をできる限り減らす方が好ましい。第2接着材11を予め接着しておけば、パッド3eを第2接着材11が覆ってしまうことを防止できる。また、ペースト状の接着材を塗布する工程を省略することができるので、半導体チップ3の主面3aを傷つける可能性を低減することができる。

【0088】

次に、裏面4bに第2接着材11が接着された基材4を、裏面4bが半導体チップ3の主面3aと対向するように、第2接着材11を介して半導体チップ3の主面3a上に搭載する。この際、半導体チップ3を加熱する（あるいは、予め加熱しておく）と、半導体チップ3の熱が第2接着材11に伝達されることにより第2接着材11が軟化し、基材4と半導体チップ3とが接着する。

【0089】

なお、図11に示すように第2接着材11の厚さは第1接着材9の厚さよりも薄いことが好ましい。これは以下の理由による。すなわち、第2接着材11は熱溶融特性を有しているため、硬化後の熱硬化性樹脂である第1接着材9よりも剛性が低い（柔らかい）。したがって、後述する封止工程において、クランプ（挟持）する際には、第1接着材9よりも第2接着材11の方が変形しやすい。そこで、本実施の形態では、第2接着材11の厚さを第1接着材9の厚さよりも薄くすることにより、第2接着材11を変形しにくくすることができるので、封止工程における第2接着材11の変形を抑制することができる。

【0090】

また、本工程では、基材4の主面4aの高さが、後述するワイヤボンディング工程において、複数のパッド3eと複数のリード2とをそれぞれ電氣的に接続した複数のワイヤ5（図3参照）の頂部の高さよりも上側となるように搭載する。例えば、基材4の厚さは、ワイヤ5のループ高さよりも厚い。これは、後述する封止工程において、ワイヤ5（図3参照）を確実に封止しつつ、かつ、基材4の側面4cの一部を封止体6から露出させるためである。このような位置関係で配置するため、本実施の形態では、図3に示すように基材4の厚さを、パッド3e上面からワイヤ5の頂部までの厚さ方向の距離よりも厚くしている。

【0091】

本工程により、半導体チップ3の主面3aに形成された受光部3dは第2接着材11を介して基材4および主面4aに接着された保護シート12に完全に覆われ、保護される。

【0092】

次に、図22および図23に示すように半導体チップ3の複数のパッド3eと複数のリード（電極部、内部接続部）2とを、複数のワイヤ5を介してそれぞれ電氣的に接続する（ワイヤボンディング工程）。図22は、図10に示すパッドとリードとをそれぞれワイヤを介して電氣的に接続した状態を示す拡大平面図、図23は図22に示すC-C線に沿った拡大断面図である。

【0093】



本実施の形態では、ワイヤ5の接合方法として超音波および熱圧着を併用して行っており、ワイヤボンディングの方式としては、半導体チップ3のパッド3e側にワイヤ5の一端部を接続してから、ワイヤ5の他端部をリードフレーム15のリード2と接続する、所謂、正ボンディング方式である。また、図23に示すように、半導体チップ3のパッド3e上には、キャピラリ(図示は省略)の先端部から突出したワイヤ5の一端部を放電させることで形成されたボール部が、キャピラリの荷重により接合されている。このボール部をワイヤ5の一端部に形成しておくことで、1st側であるパッド3eと、ワイヤ5との接合強度をより向上することができる。

【0094】

また正ボンディング方式では、1st側であるパッド3eとワイヤ5の一端部とを接合した後、キャピラリがループ軌道を描いて2nd側であるリードフレーム15のリード2にワイヤ5を導くことによりワイヤ5のループ形状を形成する。この時、ワイヤ5のループ形状の頂部が、基材4の主面4aの高さよりも低い位置となるように形成する。これは前記したように後述する封止工程において、ワイヤ5を確実に封止しつつ、かつ、基材4の側面4cの一部を封止体6から露出させるためである。

【0095】

また、本実施の形態では、本工程(ワイヤボンディング工程)は前記した基材搭載工程の後で行う。換言すれば、前記基材搭載工程はワイヤボンディング工程の前に行う。さらに換言すれば、ワイヤボンディング工程は、既に基材4が搭載された状態で行う。これは以下の理由による。

【0096】

すなわち、本実施の形態の工程順序を入れ替えてワイヤボンディング工程を基材搭載工程の前に行うと、基材搭載工程は、複数のワイヤ5がパッド3eに接合された状態で行うこととなる。このため、基材4を搭載する際に基材4あるいはこれを搭載するコレットなどの治具がワイヤ5と接触する可能性がある。この場合、ワイヤ5の接合部がパッド3eから外れ、導通不良となる虞がある。また、パッド3eから外れなくともワイヤ5が変形し、隣り合うワイヤ5同士が接触すると、短絡する虞がある。導通不良や短絡は、QFN10の信頼性低下の原因となる。

【0097】

そこで、本実施の形態では、ワイヤボンディング工程を、既に基材4が搭載された状態で行う。これにより信頼性低下の原因となる導通不良や短絡を防止することができる。

【0098】

次に、図24および図25に示すように基材4の側面4cの一部および基材4の主面4aが露出するように、半導体チップ3、基材4、および複数のワイヤ5を樹脂で封止し、封止体(一括封止体)を形成する(封止工程)。図24は、図22に示す半導体チップ、基材、および複数のワイヤを樹脂で封止し、封止体を形成した状態を示す拡大平面図、図25は図24に示すC-C線に沿った拡大断面図である。

【0099】

本実施の形態では、複数の製品形成領域15aをまとめて封止する、所謂、一括モールド方式(一括トランスファモールド方式)により、一括封止体16を形成し、後述する個片化工程で、各QFN10に分割する。このような製造方法はMAP(Mold Array Process)方式と呼ばれる。このMAP方式は、一回の封止工程でマトリクス状に配置された多数の製品形成領域15aを封止することができるので、生産効率が向上し、製造コストを低減させる観点から好ましい。なお、図24および図25に示す一括封止体16を製品形成領域15a毎に分割すると、図1~図4に示す封止体6が得られる。

【0100】

ここで、一括封止体16を形成する工程の詳細について、図26~図36を用いて説明する。

【0101】

まず、図26に示すように、上型17aおよび上型17aと対向する下型17bを有す

10

20

30

40

50

る成形金型 17 を準備する（成形金型準備工程）。図 26 は本実施の形態の半導体装置の封止体の形成に用いる成形金型の一部を拡大して示す拡大断面図である。

【0102】

上型 17 a は、上型面 17 c と、この上型面 17 c に形成されたキャビティ 17 d と、このキャビティ 17 d に連通するように上型 17 a に形成され、樹脂を供給するためのゲート部 17 e と、このゲート部 17 e とキャビティ 17 d を介して対向する位置であり、上型 17 a に形成されたエアベント部（図示は省略）とを有している。また、キャビティ 17 d の側面 17 d a は外側から内側に向かって傾斜しており、これにより、成形金型 17 から、一括封止体 16（図 25 参照）が形成されたリードフレーム 15（図 25 参照）を取り出す際の離型性を向上させている。

10

【0103】

一方、下型 17 b は、上型 17 a の上型面 17 c と対向する下型面 17 f を有している。また、下型 17 b のリードフレーム搭載領域は段差部 17 g を有し、この段差部 17 g の側面 17 g a でリードフレーム 15（図 25 参照）の位置合わせを行う構造となっている。

【0104】

また、成形金型 17 は、上型 17 a と下型 17 b とを型合わせすることにより形成されるポット部 17 h を有している。ポット部 17 h は、ゲート部 17 e などの樹脂流路を介してキャビティ 17 d と連通されている。また、ポット部 17 h には、一括封止体 16（図 25 参照）を形成するための樹脂を充填するためのプランジャ 17 j が配置されている。

20

【0105】

次に、図 27 に示すように上型 17 a と下型 17 b との間にフィルム（上型面被覆フィルム）18 を配置する（フィルム配置工程）。図 27 は図 26 に示す上型と下型の間にフィルムを配置した状態を示す要部拡大断面図である。

【0106】

フィルム 18 は、上型 17 a の上型面 17 c を覆うように配置する。また、フィルム 18 は上型 17 a の上型面 17 c よりも大きい面積を有し、上型面 17 c 全体を覆うように配置されていることが好ましい。特に、フィルム 18 は少なくともポット部 17 h が配置される領域から前記エアベント部が配置された領域に亘って被覆する大きさを有していることが好ましい。後述する樹脂供給工程で、上型 17 a の上型面 17 c とフィルム 18 との間に樹脂が流入するのを防止するためである。

30

【0107】

また、フィルム 18 は、図 27 に示すように上型 17 a の上型面 17 c の凹凸に倣って配置することが好ましい。上型 17 a の上型面 17 c とフィルム 18 との間に隙間が生じることを防止するためである。図 27 に示すように上型面 17 c の凹凸に倣ってフィルム 18 を配置する方法として、例えば上型 17 a の複数の箇所を上型面 17 c まで貫通する吸気孔を形成し、該吸気孔から吸気することにより吸着させる方法がある。しかし、この場合、吸気孔が形成されていない箇所では、フィルム 18 の自重により弛みが発生し、上型 17 a の上型面 17 c との間に隙間が生じる場合がある。

40

【0108】

そこで、フィルム 18 を上型 17 a の上型面 17 c との間に隙間を生じさせることなく配置するという観点からは、フィルム 18 の上面 18 a に粘着層を形成し、上型面 17 c と密着させることが好ましい。ただし、粘着層は図 27 に示すようにフィルム 18 の下面 18 b 側が後述するクランプ工程で保護シート 12（図 25 参照）の上面 12 a と当接するまでの間、上面 18 a と上型面 17 c とが密着状態を維持できる程度の接着力を有していれば良い。フィルム 18 の交換の容易性を考慮すると、前記密着状態を維持できる程度の接着力を下回らない範囲において、接着力は低いほど好ましい。

【0109】

なお、フィルム 18 の厚さや硬さなどその他の特性については後述するクランプ工程に

50

において説明する。

【0110】

次に、図28に示すように半導体チップ3および基材4が搭載されたリードフレーム15を、フィルム18と下型17bとの間に配置する(リードフレーム配置工程)。図28は図27に示すフィルムと下型の間に図25に示すリードフレームを配置した状態を示す要部拡大断面図である。

【0111】

本工程ではリードフレーム15の下面が下型17bの下型面17fと対向し、複数の半導体チップ3が上型17aのキャビティ17dの内部に位置するように(1個のキャビティ17d内に複数の半導体チップ3が配置されるように)、リードフレーム15の位置合わせをして成形金型17の内部に配置する。この位置合わせは、リードフレーム15の端部を下型17bの段差部17gの側面17gaに合わせることで、容易に位置合わせを行うことができる。

10

【0112】

なお、リードフレーム配置工程と前記したフィルム配置工程は、工程順序を入れ替えて行うことも可能であるが、この時点では、ワイヤ5(図25参照)が露出した状態であるため、フィルム18を配置する際にワイヤ5と接触するリスクを回避する観点からは、リードフレーム配置工程をフィルム配置工程の後で行うことが好ましい。

【0113】

次に、図29および図30に示すように上型17aおよび下型17bをクランプ(狭持)し、基材4の一部をフィルム18に食い込ませる(クランプ工程)。図29は図28に示す上型と下型をクランプした状態を示す要部拡大断面図、図30は図29に示すD部をさらに拡大した要部拡大断面図である。また、図31はクランプ工程において、フィルム-保護シート間距離と、上型と下型が近づく速度の関係を示す説明図である。なお、図31において縦軸は上型と下型が近づく速度を示し、縦軸に沿って上側程速度が速い。また、横軸はフィルムと基材の間の距離を示し、横軸に沿って左側程距離が長い。また横軸が0となる地点(縦軸との交点)でフィルムと保護シートが当接する。

20

【0114】

本工程では、上型17aと下型17bとの距離を近づけて、上型17a、下型17bを挟み込む。ここで、フィルム18は、基材4よりも柔らかい(硬度が低い)、例えばポリイミドなどの樹脂材料で構成される。また、基材4の主面4a上に貼り付けられている保護シート12は、例えば基材4との当接面である下面12bに粘着層を有する樹脂フィルムであって、例えば、ポリイミドなどで構成されている。したがって、保護シート12も基材4よりも柔らかい(硬度が低い)。このため、フィルム18の下面18bと保護シート12の上面12aとを当接させた後、さらに上型17aと下型17bとの距離を近づけると、フィルム18の下面18b側、および保護シート12は、図30に示すように変形し、保護シート12の全体、および基材4の一部がフィルム18に食い込むこととなる。

30

【0115】

ところで、フィルム18の下面18bと保護シート12の上面12aとを単に当接させたのみの状態では、フィルム18と保護シート12とを完全に密着させることが難しく、特に、基材4の外縁部において、僅かな隙間が生じやすい。この僅かに隙間が生じた状態で後述する一括封止体形成工程を実施すると、該隙間から封止用の樹脂が保護シート12の上面12a上に流入し、樹脂バリが形成されてしまう。

40

【0116】

この樹脂バリが形成されると、保護シート12を剥離する際にQFN10(図3参照)の受光部3d(図3参照)上に落下してしまう。つまり、保護シート12で覆うことにより、製造工程中は受光部3dを保護することはできるが、保護シート12上に樹脂バリが形成されると、結局光センサ半導体装置であるQFN10の信頼性を低下させる要因となる。したがって、例えば、QFN10を実装基板に実装した後で保護シート12を剥離する場合、実装基板上で樹脂バリを除去する必要がある。また、主面4aに付着した樹脂バ

50

りが微細であって、付着していることを見落とした場合、QFN10の信頼性が低下する原因となる。特に、光ピックアップ装置のように特定の波長域の光をレーザ光として、集束させて用いる光センサにおいては、レーザ光が遮光あるいは散乱されると、重大な信頼性低下を引き起こす原因となる。

#### 【0117】

そこで、本実施の形態では、本工程において、フィルム18が、基材4の一部に食い込む程度まで押し込むことにより、フィルム18と保護シート12との密着性を向上させている。また、本実施の形態では、上型17aと下型17bとの距離を近づける際のクランプ力を利用して食い込ませるので、基材4の主面4aの外縁部に特に強いクランプ力が作用する。この結果、基材4の主面4aの外縁部では、フィルム18と保護シート12とが完全に密着する。さらに、同様の効果により、保護シート12と基材4の主面4aも完全に密着する。したがって、後述する一括封止体形成工程において、封止用の樹脂が保護シート12の上面12a側に流入することを確実に防止することができるので樹脂バリの発生を防止することができる。つまり、QFN10(図3参照)の信頼性を向上させることができる。

10

#### 【0118】

また、本工程において、保護シート12のみをフィルム18に食い込ませた場合に得られる半導体装置について説明すると、基材4の側面4cが封止体6から全く露出せず、保護シート12の側面のみが露出した状態となる。このような構造において、保護シート12の側面に樹脂バリが形成された場合には、保護シート12を剥離する際に、該樹脂バリが脱落して、基材4の主面4a上に付着する懸念がある。これを防止するためには、基材4の第2側面の一部も封止体6から露出させることが好ましい。

20

#### 【0119】

本実施の形態では、フィルム18を基材4の一部まで食い込ませることにより、保護シート12の下面12bと基材4の主面4aも密着させることができるので、この間への樹脂の侵入を防止することができる。すなわち、樹脂バリの発生を防止することができる。

#### 【0120】

ところで、本工程では、樹脂バリの発生防止を目的として基材4の一部をフィルム18に食い込ませるので、保護シート12の外縁部がフィルム18と確実に密着していれば、食い込む程度は例えば数 $\mu\text{m}$ ~数十 $\mu\text{m}$ 程度と小さくても良い。したがって、フィルム18の厚さは、基材4を食い込ませることができるように、例えば50 $\mu\text{m}$ ~100 $\mu\text{m}$ 程度の厚さを有している。

30

#### 【0121】

また、基材4の一部もフィルム18に食い込ませるためには、保護シート12には、硬さがフィルム18の硬さよりも硬い(すなわち、硬度が高い)ものを用いることが特に好ましい。保護シート12をフィルム18よりも硬くすることで、クランプ工程において、フィルム18が保護シート12から受ける圧力により変形し、基材4の側面4c側に回り込むので基材4の一部もフィルム18に食い込ませることができる。

#### 【0122】

また、保護シート12の硬度を高くすることにより、保護シート12の強度を向上させることができる。また、保護シート12を剥離する際に、容易に剥離することができる。また、図25に示すように、基材4の側面4cの一部を封止体6から露出させると、保護シート12は封止体6から完全に露出した状態となる。つまり、保護シート12の下面12b側の端部が封止体6から露出することとなるので、容易に剥離することができる。

40

#### 【0123】

また、保護シート12が基材4の全面を覆っていない場合、基材4の主面4a上において、保護シート12が配置された領域と配置されていない領域とで段差が生じることとなる。この段差が生じると、本工程において、フィルム18を食い込ませる際に、皺を発生させる原因となりうる。したがって、保護シート12は基材4の主面4aの全面を覆っていることが好ましい。この観点から保護シート12の下面2bの外形寸法は、基材4の主

50

面 4 a の外形寸法と同じ、あるいはそれ以上とすることが好ましい。下面 1 2 b の外形寸法を主面 4 a の外形寸法以上とすることで、主面 4 a の全面を保護シート 1 2 で覆うことができる。

**【 0 1 2 4 】**

ここで、外形寸法が同じ、とは、クランプ工程において、上記した皺の発生原因となる段差が生じない程度の同一寸法を有していれば良く、加工精度などの制約から、僅かに異なる寸法となるものまでを排除するものではない。

**【 0 1 2 5 】**

ただし、基材 4 の外形寸法よりも大きい外形寸法を有する保護シート 1 2 の端部が、例えばワイヤ 5 が配置される領域の上方に配置される場合、クランプ工程において保護シート 1 2 の端部が下方に曲がると、ワイヤ 5 と接触してしまう懸念がある。この状態で一括封止体形成工程を行うと、ワイヤ 5 が露出する懸念がある。したがって、保護シート 1 2 は、下面 1 2 b の外形寸法を主面 4 a の外形寸法と同じとすることが特に好ましい。

**【 0 1 2 6 】**

また、フィルム 1 8 と保護シート 1 2 との厚さの比較においては、フィルム 1 8 を確実に基材 4 まで食い込ませる観点からフィルム 1 8 は保護シート 1 2 よりも厚くすることが好ましい。

**【 0 1 2 7 】**

また、タブ 1 上に搭載された各部材（第 1 接着材 9、半導体チップ 3、第 2 接着材 1 1、基材 4）よりもフィルム 1 8 は柔らかく（硬度が低く）、変形し易い部材とすることが好ましい。クランプ力を印加した際にフィルム 1 8 を優先的に変形させることにより、保護シート 1 2 の外縁部をフィルム 1 8 と確実に密着させるためである。

**【 0 1 2 8 】**

例えば、本実施の形態において、タブ 1 上に搭載された各部材のうち、最も柔らかい保護シート 1 2 の次に柔らかい部材は第 2 接着材 1 1 であるが、フィルム 1 8 は第 2 接着材 1 1 よりも柔らかい部材を用いることが好ましい。

**【 0 1 2 9 】**

また、本工程では、基材 4 の一部をフィルム 1 8 に食い込ませるため、フィルム 1 8 の下面 1 8 b と保護シート 1 2 の上面 1 2 a とを当接させた後、さらに上型 1 7 a と下型 1 7 b との距離を近づける。このため、基材 4 には、単に当接させるのみの場合と比較してより強い荷重が印加される。ところが、基材 4 は前記の通り、開口部 4 d を有しているので、急激に強い荷重を印加すると破損する懸念がある。

**【 0 1 3 0 】**

そこで、本実施の形態では、クランプ動作を以下の二段階構成とすることが好ましい。クランプを開始してからフィルム 1 8 の下面 1 8 b と保護シート 1 2 の上面 1 2 a とを当接させるまでは、第 1 速度 1 9 a（図 3 1 参照）で上型 1 7 a と下型 1 7 b の距離を近づける。また、下面 1 8 b と上面 1 2 a とが当接した後は、第 1 速度 1 9 a よりも遅い第 2 速度 1 9 b（図 3 1 参照）で上型 1 7 a と下型 1 7 b の距離を近づける。

**【 0 1 3 1 】**

言い換えれば、本実施の形態ではクランプ工程を以下の 2 段階に分けている。すなわち、上型 1 7 a と下型 1 7 b の距離を、第 1 速度 1 9 a で近づけて、フィルム 1 8 の下面 1 8 b と保護シート 1 2 の上面 1 2 a とを当接させる工程と、第 1 速度 1 9 a よりも遅い第 2 速度 1 9 b で上型 1 7 a と下型 1 7 b の距離をさらに近づけて（当接させる工程よりも高い荷重を基材 4 に加えて）基材 4 の一部をフィルム 1 8 に食い込ませる工程である。

**【 0 1 3 2 】**

このように下面 1 8 b と上面 1 2 a とが当接するタイミングの前後で上型 1 7 a と下型 1 7 b を近づける速度を変化させることにより、処理速度の低下を抑制しつつ、かつ、クランプ時の基材 4 の損傷を防止することができる。

**【 0 1 3 3 】**

また、基材 4 を食い込ませる際に、第 1 速度 1 9 a から第 2 速度 1 9 b に急激に変化する

10

20

30

40

50

ると、フィルム 18 に皺が発生する場合がある。フィルム 18 に皺が発生すると、封止樹脂の形状不良の原因となる。そこで、本実施の形態では、第 2 速度 19 b を、上型 17 a と下型 17 b の距離が近づくにつれて遅くするようにした。これにより、フィルム 18 における皺の発生を防止ないしは抑制することができる。

**【 0 1 3 4 】**

また、本実施の形態では図 3 に示すようにタブ 1 の下面 1 b が封止体 6 の下面 6 b 側から露出するように封止されている。したがって、本工程においては、上型 17 a と下型 17 b の間にタブ 1、第 1 接着材 9、半導体チップ 3、第 2 接着材 11、基材 4、フィルム 18 の各部材がそれぞれ重なって配置されている。このようにクランプ工程において、上型 17 a と下型 17 b の間に各部材を重ねて配置することにより、各部材が固定されるので、クランプ時に、基材 4 の主面 4 a においてクランプ力が均等に伝わり易くなる。つまり、各構成部材のうち、最も柔らかく、変形し易い部材であるフィルム 18 が保護シート 12、あるいは基材 4 との接触界面で変形して、基材 4 の側面 4 c の一部（第 2 主面側の一部）がフィルム 18 に食い込むこととなる。

10

**【 0 1 3 5 】**

また、クランプ時の安定性という観点からは、下段に配置される部材の上面側の平面積を上段に配置される部材の下面側の平面積以上とすることが好ましい。本実施の形態では図 30 に示すように保護シート 12、基材 4 および第 2 接着材 11 の平面積が最も小さく、以下半導体チップ 3、第 1 接着材 9、タブ 1 の順で平面積が大きくなっている。したがって、各部材は、下段に配置される部材を土台として、安定的に支持されるのでクランプ時には基材 4 の主面 4 a の面内におけるフィルム 18 に食い込む力を略均等に分散させることができる。

20

**【 0 1 3 6 】**

また、同じくクランプ時の安定性の観点から、タブ 1、第 1 接着材 9、半導体チップ 3、第 2 接着材 11、および基材 4 の中心が、それぞれ厚さ方向に重なる位置に配置された状態で基材 4 の一部をフィルム 18 に食い込ませることが特に好ましい。このように配置すれば、クランプ力を均等に伝えることができるので、安定的に食い込ませることができる。また、クランプ力を均等に伝えることにより、フィルム 18 の変形に伴って発生する皺を抑制することができる。

**【 0 1 3 7 】**

また、本実施の形態では、複数の基材 4 を一度にフィルム 18 に食い込ませるので、各基材 4 における食い込み力を均等にすることが好ましい。特定の基材 4 に力が集中して、食い込み過剰あるいは食い込み不足が発生することを防止するためである。この点、本実施の形態では、前記基材搭載工程で説明したように複数の基材 4 の主面 4 a に加わる圧力を均一化することができるので、食い込み過剰あるいは食い込み不足を防止することができる。

30

**【 0 1 3 8 】**

次に、図 29、図 32 および図 33 に示すようにフィルム 18 および下型 17 b との間に封止用の樹脂 16 a を供給し、一括封止体 16 を形成する（一括封止体形成工程）。図 32 は図 29 に示すフィルムおよび下型との間に封止用の樹脂を供給し、一括封止体を形成した状態を示す要部拡大断面図、図 33 は図 32 に示す D 部をさらに拡大した要部拡大断面図である。

40

**【 0 1 3 9 】**

本工程では、図 29 に示す封止用の樹脂 16 a をキャビティ 17 d 内に供給し、これを熱硬化させて一括封止体 16 とする。封止用の樹脂 16 a は、図 29 に示すようにタブレット状に形成されたものを、予め加熱することにより、粘度を低下させてポット部 17 h に投入しておく。また、成形金型 17 をあらかじめ加熱しておくことにより樹脂 16 a はポット部 17 h 内でさらに粘度が低下する。次に、プランジャ 17 j により樹脂 16 a を押し出して、図 32 に示すようにゲート部 17 e を介してキャビティ 17 d 内に供給（注入）する。

50

## 【0140】

注入された樹脂16aは、キャビティ17d内の隙間を順次埋めながら充填される。ここで、半導体チップ3の受光部3dは、周囲を基材4に囲まれ、基材4は、第2接着材11を介して半導体チップ3の主面3a上にしっかりと固着されている。したがって、本工程において、受光部3dは、基材4、および基材4の主面4aを覆う保護シート12に囲まれているので、封止用の樹脂16aが受光部3d上へ流入することを防止することができる。

## 【0141】

また、本実施の形態では図33に示すように、基材4の一部がフィルム18に食い込んだ状態で樹脂16aを注入するので、主面4a側に樹脂16aが流入する隙間は形成されていない。したがって、主面4a上への樹脂16aの流入を防止することができる。

10

## 【0142】

また、図33において、タブ1の下面1bは、下型17bの下型面17fと接触している。したがって、タブ1の下面1bが一括封止体16の下面側から露出するように封止される。

## 【0143】

なお、成形金型17は、ゲート部17eの反対側に図示しないエアVENT部を有しているので、たとえ供給された樹脂16aに空気(気泡)が巻き込まれていたとしても、この空気(気泡)はキャビティ17d内に残留することなく、エアVENT部を介して外部に抜けるため、形成される一括封止体16にボイドの問題が発生することはない。

20

## 【0144】

樹脂16aが充填された状態で、成形金型17を介して樹脂16aを加熱した状態で保持すると、樹脂16aが硬化して一括封止体16が形成される。

## 【0145】

次に、図32に示す上型17aおよび下型17bを型開きし、一括封止体16が形成されたリードフレーム15を成形金型17から取り出して図24および図25に示すリードフレーム15が得られる(型開き工程)。

## 【0146】

本工程では、上型17aと下型17bの距離を離して型開きを行うが、このとき、上型面17cとフィルム18との接触界面における貼着強度がフィルム18と一括封止体16との接触界面における貼着強度よりも低い場合には、フィルム18は、上型面17cから離れ、一括封止体16の上面側に貼り付いて残ることとなる。

30

## 【0147】

この場合、フィルム18を一括封止体16の上面から剥離して図24および図25に示すリードフレーム15を得ることになる。ここで、フィルム18と上型面17cとの間に樹脂16aが流入していた場合、フィルム18の上面18a側も硬化した樹脂が残留する。このようにフィルム18の上面18a側に硬化した樹脂が残留している場合、フィルム18を剥離する工程で、硬化した樹脂が保護シート12の上面12a上に異物として落下する懸念がある。上面12a上に異物が付着していると、保護シート12を剥離する際に受光部3d上に落下する懸念があるため、これを除去する工程が必要となる。

40

## 【0148】

本実施の形態では、フィルム18を成形金型内に配置する前記フィルム配置工程で説明したように、フィルム18は、上型17aの上型面17cを覆うように配置するので、フィルム18の上面18a側への樹脂16aの流入を防止することができるので、異物の発生自体を防止することができる。このため、異物を除去する工程が不要となるので、製造効率を向上させることができる。

## 【0149】

次に、図34に示すように一括封止体16から露出した複数のリード2のそれぞれの下面2bに外装めっき層(金属層)7を形成する(外装めっき形成工程)。図34は、図25に示す一括封止体から露出した複数のリードおよびタブの下面に外装めっき層を形成し

50

た状態を示す拡大断面図である。

【 0 1 5 0 】

本工程では、例えば、図 2 5 に示す一括封止体 1 6 が形成されたリードフレーム 1 5 を図示しないめっき槽に投入し、リードフレーム 1 5 をめっき液に浸した状態で、電気めっきを施すことによりリード 2 の下面 2 b 側にめっき層を成長させることにより外装めっき層 7 を形成する。ここで、本実施の形態では、タブ 1 の下面 1 b も、リード 2 の下面 2 b と同様に一括封止体の下面 6 b 側から露出しているため、タブ 1 の下面 1 b にも外装めっき層 7 が形成される。

【 0 1 5 1 】

次に、図 3 5 および図 3 6 に示すように複数の吊りリードおよび複数のリード 2 のそれぞれと枠体 1 5 b との間をそれぞれ切断する（個片化工程）。図 3 5 は図 3 4 に示すリードフレームを個々の半導体装置として切断する切断ラインを示す拡大平面図、図 3 6 は図 3 5 に示す C - C 線に沿った拡大断面図である。また、図 3 7 は切断後の半導体装置を示す断面図である。

10

【 0 1 5 2 】

本工程は、例えば図 3 6 に示すように、一括封止体 1 6 の上面 6 a 側を上方に向けた状態、言い換えると、一括封止体 1 6 の下面 6 b 側をダイシングテープ 2 2 で固定した状態で行われ、一括封止体 1 6 の上面 6 a 側からダイシングブレード 2 1 を走らせて、分割する。このとき、一括封止体 1 6 だけでなく、ダイシングテープ 2 2 の一部までダイシングブレード 2 1 を到達させることで、リードフレーム 1 5 および一括封止体 1 6 を完全に分割することができる。ダイシングブレード 2 1 は、図 3 5 に示すダイシングライン（切断ライン）2 0 に沿ってリードフレーム 1 5 および一括封止体 1 6 を切断しながら移動させる。

20

【 0 1 5 3 】

本工程が完了すると、図 3 7 に示す Q F N 1 0 が得られる。最後に、個片化された Q F N 1 0 の外観を検査し、外装めっき層 7 の剥離や、封止体 6 とタブ 1、リード 2、あるいは基材 4 との間に隙間やクラックが生じていないことを確認し、半導体装置の製造が完了する。なお、Q F N 1 0 を光センサとして使用する際には、保護シート 1 2 を剥離する工程が必要であるが、保護シート 1 2 は、Q F N 1 0 が使用されるまでに取り除けば良い。したがって、例えば、Q F N 1 0 を別の場所で図示しない実装基板に実装する場合には、図 3 7 に示すように基材 4 の開口部 4 d が保護シート 1 2 で覆われた状態で搬送し、実装基板に実装した後で保護シート 1 2 を取り除くことが好ましい。受光部 3 d を搬送中の汚染（異物落下等）から保護するためである。

30

【 0 1 5 4 】

< 変形例 >

次に本実施の形態の変形例について説明する。

【 0 1 5 5 】

図 3 8 は本実施の形態の第 1 の変形例である半導体装置の断面図である。図 3 8 に示す Q F N 2 3 と図 3 に示す Q F N 1 0 との相違点は、タブ 1 の大きさである。Q F N 2 3 が有するタブ 1 は、図 3 に示すタブ 1 よりも上面 1 a の面積が小さく、上面 1 a 上に搭載される半導体チップ 3 の裏面 3 b の面積よりも小さい。

40

【 0 1 5 6 】

このように半導体チップ 3 よりも小さい面積を有するタブ 1 に半導体チップ 3 を搭載する場合、裏面 3 b の面積が異なる半導体チップ 3 を搭載する場合にも共通のリードフレームを用いることができるので、製造効率向上の観点から好ましい。

【 0 1 5 7 】

また、Q F N 1 0、2 3 などの半導体装置を実装基板に搭載する際には、リフロー工程と呼ばれる加熱工程で、例えば半田などの接合材料を溶融させるため、約 2 6 0 程度まで加熱される。この時、Q F N 1 0、2 3 を構成する各部材の線膨脹係数の違いに起因して、封止体 6 にリフロークラックと呼ばれる亀裂が生じる場合がある。このリフロークラ

50



ックを防止する対策として、半導体チップ 3 と封止体 6 との接触面積を広くとる方法が有効だということが現在までに判っている。つまり、図 3 8 に示す Q F N 2 3 は、リフロークラックを防止して、信頼性を向上させる観点からも好ましい。

【 0 1 5 8 】

ただし、タブ 1 は、前記クランプ工程において、安定的にクランプ力を伝える土台としての機能を果たすべき部材なので、タブ 1 の上面 1 a の面積を極端に小さくしすぎると、基材 4 の主面 4 a に加わる圧力を均一化することができない。また、チップ周辺に折り曲げモーメントを与え、チップクラックの虞が増してしまう。

【 0 1 5 9 】

したがって、この均一化の観点からはタブ 1 の上面 1 a は、基材 4 の裏面 4 b の外形よりも大きくすることが好ましい。また、図 3 8 に示すようにタブ 1 の上面 1 a の外形寸法が、基材 4 の裏面 4 b の外形寸法と同程度である場合には、タブ 1、第 1 接着材 9、半導体チップ 3、第 2 接着材 1 1、および基材 4 の中心が、それぞれ厚さ方向に重なる位置に配置された状態で基材 4 の一部をフィルム 1 8 に食い込ませることが特に好ましい。

【 0 1 6 0 】

次に、図 3 9 は、本実施の形態の第 2 の変形例である半導体装置の断面図である。また、図 4 0 は、図 3 9 に示す Q F N の上面側の平面図である。なお、図 3 9 に示す断面図は、図 4 0 に示す A - A 線に沿った断面に対応している。

【 0 1 6 1 】

図 3 9 および図 4 0 に示す Q F N 2 4 と図 1 ~ 図 4 に示す Q F N 1 0 との相違点は、Q F N 2 4 の封止体 6 は、上面 6 a において、基材 4 の周囲に窪み部 6 d が形成されている点である。この窪み部 6 d は、前記クランプ工程において、基材 4 の一部をフィルム 1 8 に食い込ませる際に、下面 1 8 b 側に大きな皺が発生した場合に形成される。

【 0 1 6 2 】

すなわち、前記クランプ工程において、基材 4 の一部をフィルム 1 8 に食い込ませると、フィルム 1 8 における主面 4 a と対向する領域は変形し、周囲の領域よりも厚さが薄くなる。この時、主面 4 a の周縁部と対向する領域では、基材 4 に押圧されたフィルム 1 8 の一部が、基材 4 の側面 4 c 側に押し出され、皺が形成される。その後、前記一括封止体形成工程において、樹脂 1 6 a を供給すると、樹脂 1 6 a はフィルム 1 8 の下面 1 8 b の形状に倣って充填されるため、大きな皺が発生すると、窪み部 6 d もこれに倣って大きくなる。

【 0 1 6 3 】

窪み部 6 d の大きさが小さい場合には、特に Q F N 2 4 の信頼性を低下させる要因とはならないが、窪み部 6 d が大きくなって、例えば、ワイヤ 5 が窪み部 6 d から露出すると、Q F N 2 4 の信頼性が低下することとなるので、窪み部 6 d の大きさはできる限り小さくすることが好ましい。

【 0 1 6 4 】

本発明者の検討によれば、窪み部 6 d は、前記クランプ工程において、過剰に強い力でクランプすると、大きくなり易いことが判った。また、クランプ時の速度、特にフィルム 1 8 と保護シート 1 2 とが当接した後の第 2 速度 1 9 b が早すぎる場合、あるいは第 1 速度 1 9 a から第 2 速度 1 9 b に変化する際の変化量が大きすぎる場合に大きくなり易いことが判った。

【 0 1 6 5 】

したがって、図 1 ~ 図 3 7 を用いて説明した Q F N 1 0 の製造方法のように、フィルム 1 8 と基材 4 とが当接した後の第 2 速度 1 9 b を第 1 速度 1 9 a よりも遅くすること、および、第 2 速度 1 9 b を、上型 1 7 a と下型 1 7 b の距離が近づくにつれて遅くするようにすることは、大きな窪み部 6 d の発生を防止する観点からも好ましいことが判った。

【 0 1 6 6 】

また、前記基材搭載工程で説明したように、複数の基材 4 に加わる力を略均一化することも、大きな窪み部 6 d の発生を防止する観点からも好ましい。

10

20

30

40

50

## 【0167】

次に、図41は、本実施の形態の製造方法の変形例を説明するための拡大断面図である。なお、図41は、前記封止工程の変形例を説明するための拡大断面図であるが、代表として、図33に対応する拡大断面図を示している。また、図41を用いて説明する変形例を用いて得られる半導体装置は、図1～図4に示すQFN10の有するタブ1、リード2の下面1b、2bにおける樹脂バリの発生をより確実に防止することができる点を除き図1～図4に示すQFN10と同じ構造であるので、図示は省略し、必要に応じて図1～図4を用いて説明する。

## 【0168】

図41に示す製造方法と、図33で説明した製造方法の相違点は、封止工程において、下型17bの下型面17fとリードフレーム15との下面との間に下型面被覆フィルム(第2フィルム)27が配置されている点である。

10

## 【0169】

図41に示すように下型面17fを覆う下型面被覆フィルム27を下型面17fに密着させて配置した状態でクランプ(狭持)すると、下型面被覆フィルム27の上面27aにタブ1およびリード2の一部(下面1b、2b側の一部)が食い込む。この結果、タブ1およびリード2の裏面である下面1b、2bに樹脂バリが形成されることを防止ないしは抑制することができる。つまり、QFN10(図3参照)の外部接続端子面に樹脂バリが形成されることを防止ないしは抑制することができるので、樹脂バリに起因する図3に示す外装めっき層7の剥離などの問題を防止することができる。また、樹脂バリの発生を防止することにより、リード2と外装めっき層7との接触界面における電気抵抗を軽減することができる。したがって、QFN10の信頼性をさらに向上させることができる。

20

## 【0170】

このように、下型面被覆フィルム27は、前記封止工程においてタブ1およびリード2の一部を食い込ませることにより、下面1b、2bにおける樹脂バリの発生を防止ないしは抑制する機能を有しているため、柔らかい樹脂材料を用いることが好ましい。例えば、上型17aの上型面17cと密着して配置される上型面被覆フィルム(第1フィルム)18と同様の材料を用いることができる。

## 【0171】

ただし、光センサ系の半導体装置であるQFN10の信頼性という観点では、外部接続端子面に発生する樹脂バリよりも基材4の主面4a側に発生する樹脂バリを防止する方が特に重要である。このため、下型面被覆フィルム27の硬さ(硬度)は上型面を被覆するフィルム18と同じ、あるいはこれより硬く(高く)することが好ましい。また、下型面被覆フィルム27の厚さは上型面被覆フィルム18と同じ、あるいは図41に示すようにこれより厚くすることが好ましい。上型面被覆フィルム18を優先的に変形させて基材4の一部を確実に上型面被覆フィルム18に食い込ませ、主面4a上における樹脂バリの発生を防止するためである。

30

## 【0172】

最後に、本実施の形態の第3の変形例である半導体装置について説明する。前記実施の形態では、棒状の基材4を半導体チップ3と同じ材料で構成する例を説明したが、本実施の形態の第3の変形例においては、部材の強度(剛性)、および半導体チップあるいは封止樹脂との熱膨張率などを考慮し、他の材料を利用することもできる。この第3の変形例では、例えば金属薄板・樹脂薄板などからプレス加工により作成することもできる。また、金属材料あるいは樹脂材料をモールド加工することにより棒状の成型品を得ることもできる。

40

## 【0173】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は上記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

## 【0174】

50

例えば、前記実施の形態では半導体装置の製造方法の例としてMAPについて説明した。しかし半導体装置の製造工程はこれに限定されるものではなく、例えば、リードフレーム15における製品形成領域15aの数に対応して複数のキャビティを有する金型を用いて封止する方法(個片モールドと呼ばれる)で製造する方法に適用することができる。

【0175】

また例えば、光センサ系の半導体装置の例としてQFNのパッケージに適用する実施態様について説明したが、QFNのパッケージに限定される訳ではなく、例えば、半導体装置の下面が有する四角形の4辺のうち、対向する2辺にのみ複数のリードが配置されたSON(Small Outline Non-leaded package)に適用することもできる。

【0176】

また、半導体装置のコスト低減の観点からは、QFNやSONなどリードフレームに半導体チップを搭載するタイプのパッケージが特に好ましいが、半導体チップのパッド数の増加への対応を考慮した場合、例えばLGA(Land grid array)、あるいは図42および図43に示すBGA(ball Grid Array)34のように配線基板上に半導体チップを搭載したパッケージが好ましい。以下半導体チップを配線基板上に搭載する場合の態様について簡単に説明する。

【0177】

図42は、他の実施の形態である半導体装置の下面側を示す平面図、図43は図42に示すE-E線に沿った断面図である。

【0178】

図42に示すBGA34と前記実施の形態で説明したQFN10、23、24との相違点は半導体チップ3が、基材である配線基板(基板)35に搭載されている点である。

【0179】

配線基板35は、上面35a、上面35aと反対側の下面35b、上面35aに配置されるチップ搭載部35c、上面35aにおいてチップ搭載部35cの周囲に配置された複数のボンディングリード(電極部)35d、および下面35bに配置され複数のランド部35fとそれぞれ電氣的に接続されるバンプ電極(外部端子)35eを備えている。

【0180】

半導体チップ3の主面3aに形成されたパッド3eはワイヤ5を介してボンディングリード35dとそれぞれ電氣的に接続され、ボンディングリード35dは、配線基板35が有する導電路(図示は省略)を介してバンプ電極35eと電氣的に接続されている。

【0181】

また、バンプ電極35eは、配線基板35の下面35bにおいて、図42に示すように行列状に配置されている。このようなバンプ電極35eの配置は、エリアアレイと呼ばれ、配線基板35の下面35bのスペースを有効活用することができるので、半導体装置を小型化することができる。

【0182】

なお、バンプ電極35eの材料は、例えば前記実施の形態で説明した外装めっき層7と同様にPb(鉛)を実質的に含まない、所謂、鉛フリー半田であり、例えばSn(錫)のみ、Sn(錫) Bi(ビスマス)、またはSn(錫) Ag(銀) Cu(銅)などである。

【0183】

BGA34のような配線基板35を用いる半導体パッケージにおいても、コスト低減の観点から、パッド3eとボンディングリード35dとをワイヤ5で接続する場合がある。この場合、ワイヤ5を保護するため、配線基板35の上面35a側を封止体6で封止する必要がある。

【0184】

ここで、BGA34は、QFN10、23、24と同様に光センサ半導体装置である。したがって、受光部3dの上側は、照射光が通過する経路を確保する必要がある、このため、前記実施の形態で説明したように、基材4の側面4cの一部を露出させることにより

10

20

30

40

50

、樹脂バリの形成を防止することができるので、信頼性を向上させることができる。

【0185】

なお、前記実施の形態で説明した種々の変形例等をBGA34に適用できることは言うまでもない。

【0186】

また、BGA34の製造方法について、QFN10、23、24の製造方法との相違点のみを簡単に説明する。

【0187】

まず、前記実施の形態で説明したリードフレーム準備工程が異なる。BGA34の製造方法においては、まず、配線基板準備工程として、上面35a、上面35aと反対側の下面35b、上面35aに配置されるチップ搭載部35c、上面35aにおいてチップ搭載部35cの周囲に配置された複数のボンディングリード(電極部)35d、および下面35bに配置され、この複数のボンディングリード35dとそれぞれ電氣的に接続されるランド部35fを備える配線基板(第1基材)35を準備する。本工程で準備する配線基板は、半導体装置(BGA34)1個分に相当する製品形成領域を複数有する多数個取り配線基板を準備する。また、本工程では配線基板の下面35bには、バンプ電極35eはまだ形成されていない。

10

【0188】

また、ダイボンディング工程では、半導体チップ3を、配線基板の各製品形成領域がそれぞれ有するチップ搭載部35c上に第1接着材9を介して搭載する。基材搭載工程は前記実施の形態と同様なので省略する。

20

【0189】

また、ワイヤボンディング工程では、複数のパッド3eと複数のボンディングリード35dとをワイヤ(導電性部材)5を介してそれぞれ電氣的に接続する。

【0190】

また、封止工程(特にクランプ工程)において、配線基板は図43に示すように略平板状の部材であって、その上面35aの面積は、半導体チップ3の裏面3bよりも大きいので、基材4の一部をフィルム18に安定的に食い込ませることができる。

【0191】

また、前記実施の形態で説明した外装めっき形成工程が異なる。BGA34の製造方法においては、外装めっき形成工程に代えてバンプ電極形成工程として、成形金型から取り出した配線基板の下面35b側に、外部端子となる複数のバンプ電極35eを形成する。複数のバンプ電極35eは、配線基板の下面35bに形成された複数のランド部35fに、それぞれ接合する。

30

【0192】

また、ダイシング工程においては、バンプ電極35eが形成された面を上方に向けて(つまり、一括封止体の上面をダイシングテープに貼り付けた状態で)ダイシングを行う。

【産業上の利用可能性】

【0193】

本発明は、特に主面に光センサが形成された半導体チップを有する光センサ系の半導体装置に利用可能である。

40

【図面の簡単な説明】

【0194】

【図1】本発明の一実施の形態である半導体装置の上面側を示す平面図である。

【図2】図1に示す半導体装置の下面側を示す平面図である。

【図3】図1に示すA-A線に沿った断面図である。

【図4】図1に示す半導体装置の封止体内部における平面構造を示す平面図である。

【図5】本発明の一実施の形態である半導体装置の製造に用いるリードフレームの全体構造の概要を示す平面図である。

【図6】図5に示すB部を拡大して示す拡大断面図である。

50

- 【図 7】図 6 に示す C - C 線に沿った拡大断面図である。
- 【図 8】図 6 に示すリードフレームに半導体チップを搭載した状態を示す拡大平面図である。
- 【図 9】図 8 に示す C - C 線に沿った拡大断面図である。
- 【図 10】図 8 に示す半導体チップに基材を搭載した状態を示す拡大平面図である。
- 【図 11】図 10 に示す C - C 線に沿った拡大断面図である。
- 【図 12】基材搭載工程で準備する基材の形成方法を説明する図であって、ウエハを準備する工程を示す拡大断面図である。
- 【図 13】基材搭載工程で準備する基材の形成方法を説明する図であって、第 2 接着材を形成する工程を示す拡大断面図である。 10
- 【図 14】基材搭載工程で準備する基材の形成方法を説明する図であって、ダイシングテープを貼り付ける工程を示す拡大断面図である。
- 【図 15】基材搭載工程で準備する基材の形成方法を説明する図であって、マスクを貼り付ける工程を示す拡大平面図である。
- 【図 16】図 15 に示す F - F 線に沿った拡大断面図である。
- 【図 17】基材搭載工程で準備する基材の形成方法を説明する図であって、ウエハおよび第 2 接着材に開口部を形成する工程を示す拡大断面図である。
- 【図 18】図 17 に示すマスクを取り除き、ウエハを洗浄する工程を示す拡大断面図である。
- 【図 19】基材搭載工程で準備する基材の形成方法を説明する図であって、ウエハの主面に保護シートを貼り付ける工程を示す拡大断面図である。 20
- 【図 20】基材搭載工程で準備する基材の形成方法を説明する図であって、ウエハを個々の基材に切断する工程を示す拡大断面図である。
- 【図 21】基材搭載工程で準備する基材の形成方法を説明する図であって、個片化された基材をピックアップする工程を示す拡大断面図である。
- 【図 22】図 10 に示すパッドとリードとをそれぞれワイヤを介して電氣的に接続した状態を示す拡大平面図である。
- 【図 23】図 22 に示す C - C 線に沿った拡大断面図である。
- 【図 24】図 22 に示す半導体チップ、基材、および複数のワイヤを樹脂で封止し、封止体を形成した状態を示す拡大平面図である。 30
- 【図 25】図 24 に示す C - C 線に沿った拡大断面図である。
- 【図 26】本発明の一実施の形態である半導体装置の封止体の形成に用いる成形金型の一部を拡大して示す要部拡大断面図である。
- 【図 27】図 26 に示す上型と下型の間にフィルムを配置した状態を示す要部拡大断面図である。
- 【図 28】図 27 に示すフィルムと下型の間に図 25 に示すリードフレームを配置した状態を示す要部拡大断面図である。
- 【図 29】図 28 に示す上型と下型をクランプした状態を示す要部拡大断面図である。
- 【図 30】図 29 に示す D 部をさらに拡大した要部拡大断面図である。
- 【図 31】クランプ工程において、フィルム - 基材間距離と、上型と下型が近づく速度の関係を示す説明図である。 40
- 【図 32】図 29 に示すフィルムおよび下型との間に封止用の樹脂を供給し、一括封止体を形成した状態を示す要部拡大断面図である。
- 【図 33】図 32 に示す D 部をさらに拡大した要部拡大断面図である。
- 【図 34】図 25 に示す一括封止体から露出した複数のリードおよびタブの下面に外装めっき層を形成した状態を示す拡大断面図である。
- 【図 35】図 34 に示すリードフレームを個々の半導体装置として切断する切断ラインを示す拡大平面図である。
- 【図 36】図 35 に示す C - C 線に沿った拡大断面図である。
- 【図 37】切断後の半導体装置を示す断面図である。 50

【図 3 8】本発明の第 1 の変形例である半導体装置の断面図である。

【図 3 9】本発明の第 2 の変形例である半導体装置の断面図である。

【図 4 0】図 3 9 に示す半導体装置の上面側の平面図である。

【図 4 1】本発明の製造方法の変形例を説明するための拡大断面図である。

【図 4 2】本発明の他の実施の形態である半導体装置の上面側を示す平面図である。

【図 4 3】図 4 2 に示す E - E 線に沿った断面図である。

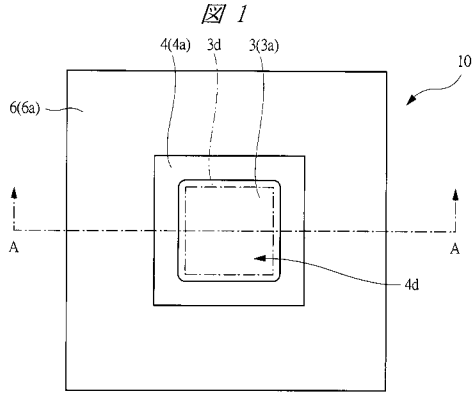
【符号の説明】

【 0 1 9 5 】

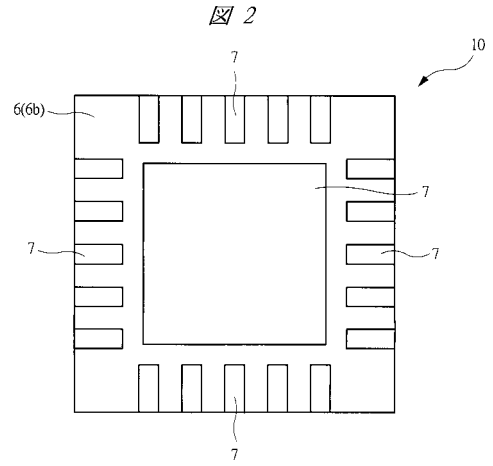
1	タブ（チップ搭載部）	
1 a	上面	10
1 b	下面	
2	リード（電極部）	
2 a	上面	
2 b	下面	
2 c	側面	
3	半導体チップ	
3 a	主面（第 1 主面）	
3 b	裏面（第 1 裏面）	
3 c	側面（第 1 側面）	
3 d	受光部（センサ部）	20
3 e	パッド	
4	基材（第 2 基材）	
4 a	主面（第 2 主面）	
4 b	裏面（第 2 裏面）	
4 c	側面（第 2 側面）	
4 d	開口部（貫通孔）	
5	ワイヤ（導電性部材）	
6	封止体	
6 a	上面	
6 b	下面	30
6 d	窪み部	
7	外装めっき層（金属層）	
8	吊りリード	
9	第 1 接着材	
1 0、2 3、2 4	QFN（半導体装置）	
1 1	第 2 接着材	
1 2	保護シート	
1 2 a	上面	
1 2 b	下面	
1 5	リードフレーム（第 1 基材）	40
1 5 a	製品形成領域（デバイス形成領域）	
1 5 b	枠体	
1 6	一括封止体	
1 6 a	樹脂	
1 7	成形金型	
1 7 a	上型	
1 7 b	下型	
1 7 c	上型面	
1 7 d	キャビティ	
1 7 d a	側面	50

1 7 e	ゲート部	
1 7 f	下型面	
1 7 g	段差部	
1 7 g a	側面	
1 7 h	ポット部	
1 7 j	ブランジャ	
1 8	フィルム(上型面被覆フィルム、第1フィルム)	
1 8 a	上面	
1 8 b	下面	
1 9 a	第1速度	10
1 9 b	第2速度	
2 0	ダイシングライン	
2 1	ダイシングブレード(切断治具)	
2 2	ダイシングテープ	
2 7	下型面被覆フィルム(第2フィルム)	
2 7 a	上面	
3 4	B G A(半導体装置)	
3 5	配線基板(第1基材)	
3 5 a	上面	
3 5 b	下面	20
3 5 c	チップ搭載部	
3 5 d	ボンディングリード(電極部)	
3 5 e	パンプ電極(外部端子)	
3 5 f	ランド部	
4 1	ウエハ	
4 1 a	主面	
4 1 b	裏面	
4 2	ダイシングテープ	
4 3	マスク	
4 3 a	開口部	30

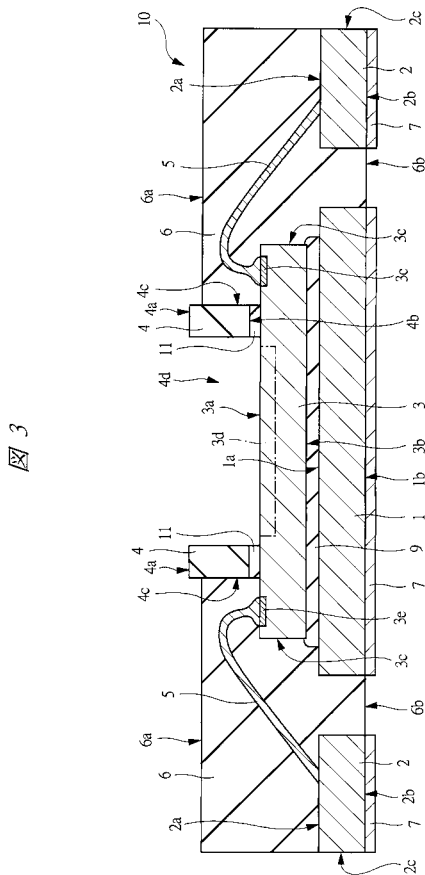
【図1】



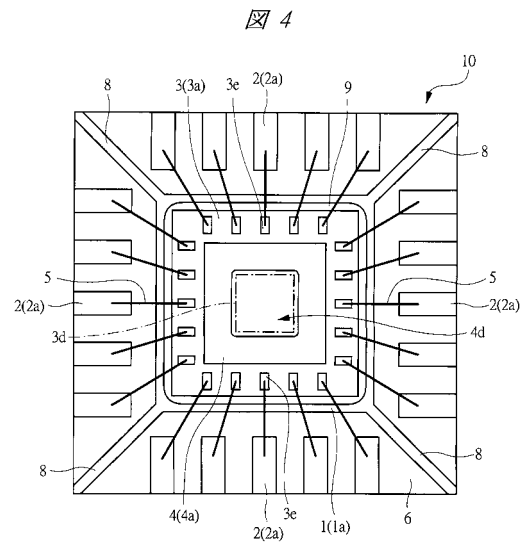
【図2】



【図3】

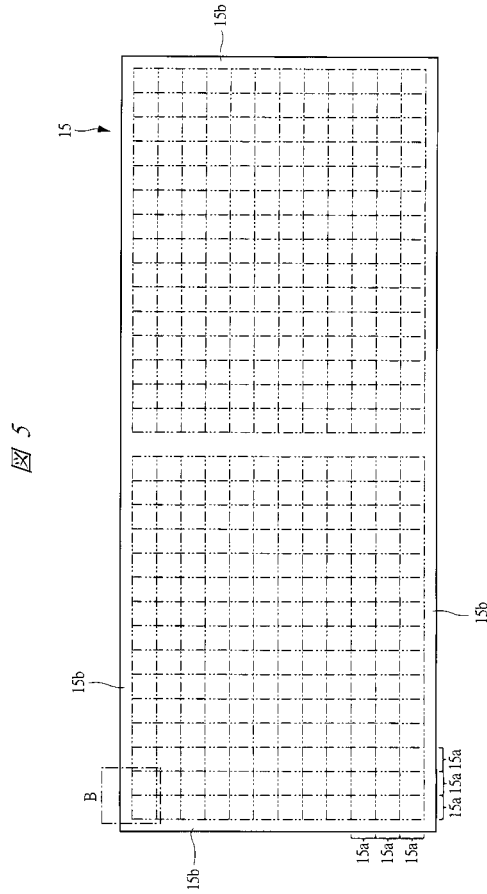


【図4】

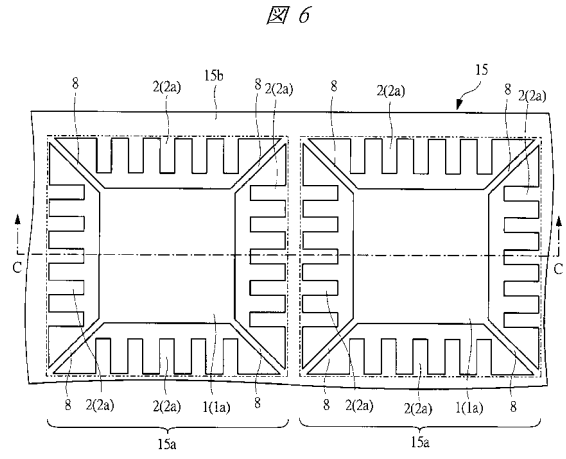




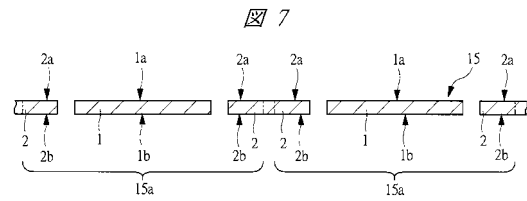
【 図 5 】



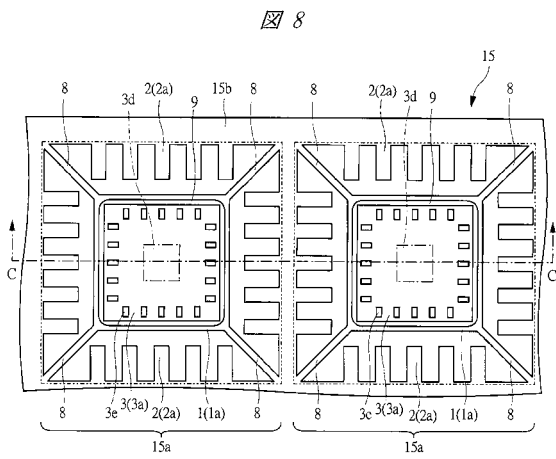
【 図 6 】



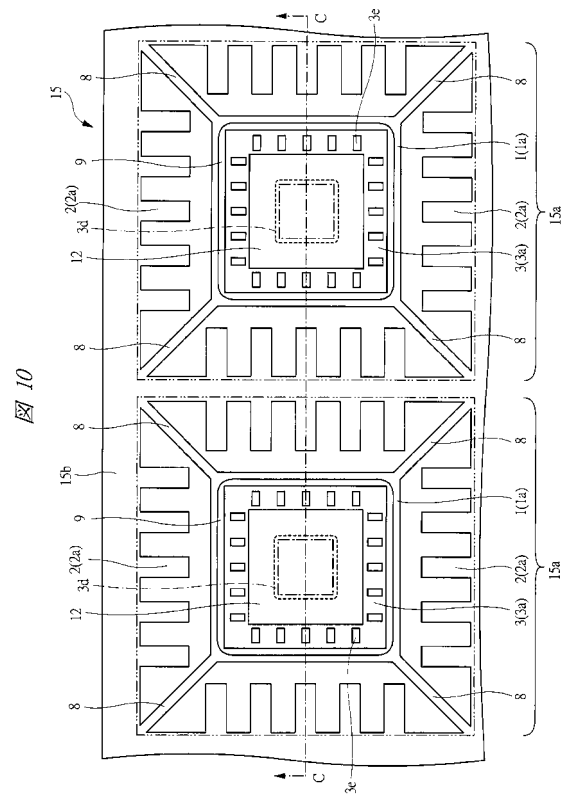
【 図 7 】



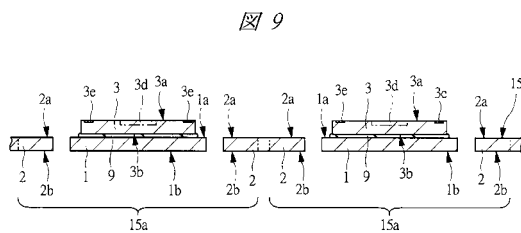
【 図 8 】



【 図 10 】

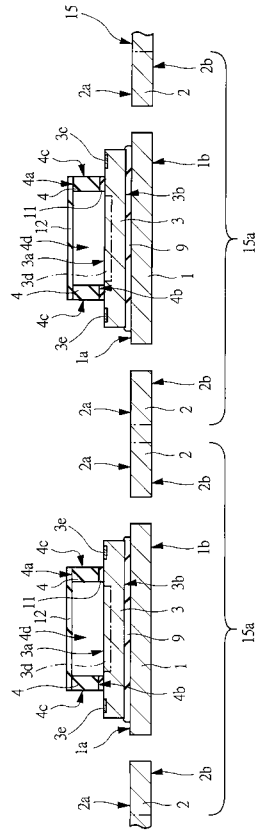


【 図 9 】



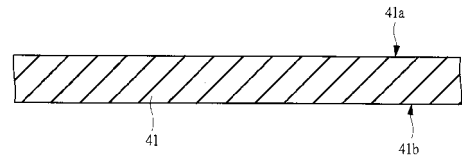
【図 11】

図 11



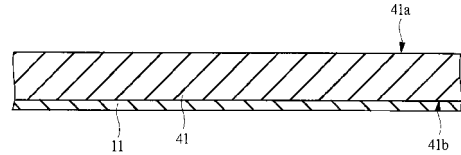
【図 12】

図 12



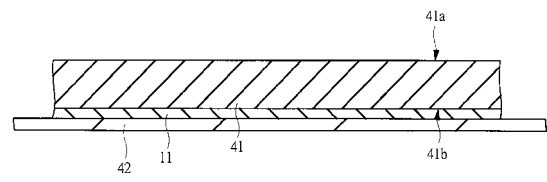
【図 13】

図 13



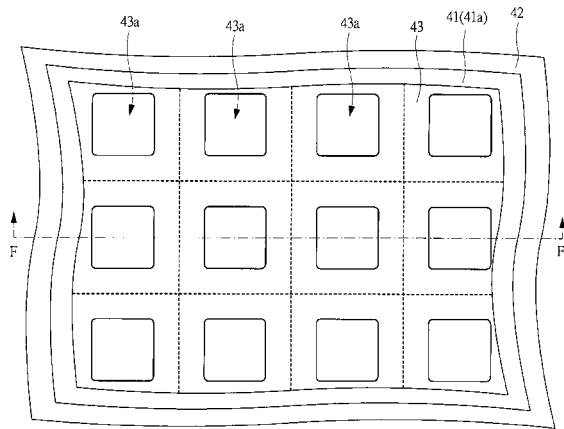
【図 14】

図 14



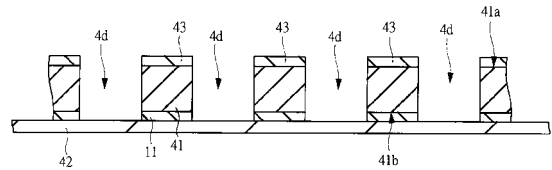
【図 15】

図 15



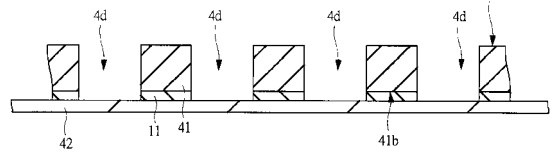
【図 17】

図 17



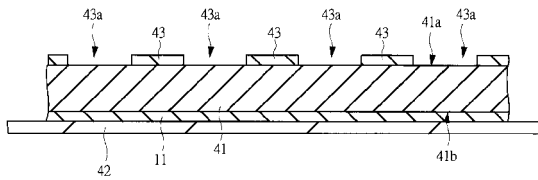
【図 18】

図 18



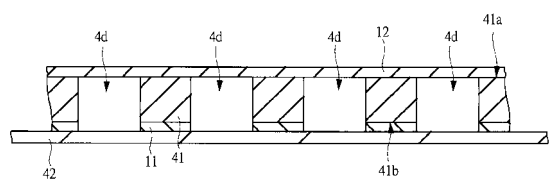
【図 16】

図 16

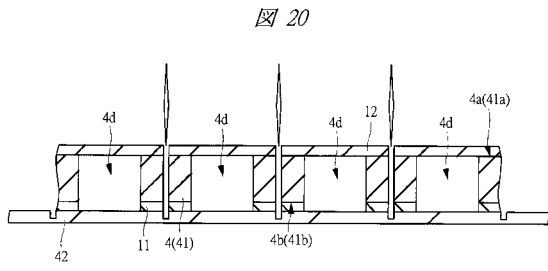


【図 19】

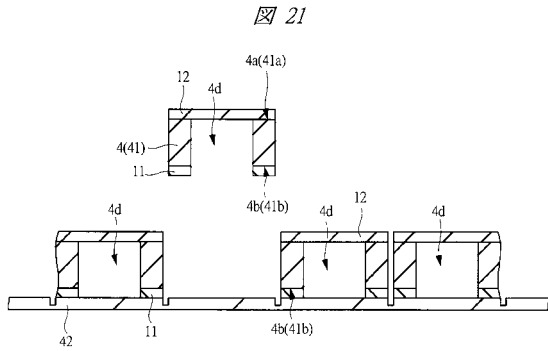
図 19



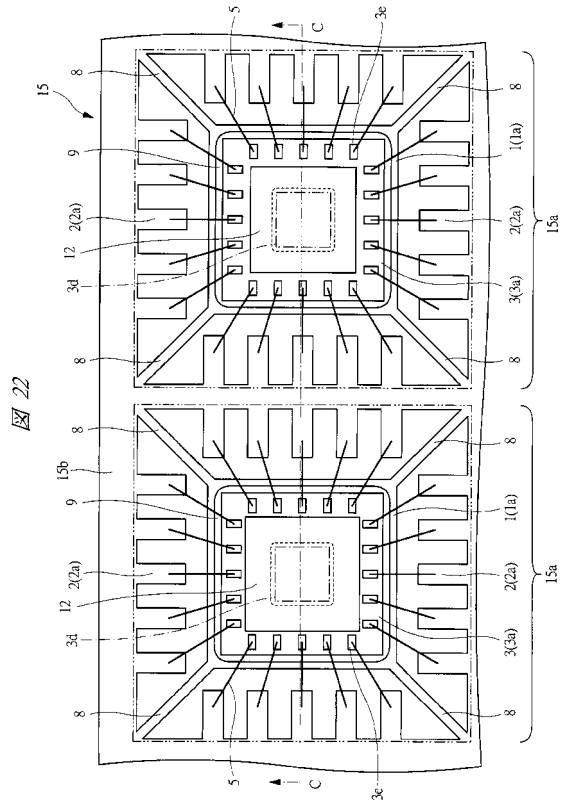
【図20】



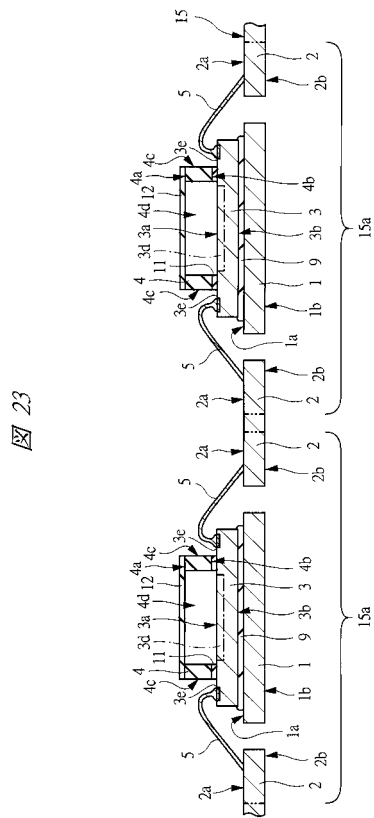
【図21】



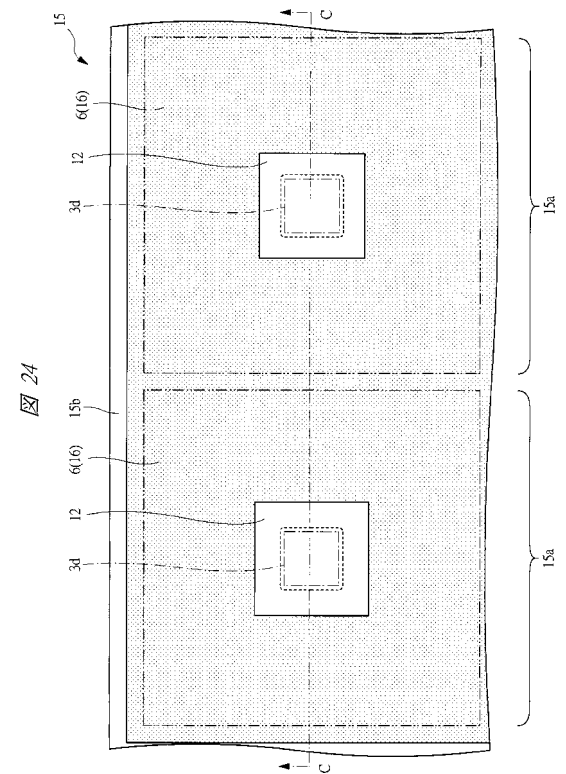
【図22】



【図23】

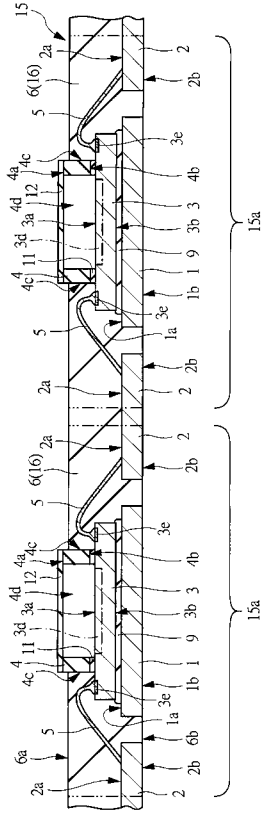


【図24】



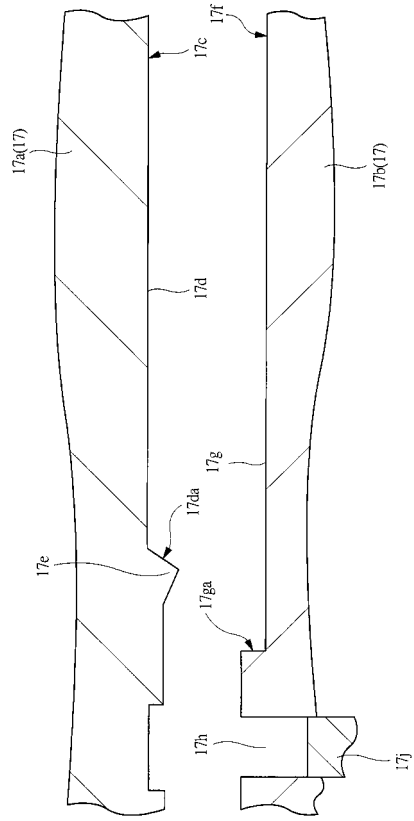
【 図 25 】

図 25



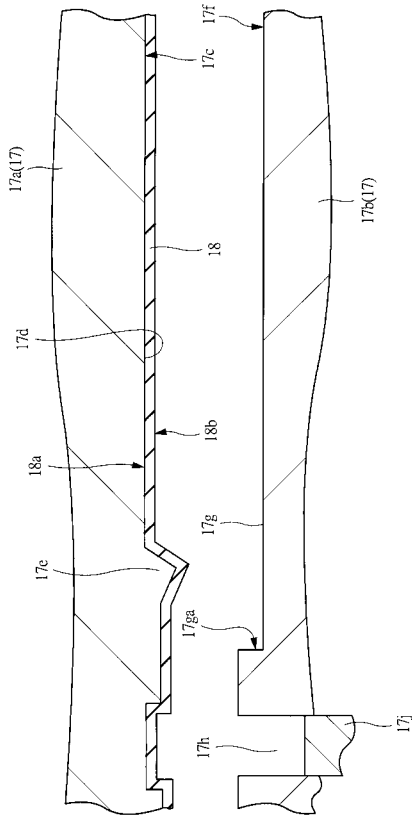
【 図 26 】

図 26



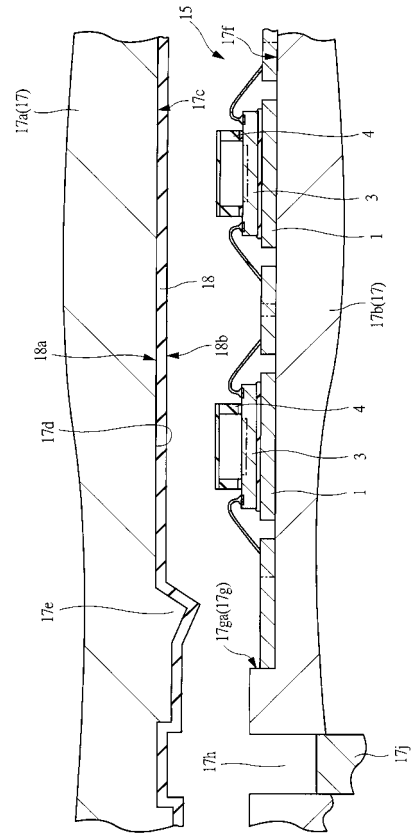
【 図 27 】

図 27



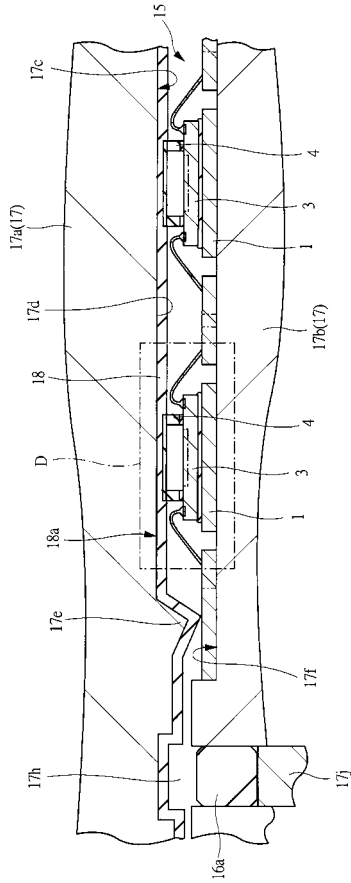
【 図 28 】

図 28



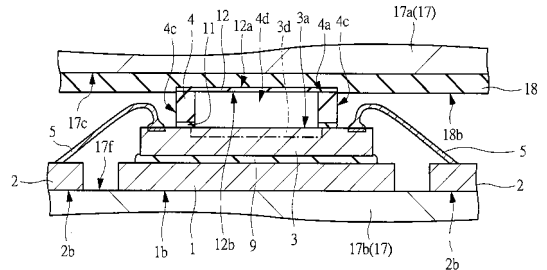
【図29】

図29



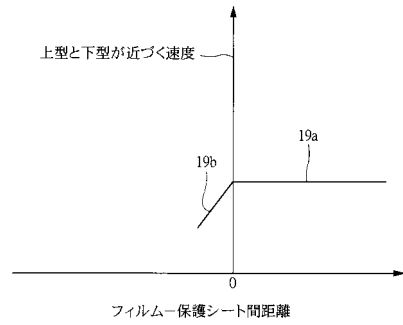
【図30】

図30



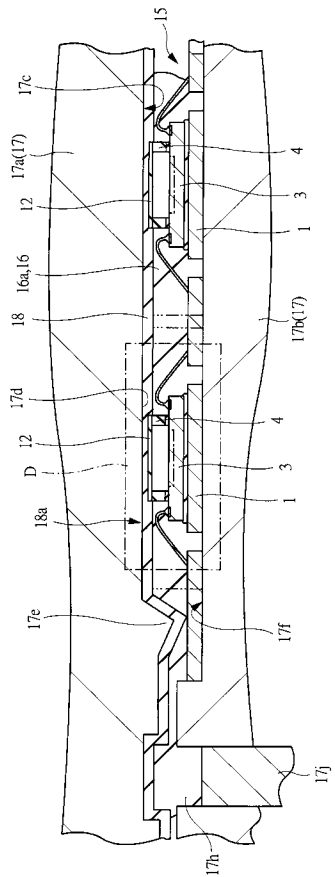
【図31】

図31



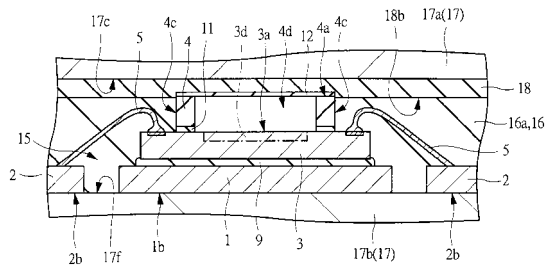
【図32】

図32



【図33】

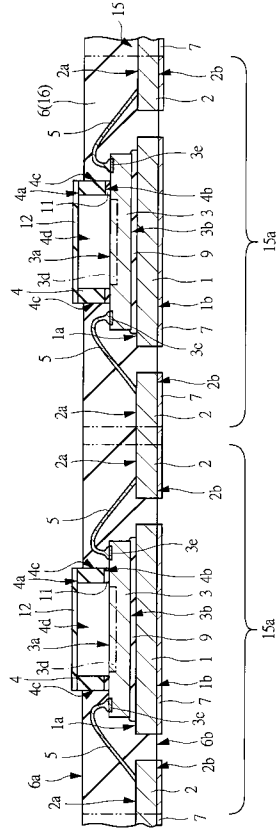
図33



- 1: タブ
- 2: 第1接着材
- 3: 半導体チップ
- 3a: 主面
- 3d: 受光部
- 4: 基材
- 9: 第1接着材
- 11: 第2接着材
- 12: 保護シート
- 15: リードフレーム
- 16: 一括封止体
- 16a, 16: 樹脂
- 17: 成型金型
- 17a: 上型
- 17b: 下型
- 18: フィルム

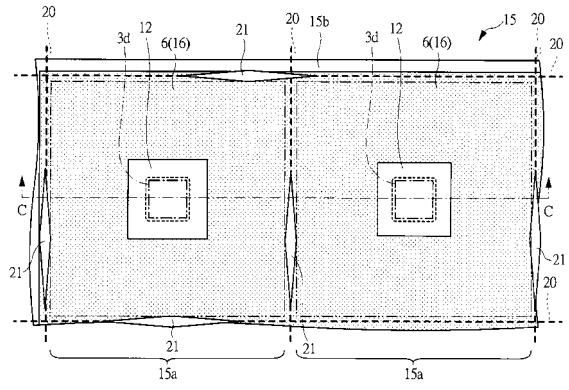
【 図 34 】

図 34



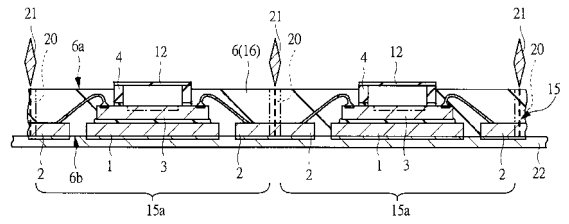
【 図 35 】

図 35



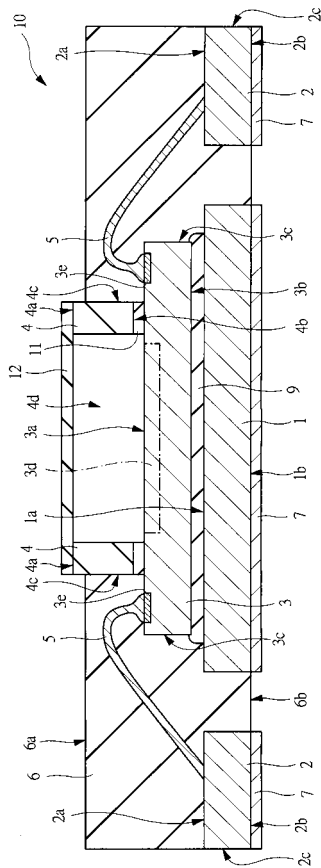
【 図 36 】

図 36



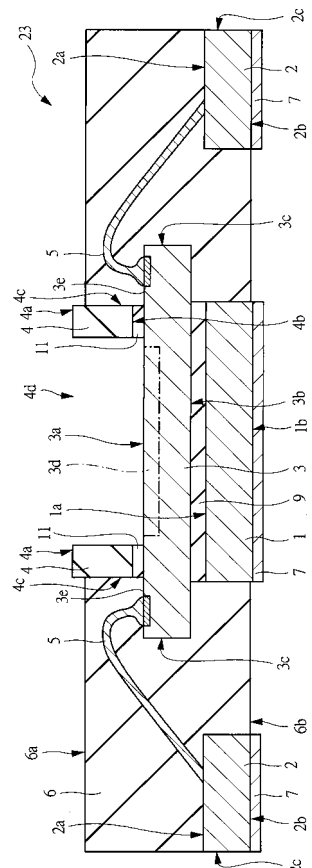
【 図 37 】

図 37

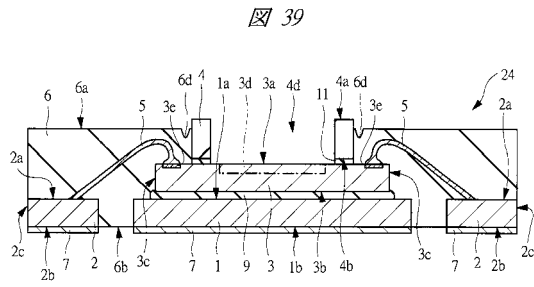


【 図 38 】

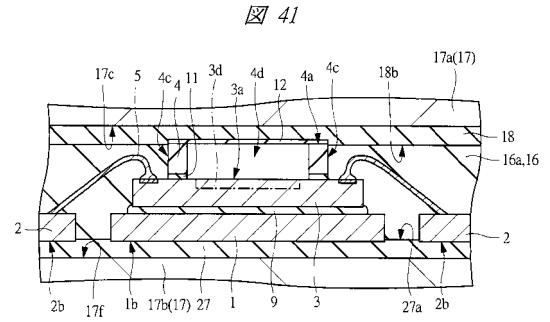
図 38



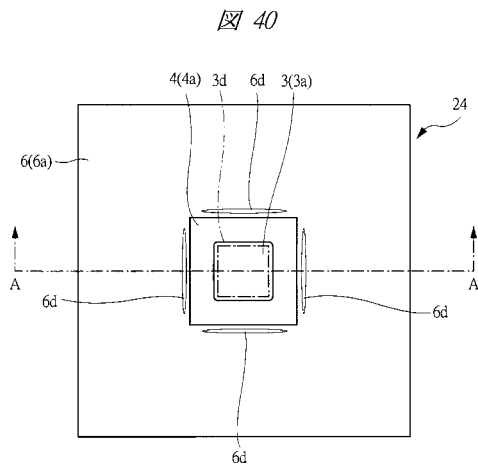
【 図 3 9 】



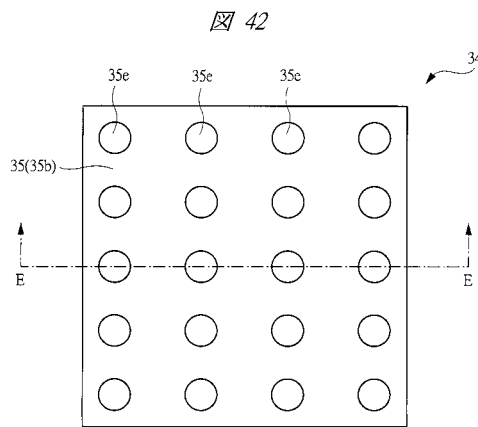
【 図 4 1 】



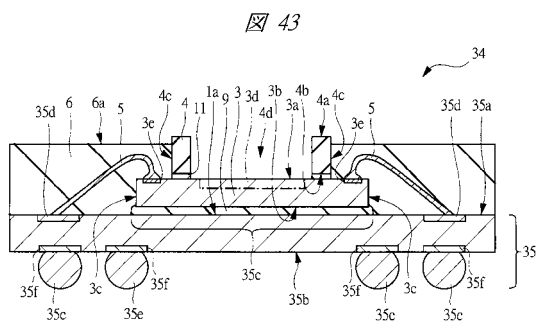
【 図 4 0 】



【 図 4 2 】



【 図 4 3 】



---

フロントページの続き

- (56)参考文献 特開2010-098117(JP,A)  
特開平04-069958(JP,A)  
特開2003-161721(JP,A)  
特開2006-303481(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/56  
H01L 23/28 - 23/31  
H01L 27/14  
H01L 31/02