

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7114292号
(P7114292)

(45)発行日 令和4年8月8日(2022.8.8)

(24)登録日 令和4年7月29日(2022.7.29)

(51)国際特許分類 F I
 H 0 1 S 5/22 (2006.01) H 0 1 S 5/22 6 1 0
 H 0 1 S 5/042(2006.01) H 0 1 S 5/042 6 1 4

請求項の数 14 (全14頁)

(21)出願番号	特願2018-55622(P2018-55622)	(73)特許権者	000116024 ローム株式会社 京都府京都市右京区西院溝崎町 2 1 番地
(22)出願日	平成30年3月23日(2018.3.23)	(74)代理人	100086380 弁理士 吉田 稔
(65)公開番号	特開2019-169584(P2019-169584 A)	(74)代理人	100135389 弁理士 臼井 尚
(43)公開日	令和1年10月3日(2019.10.3)	(72)発明者	河上 翔 京都市右京区西院溝崎町 2 1 番地 ロー ム株式会社内
審査請求日	令和3年2月4日(2021.2.4)	審査官	大和田 有軌

最終頁に続く

(54)【発明の名称】 半導体レーザ装置

(57)【特許請求の範囲】

【請求項 1】

厚さ方向互いに積層された第 1 型半導体層、活性層、第 2 型半導体層およびコンタクト層を備え、

前記第 2 型半導体層は、前記厚さ方向と直角である第 1 方向に各々が延びており、且つ前記厚さ方向および第 1 方向と直角である第 2 方向に互いに離間配置された複数のリッジストライプ部を有しており、

前記コンタクト層は、前記複数のリッジストライプ部に接しており、

前記コンタクト層の厚さは、前記第 1 型半導体層の厚さよりも厚く、
前記コンタクト層に接し且つ厚さ方向視において前記リッジストライプ部に重なる第 1 表面電極層をさらに備え、

前記コンタクト層および前記第 1 表面電極層を覆い且つ前記第 1 表面電極層の一部を露出させる開口を有する絶縁層をさらに備え、

前記コンタクト層は、厚さ方向視において前記第 1 表面電極層と重なる 2 つの凹部を有し、前記 2 つの凹部は、前記リッジストライプ部の前記第 2 方向中心を避けて、前記第 2 方向に離間して設けられており、且つ前記第 1 表面電極層の前記第 2 方向両端に接している、
 半導体レーザ装置。

【請求項 2】

前記コンタクト層の厚さは、前記第 1 半導体層の厚さの 1 . 2 倍 ~ 2 . 0 倍である、請求項 1 に記載の半導体レーザ装置。

10

20

【請求項 3】

前記コンタクト層の厚さは、前記リッジストライプ部の厚さよりも厚い、請求項 1 または 2 に記載の半導体レーザ装置。

【請求項 4】

前記コンタクト層の厚さは、前記リッジストライプ部の厚さの 1.1 倍～1.8 倍である、請求項 3 に記載の半導体レーザ装置。

【請求項 5】

前記第 2 方向において隣り合う前記リッジストライプ部の間に位置し、且つ厚さ方向において前記コンタクト層から前記第 1 型半導体層に到達する素子分離溝を備える、請求項 1 ないし 4 のいずれかに記載の半導体レーザ装置。

10

【請求項 6】

前記素子分離溝は、厚さ方向において前記第 1 半導体層に向かうほど互いの距離が近づくように傾斜した一対の内側面を有する、請求項 5 に記載の半導体レーザ装置。

【請求項 7】

前記素子分離溝の前記内側面は、厚さ方向において前記第 1 半導体層側に位置する第 1 部と、前記第 1 部に対して前記第 1 半導体層とは反対側に位置し且つ前記第 1 部よりも厚さ方向に対する傾斜角度が大きい第 2 部と、を有する、請求項 6 に記載の半導体レーザ装置。

【請求項 8】

前記凹部は、厚さ方向において前記リッジストライプ部に向かうほど互いの距離が近づくように傾斜した一対の内側面を有する、請求項 1 ないし 7 のいずれかに記載の半導体レーザ装置。

20

【請求項 9】

前記第 1 型半導体層を支持する基板をさらに備える、請求項 1 ないし 8 のいずれかに記載の半導体レーザ装置。

【請求項 10】

前記基板に対して前記第 1 型半導体層とは反対側に形成された裏面電極層をさらに備える、請求項 9 に記載の半導体レーザ装置。

【請求項 11】

前記第 1 型半導体層は、n 型半導体層であり、
前記第 2 型半導体層は、p 型半導体層である、請求項 1 ないし 10 のいずれかに記載の半導体レーザ装置。

30

【請求項 12】

前記リッジストライプ部は、キャップ層とクラッド層とを有する、請求項 1 ないし 11 のいずれかに記載の半導体レーザ装置。

【請求項 13】

前記キャップ層およびクラッド層の前記第 2 方向両側に設けられた埋め込み層をさらに備え、

前記埋め込み層の厚さは、前記リッジストライプ部の厚さよりも薄い、請求項 12 に記載の半導体レーザ装置。

40

【請求項 14】

前記第 1 型半導体層は、互いに積層された複数のクラッド層を含む、請求項 1 ないし 13 のいずれかに記載の半導体レーザ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、半導体レーザ装置に関する。

【背景技術】

【0002】

半導体レーザ装置は、様々な電子機器の光源として用いられる。近年では、複数のレー

50

ザビームを出射するマルチビームタイプの半導体レーザ装置が提案されている。特許文献 1 には、従来の半導体レーザ装置の一例が開示されている。同文献に開示された半導体レーザ装置は、複数のレーザ発光部を有する。各レーザ発光部は、リッジストライプ部を含む。これら複数のリッジストライプ部に選択的に通電することにより、所望の本数のレーザビームを出射することができる。

【先行技術文献】

【特許文献】

【0003】

【文献】特開2010-135731号公報

【発明の概要】

10

【発明が解決しようとする課題】

【0004】

このような半導体レーザ装置においては、各リッジストライプ部に適切に通電しうるよう、導通の確保や意図しない導通の排除等が求められ、信頼性の向上が重要である。

【0005】

本開示は、上記した事情のもとで考え出されたものであって、信頼性を向上させることが可能な半導体レーザ装置を提供することをその課題とする。

【課題を解決するための手段】

【0006】

本開示によって提供される半導体レーザ装置は、厚さ方向互いに積層された第1型半導体層、活性層、第2型半導体層およびコンタクト層を備え、前記第2型半導体層は、前記厚さ方向と直角である第1方向に各々が延びており、且つ前記厚さ方向および第1方向と直角である第2方向に互いに離間配置された複数のリッジストライプ部を有しており、前記コンタクト層は、前記複数のリッジストライプ部に接しており、前記コンタクト層の厚さは、前記第1型半導体層の厚さよりも厚い。

20

【発明の効果】

【0007】

本開示によれば、半導体レーザ装置の信頼性を向上させることができる。

【0008】

本開示のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によつて、より明らかとなる。

30

【図面の簡単な説明】

【0009】

【図1】本開示の第1実施形態に係る半導体レーザ装置を示す平面図である。

【図2】図1のII-II線に沿う断面図である。

【図3】図1のIII-III線に沿う断面図である。

【図4】本開示の第1実施形態に係る半導体レーザ装置を示す要部断面図である。

【図5】本開示の第1実施形態に係る半導体レーザ装置を示す要部断面図である。

【図6】本開示の第1実施形態に係る半導体レーザ装置を示す要部断面図である。

【図7】本開示の第2実施形態に係る半導体レーザ装置を示す要部断面図である。

40

【図8】本開示の第2実施形態に係る半導体レーザ装置を示す要部拡大断面図である。

【図9】本開示の第2実施形態に係る半導体レーザ装置の第1変形例を示す要部断面図である。

【図10】本開示の第2実施形態に係る半導体レーザ装置の第2変形例を示す要部断面図である。

【発明を実施するための形態】

【0010】

以下、本開示の好ましい実施の形態につき、図面を参照して具体的に説明する。

【0011】

本開示における「第1」、「第2」、「第3」等の用語は、単にラベルとして用いたも

50

のであり、それらの対象物に順列を付することを意図していない。

【 0 0 1 2 】

< 第 1 実施形態 >

図 1 ~ 図 6 は、本開示の第 1 実施形態に係る半導体レーザ装置を示している。本実施形態の半導体レーザ装置 A 1 は、基板 1 0、n 型クラッド層 1 2、活性層 2 0、p 型半導体層 3 0、埋め込み層 4 0、コンタクト層 5 0、複数の第 1 表面電極 6 1、複数の第 2 表面電極 6 2、裏面電極 7 0 および絶縁膜 8 0 を備えている。半導体レーザ装置 A 1 は、複数のレーザ発光部 L D を有しており、いわゆるマルチレーザタイプの半導体レーザ装置として構成されている。なお、本実施形態においては、半導体レーザ装置 A 1 は、レーザ発光部 L D 1 , L D 2 , L D 3 , L D 4 の 4 つのレーザ発光部 L D を有しているが、複数のレーザ発光部 L D の個数はなんら限定されない。

10

【 0 0 1 3 】

図 1 は、半導体レーザ装置 A 1 を示す平面図である。図 2 は、図 1 の I I - I I 線に沿う断面図である。図 3 は、図 1 の I I I - I I I 線に沿う断面図である。図 4 は、半導体レーザ装置 A 1 を示す要部断面図である。図 5 は、半導体レーザ装置 A 1 を示す要部断面図である。図 6 は、半導体レーザ装置 A 1 を示す要部断面図である。これらの図において、z 方向は、本開示の厚さ方向に相当し、y 方向は、本開示の第 1 方向に相当し、x 方向は、本開示の第 2 方向に相当する。

【 0 0 1 4 】

4 つのレーザ発光部 L D 1 , L D 2 , L D 3 , L D 4 は、各々が y 方向に沿って延びており、x 方向に等ピッチで配列されている。4 つのレーザ発光部 L D 1 , L D 2 , L D 3 , L D 4 は、各々がリッジストライプ部 R S を有している。図 1 においては、理解の便宜上、リッジストライプ部 R S に斜線のハッチングを付している。以降の説明では、4 つのレーザ発光部 L D 1 , L D 2 , L D 3 , L D 4 が有するリッジストライプ部 R S を、リッジストライプ部 R S 1 , R S 2 , R S 3 , R S 4 として説明する。

20

【 0 0 1 5 】

図 1 に示すように、第 2 表面電極 6 2 は、第 2 表面電極 6 2 1、6 2 2、6 2 3、6 2 4 によって構成されている。第 2 表面電極 6 2 1 は、レーザ発光部 L D 1 を発光させるための電極である。第 2 表面電極 6 2 2 は、レーザ発光部 L D 2 を発光させるための電極である。第 2 表面電極 6 2 3 は、レーザ発光部 L D 3 を発光させるための電極である。第 2 表面電極 6 2 4 は、レーザ発光部 L D 4 を発光させるための電極である。

30

【 0 0 1 6 】

第 2 表面電極 6 2 1、6 2 2、6 2 3、6 2 4 は、パッド 6 2 1 a、6 2 2 a、6 2 3 a、6 2 4 a を有する。パッド 6 2 1 a、6 2 2 a、6 2 3 a、6 2 4 a は、z 方向視において 4 つのレーザ発光部 L D 1、L D 2、L D 3、L D 4 を避けた位置に設けられており、図示された例においては、4 つのレーザ発光部 L D 1、L D 2、L D 3、L D 4 の x 方向両側に配置されている。パッド 6 2 1 a、6 2 2 a、6 2 3 a、6 2 4 a には、たとえば、通電するためのワイヤ（図示略）がボンディングされる。

【 0 0 1 7 】

図 4 は、半導体レーザ装置 A 1 のうち 1 つのレーザ発光部 L D を構成する部分を示している。同図に示すように、基板 1 0 は、半導体レーザ装置 A 1 の土台となる部位である。基板 1 0 の図中下方には、裏面電極 7 0 が設けられている。基板 1 0 は、たとえば GaAs からなり、その厚さ（z 方向寸法）がたとえば 2 0 0 μ m ~ 5 0 0 μ m 程度である。

40

【 0 0 1 8 】

n 型クラッド層 1 2 は、基板 1 0 上に形成されており、活性層 2 0 から発せられた光を閉じ込めるための層である。n 型クラッド層 1 2 は、本開示の第 1 型半導体層に相当する。n 型クラッド層 1 2 の材質は特に限定されず、たとえば n - Al x GaAs (0 < x < 1) からなる。n 型クラッド層 1 2 の厚さは特に限定されず、たとえば 1 , 8 0 0 n m 程度である。

【 0 0 1 9 】

50

図示された例においては、基板10とn型クラッド層12との間にバッファ層11が設けられている。バッファ層11は、基板10とn型クラッド層12との格子歪を緩和するためのものである。バッファ層11の材質は特に限定されず、たとえばn-GaAsからなる。バッファ層11の厚さは特に限定されず、たとえば240nm程度である。

【0020】

活性層20は、n型クラッド層12上に積層されており、電子と正孔とが再結合することにより光を発する層である。活性層20の構造は特に限定されず、たとえば、WELL層、バリア層およびガイド層が積層された構造が一例としてあげられる。WELL層は、たとえばAl_{0.05}GaAsからなり、厚さがたとえば数nm程度である。バリア層は、たとえばAl_{0.35}GaAsからなり、厚さがたとえば数nm程度である。ガイド層は、たとえばAl_{0.35}GaAsからなり、厚さがたとえば数十nm程度である。

10

【0021】

p型半導体層30は、活性層20上に積層されており、本開示における第2型半導体層に相当する。本実施形態のp型半導体層30は、第1p型クラッド層31、エッチストップ層32、第2p型クラッド層33およびキャップ層34を有する。

【0022】

第1p型クラッド層31は、活性層20上に積層されており、活性層20からの光を閉じ込めるための層である。第1p型クラッド層31の材質は特に限定されず、たとえばp-Al_xGaAs(0<x<1)からなる。第1p型クラッド層31の厚さは特に限定されず、たとえば180nm程度である。

20

【0023】

エッチストップ層32は、第1p型クラッド層31上に積層されており、半導体レーザ装置A1を製造する際のエッチングを停止させるための層である。エッチストップ層32の材質は特に限定されず、たとえばp-InGaPからなる。エッチストップ層32の厚さは特に限定されず、たとえば15nm程度である。

【0024】

第2p型クラッド層33およびキャップ層34は、リッジストライプ部RSを構成しており、y方向視において略台形状である。リッジストライプ部RSの厚さは特に限定されず、たとえば1,900nm程度である。

【0025】

第2p型クラッド層33は、エッチストップ層32上に積層されている。第2p型クラッド層33の材質は特に限定されず、たとえばp-Al_xGaAs(0<x<1)からなる。第2p型クラッド層33の厚さは特に限定されず、たとえば1,600nm程度である。

30

【0026】

キャップ層34は、第2p型クラッド層33上に積層されている。キャップ層34の材質は特に限定されず、たとえばp-GaAsからなる。キャップ層34の厚さは特に限定されず、たとえば300nm程度である。

【0027】

埋め込み層40は、リッジストライプ部RSを構成する第2p型クラッド層33およびキャップ層34のx方向両側に設けられており、エッチストップ層32上に積層されている。埋め込み層40は、p型半導体層30のうちコンタクト層50と直接導通する部分を第2p型クラッド層33およびキャップ層34(リッジストライプ部RS)に制限するための層である。すなわち、埋め込み層40は、電流を狭窄する機能を果たす。図示された例においては、埋め込み層40は、第1埋め込み層41および第2埋め込み層42を有する。

40

【0028】

第1埋め込み層41は、エッチストップ層32上に積層されている。第1埋め込み層41の材質は特に限定されず、たとえばn-Al_yGaAs(0<y<1)からなる。第1埋め込み層41の厚さは特に限定されず、たとえば850nm程度である。

50

【 0 0 2 9 】

第2埋め込み層42は、第1埋め込み層41上に積層されている。第2埋め込み層42の材質は特に限定されず、たとえばn-GaAsからなる。第2埋め込み層42の厚さは特に限定されず、たとえば800nm程度である。

【 0 0 3 0 】

コンタクト層50は、リッジストライプ部RSおよび埋め込み層40上に積層されている。コンタクト層50は、リッジストライプ部RS(キャップ層34)と第1表面電極61との間にショットキーバリアが生じることを回避し、オーミックコンタクト状態を実現するための層である。コンタクト層50の材質は特に限定されず、たとえばp-GaAsからなる。コンタクト層50の厚さは特に限定されず、本実施形態においては、2,100nm~3,600nmである。コンタクト層50の厚さは、n型クラッド層12の厚さよりも厚く、好ましくは、n型クラッド層12の厚さの1.2倍~2.0倍である。また、コンタクト層50の厚さは、リッジストライプ部RSの厚さよりも厚く、好ましくは、リッジストライプ部RSの厚さの1.1倍~1.8倍である。

10

【 0 0 3 1 】

第1表面電極61は、コンタクト層50上に形成されており、z方向視においてリッジストライプ部RS(キャップ層34)と重なるように設けられている。第1表面電極61の材質は特に限定されず、たとえばTiやAu等の金属からなる。図示された例においては、厚さが100nm程度のTi層と厚さが200nm程度のAu層とが積層された構造である。

20

【 0 0 3 2 】

絶縁膜80は、コンタクト層50および第1表面電極61上に積層されている。絶縁膜80は、第1表面電極61と第2表面電極62とを選択的に導通させるための層である。絶縁膜80の材質は特に限定されず、たとえばSiO₂からなる。絶縁膜80の厚さは特に限定されず、たとえば500nm程度である。

【 0 0 3 3 】

絶縁膜80は、開口81を有する。開口81は、第1表面電極61を露出させるためのものである。開口81を通じて、第1表面電極61と第2表面電極62とが導通している。

【 0 0 3 4 】

第2表面電極62は、外部からリッジストライプ部RSに通電させるためのものであり、半導体レーザ装置A1のp側電極を構成している。本実施形態においては、4つのレーザ発光部LD1, LD2, LD3, LD4および4つのリッジストライプ部RS1, RS2, RS3, RS4に対応して、4つの第2表面電極621, 622, 623, 624が設けられている。第2表面電極62の材質は特に限定されず、たとえばTiおよびAu等の金属からなる。図示された例においては、厚さが100nm程度のTi層、厚さが200nm程度のAu層および厚さが150μm程度のAu層が積層された構造である。

30

【 0 0 3 5 】

裏面電極70は、基板10の図中下面に形成されており、半導体レーザ装置A1のn側電極を構成している。裏面電極70の材質は特に限定されず、たとえばAu, Ge, Ti等の金属からなる。図示された例においては、たとえば厚さが100nm程度のAuGeTi層と厚さが200nm程度のAu層とからなる。

40

【 0 0 3 6 】

図1、図2、図3、図5および図6に示すように、半導体レーザ装置A1は、複数の素子分離溝90を備えている。素子分離溝90は、隣り合うレーザ発光部LDを分離するためのものである。素子分離溝90は、x方向において隣り合うレーザ発光部LDの間に設けられている。また、素子分離溝90は、x方向において複数のレーザ発光部LDの両側に設けられている。図示された例においては、5つの素子分離溝90が設けられている。

【 0 0 3 7 】

素子分離溝90は、コンタクト層50からn型クラッド層12に到達しており、少なくとも活性層20を分離している。図示された例においては、素子分離溝90は、基板10

50

に到達している。図5および図6に示すように、素子分離溝90は、一对の内側面91を有する。一对の内側面91は、z方向において基板10側(図中下側)に向かうほどx方向における互いの距離が近づくように傾いている。

【0038】

本実施形態においては、一对の内側面91は、それぞれが第1部911および第2部912を有する。第1部911は、z方向において基板10側(図中下側)に位置している。図示された例においては、第1部911は、活性層20を分離する深さに設けられている。第2部912は、z方向において第1部911に対して基板10とは反対側(図中上側)に位置している。図示された例においては、第2部912は、コンタクト層50を分離する深さに設けられている。第2部912がz方向となす角度である角度2は、第1部911がz方向となす角度である角度1よりも大きい。このような素子分離溝90は、たとえばエッチングによって形成することができる。

10

【0039】

次に、半導体レーザ装置A1の作用について説明する。

【0040】

本実施形態によれば、コンタクト層50の厚さは、n型クラッド層12の厚さよりも厚い。これにより、製造時や発光時にコンタクト層50に応力が作用した際に、コンタクト層50にクラック等が生じることを抑制することができる。クラックが、リッジストライプ部RS等に到達すると、意図しない導通が生じるおそれがあり、半導体レーザ装置A1の正常な動作が阻害される。半導体レーザ装置A1によれば、このような動作不良を抑制可能であり、信頼性を向上させることができる。

20

【0041】

コンタクト層50の厚さが、n型クラッド層12の厚さの1.2倍以上であれば、クラックの抑制に好ましい。また、コンタクト層50の厚さがn型クラッド層12の厚さの2.0倍以下であれば、コンタクト層50における導通抵抗が不当に高くなってしまふことを回避することができる。

【0042】

また、コンタクト層50の厚さは、リッジストライプ部RSの厚さよりも厚い。このような厚さ関係であるコンタクト層50は、発光時の応力等に起因するクラックの発生を抑制することができる。

30

【0043】

コンタクト層50の厚さが、リッジストライプ部RSの厚さの1.1倍以上であれば、クラックの抑制に好ましい。また、コンタクト層50の厚さがリッジストライプ部RSの厚さの1.8倍以下であれば、コンタクト層50における導通抵抗が不当に高くなってしまふことを回避することができる。

【0044】

半導体レーザ装置A1は、複数の素子分離溝90を備える。素子分離溝90は、一对の内側面91を有しており、内側面91は、第1部911と第2部912とを有する。第1部911は、活性層20を分離する位置に設けられている。この第1部911がz方向となす角度である角度1は、第2部912がz方向となす角度である角度2よりも小さい。すなわち、第1部911は、z方向に比較的沿った面である。このため、一对の第1部911同士のx方向距離を近づけやすい。これにより、隣り合うレーザ発光部LD同士の距離を近づけることが可能であり、半導体レーザ装置A1の小型化を図ることができる。

40

【0045】

z方向図中上方に位置する第2部912がz方向となす角度である角度2は、第1部911の角度1よりも大きい。このため、隣り合う活性層20が一对の第1部911によって分離された距離よりも、隣り合うコンタクト層50が一对の第2部912によって分離された距離をより大きくすることができる。隣り合うコンタクト層50の距離が大きいと、意図しない導通が生じることを抑制するのに有利である。

【0046】

50

図7～図10は、本開示の他の実施形態を示している。なお、これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。

【0047】

<第2実施形態>

図7および図8は、本開示の第2実施形態に係る半導体レーザ装置を示している。本実施形態の半導体レーザ装置A2は、コンタクト層50が凹部51を有している。

【0048】

凹部51は、z方向下側(基板10側)に凹んでいる。凹部51は、z方向視においてリッジストライプ部RSと重なる。本実施形態においては、1つのレーザ発光部LDが、2つの凹部51を有している。2つの凹部51は、x方向に離間して設けられている。2つの凹部51は、リッジストライプRSのx方向中心である中心Oxを避けた位置に設けられている。図示された例においては、2つの凹部51は、第1表面電極61のx方向両端に接している。凹部51は、レーザ発光部LDのy方向の一部のみに形成されていてもよい。たとえば、レーザ発光部LDのy方向両端付近に設けられていてもよい。ただし、凹部51は、リッジストライプ部RSや埋め込み層40には到達していない。

10

【0049】

図8に示すように、図示された例においては、凹部51は、一对の内側面511を有する。一对の内側面511は、z方向において基板10側(図中下側)に向かうほどx方向における互いの距離が近づくように傾いている。凹部51は、y方向視において略三角形形状である。本例においては、2つの凹部51は、略同じ大きさである。

20

【0050】

本実施形態によっても、半導体レーザ装置A2の信頼性を向上させることができる。また、2つの凹部51は、z方向視においてリッジストライプ部RSと重なっており、図示された例においては、第1表面電極61のx方向両側に位置している。これにより、コンタクト層50のうち第1表面電極61とリッジストライプ部RSとの導通経路をなす部分が、2つの凹部51によって挟まれた格好となる。これにより、リッジストライプ部RSと第1表面電極61との間を流れる電流が、x方向に広がってしまうことを抑制することができる。このようなコンタクト層50の形成手法は特に限定されず、たとえばエッチングを用いて形成してもよい。あるいは、素子分離溝90を形成する前に行う洗浄工程において、たとえば酸性の洗浄液によってコンタクト層50の一部を侵食させることによって形成してもよい。

30

【0051】

コンタクト層50の厚さが上述した厚さであることにより、コンタクト層50は十分に厚いものとして形成されている。このため、凹部51を設けた構成であっても、凹部51がリッジストライプ部RSに到達すること等を回避することができる。したがって、半導体レーザ装置A2の信頼性を向上させることができる。

【0052】

<第2実施形態 第1変形例>

【0053】

図9は、半導体レーザ装置A2の第1変形例を示している。本変形例の半導体レーザ装置A21においては、2つの凹部51の大きさが明瞭に異なっている。x方向図中左方の凹部51は、図中右方の凹部51よりもy方向視における大きさが小さい。本例においても2つの凹部51は、z方向視においてリッジストライプ部RSに重なっている。

40

【0054】

本変形例によっても半導体レーザ装置A21の信頼性を向上させることができる。また、複数の凹部51を有する構成においては、互いの凹部51の大きさが同じであってもよいし、異なってもよい。

【0055】

<第2実施形態 第2変形例>

図10は、半導体レーザ装置A2の第2変形例を示している。本変形例の半導体レーザ

50

装置 A 2 2 においては、1つのレーザ発光部 LD が1つのみの凹部 5 1 を有している。本例においても凹部 5 1 は、z 方向視においてリッジストライプ部 RS に重なっている。

【 0 0 5 6 】

本変形例によっても半導体レーザ装置 A 2 1 の信頼性を向上させることができる。また、凹部 5 1 の個数は特に限定されない。

【 0 0 5 7 】

本開示に係る半導体レーザ装置は、上述した実施形態に限定されるものではない。本開示に係る半導体レーザ装置の各部の具体的な構成は、種々に設計変更自在である。

【 0 0 5 8 】

〔付記 1〕

厚さ方向互いに積層された第 1 型半導体層、活性層、第 2 型半導体層およびコンタクト層を備え、

前記第 2 型半導体層は、前記厚さ方向と直角である第 1 方向に各々が延びており、且つ前記厚さ方向および第 1 方向と直角である第 2 方向に互いに離間配置された複数のリッジストライプ部を有しており、

前記コンタクト層は、前記複数のリッジストライプ部に接しており、

前記コンタクト層の厚さは、前記第 1 半導体層の厚さよりも厚い、半導体レーザ装置。

〔付記 2〕

前記コンタクト層の厚さは、前記第 1 半導体層の厚さの 1 . 2 倍 ~ 2 . 0 倍である、付記 1 に記載の半導体レーザ装置。

〔付記 3〕

前記コンタクト層の厚さは、前記リッジストライプ部の厚さよりも厚い、付記 1 または 2 に記載の半導体レーザ装置。

〔付記 4〕

前記コンタクト層の厚さは、前記リッジストライプ部の厚さの 1 . 1 倍 ~ 1 . 8 倍である、付記 3 に記載の半導体レーザ装置。

〔付記 5〕

前記第 2 方向において隣り合う前記リッジストライプ部の間に位置し、且つ厚さ方向において前記コンタクト層から前記第 1 型半導体層に到達する素子分離溝を備える、付記 1 ないし 4 のいずれかに記載の半導体レーザ装置。

〔付記 6〕

前記素子分離溝は、厚さ方向において前記第 1 半導体層に向かうほど互いの距離が近づくように傾斜した一対の内側面を有する、付記 5 に記載の半導体レーザ装置。

〔付記 7〕

前記素子分離溝の前記内側面は、厚さ方向において前記第 1 半導体層側に位置する第 1 部と、前記第 1 部に対して前記第 1 半導体層とは反対側に位置し且つ前記第 1 部よりも厚さ方向に対する傾斜角度が大きい第 2 部と、を有する、付記 6 に記載の半導体レーザ装置。

〔付記 8〕

前記コンタクト層に接し且つ厚さ方向視において前記リッジストライプ部に重なる第 1 表面電極層をさらに備える、付記 1 ないし 7 のいずれかに記載の半導体レーザ装置。

〔付記 9〕

前記コンタクト層および前記第 1 表面電極層を覆い且つ前記第 1 表面電極層の一部を露出させる開口を有する絶縁層をさらに備える、付記 8 に記載の半導体レーザ装置。

〔付記 10〕

前記コンタクト層は、厚さ方向視において前記第 1 表面電極層と重なる凹部を有する、付記 9 に記載の半導体レーザ装置。

〔付記 11〕

前記凹部は、厚さ方向において前記リッジストライプ部に向かうほど互いの距離が近づくように傾斜した一対の内側面を有する、付記 10 に記載の半導体レーザ装置。

〔付記 12〕

10

20

30

40

50

前記第 1 型半導体層を支持する基板をさらに備える、付記 1 ないし 1 1 のいずれかに記載の半導体レーザ装置。

〔付記 1 3〕

前記基板に対して前記第 1 型半導体層とは反対側に形成された裏面電極層をさらに備える、付記 1 2 に記載の半導体レーザ装置。

〔付記 1 4〕

前記第 1 型半導体層は、n 型半導体層であり、

前記第 2 型半導体層は、p 型半導体層である、付記 1 ないし 1 3 のいずれかに記載の半導体レーザ装置。

〔付記 1 5〕

前記リッジストライプ部は、キャップ層とクラッド層とを有する、付記 1 ないし 1 4 のいずれかに記載の半導体レーザ装置。

〔付記 1 6〕

前記埋め込み層の厚さは、前記リッジストライプ部の厚さよりも薄い、付記 1 5 に記載の半導体レーザ装置。

〔付記 1 7〕

前記第 1 型半導体層は、互いに積層された複数のクラッド層を含む、付記 1 ないし 1 6 のいずれかに記載の半導体レーザ装置。

【符号の説明】

【0059】

A 1 , A 2 , A 2 1 , A 2 2 : 半導体レーザ装置

1 0 : 基板

1 1 : バッファ層

1 2 : n 型クラッド層

2 0 : 活性層

3 0 : p 型半導体層

3 1 : 第 1 p 型クラッド層

3 2 : エッチストップ層

3 3 : 第 2 p 型クラッド層

3 4 : キャップ層

4 0 : 埋め込み層

4 1 : 第 1 埋め込み層

4 2 : 第 2 埋め込み層

5 0 : コンタクト層

5 1 : 凹部

6 1 : 第 1 表面電極

6 2 : 第 2 表面電極

7 0 : 裏面電極

8 0 : 絶縁膜

8 1 : 開口

9 0 : 素子分離溝

9 1 : 内側面

5 1 1 : 内側面

6 2 1 , 6 2 2 , 6 2 3 , 6 2 4 : 第 2 表面電極

6 2 1 a , 6 2 2 a , 6 2 3 a , 6 2 4 a : パッド

9 1 1 : 第 1 部

9 1 2 : 第 2 部

L D , L D 1 , L D 2 , L D 3 , L D 4 : レーザ発光部

R S , R S 1 , R S 2 , R S 3 , R S 4 : リッジストライプ部

1 , 2 : 角度

10

20

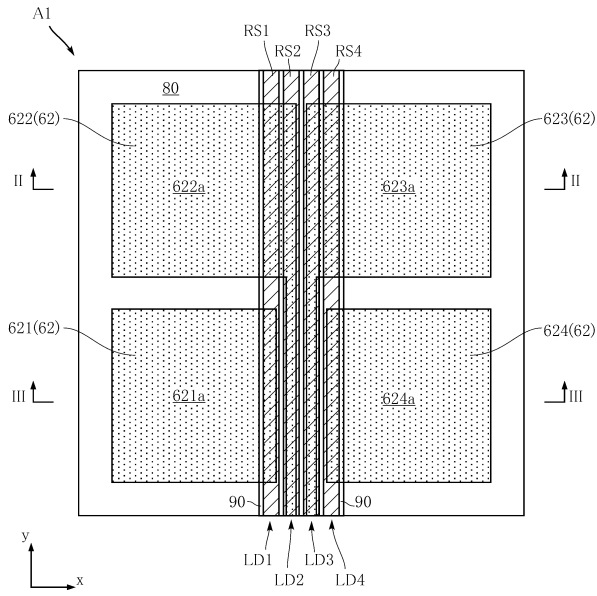
30

40

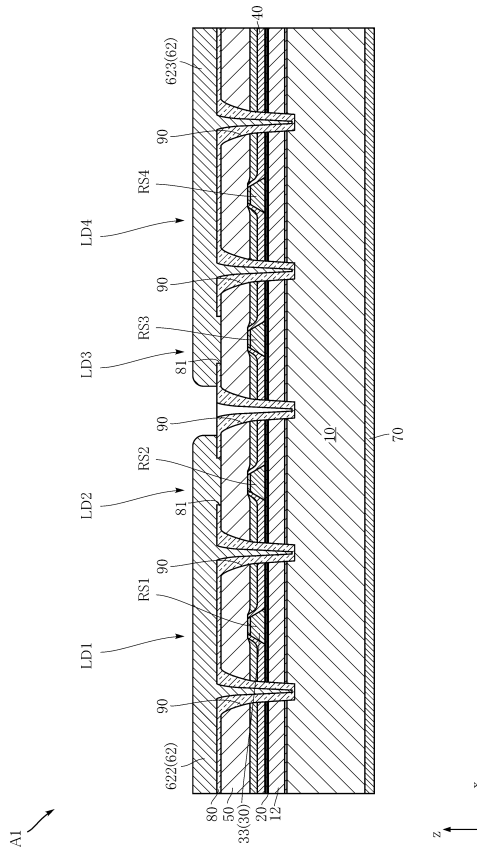
50

【図面】

【図 1】



【図 2】



10

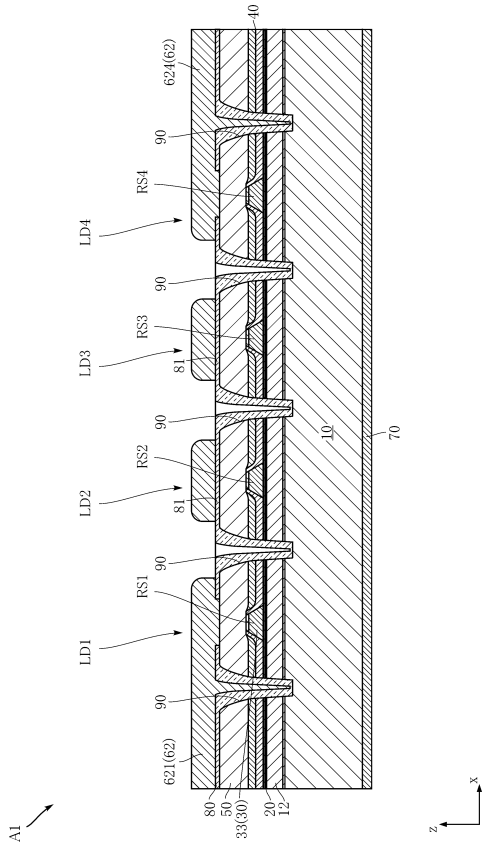
20

30

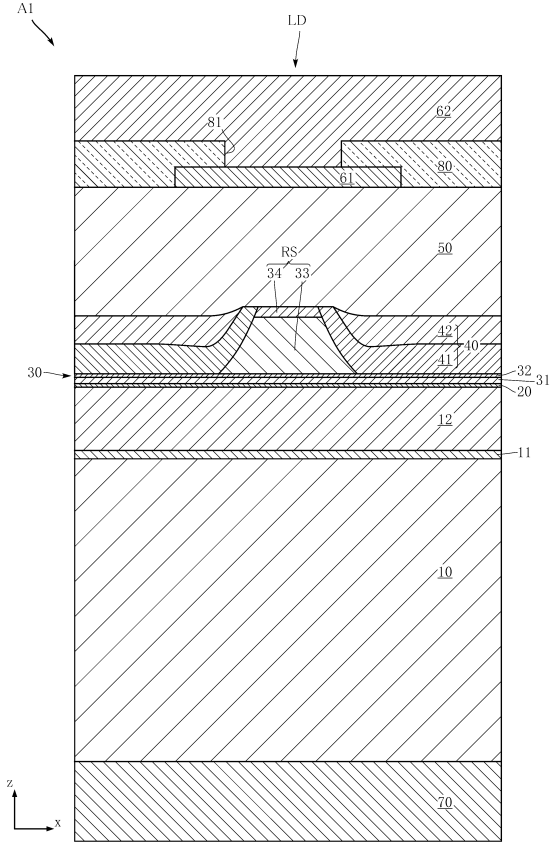
40

50

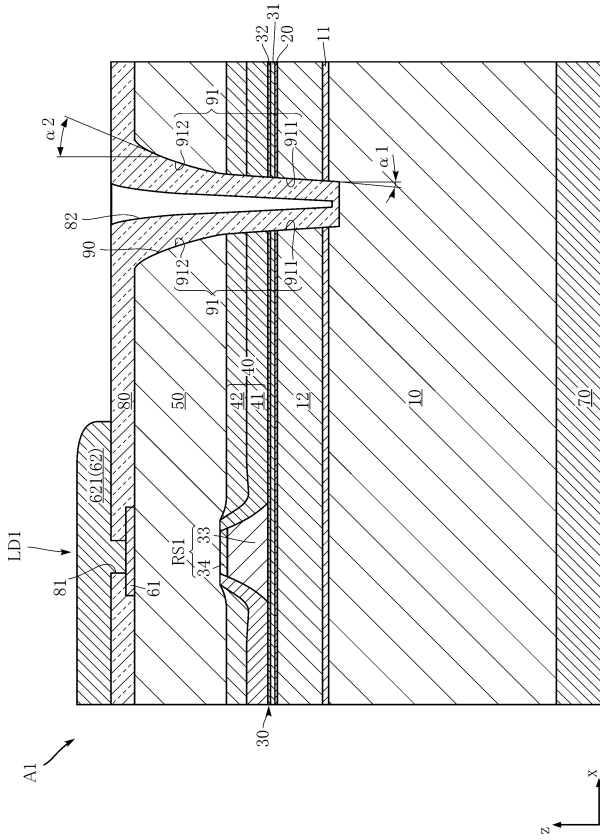
【図3】



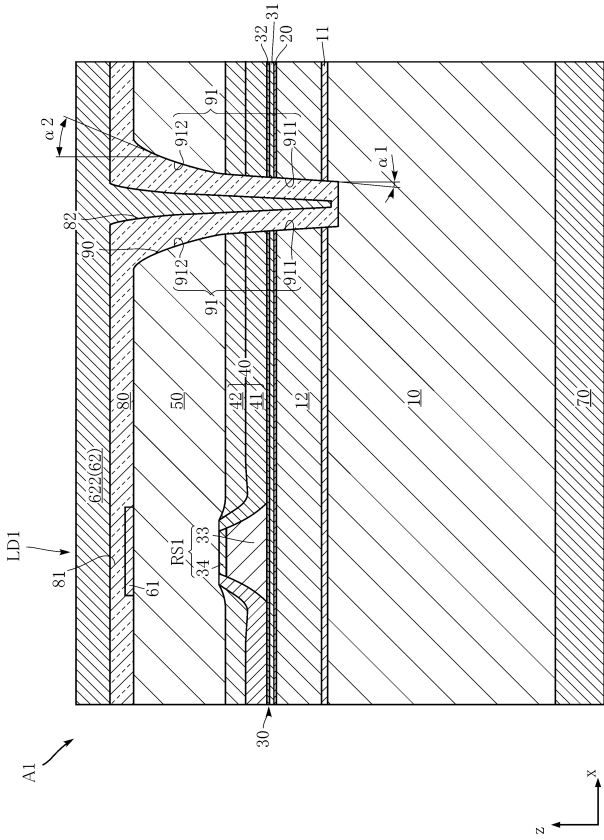
【図4】



【図5】



【図6】



10

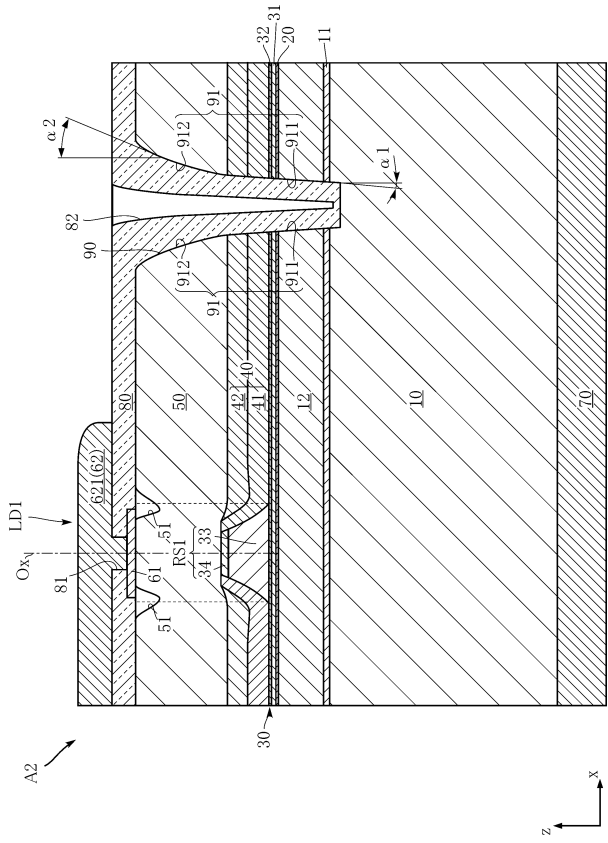
20

30

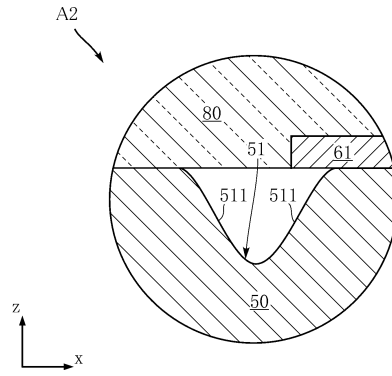
40

50

【図 7】



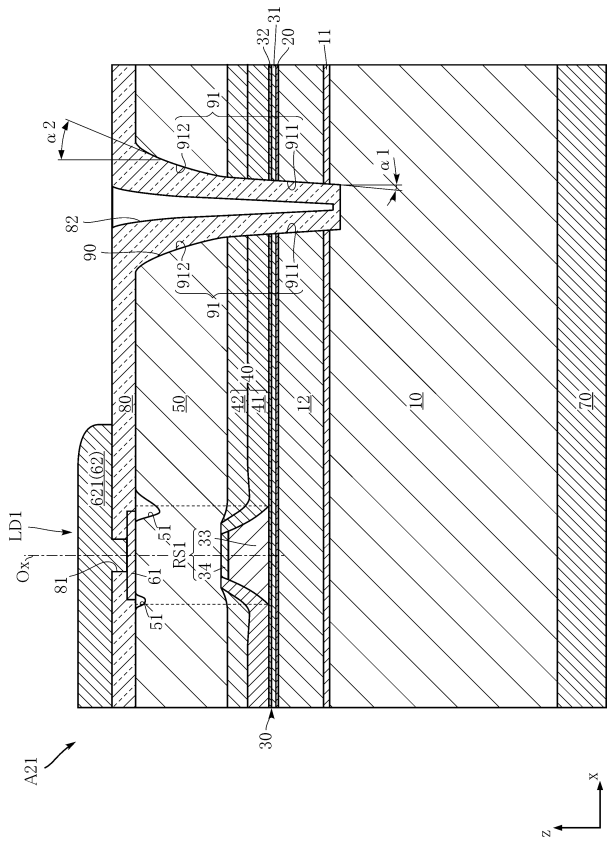
【図 8】



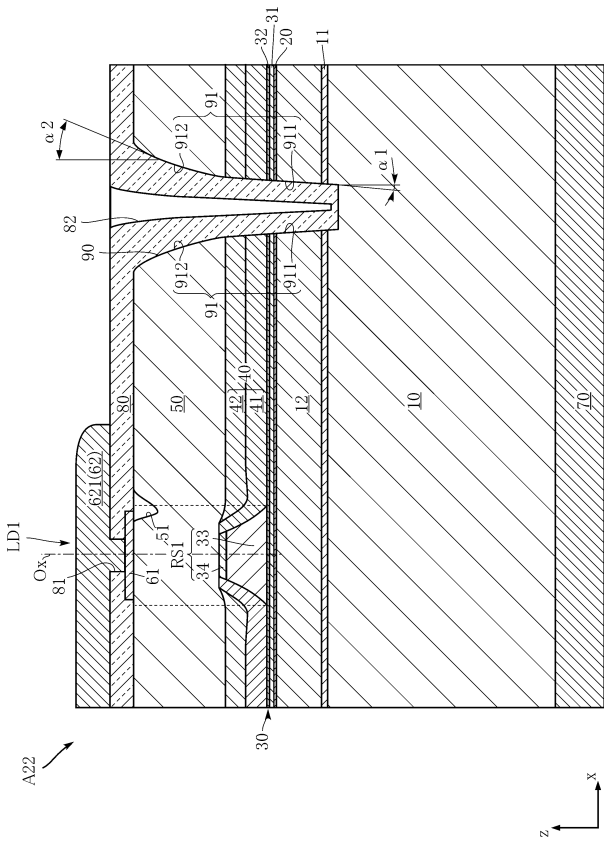
10

20

【図 9】



【図 10】



30

40

50

フロントページの続き

- (56)参考文献 特開2003-031905(JP,A)
特開平08-023137(JP,A)
特開2000-269601(JP,A)
特開2005-129696(JP,A)
実開平01-139469(JP,U)
特開平07-030188(JP,A)
特開2008-270588(JP,A)
特開2008-060394(JP,A)
特開2008-060272(JP,A)
特開2007-201300(JP,A)
特開2007-035668(JP,A)
特開2006-286870(JP,A)
特開2005-150301(JP,A)
特開2003-060304(JP,A)
特開2000-244071(JP,A)
特開平11-017280(JP,A)
特開平06-326420(JP,A)
特開平06-326419(JP,A)
特開平06-152074(JP,A)
米国特許第06816528(US,B1)
- (58)調査した分野 (Int.Cl., DB名)
H01S 5/00 - 5/50