

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁷ G11B 20/04	(45) 공고일자 2001년03월02일
	(11) 등록번호 10-0279789
	(24) 등록일자 2000년11월03일
(21) 출원번호 10-1998-0008207	(65) 공개번호 특1998-0080166
(22) 출원일자 1998년03월12일	(43) 공개일자 1998년11월25일
(30) 우선권주장 97-065902 1997년03월19일 일본(JP)	
(73) 특허권자 가부시끼가이샤 히다치 세이사꾸쇼 가나이 쓰도무 일본국 도쿄도 지요다구 간다 스루가다이 4-6	
(72) 발명자 후시미 데츠야 일본국 가나가와켄 지가사키시 히가시카이간미나미6-1-29 하밍히다치 가쿠 도시미츠 일본국 가나가와켄 사가미하라시 니시하시모토 1-16-84 이케다 데츠야 일본국 가나가와켄 후지사와시 조난 3-1-33-313 이시바시 도시아키 일본국 가나가와켄 요코하마시 고우호쿠구 츠나시마니시6-19-13 하이츠요시 하라 201 시게마츠 가즈오 일본국 사이타마켄 요시카와시 다카히사 1-1-24 백남기	
(74) 대리인 백남기	

심사관 : 서호선

(54) 워블신호 검출회로, 워블이상 검출회로, 이들을 사용한 정보처리장치 및 정보처리방법과 이들에 사용하는 기록매체

요약

정보의 기록 또는 재생을 높은 신뢰성으로 실행할 수 있는 정보처리기술에 관한 것으로서, 기록매체상의 결함 또는 재생시의 제어편차에 의해 정상적으로 워블신호를 생성할 수 없어 결락 등이 발생하여 기록 또는 재생의 위치정보 또는 위치신호를 얻을 수 없게 된다는 문제를 해결하기 위해서, 파형정형회로와 PLL 회로를 갖고, 기록매체에서 리드한 워블신호를 파형정형회로에 의해 파형정형하고, 파형정형한 신호를 PLL회로로 공급하고, 워블신호와 동기한 클럭을 출력하는 구성으로 하였다.

이러한 구성으로 하는 것에 의해, 결함 등에 영향을 받지 않고 고신뢰성의 기록재생처리가 가능하게 되고, 또 보다 안정한 고밀도, 고신뢰성의 정보처리가 가능하게 된다는 효과가 얻어진다.

대표도

도5

명세서

도면의 간단한 설명

- 도 1은 본 발명에 사용되는 기록매체의 트랙 및 섹터의 배치를 도시한 평면도,
- 도 2는 본 발명에 사용되는 기록매체의 트랙 및 섹터의 상세한 배치를 도시한 평면도,
- 도 3은 본 발명에 사용되는 기록매체의 식별정보의 번호매김의 예를 도시한 도면,
- 도 4a는 본 발명에 사용되는 식별정보의 개략을 도시한 모식도,
- 도 4b는 본 발명에 사용되는 식별정보의 각 헤더의 내용을 도시한 모식도,
- 도 4c는 본 발명에 사용되는 물리식별정보의 내용을 도시한 모식도,
- 도 5는 본 발명에 의한 정보처리장치의 1실시예를 도시한 블럭도,
- 도 6은 본 발명에 의한 워블신호 검출회로의 1실시예를 도시한 블럭도,
- 도 7a는 본 발명에 의한 워블신호 검출회로에 사용되는 반전검출회로의 1실시예를 도시한 블럭도,
- 도 7b는 본 발명에 의한 반전검출회로의 설명에 사용하는 신호의 타이밍도,

- 도 8은 본 발명에 의한 제어회로의 1실시예를 도시한 블록도,
 도 9는 도 8에 도시한 AM검출기 및 타이밍제어기의 1실시예를 도시한 블록도,
 도 10은 도 8의 식별정보선택기의 1실시예를 도시한 블록도,
 도 11은 본 발명에 의한 워블이상 검출회로의 1실시예를 도시한 블록도,
 도 12는 본 발명에 의한 워블이상 검출회로의 다른 실시예를 도시한 블록도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 정보의 기록 또는 재생을 높은 신뢰성으로 실행할 수 있는 정보처리기술에 관한 것으로서, 특히 본 발명은 디스크 등의 기록매체로부터의 워블신호를 검출하기 위한 워블신호 검출회로 또는 워블신호의 이상을 검출하는 워블이상 검출회로 또는 이들 검출회로를 사용한 정보처리장치 또는 정보처리방법, 더 나아가서는 이들 정보처리장치 및 정보처리방법에 사용되는 기록매체에 관한 것이다.

기록 및 재생을 실행하는 기록매체로서, 기판상에 홀부 트랙과 홀사이부(Land) 트랙을 갖고, 또 그들은 미소하게 반경방향으로 요동(워블)되고 있고, 그의 홀부 트랙과 홀사이부 트랙의 쌍방에 정보기록영역을 갖는 기록매체가 개발되어 있다. 이 기록매체는 소정의 워블패턴을 갖고 있고, 기록 또는 재생시에는 이 워블패턴에 따른 워블신호를 사용하는 것에 의해 위치정보 또는 위치신호를 얻고, 이 위치신호에 따라서 정보의 기록 또는 재생을 실행하는 것이다.

발명이 이루고자 하는 기술적 과제

종래, 상기 기록매체로부터의 워블패턴에 따른 워블신호는 기록매체상의 결함 또는 재생시의 제어편차에 의해 정상적으로 워블신호를 생성할 수 없어 결락 등이 발생하여 기록 또는 재생의 위치정보 또는 위치신호를 얻을 수 없게 된다는 문제가 있었다.

본 발명의 목적은 기록매체로부터의 워블신호에서 안정하게 타이밍생성불력을 얻기 위한 워블신호 검출회로 및 이것을 사용한 정보처리장치를 제공하는 것이다.

본 발명의 다른 목적은 기록매체로부터의 워블신호를 사용하여 기록시의 기록상태의 양호 및 불량을 판정하는 워블이상 검출회로 및 이것을 사용한 정보처리장치를 제공하는 것이다.

본 발명의 또 다른 목적은 보다 고안정, 고밀도이고 또한 고신뢰성의 정보처리기술을 제공하는 것이다.

발명의 구성 및 작용

본 발명에 의한 워블신호 검출회로는 워블신호를 2진화한 후, 극성전환회로, 클럭전환회로를 통해서 PLL회로로 공급하고, PLL회로의 출력으로 기록재생타이밍 생성클럭을 발생시킨다. 이 클럭은 분주회로에 의해 분주되어 PLL회로로 피드백된다. 워블신호와 피드백신호는 반전검출회로에 의해 위상차가 검출되고, 이 위상차가 미리 정해진 값을 초과했을 때 워블신호의 극성전환신호가 발생되고, 이 신호에 의해서 극성전환회로의 극성이 반전된다.

또, 기록매체의 식별부에 기록되어 있는 식별정보에는 어드레스마크와 섹터형태가 포함되어 있다. 어드레스마크에서 식별정보가 삽입되어 있는 위치를 검출할 수 있고, 섹터형태에서 식별부의 위치 및 홀부 트랙과 홀사이부 트랙을 전환하는 전환부의 위치정보를 검출할 수 있다.

본 발명의 다른 실시예에서는 이 어드레스마크에서 식별정보를 검출하고, 또 이 식별정보에서 섹터형태를 검출하고, 이 섹터형태에서 전환부의 위치를 검출해서 다른 극성전환신호를 얻을 수 있다.

또, 식별정보의 에러를 검출해서 워블신호가 이상(異常)일 때 워블신호로 변경해서 기준클럭을 PLL신호로 공급하고, PLL회로의 발진기를 이 기준클럭과 동기시키고 있다.

또한, 식별부에서는 워블신호가 기록되어 있지 않아 PLL회로의 발진기의 발진주파수의 변동을 억제하기 위해서 어드레스마크에서 식별부를 검출해서 PLL회로로 공급하고, 식별부의 기간 PLL회로의 발진을 접속시키고 있다.

또, 본 발명에서는 기록시에 비교기에 의한 2진화신호에서 1섹터중의 워블패턴의 갯수의 판정 또는 워블패턴의 주기판정을 실행하고, 결함등에 의해 판정이 이상으로 된 경우에는 동일 데이터를 재기록할 수 있다.

도 1은 본 발명에 사용하는 기록매체의 트랙 및 섹터의 배치를 도시한 평면도이다. 도면에 있어서 (8)은 기록매체이다. (1)은 기록단위마다 구획된 섹터로서, 섹터(1)은 섹터(1)의 구획을 나타내는 식별부(2)와 홀부 트랙(3) 또는 홀사이부 트랙(4)로 구성되어 있고, 식별부(2)는 섹터(1)의 선두에 배치된다. 디스크형상 기록매체(8)의 반경방향으로 배치된 여러개의 원호(arcs)의 홀부 트랙(3) 및 홀사이부 트랙(4)에 의해 1개의 군(group)이 구성되므로, 기록매체(8)에는 반경방향으로 여러개의 군(91), (92), (93)이 배치된다. 즉, 도 1에 있어서, 군(91)은 주회(周回)하는 홀부 트랙(3)과 홀사이부 트랙(4)에 의해 구성되어 있다. 각 군(91), (92), (93)에서는 그의 선두에 배치되는 홀부 트랙(3) 및 홀사이부 트랙(4)의 식별부(2)는 반경방향으로 배열되어 있다. 홀부 트랙(3)은 반경방향으로 미소량 요동(워블)되고 있다. 섹터(1)의 길이는 군과 관계없이 대략 일정하게 되도록 정해진다.

도 2는 기록매체의 트랙 및 섹터의 상세한 배치예를 도시한 평면도이다. 트랙폭이 0.7 μ m, 깊이가 60nm인 홈부 트랙(3)과 트랙폭이 0.7 μ m인 홈사이부 트랙(4)가 교대로 배치되어 있다. 홈부 트랙(3)과 홈사이부 트랙(4)는 1주를 이루고, 1개의 홈부/홈사이부 트랙전환부(5)(이후, 간단히 전환부(5)라 한다)에서 서로 접속되어 있다. 즉, 홈부 트랙(3)은 트랙 1주후에 인접한 홈사이부 트랙(4)에, 홈사이부 트랙(4)는 트랙 1주후에 인접한 홈부 트랙(3)에 접속되도록 구성되어 있다. 각 트랙(3), (4)는 섹터(1)로 나타내는 여러개의 원호형상 기록단위로 분할되어 있고, 각 정보기록단위(1)의 선두에는 식별부(2)가 마련된다. 식별부(2)는 전환부(5)와 비전환부(6)으로 나뉘어져 있고, 식별부(2)에는 식별정보(2a)가 기록되어 있다. 섹터(1)의 길이는 예를 들면 약 8mm이고, 2048바이트의 사용자용량에 상당한다. 홈부 트랙(3), 홈사이부 트랙(4)는 약 20nm의 진폭으로 반경방향으로 미소량 진동(워블)되고 있다. 워블의 주기는 섹터길이의 1/232로 되어 있고, 기록데이터의 채널클럭주기의 정수배가 워블 주기로 되도록 선택되고 있다. 이것에 의해, 워블클럭에서 기록재생타이밍 생성클럭을 생성할 수 있다.

또한, 도 2에 있어서, (11), (12)는 전환부(5) 전후의 섹터를 나타내고 있고, 도 3의 식별정보(2a)의 번호매김(numbering)의 설명에 사용된다. 섹터(11)은 비전환부(6)과 홈부 트랙(3) 또는 홈사이부 트랙(4) 즉 기록영역(81)로 구성되어 있다. 섹터(12)는 전환부(5)와 기록영역(82)로 구성되어 있다.

도 3은 본 발명에 사용되는 기록매체의 식별정보의 번호매김의 예를 도시한 도면이다.

이하, 도면을 사용해서 홈부 트랙(3)과 홈사이부 트랙(4)를 식별하기 위한 식별정보(2a)의 번호매김에 대해서 설명한다. 식별정보(2a)는 N-1-S, N-S, N-1...N-1+2S, N+2S, N+3S로 표시되어 있다. 또한, 식별정보(2a)는 도 3의 전환부(5) 또는 비전환부(6)의 좌측에 위치하는 제1 식별정보(21)과 우측에 위치하는 제2 식별정보(22)로 나뉘어져 있다. K-2, K-1의 K는 홈부 트랙(3) 또는 홈사이부 트랙(4)를 나타내고 있고, 이 도면에서는 K-2, K를 홈부 트랙(3)으로 하고, K-1, K+1을 홈사이부 트랙(4)로서 설명한다.

또한, 이 예에서는 좌측부터 우측방향으로 광스폿(7)을 상대적으로 주사하는 것에 의해서 정보의 기록재생을 실행하고 있다. 전환부(5)의 좌측의 홈부 트랙K는 전환부(5)의 우측의 홈사이부 트랙K+1에 접속되어 있다. 전환부(5)의 우측의 홈사이부 트랙K+1은 이 트랙의 1주후에 전환부(5)를 거쳐서 홈부 트랙K+2에 접속되어 있다. 이 예에서는 홈부 트랙K의 비전환부(6)의 제1 식별정보(21)은 N-1+2S이고, 제2 식별정보(22)는 N-1+S이다. 여기에서 S는 트랙 1주당의 광기록정보단위의 합 즉 섹터(1)의 수를 나타낸다. 광스폿(7)등에서 이 홈부 트랙K의 비전환부(6)의 식별정보(2a)를 재생하면 제1 식별정보(21)로서 N-1+2S가 재생되고, 제2 식별정보(22)로서 N-1+S가 재생된다. 이 경우, 기록영역번호로서는 항상 작은 쪽의 번호를 채용하는 것으로 정해 두는 것에 의해 이 홈부 트랙K의 식별정보(2a)로서 제2 식별정보(22)의 N-1+S가 채용된다. 홈사이부 트랙K-1을 주사했을 때에도 마찬가지로 하며, 이 때에는 제1 식별정보(21)의 N-10이 식별정보(2a)로서 채용된다. 따라서, 제1 식별정보(21)이 채용되는지 제2 식별정보(22)가 채용되는지에 따라 홈부 트랙(3)과 홈사이부 트랙(4)의 구별을 실행할 수 있다.

전환부(5)에 있는 홈부 트랙(3) 또는 홈사이부 트랙(4)를 재생할 때에도 완전히 동일하게 해서 홈부 트랙(3)인지 홈사이부 트랙(4)인지를 식별할 수 있다. 또한, 각 섹터(1)마다 제1 식별정보(21), 제2 식별정보(22)의 값이 다르므로 이것을 사용해서 기록매체(8)의 각 섹터(1)의 위치를 검출할 수 있다.

또, 제1 식별정보(21) 및 제2 식별정보(22)에는 이 정보가 위치되어 있는 장소가 전환부(5)인지 비전환부(6)인지의 정보 및 다음이 전환부(5)인지 비전환부(6)인지의 정보가 3비트로 기록되어 있다. 이 정보는 전환부(5)인지 비전환부(6)인지를 특정하는 정보이므로, 이후 식별부 특정정보라고 한다.

다음에, 도 4를 사용해서 식별정보에 대해서 좀더 상세하게 설명한다.

도 4a, 도 4b, 도 4c는 식별정보를 나타내는 모식도이다. 도면에 있어서 예를 들면 헤더1, 헤더2, PID1 등의 숫자는 참조번호와는 다르며, 제1 헤더, 제2 헤더, 제1 PID를 나타낸다. 이하, 이 헤더1, 헤더2를 다른 참조번호와 구별하기 위해 이들의 번호를 []로 나타낸다. 도면에 있어서 제1 식별정보(21)은 헤더[1], 헤더[2]로 구성되어 있다. 제2 식별정보(22)는 헤더[3], 헤더[4]로 구성되어 있다.

도 4b에 도시한 바와 같이, 헤더[1] 및 헤더[3]의 선두에는 VF0[1], 헤더[2] 및 헤더[4]에는 VF0[2]가 배치되어 있다. 이 VF0는 가변주파수발진기(Variable Frequency Oscillator)를 의미하고, 재생계의 PLL 회로(도시하지 않음)의 동기를 취하기 위해 사용된다. 각 헤더[1]~헤더[4]에 공통으로 삽입되어 있는 AM은 어드레스마크(Address Mark)를 의미하고, 이 AM(어드레스마크)를 기점으로 해서 제1, 제2 식별정보에 포함되어 있는 정보를 인출하기 위해 사용된다. 헤더[1], [2], [3], [4]에는 각각 PID(Physical Identification)[1], PID[2], PID[3], PID[4]가 배치되어 있다. 이것에 대해서는 도 4c를 사용해서 상세하게 설명한다. 또, 헤더[1]~헤더[4]에는 각각 IED[1]~IED[4]가 배치되어 있다. IED라는 것은 ID에러검출(ID Error Detection) 즉 ID의 에러검출코드이다. 헤더[1] 및 헤더[3]에는 PA[1]이 배치되고, 헤더[2] 및 헤더[4]에는 PA[2]가 배치되어 있다. PA라는 것은 포스트앰블(Post Amble)의 약자로서, 각 데이터를 재생했을 때의 직류재생을 억압하여 2진화하기 쉽게 하는데 사용된다. 도 4c에 도시한 바와 같이 PID는 섹터정보와 섹터번호로 구성되어 있다. 섹터정보에는 빈부분(Reserved), 물리ID#, 섹터형태, 층(Layer)#가 배치되어 있다. 물리ID번호에는 트랙번호나 섹터번호 등의 정보가 포함되어 있고, PID[1]은 2진번호의 [00], PID[2]는 2진번호의 [01], PID[3]은 [10], PID[4]는 [11]로 식별되고 있다. 섹터형태에는 전환부(5)에서부터 계수한 섹터(1)의 번호가 포함되어 있다. 예를 들면, 리드온리섹터(read only sector)는 2진번호의 [000]으로 표시하고, RAM퍼스트섹터(RAM first sector)는 RAM의 최초의 섹터 즉 전환부(5)를 포함하는 섹터를 [100]으로 표시하고, RAM라스트섹터(RAM last sector)는 RAM의 최후의 섹터를 [101]로 표시하고, RAM비포라스트섹터(RAM before last sector)는 RAM의 최후에서 2번째의 섹터를 [110]으로 표시하고, RAM아더섹터(RAM other sector)는 RAM의 그밖의 섹터를 [111]로 표시하고 있다.

도 5는 본 발명에 의한 정보처리장치의 1실시예를 도시한 블록도이다.

도면에 있어서, 기록매체(8)는 스피ن들모터(31)에 유지되어 회전하고 있다. 기록매체(8)를 형성하는 기록막으로서, 여기에서는 상변화형 기록막(GeSbTe)을 사용하고 있다. 광헤드(32)는 정보의 기록 및 재

성을 실행하는 레이저광을 발광하는 반도체레이저, 반도체레이저로부터의 광을 디스크면상에 1미크론정도의 광스폿(7)로서 형성하는 광학계, 기록매체(8)로부터의 반사광을 사용해서 정보의 재생, 자동초점제어 및 트래킹제어 등을 실행하기 위해 필요한 전기신호를 얻기 위한 광검출기 등으로 구성되어 있다. 이 광헤드(32)에 의해서 광디스크 등의 기록매체(8)상에 정보를 기록하거나 기록매체(8)에서 정보를 재생한다. 또, 광헤드(32)는 광헤드(32) 자체를 디스크 반경방향으로 고속으로 이동시키고 지정된 위치의 근방에 고정시키기 위한 리니어모터(도시하지 않음)를 갖고 있다.

정보처리장치에 있어서, 통상 광디스크장치는 퍼스널컴퓨터, 워크스테이션 등의 호스트컴퓨터(33)(이하, 호스트라 한다)와 예를 들면 SCSI(Small computer System Interface)나 ATAPI(AT Attached Packet Interface)의 규격에 따른 인터페이스 케이블에 의해 접속되어 있고, 호스트(33)으로부터 명령이나 정보데이터를 광디스크장치내의 인터페이스 제어회로(34)에 의해 해독해서 마이크로컴퓨터 등으로 구성되는 제어회로(35)를 통해서 정보의 기록, 재생 및 검색(seek)동작을 실행한다.

우선, 먼저 기록동작에 대해서 설명한다. 기록데이터는 호스트(33)에서 기록매체(8)상의 기록위치정보(어드레스정보)가 부가되고, 이 상태에서 기록커맨드가 발행된다. 이 기록데이터는 제어회로(35)내의 버퍼메모리(도시하지 않음)내에 축적된 후 시계열적으로 변조회로(36)으로 전송된다. 변조회로(36)에 있어서 기록데이터는 RLL(Run Length Limited)코드 예를 들면(1, 7)RLL코드, (2, 7)RLL코드 또는 (2, 10)RLL코드에 대응하는 부호열로 변환되고, 또 기록막상에 형성되는 마크형상에 대응한 펄스열, 예를 들면 마크위치기록을 할 때에는 코드 "1"에 대응한 펄스열로, 마크에지기록을 할 때에는 코드 "1"이 펄스에 지에 대응한 펄스열로 변환된다. 여기에서는 (2, 10)RLL코드에 대응한 8/16변환부호를 사용한다. 즉, 8비트의 정보를 16비트로 변환해서 라이드하고, 16비트를 8비트로 변환해서 리드하기 위한 부호변환을 실행한다. 이들 펄스열은 레이저구동회로(37)로 보내져 광헤드(32)상의 반도체레이저를 온(ON), 오프(OFF)해서 고출력펄스를 발광시킨다. 이 광펄스가 광헤드(32)에 의해 집속되어 미소한 스폿(7)이 형성된다. 이 광스폿(7)에 의해서 상변화형 기록막을 갖는 기록매체(8)상에 비정질영역의 기록마크가 형성된다.

다음에, 재생동작에 대해서 설명한다. 재생시에는 호스트(33)으로부터의 재생커맨드에 의해 지정된 기록매체(8)상의 홈부 트랙(3) 및 홈사이부 트랙(4)에 광헤드(32)를 위치결정시켜 이 트랙(3), (4)에서 신호를 재생한다. 우선, 광헤드(32)에 마련된 반도체레이저를 저출력으로 하고 또한 DC발광시켜 기록매체(8)상의 기록막에 조사하면 기록마크에 대응한 반사광이 얻어지고, 광헤드(32)내의 여러개로 분할된 광검출기에 의해 수광해서 광전변환되고 전기신호로 되어 재생회로(38)에 입력된다. 데이터를 재생하는 재생신호는 여러개로 분할된 광검출기의 전체(total)신호 즉 합신호에서 얻을 수 있다. 또, 식별정보(2a)는 홈부 트랙(3)과 홈사이부 트랙(4)의 중간부에 배치되어 있으므로, 식별정보(2a)의 재생신호인 식별신호는 여러개로 분할된 광검출기의 출력신호 사이의 차동신호에서 얻을 수 있다. 따라서, 재생회로(38)내에 신호전환회로를 설치하고, 1개의 슬라이스레벨로 2진화하기 위해 따로따로 검출된 데이터신호(합)와 식별신호(차)는 식별정보(2a)에서 추출한 타이밍에 따라 전환되어 일련의 신호로 된다. 이것을 합성데이터신호로 한다. 이 재생회로(38)은 신호전환회로, 신호진폭을 일정하게 유지하기 위한 자동이득제어회로, 광학적인 공간주파수의 열화를 보정하는 파형등화회로, 2진화회로, PLL(Phase Locked Loop)회로, 변별회로로 구성되어 있다. 합성데이터신호를 2진화회로(도시하지 않음)에 의해 2진화한 후, 변별회로(도시하지 않음)에 의해 변별하여 변별데이터로 변환한다. 즉, 기준클럭의 위상을 2진 데이터의 위상과 일치한 신호로 변환한다. 변별된 2진화데이터는 복조회로(39)에 입력되고 (1, 7)RLL코드, (2, 7)RLL코드 또는 (2, 10)RLL코드의 복조를 실행해서 원래의 데이터를 복조한다. 복조된 데이터는 제어회로(35)로 보내져 호스트(33)으로부터의 재생커맨드에 대응해서 인터페이스 제어회로(34)에서 호스트(33)으로 전송된다.

광헤드(32)내의 광검출기에서는 재생신호 이외에 광스폿(7)을 기록막상에 초점제어를 실행하는 자동초점 제어신호와 특성의 홈부 트랙(3) 또는 홈사이부 트랙(4)를 추적하도록 트랙추적제어를 실행하는 트래킹 제어신호를 검출할 수 있다. 이들 광스폿제어를 실행하는 자동초점 제어신호와 트래킹 제어신호는 서보제어회로(40)에 입력된다. 서보제어회로(40)은 오차신호생성회로, 위상보상회로 및 구동회로로 구성되어 있고, 광헤드(32)에 의해 특정 홈부 트랙(3) 또는 홈사이부 트랙(4)를 추적하는 것에 의해 정보의 기록 및 재생을 실행한다.

또, 각 섹터(1)내에 배치된 워블패턴으로부터의 워블신호의 검출은 여러개로 분할된 광검출기의 출력신호 간의 차동신호에서 얻을 수 있다. 예를 들면, 홈부 트랙(3)에서 워블신호를 얻기 위해서는 홈부 트랙(3)에 조사된 광스폿(7)로부터의 반사광을 회절격자에 의해 ± 1 차회절광을 얻고, 이것을 여러개로 분할된 영역을 갖는 광전변환소자에 의해 검출하고, 광전변환소자의 출력신호의 차를 취하는 것에 의해서 얻을 수 있다. 이와 같이 해서 얻어진 신호로부터는 워블신호 뿐만 아니라 트래킹 제어신호도 얻을 수 있다. 트래킹 제어신호의 주파수는 약 1~3KHz의 범위내에서 변화하고, 광헤드(32)의 대물렌즈는 이 범위의 주파수에 응답해서 변화한다. 이에 대해서, 워블신호는 이것보다 상당히 높은 주파수 예를 들면 157MHz정도로 설정되므로 워블신호에 의해서 트래킹은 제어되지 않는다. 따라서, 트래킹 제어신호중에 워블신호가 혼입되어 있어도 트래킹의 제어는 영향을 받지 않는다. 워블신호는 이 차신호를 필터를 통과시키는 것에 의해서 얻어진다.

다음에, 워블신호에서 타이밍생성클럭을 생성하는 워블검출회로에 대해서 도 6을 사용해서 설명한다.

도 6은 본 발명에 의한 워블신호 검출회로의 1실시예를 도시한 블럭도이다. 도면에 있어서, (41)은 워블신호 검출회로로서, 재생회로(38)에서 폐치된 워블신호와 식별정보(2a)에서 얻어진 식별신호는 워블신호 검출회로(41)로 공급된다. 식별신호는 기록매체(8)상의 위치 즉 기록매체(8)중의 어드레스, 홈부 트랙 인지 홈사이부 트랙인지의 정보 및 전환부(5)인지 비전환부(6)인지의 위치정보를 포함하고 있다.

홈부 트랙(3)에서 얻어지는 트래킹오차신호와 홈사이부 트랙(4)에서 얻어지는 트래킹오차신호의 위상은 반전된다. 그 결과, 이 워블신호는 전환부(5)에서 위상이 반전된다.

도 6에 있어서, 재생회로(38)에서 워블신호와 식별신호를 폐치하여 워블검출회로(41)에 입력한다. 워블량은 20nm정도로써 트랙폭의 1/10이하의 미소량이므로, 워블신호의 검출에 대역제한필터(BPF)(51)과 증

폭기(도시하지 않음. 단, 대역제한필터(51)를 액티브필터로 구성하는 경우에는 이 필터(51)이 증폭기를 겸하고 있으므로 반드시 증폭기를 마련할 필요는 없다)를 사용해서 노이즈저감과 진폭확보에 의해 안정한 워블신호를 얻는다. 이 아날로그상태의 워블신호는 비교기(COMP)(52)에 의해서 2진화된다. 워블신호는 광스폿(7)로부터의 회절광이 광스폿(7)과 홀부 트랙(3), 광스폿(7)과 홀사이부 트랙(4)의 위치관계에 의해서 변화하므로, 홀부 트랙(3) 통과시와 홀사이부 트랙(4) 통과시에는 워블신호의 극성이 반전한다. 이 때문에, 극성전환회로(53)에서 홀부트랙/홀사이부트랙마다 극성을 전환할 필요가 있다. 전환 타이밍을 생성하기 위해서는 2가지 수단이 있다. 첫번째 수단은 제어회로(35)에 있어서 트랙 1주에 1개 있는 전환부(5)의 식별신호(기록매체상의 식별정보(2a)에서 얻어진다)를 식별하는 것에 의해 검출할 수 있다. 즉, 여러개의 광검출기의 차동신호에서 얻어지는 식별신호에서 제1 식별정보(21)이 채용되고 있는지 제2 식별정보(22)가 채용되고 있는지를 판정하는 것에 의해 검출할 수 있다. 이 경우, 제어회로(35)에 의해 검출되는 극성전환신호는 SL/SG(select land/select groove)이고, 신호(83)으로 표시된다. 광헤드(32)가 홀부 트랙(3) 또는 홀사이부 트랙(4)의 추적을 개시하여 정상인 워블신호가 얻어지고, 제어회로(35)에 의해 정상적으로 전환타이밍이 검출되고 있을 때에는 이 제1 극성전환신호(83)이 유효하다. 이 제1 수단의 상세한 것에 대해서는 도면을 사용해서 후술한다.

제2 수단에 대해서는 도 6을 사용해서 설명한다. 도면에 있어서 워블신호 및 식별신호는 워블검출회로(41)의 대역제한필터(51)에 입력되고, 이 필터(51)에서 아날로그상태의 워블신호가 출력된다. 이 신호는 비교기(52)에 의해서 기준신호와 비교되어 2진화된 후, 극성전환회로(53), 클럭전환회로(54)를 통해서 워블신호(60)으로서 PLL회로(55)의 위상주파수비교기(95)로 공급됨과 동시에 반전검출회로(58)로 공급된다. 워블신호(60)은 위상주파수비교기(95), 위상보상기(96), 전압제어발진기(97)을 통해서 기록재생 타이밍 생성용 클럭(62)(이하, 간단히 타이밍생성클럭이라고 한다)로서 출력된다. 워블신호(60)의 주파수는 통상 타이밍생성클럭(62)보다 낮게 설정되어 있다. 이 예에서는 워블신호(60)의 주파수는 타이밍생성클럭(62)의 1/186로 설정되어 있다. 이 때문에 타이밍생성클럭(62)은 분주회로(56)에 의해 분주되어 PLL회로(55)의 위상주파수비교기(95)로 피드백된다. 이 피드백신호(59)와 워블신호(60)은 위상주파수비교기(95)에 의해 위상이 비교되고, 위상보상기(96)을 통해서 전압제어발진기(97)이 제어되고, 워블신호(60)과 위상이 일치된 타이밍생성클럭(62)가 PLL회로(55)의 출력단자에서 출력된다. 이 타이밍생성클럭(62)은 분주회로(56)에 의해 워블신호(60)의 주파수와 동일한 주파수로 되도록 분주된다. 이 분주된 신호는 피드백신호(59)로서 PLL회로(55)와 반전검출회로(58)로 공급된다. 워블신호(60)과 피드백신호(59)의 위상차가 미리 정해진 값보다 커지면 반전검출회로(58)에서 제2 극성전환신호(61)이 발생되고 극성전환회로(53)으로 공급되어 워블신호의 극성을 반전시킨다. 통상, 제어회로(35)로부터의 SL/SG인 제1 극성전환신호(83)이 반전검출회로(58)내의 EOR게이트(75)를 통과해서 극성전환회로(53)으로 공급되어 워블신호의 위상을 반전시킨다. 그러나, 식별부(2)의 비트가 왜곡되거나 비트에 결함이 있는 경우에는 제1, 제2 식별정보(21), (22)가 재생되지 않는다. 이 때문에, 제1 극성전환신호(83)이 발생되지 않거나 또는 잘못 발생하기 때문에 이 신호(83)은 사용할 수 없다. 이 경우에는 제2 극성전환신호(61)을 사용해서 워블신호(60)의 극성을 전환한다.

또, 광헤드(32)의 상승시나 검색중에는 워블신호(60)이 재생되지 않고, 이 때문에 타이밍생성클럭(62)을 확보할 수 없다. 이 경우, 기준발진기(도시하지 않음)로부터의 기준클럭CLK0을 분주회로(57)에 의해 분주하고, 워블신호(60)의 주파수와 동일한 주파수로 해서 클럭전환회로(54)로 공급한다. 광헤드(32)의 상승시 또는 검색시에는 제어회로(35)에서 클럭전환신호(64)가 발생되므로, 이 클럭전환신호(64)에 의해서 분주된 기준클럭이 PLL회로(55)로 공급된다. 따라서, 상승시나 검색시에도 PLL회로(55)는 정상적으로 동작하고 그의 출력으로는 타이밍생성클럭이 출력된다. 이와 같이, 광헤드(32)가 트랙추적을 개시하고나서 정상인 워블신호(60)이 얻어질 때까지의 기간동안 수정발진기로부터의 기준클럭을 입력해 두는 것에 의해, 항상 워블클럭용 PLL회로(55)가 안정하게 동작한다.

여기에서 PLL회로(55)에 의한 타이밍생성클럭의 생성에 대해서 또 설명한다. 검출하는 워블신호의 주파수를 타이밍생성클럭의 예를 들면 1/186로 설정한 경우에는 PLL회로(55)의 입력단의 위상주파수비교기(95)에서는 워블신호(60)의 주기가 너무 느려 위상비교이득이 작기 때문에 기준의 주파수에 도달하는 인입시간(lead-in time)이 길어진다는 문제가 발생한다. 또, 타이밍생성클럭(62)과 워블신호(60)의 주파수의 차가 크기 때문에 주파수 인입을 실행하는 형식의 PLL은 채용할 수 없다는 문제도 발생한다. 이 때문에, 이 실시예에서는 위상주파수비교기(95)의 입력주파수를 워블신호(60)과 일치시키기 위해 수정발진기로부터의 기준클럭CLK0을 분주회로(57)에 의해 분주하고, PLL회로(55)의 기록재생타이밍 생성용 클럭(62)을 분주회로(56)에 의해 분주해서 위상주파수비교기(95)로 피드백하고 있다. 또, 식별부(2)에서는 워블부가 없어 워블신호(60)이 발생되지 않기 때문에 그 상태로는 PLL회로(55)가 폭주하므로, 제어회로(35)로부터의 PLL유지신호(63)에 의해 식별부(2)의 기간 PLL회로(55)의 위상주파수비교기(95)의 동작을 정지시키는 것에 의해 발진주파수를 유지하고 있다. 이것에 의해, 입력하는 워블신호(60)의 주파수와 피드백신호(59)의 주파수가 대략 일치하고 식별부(2)에서도 주파수가 일정하게 유지되어 PLL회로(55)는 안정하게 동작된다.

CLV(Constant Linear Velocity) 또는 ZCLV(Zoned CLV)로 기록된 기록매체(8)를 재생하는 경우에 검색시에 스피indle모터(31)의 회전수가 변동하고 회전수가 규정값으로 될 때까지 재생처리를 실행할 수 없기 때문에 실효적인 검색시간이 길어져 버리는 경우가 있다. 이 문제는 CD-ROM장치에 채용되고 있는 와이드캡처 재생과 마찬가지로 기능을 PLL회로(55)에 부여하는 것에 의해 해결할 수 있다. 구체적으로는 PLL회로(55)에 주파수 인입기능을 부여하면 회전수가 정상상태에서 벗어나 있는 경우라도 입력된 워블신호(60)과 동기화하도록 PLL회로(55)가 동작해서 재생동작을 실행한다.

주파수 인입기능을 갖는 PLL회로(55)를 채용하면 회전수가 정상상태에서 벗어나 있는 경우라도 입력된 워블신호(60)과 동기화하도록 PLL회로(55)가 동작해서 재생동작을 실행할 수 있다. 또, 비교기만으로 구성되는 PLL회로를 채용하는 경우에는 별도로 주파수검출기를 추가하고, 재생회로(38)내의 PLL회로내의 VCO(Voltage Control Oscillator)를 회전수가 변동하고 있는 방향으로 주파수가 일치할 때까지 변화시키고, 일치한 지점에서 PLL회로를 록시켜 동기화를 실행하는 것에 의해 마찬가지로의 효과를 얻을 수 있다.

다른 실시예로서 재생회로(38)내의 PLL회로의 신호입력을 기록재생신호와 기준클럭을 RDGATE(READ GATE)에 의해 전환할 수 있는 방식의 경우 기준클럭으로서 워블검출회로(41)의 출력을 입력하는 것에 의해, 항

상 PLL회로(55)의 VCO주파수를 워블주파수와 일치시킬 수 있고 스피들모터(31)의 회전수가 허용범위에 들어오는 시간을 저감시킬 수 있으므로 검색시간을 단축할 수 있다.

구체적인 반전검출회로(58)의 회로구성을 도 7을 사용해서 설명한다.

도 7a는 본 발명에 의한 워블신호 검출회로에 사용되는 반전검출회로의 1실시예를 도시한 블럭도이고, 도 7b는 본 발명에 의한 반전검출회로의 설명에 사용하는 신호의 타이밍도이다.

도 7a에 있어서, 클럭전환회로(54)의 출력신호인 워블신호(60)과 PLL회로(55)의 출력을 분주회로(56)에 의해 1/186로 분주한 피드백신호(59)가 반전검출회로(58)내의 EOR(배타적 논리합 : Exclusive OR)게이트(71)에 입력된다. 피드백신호(59)와 워블신호(60)은 도 7b에 도시한 바와 같이 다소 위상이 어긋나 있다. 피드백신호(59)와 워블신호(60)은 PLL회로(55)에 의해서 위상이 일치하도록 제어되지만, PLL회로(55)의 응답의 지연 등에 의해서 위상에 다소의 어긋남이 발생한다. 피드백신호(59)와 워블신호(60)의 위상차에 의해서 EOR게이트(71)의 출력단자에는 출력펄스가 발생한다. 이 펄스A는 AND게이트(72)에 의해 클럭CLK0과의 논리곱이 취해지고, AND게이트(72)의 출력에 펄스B가 얻어진다. 이 펄스B는 다음단의 카운터(73)에 의해 카운트된다. 여기에서, 카운터(73)이 예를 들면 64이상의 펄스를 계측했을 때 카운터(73)의 출력이 온으로 되도록 카운터(73)을 설정해 두면, 카운터(73)은 펄스가 64이상으로 된 경우 그 출력은 하이레벨로 되고, 카운터(73)의 출력에는 펄스C가 발생된다. 이 펄스C의 상승 타이밍에서 다음단의 플립플롭(74)가 반전하고, 그의 출력에는 제2 극성전환신호(61)이 발생된다. 이 신호(61)은 EOR게이트(75)를 통해서 반전검출회로(58)의 출력으로 되고 극성전환회로(53)으로 공급되어 워블신호의 극성을 반전시킨다.

이것에 의해 클럭전환회로(54)의 출력(60)의 극성이 전환되고 피드백신호(59)와 워블신호(60)의 위상차는 거의 없어지기 때문에 EOR게이트(71)의 출력신호A에 의해서 카운터(73)을 클리어하게 되므로, 카운터(73)은 카운트를 정지한다. 1주후 재차 전환부(5)로 돌입하면, 재차 플립플롭(74)의 극성이 반전해서 연속적으로 극성을 전환해 간다. 한편, 제어회로(35)에서 후술하는 바와 같이 해서 얻어진 제1 극성전환신호(83)은 EOR게이트(75)로 공급된다. 이 제1 극성전환신호(83)은 이 EOR게이트(75)를 통해서 극성전환회로(53)으로 공급된다. 제1 극성전환신호(83)은 광스폿(7)이 홀부 트랙(3) 또는 홀사이부 트랙(4)를 정확하게 추적하고 있을 때에는 이 전환신호(83)에 의해서 워블신호의 극성을 전환하지만, 식별부(2)의 비트의 왜곡 또는 비트의 결함이 있으면 제1 극성전환신호(83)은 얻어지지 않는다. 이 경우에도 지금까지 설명한 바와 같이 반전검출회로(58)에서는 제2 극성전환신호(61)이 선택되므로, 안정하게 워블신호의 극성의 전환을 실행할 수 있어 안정하게 PLL회로(55)를 동작시킬 수 있다.

다음에, 도 8 및 도 9를 사용해서 본 발명의 제어회로에 대해서 설명한다.

도 8은 본 발명에 의한 제어회로의 1실시예를 도시한 블럭도이다. 도 9는 도 8에 도시한 AM검출기 및 타이밍제어기의 1실시예를 도시한 블럭도이다.

도면에 있어서, 도 5에 도시한 복조회로(39)에서 입력단자(101)로는 재생데이터열 및 이 재생데이터열과 동기한 재생클럭이 입력되고, 제1 식별정보검출기(102), 제2 식별정보검출기(103), AM(어드레스마크)검출기(104)로 공급된다. 입력단자(106)에는 도 6에 도시한 PLL회로(55)에서 타이밍생성클럭(62)이 입력된다.

우선, 도 9를 사용해서 AM검출기(104)와 타이밍제어기(112)에 대해서 설명한다. 도 8에 있어서는 AM검출기(104)의 입력단자(101)로서 도시하였지만, 이 입력단자(101)은 재생데이터열이 입력되는 입력단자(101a)와 재생클럭이 입력되는 입력단자(101b)로 구성되어 있다. AM검출기(104)는 시프트레지스터(108), 비교기(109) 및 AM패턴열발생기(110)으로 구성되어 있다.

어드레스마크의 패턴열은 독특한(unique) 패턴열로서, 이 패턴열은 어드레스마크 이외에는 이 시스템에서는 사용되지 않는다. 재생데이터열은 재생클럭에서 시프트레지스터(108)내를 순차 전송되고, AM패턴열과 동일한 패턴열이 보내져 오면 비교기(109)로 AM검출펄스가 출력된다. 이 AM검출펄스는 타이밍제어기(112)의 카운터(114)로 공급된다. 또, 카운터(114)에는 도 6에 도시한 PLL회로(55)에서 타이밍생성클럭(62)이 공급된다.

카운터(114)는 AM검출펄스에 의해 클리어되고 타이밍생성클럭(62)을 카운트하기 시작한다. 제1 식별정보위치, 제2 식별정보위치, 식별부위치, 섹터개시위치는 AM검출펄스에 따라 위치가 결정되어 있으므로, AM검출펄스에서 타이밍생성클럭을 계수하기 시작하고 미리 정해진 수의 위치를 검출한다. 따라서, 카운터(114)의 출력과 제1 식별정보위치발생기(116)의 출력을 비교기(118)에 의해서 비교하는 것에 의해 제1 식별정보검출펄스가 출력단자(120)으로 출력된다. 마찬가지로 카운터(114)의 출력과 제2 식별정보위치검출기(122)의 출력을 비교기(124)에 의해서 비교하는 것에 의해 제2 식별정보검출펄스가 단자(126)으로 출력된다. 또, 카운터(114)의 출력과 식별부위치발생기(128)의 출력을 비교기(130)에 의해서 비교하는 것에 의해 식별부검출펄스가 단자(132)로 출력된다. 카운터(114)의 출력과 섹터위치발생기(134)의 출력을 비교기(136)에 의해서 비교하는 것에 의해 출력단자(138)로 섹터개시위치검출펄스를 출력할 수 있다.

도 8에 있어서 단자(120)으로 출력된 제1 식별정보검출펄스는 제1 식별정보검출기(102)로 공급된다. 검출기(102)에는 단자(101)에서 재생데이터열이 공급되고 있으므로, 제1 식별정보검출펄스의 타이밍에서 제1 식별정보(21) 및 IED를 추출한다. 추출된 제1 식별정보는 에러검출기(140)으로 공급되어 에러검출코드IED에 의해서 에러의 유무가 체크되고, 그 결과는 식별정보선택기(142)로 공급된다. 마찬가지로, 제2 식별정보검출기(103)에서는 제2 식별정보(22)가 추출되고 에러검출기(144)에 의해 에러의 유무가 체크되어 식별정보선택기(142)로 공급된다. 에러검출기(140), (144)에 있어서 제1, 제2 식별정보(21), (22)에 에러가 있는 경우에는 각각 펄스가 발생되고, 에러가 없는 경우에는 펄스는 발생되지 않는다. 에러검출기(140), (144)의 출력은 식별정보선택기(142)로 공급된다. 이 식별정보선택기(142)는 도 10에 도시한 바와 같이 플립플롭(147), (146) 및 AND회로(148)로 구성되어 있고, 에러검출기(140), (144)의 출력은 각각 플립플롭(146), (147)로 공급되고, 그의 출력은 또 AND회로(148)로 공급된다. 제1, 제2 식별정보(21), (22)의 양쪽에 에러가 있는 경우에는 플립플롭(146), (147)에 펄스가 발생하고, AND회로

(148)의 출력에는 펄스가 발생된다. 제1, 제2 식별정보(21), (22)의 한쪽 또는 양쪽이 정확한 경우에는 AND회로(148)의 출력에는 펄스는 발생되지 않는다. AND회로(148)의 출력펄스는 연속재생검출기(150)으로 공급된다. 이 회로(150)은 주로 카운터로 구성되어 있고, 이 카운터에 의해 AND회로(148)의 출력을 카운트하고 미리 정해진 수를 초과하면 연속재생검출기(150)의 출력은 상승한다. 이 신호는 클럭전환신호(64)로서 도 6에 도시한 클럭전환회로(54)로 공급된다. 또, 이 연속재생검출기(150)의 카운터는 플립플롭(146), (147)의 출력을 NOR회로(170)을 통해서 얻은 신호와 타이밍제어기(112)로부터의 식별부검출펄스(132)를 AND회로(171)에 의해 논리곱이 취해진 펄스에 의해 리셋된다. 식별신호의 최후를 나타내는 펄스는 도 9의 카운터(114)의 출력과 식별정보 종료위치발생기(도시하지 않음)의 출력을 비교기(도시하지 않음)에 의해 비교하는 것에 의해서 얻어진다.

이와 같이, 워블패턴이 결락하여 워블신호(60)이 생성되지 않으면 타이밍생성클럭(62)의 주파수가 비정상적으로 된다. 그렇게 되면 도 9에 도시한 카운터(114)가 정확하게 동작하지 않게 되므로, 제1, 제2 식별정보(21), (22)를 폐지할 수 없게 되어 제1, 제2 식별정보(21), (22)에 에러가 발생한다. 이 에러정보에서 상기와 같이 클럭전환신호(64)를 생성해서 도 6의 클럭전환회로(54)를 전환하고 외부의 수정발전기에서 기준클럭을 PLL회로(55)로 공급하는 것에 의해서 PLL회로(55)의 폭주를 방지할 수 있다.

도 8의 식별정보레지스터(152)에는 식별정보선택기(142)의 플립플롭(146), (147)의 출력이 공급됨과 동시에 제1, 제2 식별정보검출기(102), (103)의 출력이 공급된다.

플립플롭(146), (147)의 출력은 2비트의 데이터로서 사용된다. 제1, 제2 식별정보(21), (22)의 양쪽이 정확한 경우에는 [00], 제1 식별정보(21)에 에러가 발생한 경우에는 [01], 제2 식별정보(22)에 에러가 발생한 경우에는 [10], 제1, 제2 식별정보(21), (22)의 양쪽에 에러가 발생한 경우에는 [11]의 데이터가 식별정보레지스터(152)에 입력된다.

[00]의 경우에는 수가 적은 쪽의 식별정보가 저장

되고(도 3 및 그 설명을 참조), [01], [10]의 경우에는 정확한 쪽의 식별정보를 저장한다. 수가 많은 쪽의 식별정보의 경우에는 섹터수S를 빼고 저장한다. [11] 즉 제1, 제2 식별정보(21), (22)의 양쪽의 정보에 에러가 있는 경우에는 그 전의 식별정보에 의해 보완해서 저장한다. 이 저장된 정보는 광스폿(7)의 현재의 위치를 나타내는 것으로서, 검색시의 목표와의 거리를 측정할 때 등에 사용된다.

섹터형태검출기(154)에는 제1, 제2 식별정보검출기(102), (103)에 의해 추출된 3비트의 섹터형태가 공급된다. 이 섹터형태는 제1, 제2 식별정보(21), (22)의 어느위치에 들어가 있는지 알 수 있으므로, 제1 식별정보검출펄스 및 제2 식별정보검출펄스에 의해 카운터를 리셋한 후 재생클럭을 카운터로 카운트하는 것에 의해 용이하게 검출할 수 있다. 섹터형태검출기(154)에서는 제1 식별정보(21)에서 폐지된 섹터형태와 제2 식별정보(22)에서 폐지된 섹터형태를 에러검출기(140), (144)의 출력을 사용해서 에러가 없는 섹터형태를 출력시킨다. 에러가 없는 섹터형태를 폐지하기 위해서는 에러검출기(140), (144)로부터의 에러출력에 의해 섹터형태검출기(154)의 스위치를 오픈하고, 섹터형태의 통로를 차단하면 좋다. 이와 같이 해서 에러가 없는 섹터형태[100] 즉 최초의 섹터형태를 추출하고, 섹터형태검출기(154)의 출력으로 제1 극성전환신호(83)를 출력하고, 이 신호(83)를 극성전환회로(53)으로 공급하는 것에 의해 워블신호의 극성을 전환한다. 에러검출기(140), (144)의 양쪽의 출력이 에러인 경우에는 섹터형태[101] 및 [110]의 전환부 직전의 정보에 의해 보완하는 것에 의해 제1 극성전환신호(83)를 발생시킨다.

이들의 검출이 모두 불가능한 경우에는 반전검출기(58)로부터의 제2 극성전환신호(61)에 의해서 워블신호의 극성이 전환된다.

타이밍제어기(126)에서 폐지된 식별부검출펄스는 논리합회로(156)으로 공급되어 식별부에서 1, 그 밖의 부분에서는 0의 식별부펄스로 된다. 1주기내 클럭수검출기(158)에는 워블신호(60)과 타이밍생성클럭(62)가 공급되고 있고, 워블신호(60)의 1주기를 타이밍생성클럭(62)로 계수하고, 계수값이 많은 경우 또는 적은 경우에 워블주기 이상펄스를 출력한다. 이 워블주기 이상펄스는 워블형상의 이상(異常)으로서 논리합회로(156)으로 공급되고, 식별부검출펄스와의 논리합이 취해져 PLL유지신호(63)으로서 PLL회로(55)로 공급된다.

타이밍제어기(112)로부터의 섹터개시위치펄스를 섹터내 펄스수 검출회로(160)으로 공급하고, 섹터(1)의 간격의 펄스를 생성하고, 이 간격을 워블신호(60)에 의해 계수한다. 계수가 정확하지 않은 경우에는 섹터(1)의 어딘가에 결함이 있는 것으로 해서 이 출력을 결함검출레지스터(162)에 저장하고, 섹터(1)의 결함을 검출하기 위해 이용한다. 섹터(1)의 간격의 펄스는 타이밍생성클럭(62)를 카운트하는 것에 의해 용이하게 얻어진다.

다음에, 워블이상검출회로의 실시예를 도 11을 사용해서 설명한다. 도 11은 본 발명에 의한 워블이상검출회로의 1실시예를 도시한 블록도이다. 도면에 있어서 (76)은 워블이상검출회로로서, 이 회로(76)은 기록중에도 워블신호를 검출하여 워블패턴의 결함 등에 의해 워블신호가 이상으로 된 것을 검출하고, 이상검출시에는 동일 데이터를 재기록하는 것에 의해서 고신뢰성을 유지하기 위해 마련된다. 워블이상검출회로(76)의 카운터(77)에는 워블검출회로(41)의 클럭전환회로(54)에서 워블신호(60)이 공급된다. 이 카운터(77)은 기록최소단위의 1섹터내에 있는 워블신호(60)의 수를 카운터(77)에 의해 계수해서 판정회로(78)로 출력한다. 판정회로(78)에서는 설정된 판정값에 대해서 그 값을 초과한 경우 또는 부족했던 경우에 판정회로(78)에서 판정신호(79)가 출력된다. 이 판정신호(79)는 제어회로(35)내의 레지스터(도시하지 않음)로 공급되고 에러비트가 설정된다. 카운터값의 계수값이 판정회로(78)의 설정값보다 많아지는 경우에는 발산결함에 의한 것이 고려되고, 부족한 경우에는 결함에 의한 워블패턴의 결락이 고려된다. 장치가 갖는 ECC(Error Correction Code)의 정정능력을 초과하는 경우에는 에러비트가 세트된다. 이 경우, 이상기록이라 인식해서 이상이라고 판정된 섹터의 기록데이터를 동일 섹터 또는 다른 섹터에 리라이트한다. 따라서, 에러비트를 참조하면서 기록을 실행하고, 에러비트가 발견된 경우에는 재기록을 실행한다.

도 12는 본 발명에 의한 워블이상검출회로의 다른 실시예를 도시한 블록도로서, 도면에 있어서 (80)은 워블이상검출회로이고, 이 회로(80)은 주기계측회로(84)와 주기판정회로(85)로 구성되어 있다. 워블신호

(60)은 주기계측회로(84)로 공급되어 위블신호(60)의 주기가 계측되고, 그의 출력은 다음단의 주기판정회로(85)로 공급된다. 주기판정회로(85)에 의해 그의 주기가 판정된 판정값보다 부족한 경우 또는 그 판정값을 초과한 경우에는 그의 출력으로 판정신호(87)이 출력되고, 이 신호(87)은 제어회로(35)내의 레지스터에 에러비트를 설정한다. 기록시에 제어회로(35)는 에러비트를 참조하면서 기록처리를 계속하고 있고, 만일 에러비트를 인식한 경우에는 제어회로(35)가 기록이상인 것으로 인식하고, 이상이라 판정된 섹터 또는 기록정보단위인 여러개의 섹터로 구성되는 블록에 대해서 동일 데이터를 동일 섹터 또는 블록에 재기록하게 되어 고신뢰성을 유지할 수 있다.

발명의 효과

이상과 같이 본 발명에서는 위블검출회로를 사용해서 안정하게 타이밍생성클럭을 생성할 수 있으므로, 결함 등에 영향을 받지 않고 고신뢰성의 기록재생처리가 가능하게 된다. 또, 본 발명에서는 위블신호를 사용해서 기록시의 기록상태의 양호 및 불량을 판정할 수 있으므로 보다 안정한 고밀도, 고신뢰성의 정보처리가 가능하게 된다.

(57) 청구의 범위

청구항 1

파형정형회로와 PLL회로를 갖고, 기록매체에서 리드한 위블신호를 상기 파형정형회로에 의해 파형정형하고, 상기 파형정형한 신호를 상기 PLL회로로 공급하고, 상기 위블신호와 동기한 클럭을 출력하는 것을 특징으로 하는 위블신호 검출회로.

청구항 2

위블신호의 파형을 정형하는 파형정형회로,

위블신호의 극성을 전환하기 위한 극성전환회로,

상기 극성전환회로에서 출력된 위블신호를 공급하고 출력으로 이 위블신호와 동기한 클럭을 출력하는 PLL회로 및

상기 위블신호와 상기 PLL회로의 출력신호를 피드백한 신호가 공급되고 상기 위블신호와 피드백신호의 위상차가 미리 정해진 위상차를 초과했을 때 극성전환신호를 발생하는 반전검출회로로 구성되며, 상기 극성전환신호를 상기 극성전환회로로 공급해서 상기 극성전환회로에 입력되는 위블신호의 극성을 전환하는 것을 특징으로 하는 위블신호 검출회로.

청구항 3

제2항에 있어서,

상기 파형정형회로를 비교기로 구성하고 위블신호를 2진화해서 상기 극성전환회로로 공급하는 것을 특징으로 하는 위블신호 검출회로.

청구항 4

제2항에 있어서,

분주회로가 마련되고, 상기 PLL회로의 출력을 상기 분주회로를 통해서 위블신호의 주파수와 거의 동일한 주파수로 되도록 분주해서 상기 PLL회로에 입력하는 것을 특징으로 하는 위블신호 검출회로.

청구항 5

제2항에 있어서,

상기 PLL회로를 위상비교기와 전압제어발진기로 구성한 것을 특징으로 하는 위블신호 검출회로.

청구항 6

제4항에 있어서,

상기 전환회로에서 출력되는 위블신호와 상기 분주회로의 출력을 상기 반전회로로 공급하는 것을 특징으로 하는 위블신호 검출회로.

청구항 7

제2항에 있어서,

상기 반전검출회로는

상기 위블신호와 상기 피드백신호가 공급되고 그의 출력에 상기 양신호의 위상차에 따른 펄스를 발생하는 EOR회로,

상기 펄스폭을 카운트하고 상기 카운터의 출력이 미리 정해진 값을 초과했을 때 출력을 발생하는 카운터 및

카운터의 출력에 의해서 극성전환신호를 발생하는 신호발생회로로 구성되어 있는 것을 특징으로 하는 위블신호 검출회로.

청구항 8

제7항에 있어서,

상기 신호발생회로는 플립플롭으로 구성되어 있는 것을 특징으로 하는 워블신호 검출회로.

청구항 9

홍부 트랙과 홍사이부 트랙이 교대로 배치되고, 상기 홍부 트랙과 상기 홍사이부 트랙 사이에 워블부를 갖고, 상기 홍부 트랙과 상기 홍사이부 트랙의 접속을 전환부에서 실행하고, 전환부에는 워블부가 기록되어 있지 않은 기록매체에서 워블신호를 검출하기 위해, 식별정보에서 재생된 식별신호를 검출하는 식별정보검출기와 상기 식별정보검출기의 출력신호에서 전환부를 나타내는 신호를 검출하고 극성전환신호를 출력하는 검출기로 구성되어 있는 것을 특징으로 하는 워블신호 검출회로.

청구항 10

홍부 트랙과 홍사이부 트랙이 교대로 배치되고, 상기 홍부 트랙과 상기 홍사이부 트랙 사이에 워블부를 갖고, 상기 홍부 트랙과 상기 홍사이부 트랙의 접속을 전환부에서 실행하고, 전환부에는 식별정보가 기록되어 있고, 상기 식별정보는 식별정보를 추출하기 위한 어드레스마크와 전환부를 나타내는 섹터형태정보를 포함하고 있는 기록매체에서 워블신호의 극성을 전환하기 위한 신호를 발생시키기 위해, 어드레스마크를 검출하기 위한 어드레스마크검출기, 상기 어드레스마크검출기의 출력을 사용해서 식별정보검출펄스를 발생시키는 타이밍제어기, 상기 타이밍제어기로부터의 식별정보검출펄스를 사용해서 식별정보를 검출하는 식별정보검출기 및 상기 식별정보검출기에서 출력된 식별정보에서 섹터형태를 검출하고 상기 섹터형태에서 전환부를 나타내는 신호를 출력하는 섹터형태검출기로 구성되며, 상기 섹터형태검출기의 출력을 워블신호의 극성을 전환하는 극성전환신호로 하는 것을 특징으로 하는 워블신호 검출회로.

청구항 11

제10항에 있어서,

상기 전환부의 식별정보가 제1 식별정보와 제2 식별정보를 포함하고, 상기 제1 및 상기 제2 식별정보에 어드레스마크 및 섹터형태를 포함하는 상기 기록매체에서 워블신호의 극성을 전환부에 있어서 전환하기 위한 극성전환신호를 얻기 위해, 상기 식별정보검출기는 제1 및 제2 식별정보검출기로 구성되는 것을 특징으로 하는 워블신호 검출회로.

청구항 12

제11항에 있어서,

에러검출기를 마련하고, 상기 제1 및 제2 식별정보검출기의 출력을 각각 에러검출기로 공급하고, 상기 섹터형태검출기에 있어서 에러가 없는 식별정보에서 극성전환신호를 출력하고, 상기 제1 및 제2 식별정보 모두 에러가 없는 경우에는 미리 정해진 조건과 합치하는 쪽의 상기 식별정보를 사용해서 상기 극성전환신호를 발생시키는 것을 특징으로 하는 워블신호 검출회로.

청구항 13

워블신호와 기준클럭을 분주한 클럭이 공급되는 클럭전환회로, 상기 클럭전환회로의 출력이 공급되는 PLL회로 및 상기 워블신호의 이상을 검출해서 클럭전환신호를 발생하는 클럭전환신호발생기를 구비하고,

워블신호를 정상적으로 검출할 수 없는 경우, 상기 클럭전환신호발생기의 출력을 상기 클럭전환회로로 공급해서 상기 클럭전환회로를 전환하고, 상기 PLL회로로 상기 분주된 기준클럭을 공급하는 것을 특징으로 하는 워블신호 검출회로.

청구항 14

제13항에 있어서,

상기 클럭전환신호발생기는 기록매체에 기록되어 있는 식별정보를 검출하는 식별정보검출기와 상기 식별정보의 에러를 검출하는 에러검출기로 구성되어 있는 것을 특징으로 워블신호 검출회로.

청구항 15

제14항에 있어서,

상기 클럭전환신호발생기는 상기 에러검출기의 출력이 연속해서 발생된 경우에 출력을 발생하는 연속재생검출기를 더 갖는 것을 특징으로 하는 워블신호 검출회로.

청구항 16

워블신호가 입력되고 그의 출력에 기록재생타이밍 생성용 클럭을 발생하는 PLL회로와 기록매체의 식별부에 기록되어 있는 식별정보에서 식별부의 위치를 검출해서 PLL유지신호를 발생하는 PLL유지신호발생기로 구성되고,

상기 PLL유지신호를 상기 PLL회로로 공급하는 것에 의해서, 식별부의 기간 PLL회로를 구성하는 발진기의 발진을 지속시키는 것을 특징으로 하는 워블신호 검출회로.

청구항 17

제16항에 있어서,

상기 PLL유지신호발생기는 기록매체의 식별부에 기록되어 있는 식별정보에 포함되어 있는 어드레스마크를 검출하는 어드레스마크검출기와 상기 어드레스마크검출기의 출력에서 식별부 검출펄스를 출력하는 타이밍

제어기로 구성되어 있는 것을 특징으로 하는 워블신호 검출회로.

청구항 18

제17항에 있어서,

상기 PLL유지신호발생기는 워블신호의 1주기를 상기 PLL회로에서 출력되는 기록재생타이밍 클럭출력을 사용해서 계측하고, 그 계측값이 미리 정해진 값과 다른 경우에 워블이상신호를 발생하는 계측기를 더 갖는 것을 특징으로 하는 워블신호 검출회로.

청구항 19

제18항에 있어서,

상기 PLL유지신호발생기는 상기 계측기의 출력과 상기 타이밍제어기에서 출력되는 식별검출펄스의 논리합을 취하는 논리합회로를 더 갖는 것을 특징으로 하는 워블신호 검출회로.

청구항 20

기록매체의 식별부에 기록된 식별정보를 검출하는 식별정보검출기, 검출된 식별정보의 에러를 검출하는 에러검출기 및 상기 에러검출기의 출력을 기억하는 식별정보레지스터로 구성되어 있는 것을 특징으로 하는 정보처리장치.

청구항 21

제20항에 있어서,

상기 식별정보는 제1 및 제2 식별정보로 이루어지고,

상기 식별정보검출기는 제1 및 제2 식별정보검출기로 구성되고,

상기 에러검출기는 제1 및 제2 에러검출기로 구성되는 것을 특징으로 하는 정보처리장치.

청구항 22

제21항에 있어서,

상기 제1 및 제2 에러검출기의 출력이 공급되고 식별정보의 에러유무를 선별해서 출력하는 식별정보선택기가 마련되는 것을 특징으로 하는 정보처리장치.

청구항 23

제22항에 있어서,

상기 식별정보선택기는 제1 및 제2 플립플롭으로 구성되어 있는 것을 특징으로 하는 정보처리장치.

청구항 24

홀부 트랙과 홀사이부 트랙이 교대로 배치되고, 상기 홀부 트랙과 상기 홀사이부 트랙 사이에 워블부를 갖고, 상기 홀부 트랙과 홀사이부 트랙은 원호상의 기록단위인 섹터로 분할되고, 상기 각 섹터의 선두에는 워블신호가 기록되어 있지 않은 식별부가 마련되고, 1주에 1개 마련되는 식별부는 상기 홀부 트랙과 상기 홀사이부 트랙의 접속을 전환하는 전환부를 구성하고, 상기 식별부에는 식별정보가 기록되어 있는 기록매체의 섹터의 결함을 검출하기 위해, 상기 섹터의 개시위치를 나타내는 섹터개시위치검출펄스를 발생하는 타이밍제어기, 상기 타이밍제어기의 출력을 사용해서 상기 섹터의 길이를 계측하고 상기 섹터의 길이가 미리 정해진 것과 다른 경우에 출력을 발생하는 섹터길이검출기 및 상기 섹터길이검출기의 출력을 기억하는 레지스터로 구성되어 있는 것을 특징으로 하는 정보처리장치.

청구항 25

제24항에 있어서,

상기 섹터길이검출기는 상기 섹터를 워블신호로 계수하는 섹터내 펄스검출기로 구성되어 있는 것을 특징으로 하는 정보처리장치.

청구항 26

홀부 트랙과 홀사이부 트랙이 교대로 배치되고, 상기 홀부 트랙과 상기 홀사이부 트랙 사이에 워블부를 갖고, 상기 홀부 트랙과 상기 홀사이부 트랙의 접속을 전환부에서 실행하고, 상기 전환부에는 식별정보가 기록되어 있고, 상기 식별정보는 식별정보를 추출하기 위한 어드레스마크와 전환부를 나타내는 섹터형태 정보를 포함하고 있는 기록매체에서 워블신호의 극성을 전환하기 위한 신호를 발생시키기 위해, 워블신호의 파형을 정형하는 파형정형회로, 워블신호의 극성을 전환하기 위한 극성전환회로, 상기 극성전환회로에서 출력된 워블신호가 공급되고 이것과 동기한 클럭을 출력하는 PLL회로, 상기 워블신호와 상기 PLL회로의 출력신호를 피드백한 신호가 공급되고 상기 워블신호와 피드백신호의 위상차가 미리 정해진 위상차를 초과했을 때 극성전환신호를 발생하는 반전검출회로, 상기 어드레스마크를 검출하기 위한 어드레스마크검출기, 상기 어드레스마크검출기의 출력을 사용해서 식별정보검출펄스를 발생시키는 타이밍제어기, 상기 타이밍제어기로부터의 식별정보검출펄스를 사용해서 식별정보를 검출하는 식별정보검출기 및 상기 식별정보검출기에서 출력된 식별정보에서 섹터형태를 검출하고 상기 섹터형태에서 전환부를 나타내는 신호를 출력하는 섹터형태검출기로 구성되며, 상기 반전검출회로의 출력 및 상기 섹터형태검출기의 출력을 상기 극성전환회로로 공급해서 워블신호의 극성을 전환하는 것을 특징으로 하는 정보처리장치.

청구항 27

홍부 트랙과 홍사이부 트랙이 교대로 배치되고, 상기 홍부 트랙과 상기 홍사이부 트랙 사이에 워블부를 갖고, 상기 홍부 트랙과 홍사이부 트랙은 원호상의 기록단위인 섹터로 분할되고, 상기 각 섹터의 선두에는 워블신호가 기록되어 있지 않은 식별부가 마련되고, 1주에 1개 마련된 식별부는 상기 홍부 트랙과 상기 홍사이부 트랙의 접속을 전환하는 전환부를 구성하고, 상기 식별부에는 어드레스마크를 포함하는 식별 정보가 기록되어 있는 기록매체로부터의 워블신호에서 기록재생타이밍 생성용 클럭을 얻기 위해, 워블신호와 기준클럭을 분주한 클럭이 공급되는 클럭전환회로, 상기 클럭전환회로의 출력이 공급되는 PLL회로, 상기 식별정보를 검출하는 식별정보검출기, 상기 식별정보검출기의 출력의 에러를 검출하는 에러검출기 및 상기 에러검출기의 출력이 연속해서 발생된 경우에 출력을 발생하는 연속재생검출기로 구성되고, 상기 워블신호를 정상적으로 검출할 수 없는 경우에 상기 연속재생검출기의 출력을 상기 클럭전환회로로 공급해서 상기 클럭전환회로를 전환하고, 상기 PLL회로로 상기 분주된 기준클럭을 공급하는 것을 특징으로 하는 정보처리장치.

청구항 28

홍부 트랙과 홍사이부 트랙이 교대로 배치되고, 상기 홍부 트랙과 상기 홍사이부 트랙 사이에 워블부를 갖고, 상기 홍부 트랙과 홍사이부 트랙은 원호상의 기록단위인 섹터로 분할되고, 상기 각 섹터의 선두에는 워블신호가 기록되어 있지 않은 식별부가 마련되고, 1주에 1개 마련된 식별부는 상기 홍부 트랙과 상기 홍사이부 트랙의 접속을 전환하는 전환부를 구성하고, 상기 식별부에는 어드레스마크를 포함하는 식별 정보가 기록되어 있는 기록매체로부터의 워블신호에서 기록재생타이밍 생성용 클럭을 얻기 위해, 상기 워블신호가 입력되고 그의 출력이 기록재생타이밍 생성용 클럭을 발생시키는 PLL회로, 상기 기록매체의 식별부에 기록되어 있는 식별정보에 포함되어 있는 어드레스마크를 검출하는 어드레스마크검출기, 상기 어드레스마크검출기의 출력에서 식별정보검출펄스를 출력하는 타이밍제어기, 상기 타이밍제어기로부터의 식별정보검출펄스를 사용해서 식별정보를 검출하는 식별정보검출기 및 상기 식별정보검출기에서 출력된 식별정보에서 섹터형태를 검출하고 상기 섹터형태에서 전환부를 나타내는 신호를 출력하는 섹터형태검출기로 구성되며, 상기 섹터형태검출기의 출력을 PLL유지신호로서 상기 PLL회로로 공급하는 것에 의해서, 식별부의 기간 PLL회로를 구성하는 발진기의 발진을 지속시키는 것을 특징으로 하는 정보처리장치.

청구항 29

워블신호가 공급되고 워블신호를 계측하는 워블신호계측기와 상기 워블신호계측기에서 계측된 결과를 판정하는 판정기를 구비하고,

상기 워블신호가 이상인 경우 판정기의 출력으로 신호가 출력되는 것을 특징으로 하는 워블이상 검출회로.

청구항 30

워블신호가 공급되고 워블신호를 계측하는 워블신호계측기, 상기 워블신호계측기에서 계측된 결과를 판정하는 판정기 및 상기 판정기에서의 판정 결과 이상으로 판정된 섹터 또는 기록정보단위인 블록에 대해서 동일 데이터를 동일 섹터 또는 블록에 재기록하는 수단을 구비하는 것을 특징으로 하는 정보처리장치.

청구항 31

제30항에 있어서,

상기 워블신호계측기는 기록매체의 최소기록단위인 섹터내의 워블신호의 워블갯수를 계수하는 카운터로 구성되고,

상기 판정회로는 계수값이 미리 설정된 값에서 벗어난 경우에 이상으로 판정하는 것을 특징으로 하는 정보처리장치.

청구항 32

제30항에 있어서,

상기 워블신호계측기는 워블신호의 주기를 계측하는 주기계측회로로 구성되고,

상기 계측값이 설정된 판정값에서 벗어난 경우, 상기 판정회로는 이상으로 판정하는 것을 특징으로 하는 정보처리장치.

청구항 33

워블신호와 위상동기한 클럭에 따라 생성된 타이밍신호에 따라서 정보가 기록되어 있는 것을 특징으로 하는 기록매체.

청구항 34

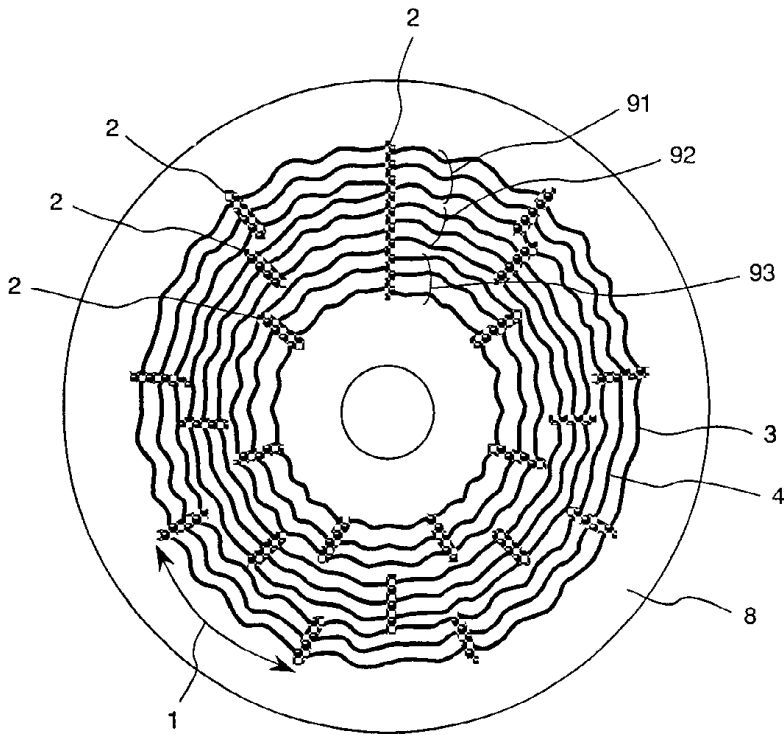
홍부 트랙과 홍사이부 트랙이 교대로 배치되고, 상기 홍부 트랙과 상기 홍사이부 트랙 사이에 워블부를 갖고, 상기 홍부 트랙과 상기 홍사이부 트랙의 접속을 전환부에서 실행하고, 상기 전환부에는 식별정보가 기록되어 있고, 상기 식별정보는 식별정보를 추출하기 위한 어드레스마크와 전환부를 나타내는 섹터형태 정보를 포함하고 있는 기록매체에서 워블신호의 극성을 전환하기 위한 신호를 발생시키기 위해, 워블신호의 파형을 정형하는 파형정형회로, 상기 워블신호의 극성을 전환하기 위한 극성전환회로 및 상기 극성전환회로에서 출력된 워블신호를 공급하고 출력으로 이 워블신호와 동기한 클럭을 출력하는 PLL회로를 갖고, 상기 워블신호와 피드백신호의 위상차가 미리 정해진 위상차를 초과했을 때 극성전환신호를 발생하고, 상기 극성전환신호를 상기 극성전환회로로 공급해서 워블신호의 극성을 반전시키는 스텝으로 이루어지는 정보처리방법.

청구항 35

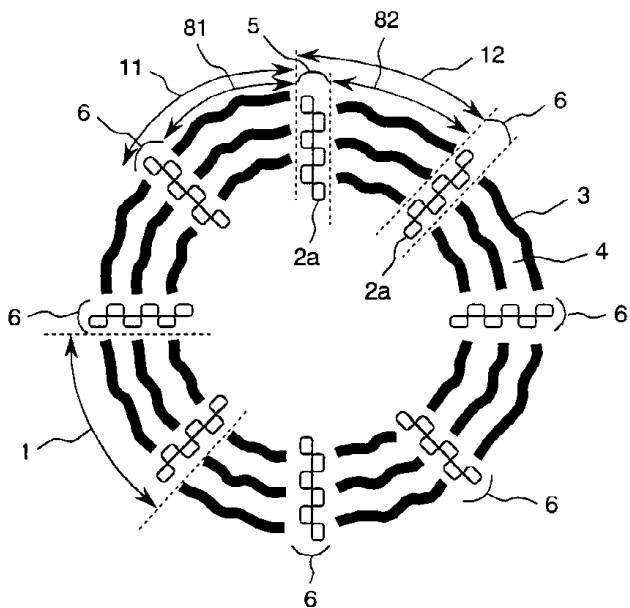
홍부 트랙과 홍사이부 트랙이 교대로 배치되고, 상기 홍부 트랙과 상기 홍사이부 트랙 사이에 위블부를 갖고, 상기 홍부 트랙과 상기 홍사이부 트랙의 접속을 전환부에서 실행하고, 상기 전환부에는 식별정보가 기록되어 있고, 상기 식별정보는 식별정보를 추출하기 위한 어드레스마크와 전환부를 나타내는 섹터형태 정보를 포함하고 있는 기록매체에서 위블신호의 극성을 전환하기 위한 신호를 발생시키기 위해, 상기 어드레스마크를 검출하고, 상기 어드레스마크를 사용해서 식별정보검출펄스를 발생시키고, 상기 식별정보검출펄스를 사용해서 식별정보를 검출하고, 상기 식별정보에서 섹터형태를 검출하고, 상기 섹터형태에서 전환부를 나타내는 신호를 출력하고, 상기 전환부를 나타내는 신호에 의해 위블신호의 극성을 전환하는 것을 특징으로 하는 정보처리방법.

도면

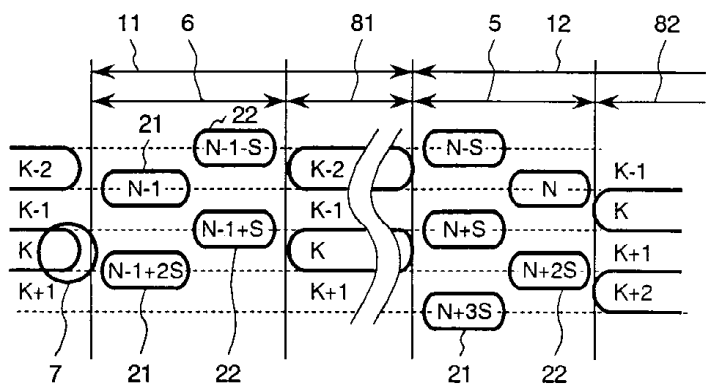
도면1



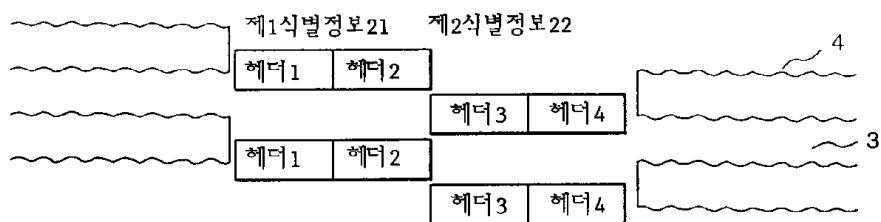
도면2



도면3



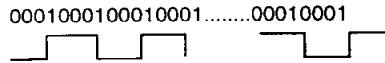
도면4a



도면4b

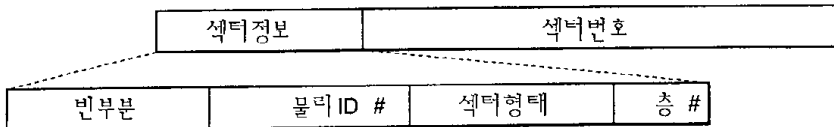
헤더 1					헤더 2				헤더 3				헤더 4						
VFO 1	AM 1	PID 1	IED 1	PA1	VFO 2	AM 2	PID 2	IED 2	PA2	VFO 3	AM 3	PID 3	IED 3	PA3	VFO 4	AM 4	PID 4	IED 4	PA4

VFO : 4Tw스페이스마크반복패턴



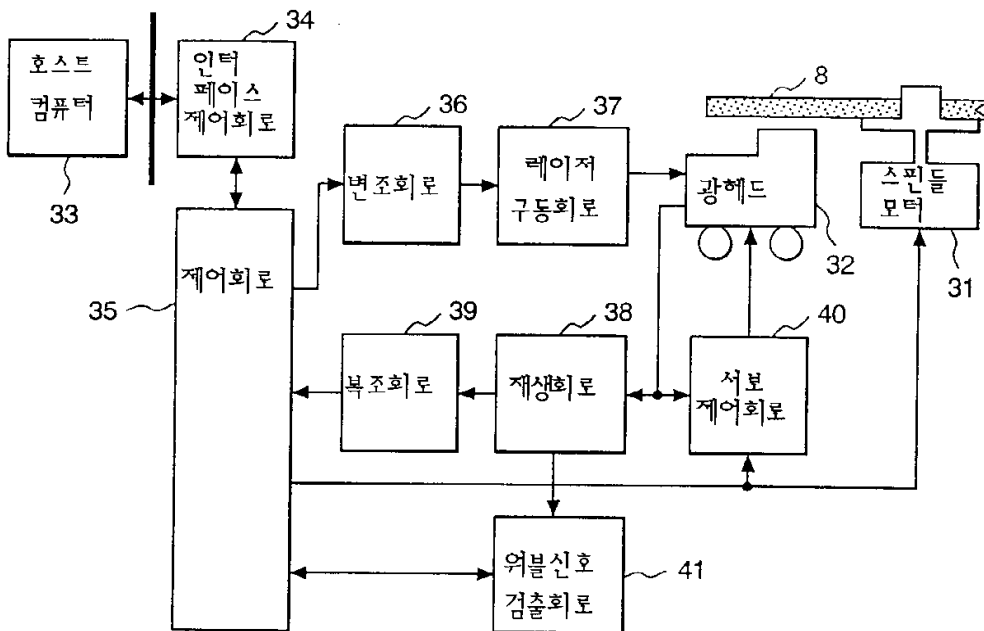
도면4c

PID (물리 ID) :

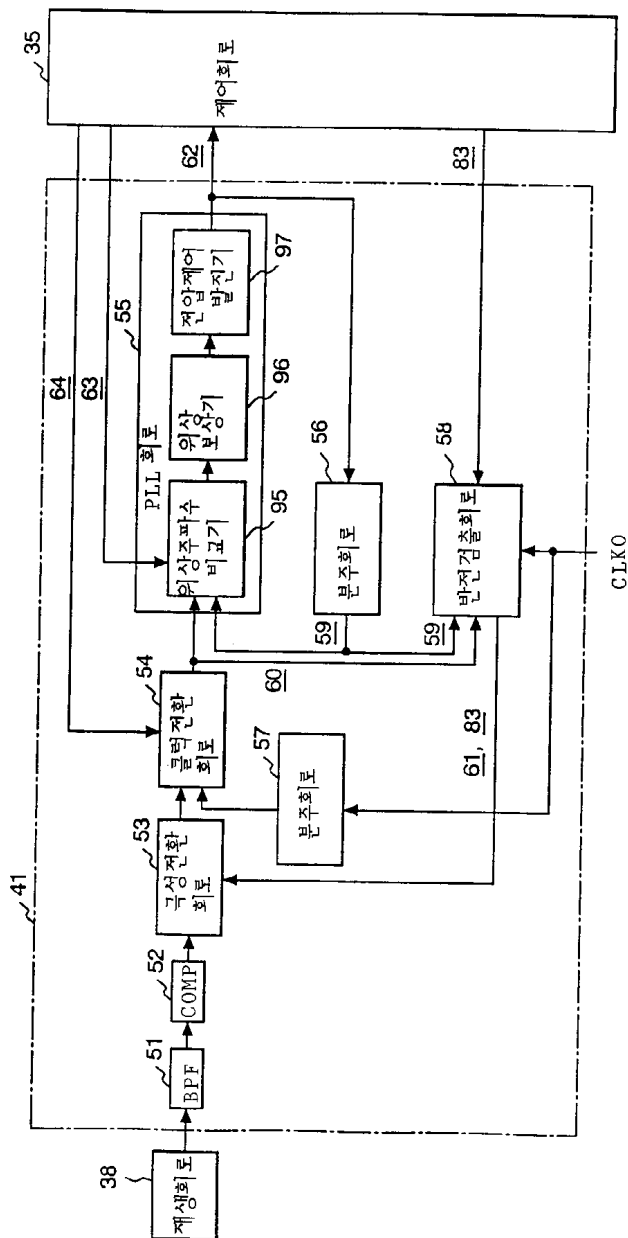


- 물리 ID : 00 .. 물리 ID1
- 01 .. 물리 ID2
- 10 .. 물리 ID3
- 11 .. 물리 ID4
- 섹터형태 : 000 .. 리드오리섹터
- 100 .. RAM 최상섹터
- 101 .. RAM 라스트섹터
- 110 .. RAM 비포라스트섹터
- 111 .. RAM 아더섹터

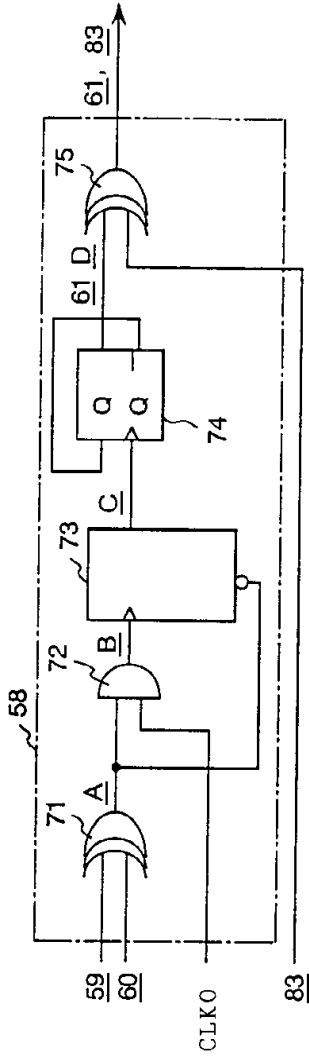
도면5



도면6

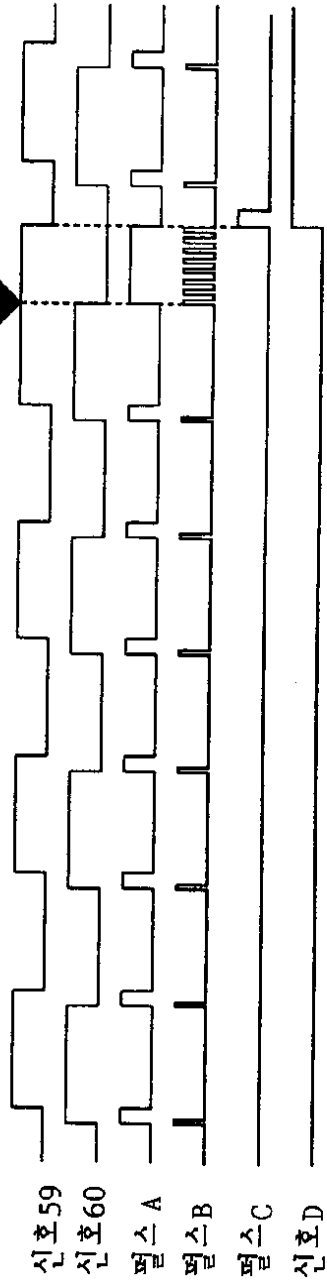


도면7a

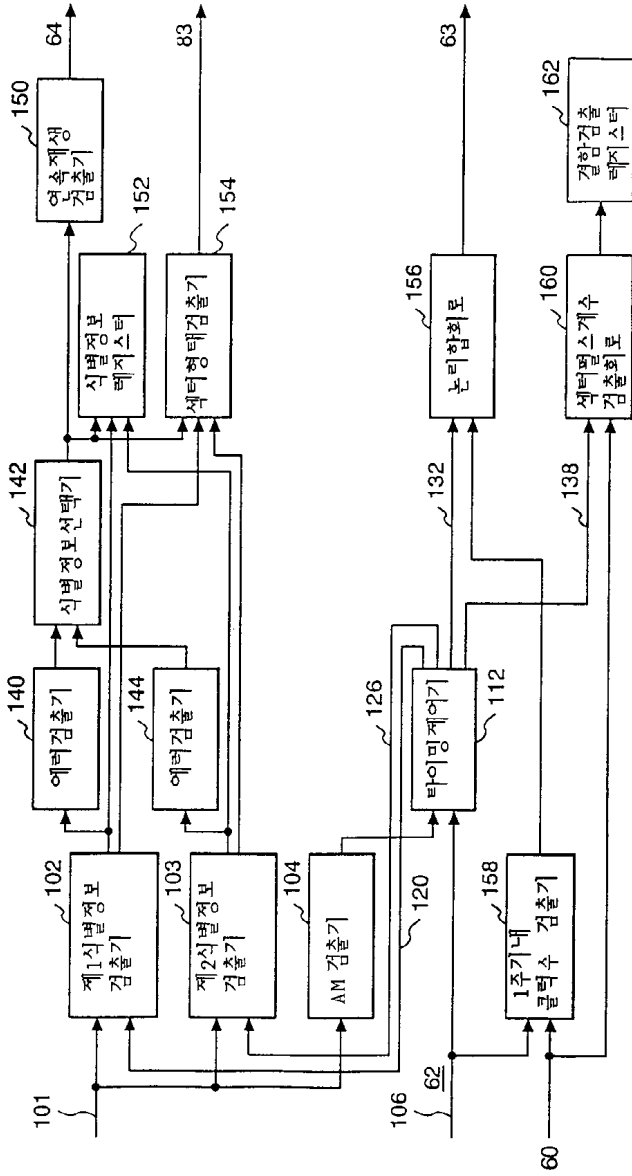


도면7b

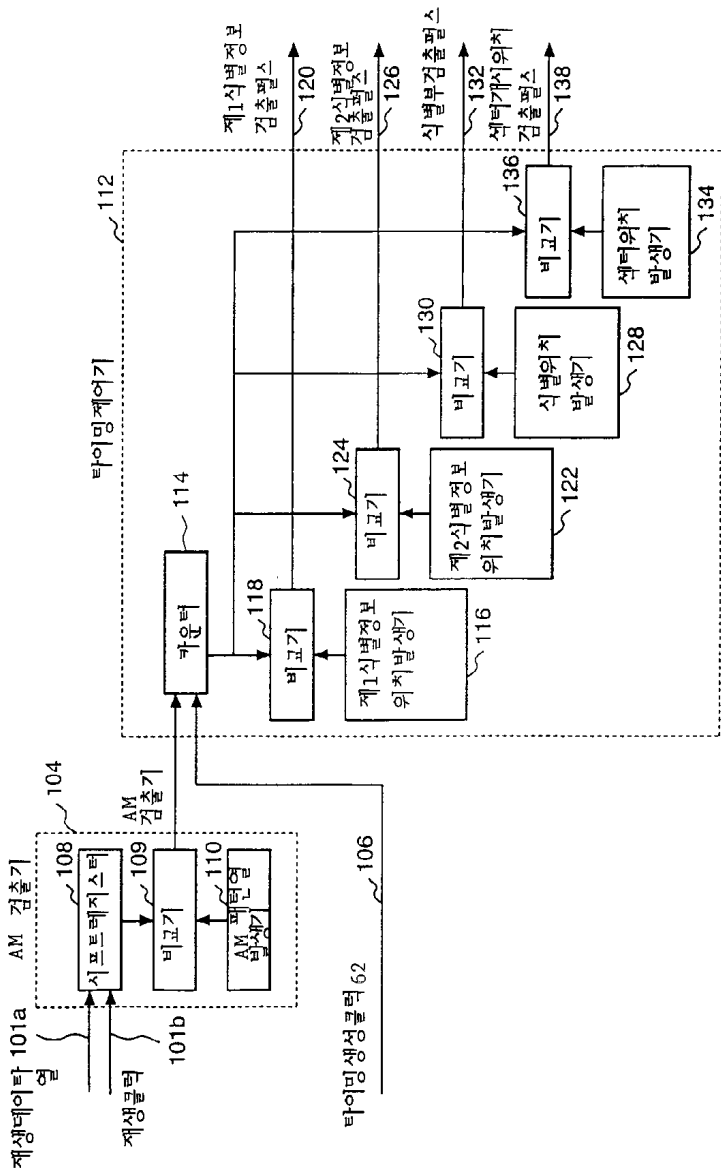
홈부/홈사이부 트랙전환부



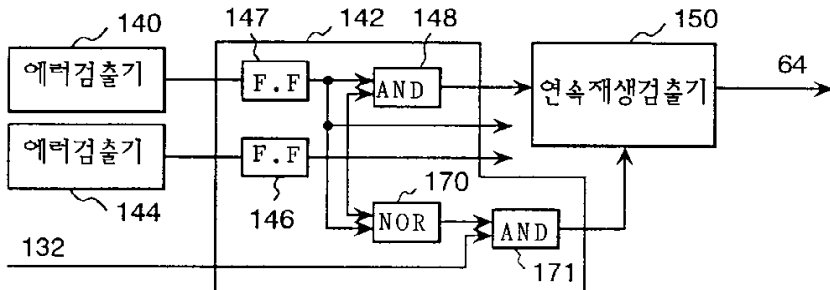
도면8



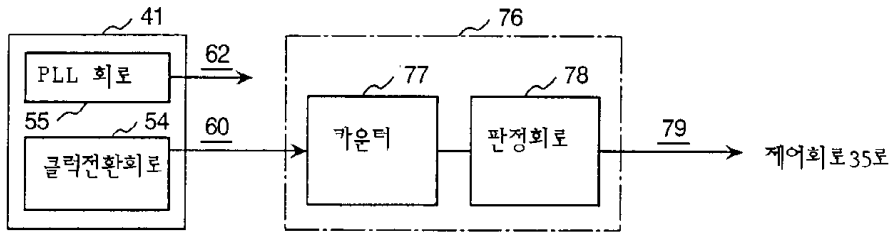
도면9



도면10



도면11



도면12

