

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-328554  
(P2004-328554A)

(43) 公開日 平成16年11月18日(2004.11.18)

(51) Int. Cl.<sup>7</sup>  
H04N 5/14

F I  
H04N 5/14

テーマコード(参考)  
5C021

審査請求 未請求 請求項の数 6 O L (全 10 頁)

(21) 出願番号 特願2003-123030 (P2003-123030)  
(22) 出願日 平成15年4月28日 (2003.4.28)

(71) 出願人 000005821  
松下電器産業株式会社  
大阪府門真市大字門真1006番地  
(74) 代理人 100113859  
弁理士 板垣 孝夫  
(74) 代理人 100068087  
弁理士 森本 義弘  
(72) 発明者 佐々木 善満  
大阪府門真市大字門真1006番地 松下  
電器産業株式会社内  
Fターム(参考) 5C021 XA03 XA13 XA42

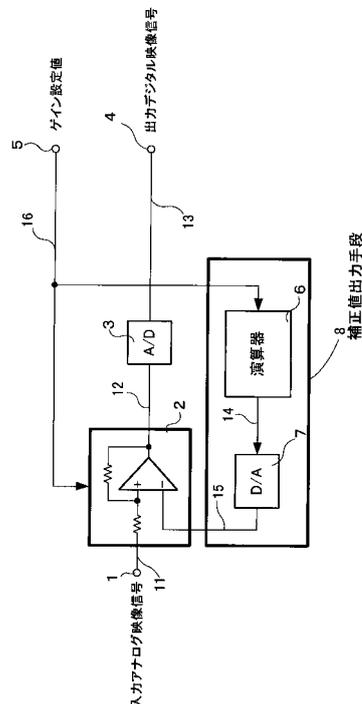
(54) 【発明の名称】 映像信号クランプ回路

(57) 【要約】

【課題】 可変ゲインアンプを用いて、映像信号の利得を制御することは映像信号処理において利得値にかかわらず、安定した画像を迅速に出力でき、かつ、回路規模が従来よりも小さな映像信号クランプ回路を提供することを目的とする。

【解決手段】 可変ゲイン差動増幅器2にゲイン値を設定すると同時に、このゲイン値に応じたD/A設定値を補正值出力手段8によって求めて前記可変ゲイン差動増幅器2に減算値として入力して黒レベル補正する。つまり、可変ゲイン差動増幅器2に設定する利得値を監視しながら黒レベル補正值をそれに連動して制御する。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

入力されたアナログ映像信号を増幅して出力するとともにそのゲインを外部入力端からのゲイン設定値により制御可能な差動増幅器と、  
前記差動増幅器の出力をデジタルに変換する A / D 変換器と、  
前記外部入力端からのゲイン設定値に応じた補正値を前記差動増幅器に黒レベル補正値として出力する補正値出力手段と  
を設け、前記 A / D 変換器の出力側からデジタル映像信号を出力する  
映像信号クランプ回路。

## 【請求項 2】

補正値出力手段を、  
差動増幅器のゲインを設定するゲイン設定値を計算式に代入して前記ゲイン設定値と一定の関係にあるアナログデータを出力する演算器と、  
前記演算器の出力するアナログデータをデジタル変換して前記差動増幅器に黒レベル補正値として出力する D / A 変換器と  
で構成した  
請求項 1 記載の映像信号クランプ回路。

10

## 【請求項 3】

補正値出力手段を、  
差動増幅器のゲインを設定するゲイン設定値に応じたデータが書き込まれており時々の前記ゲイン設定値に応じて黒レベル補正値を読み出して出力する記憶手段で構成した  
請求項 1 記載の映像信号クランプ回路。

20

## 【請求項 4】

入力されたアナログ映像信号を増幅して出力するとともにそのゲインを外部入力端からのゲイン設定値により制御可能な差動増幅器と、  
前記差動増幅器の出力をデジタルに変換する A / D 変換器と、  
前記 A / D 変換器の出力の O B 部のレベルを平均化し O B 平均値を出力する平均回路と、  
前記平均回路からの O B 平均値と外部から入力された O B 基準値の差分値を出力する減算器と、  
前記差分値と前記外部入力端からのゲイン設定値に応じた補正値を前記差動増幅器に黒レベル補正値として出力する補正値出力手段と  
を設け、前記 A / D 変換器の出力側からデジタル映像信号を出力する  
映像信号クランプ回路。

30

## 【請求項 5】

補正値出力手段を、  
前記差動増幅器のゲインを設定するゲイン設定値と前記減算器の出力する差分値とを計算式に代入して前記ゲイン設定値と一定の関係にあるアナログデータを出力する演算器と、  
前記演算器の出力するアナログデータをデジタル変換して前記差動増幅器に黒レベル補正値として出力する D / A 変換器と  
で構成した  
請求項 4 記載の映像信号クランプ回路。

40

## 【請求項 6】

補正値出力手段を、  
差動増幅器のゲインを設定するゲイン設定値と前記減算器の出力する差分値に応じたデータが書き込まれており時々の前記ゲイン設定値と前記差分値に応じて読み出して黒レベル補正値を出力する記憶手段で構成した  
請求項 4 記載の映像信号クランプ回路。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

50

本発明はCCD、MOSセンサ等の固体撮像素子から出力されるアナログ映像信号をデジタル変換して出力映像信号を発生する回路で使用されるクランプ回路に関する。

【0002】

【従来の技術】

固体撮像素子からの映像信号を取り扱う機器では、黒レベルを固定させる映像信号クランプ回路（OBクランプ回路と呼ばれている）が用いられている。通常、黒レベルの基準として、固体撮像素子の撮像面上に設けられた遮光部（オプティカルブラック、以下、OBと称す）を用いて、映像信号の黒レベルを固定している。

【0003】

（特許文献1）には、状況に応じて時定数を制御可能なクランプ回路が提案されている。10  
その構成を図3に示す。

図3の構成において、撮像素子（図示せず）からの入力アナログ映像信号は、アナログ映像入力101を介して差動増幅器102に入力されて増幅される。差動増幅器102の出力信号は可変ゲインアンプ103を介して差動増幅器104に入力される。可変ゲインアンプ103は外部から入力される制御信号に応じてゲインを可変することができる。

【0004】

差動増幅器104の出力は、A/D変換器105を介して出力デジタル映像信号にデジタル変換されてデジタル映像出力106を介してデジタル映像信号処理部（図示せず）へ出力される。

【0005】

また、A/D変換器105の出力は、減算器107において基準値入力端子108から入力される基準値が減算され、本来クランプしたい基準値との誤差が出力される。20

【0006】

減算器107の出力は平均回路110へ供給され、基準レベルとの誤差を数画素分平均した値が出力される。このとき、入力109からの制御信号により映像信号のOB部と無信号部の基準値からの誤差平均が出力される。

【0007】

平均回路110の出力は、クリップ回路111によりクリップがかけられ、クリップ回路110の出力は垂直積分回路112により、複数の水平走査線期間で平均化した誤差レベルを加算器113へ入力し、現在の帰還直流レベルであるD型フリップフリップ114の出力を加算し、次の帰還直流レベルとなる。そして、次の水平走査線期間のクロックHCLK2により新たな帰還直流レベルとしてD/A変換器115によりアナログ変換されてアナログ信号レベルとなり、前記差動増幅器104へ入力される。すなわち、差動増幅器104にはOB部のレベルを基準値と比較してフィードバックがかかる。30

【0008】

また、前記クリップ回路111の出力は、乗算器116によりゲインkを乗算されたあと、加算器117を経て、1フィールド遅延回路118へ入力される。この1フィールド遅延回路118の出力が加算器117へ入力され、現在の帰還直流レベルと加算され、D/A変換器119によりアナログ信号レベルへ変換されて、前記差動増幅器102に入力される。すなわち、差動増幅器102には無信号部のレベルを基準値と比較してフィードバックがかかる。40

【0009】

【特許文献1】

特開2000-224440号公報

【0010】

【発明が解決しようとする課題】

一般的に、暗い場所を撮像したり、明るい場所を撮像する場合には、映像信号回路に直列に介装されている可変ゲインアンプのゲインを変更して、映像信号の利得を制御する。

【0011】

この場合、利得を変化させる際には、映像信号の直流電流成分が必ず変動するため、前記 50

可変ゲインアンプの後段において、A/D変換器によってこれをデジタル変換して出力映像信号を得るためには、A/D変換器のデジタル変換の有効範囲に可変ゲインアンプの出力信号を納めることが必要である。

【0012】

特開2000-224440号公報の回路構成では、可変ゲインアンプ103の利得の変動が小さい場合にはOBレベルと基準レベルの差が小さく、OBレベルを安定させることができる。

【0013】

しかし、今日、携帯電話等にカメラが搭載されることが増え、暗い場所を手軽に撮像したいという要望が出てきている。この場合には可変ゲインアンプ103の利得をこれまで以上に大きくする必要がある。

10

【0014】

一般的に、可変ゲインアンプの利得を大きくすると、可変ゲインアンプの出力DC成分の変動が大きくなり、A/D変換器のデジタル変換の有効範囲を超えてしまう場合が起こりうる。

【0015】

図4(b)は前記可変ゲインアンプの出力のアナログ映像信号がA/D変換器のデジタル変換の有効範囲に収まっている場合の正常な出力映像の例を示している。この場合は、参考に記載した出力画像のように、正常な画像が得られる。

【0016】

これに対して、前記可変ゲインアンプの出力のアナログ映像信号が前記A/D変換器のデジタル変換の有効範囲に対して図4(a)に示すように、高いレベルに外れた場合は、出力映像が白浮きを起こし、反対に図4(c)に示すように低いレベルに外れた場合は出力映像が黒沈みを起こし、図4(a)(c)のいずれの場合も映像として成立しない。

20

【0017】

特開2000-224440号公報の構成では、OBレベルが基準値に対して大きく外れた場合にはクリップ回路111のクリップ値を大きくすることで収束速度は早くできるが、フィードバック方式を採用しているため、少なくとも2回以上のフィードバックが必要である。これを図5に基づいて具体的に説明する。

【0018】

図5は、OBレベルが基準値に対して高いレベルに映像が外れて白浮きを起こした場合の補正の様子を示している。

30

この場合には、図5(a)に示すように、一度、白浮きを起こした映像が現れ、次に目標値に近づけるよう図5(b)に示すように補正をかける。しかし、前記の補正ではまだ目標値より外れているので、図5(c)に示すようにさらに補正をかけて目標値に到達して正常画像が得られる。

【0019】

すなわち、大きな利得を可変ゲインアンプ103に設定した場合、A/D変換器105の有効範囲をこえて、画像の黒沈み、および、白浮きが発生し、映像が成立しない場合が存在し、直ちに正常画像が得られない問題がある。

40

【0020】

そこで本発明は、可変ゲインアンプ103に設定する利得値にかかわらず、安定した画像を迅速に出力でき、かつ、回路規模が従来よりも小さな映像信号クランプ回路を提供することを目的とする。

【0021】

【課題を解決するための手段】

本発明の映像信号クランプ回路は、可変ゲインアンプに設定する利得値を監視しながら黒レベル補正值をそれに連動して制御するように構成したことを特徴とする。

【0022】

本発明の映像信号クランプ回路は、入力されたアナログ映像信号を増幅して出力するとと

50

もにそのゲインを外部入力端からのゲイン設定値により制御可能な差動増幅器と、前記差動増幅器の出力をデジタルに変換するA/D変換器と、前記外部入力端からのゲイン設定値に応じた補正值を前記差動増幅器に黒レベル補正值として出力する補正值出力手段とを設け、前記A/D変換器の出力側からデジタル映像信号を出力することを特徴とする。

【0023】

この構成によると、ゲイン値を設定すると同時に、そのゲイン値に応じたD/A変換器の設定値を補正值出力手段が設定するので、前記差動増幅器に設定するゲイン値によらず、前記差動増幅器の出力をA/D変換器の有効範囲内に収めることができ、安定した画像が迅速に得られる。

【0024】

具体的には、補正值出力手段を、前記差動増幅器のゲインを設定するゲイン設定値を計算式に代入して前記ゲイン設定値と一定の関係にあるアナログデータを出力する演算器と、前記演算器の出力するアナログデータをデジタル変換して前記差動増幅器に黒レベル補正值として出力するD/A変換器とで構成した場合には、前記差動増幅器から出力された信号のOBレベルが基準値からはずれないような、D/A変換器からの出力DCを発生する設定値を計算できる計算式を用いる。

【0025】

また、入力されたアナログ映像信号を増幅して出力するとともにそのゲインを外部入力端からのゲイン設定値により制御可能な差動増幅器と、前記差動増幅器の出力をデジタルに変換するA/D変換器と、前記A/D変換器の出力のOB部のレベルを平均化しOB平均値を出力する平均回路と、前記平均回路からのOB平均値と外部から入力されたOB基準値の差分値を出力する減算器と、前記差分値と前記外部入力端からのゲイン設定値に応じた補正值を前記差動増幅器に黒レベル補正值として出力する補正值出力手段とを設け、前記A/D変換器の出力側からデジタル映像信号を出力することを特徴とする。

【0026】

この構成によると、撮像素子の製造ばらつき、およびシステム動作中の温度変化による前記差動増幅器からの出力の変動を吸収することができ、より安定した画像を出力できる。また、撮像素子のばらつきを吸収することにより、この映像信号クランプ回路を使用した製品の特性保証範囲を広げられ、歩留まり率の向上を期待できる。

【0027】

具体的には、補正值出力手段を、前記差動増幅器のゲインを設定するゲイン設定値と前記減算器の出力する差分値とを計算式に代入して前記ゲイン設定値と一定の関係にあるアナログデータを出力する演算器と、前記演算器の出力するアナログデータをデジタル変換して前記差動増幅器に黒レベル補正值として出力するD/A変換器とで構成する。

【0028】

【発明の実施の形態】

以下、発明の各実施の形態を図1と図2に基づいて説明する。

(実施の形態1)

図1は本発明の(実施の形態1)の映像信号クランプ回路を示す。

【0029】

図1の構成において、1は映像信号入力端子、2は可変ゲイン差動増幅器、3はA/D変換器、4はデジタル映像出力端子、5は外部入力端、6は演算器、7はD/A変換器である。この実施の形態では演算器6とD/A変換器7とで補正值出力手段8が構成されている。

【0030】

映像信号入力端子1から入力された入力アナログ映像信号11は、映像信号を含む有効信号部と映像信号を含まないブランキング期間で構成されている。また、ブランキング期間は黒レベルの基準となるOB部と無信号部で構成されている。映像機器の黒レベルの基準となるのは、OB部なのでこのOB部のレベルを一定にすることが必要である。また、映像信号処理には可変ゲインを用いて、映像信号のゲインを可変ゲインアンプによって制御

10

20

30

40

50

することが通常である。このとき、映像信号の直流電流成分が変動する。また、可変ゲイン差動増幅器 2 から出力されたアナログ映像信号 1 2 は A / D 変換器 3 へ入力される。A / D 変換器 3 の適切な入力範囲に入力するため直流電流成分を一定のレベルに制御する必要がある。この 2 つの制御を行うことがクランプ回路の目的である。

#### 【 0 0 3 1 】

この入力アナログ映像信号 1 1 は、可変ゲイン差動増幅器 2 の非反転入力端子 ( + ) に入力され、外部入力端 5 から入力される所定のゲイン設定値 1 6 で指定されたゲインで増幅されたアナログ映像信号 1 2 は A / D 変換器 3 へ入力される。ここで、可変ゲイン差動増幅器 2 の反転入力端子 ( - ) には、後述の直流電圧 1 5 が印加され、入力アナログ映像信号 1 1 と差動増幅される。

10

#### 【 0 0 3 2 】

A / D 変換器 3 でデジタル変換されたデジタル映像信号 1 3 はデジタル映像出力端子 4 から図示しないデジタル信号処理回路へ供給される。

演算器 6 には外部入力端 5 からのゲイン設定値 1 6 を入力し、この値に応じた演算を行い、D / A 変換器 7 への D / A 設定値 1 4 を出力する。

#### 【 0 0 3 3 】

ここで、演算器 6 での演算を説明する。

演算式を線形一次式  $y = Ax + B$  と仮定する。ここで、 $y$  は D / A 変換器 7 への設定値、 $x$  は外部入力端 5 からのゲイン設定値 1 6、 $A$ 、 $B$  は定数とする。定数  $A$ 、 $B$  は、可変ゲイン差動増幅器 2、A / D 変換器 3、および、D / A 変換器 7 の特性を考慮し、ゲイン設定値 1 6 として規定された範囲のゲイン値が入力されても O B 部のレベルが目標値になるような、D / A 変換器 7 への D / A 設定値 1 4 を算出するように決定されている。

20

#### 【 0 0 3 4 】

D / A 設定値 1 4 は D / A 変換器 7 によりデジタル変換されて直流電圧 1 5 となり、可変ゲイン差動増幅器 2 の反転入力端子 ( - ) に入力される。

すなわち、ゲイン設定値 1 6 に対応した一意の値を演算により算出して、D / A 変換器 7 に設定し、直流電圧 1 5 を決定することで、O B レベルを固定する。

#### 【 0 0 3 5 】

このとき、可変ゲイン差動増幅器 2 にゲイン設定値 1 6 を設定すると同時に、D / A 設定値 1 4 を D / A 変換器 7 に設定するようにタイミング制御するよう構成することが望ましい。

30

#### 【 0 0 3 6 】

なお、外部入力端 5 からのゲイン設定値に応じた補正值を可変ゲイン差動増幅器 2 に黒レベル補正值として出力する補正值出力手段 8 を、可変ゲイン差動増幅器 2 のゲインを設定するゲイン設定値 1 6 を計算式に代入して前記ゲイン設定値 1 6 と一定の関係にあるアナログデータを出力する演算器 6 と、演算器 6 の出力するアナログデータをデジタル変換して可変ゲイン差動増幅器 2 に黒レベル補正值として出力する D / A 変換器 7 とで構成したが、この補正值出力手段 8 は、可変ゲイン差動増幅器 2 のゲインを設定するゲイン設定値 1 6 に応じたデータが書き込まれており時々の前記ゲイン設定値 1 6 に応じて黒レベル補正值を読み出して出力する記憶手段で構成することもできる。

40

#### 【 0 0 3 7 】

( 実施の形態 2 )

図 2 は ( 実施の形態 2 ) の映像信号クランプ回路を示す。

図 1 に示した ( 実施の形態 1 ) とは、補正值出力手段 8 の構成だけが異なっている。なお、同じ構成用件には ( 実施の形態 1 ) と同じ符号を付けて説明する。

#### 【 0 0 3 8 】

図 2 の構成において、1 は映像信号入力端子、2 は可変ゲイン差動増幅器、3 は A / D 変換器、4 はデジタル映像出力端子、4 5 は平均回路、4 6 は O B 基準値入力端子、4 7 は減算器、4 8 は外部入力端、4 9 は演算器である。この実施の形態では演算器 4 9 と D / A 変換器 7 とで補正值出力手段 8 が構成されている。

50

## 【0039】

入力アナログ映像信号11は可変ゲイン差動増幅器2の非反転入力端子(+)に入力され、外部入力端5から入力される所定のゲイン設定値16で指定されたゲインで増幅されたアナログ映像信号12はA/D変換器3へ入力される。ここで、可変ゲイン差動増幅器2の反転入力端子(-)には、後述の直流電圧58が印加され、入力アナログ映像信号11と差動増幅される。

## 【0040】

A/D変換器3でデジタル変換されたデジタル映像信号13はデジタル映像出力端子4から図示しないデジタル信号処理回路へ供給されるとともに、平均回路45へ入力される。

## 【0041】

平均回路45は、OB部のレベルを平均化しOB平均値を出力する。OB平均値は基準値入力端46から入力されたOB基準値54と減算器47で減算され、OB基準値54との差分値55が出力される。

## 【0042】

演算器49は外部入力端48からのゲイン設定値16と差分値55を入力とし、この値に応じた演算を行い、D/A変換器7へのD/A設定値57を出力する。

## 【0043】

ここで、演算器49での演算を説明する。

演算式を線形一次式  $y = Ax + B$  と仮定する。ここで、 $y$  はD/A変換器7への設定値、 $x$  は外部入力端5からのゲイン設定値16、 $A$ 、 $B$  は変数とする。変数 $A$ 、 $B$ は、可変ゲイン差動増幅器2、A/D変換器3、およびD/A変換器7の特性を考慮し、ゲイン設定値16に対してOB部のレベルがOB基準値54になるようなD/A変換器7のD/A設定値57を算出するように初期値を決定する必要がある。また、差分値55が正值を取る場合、変数 $A$ 、 $B$ を小さくし、差分値55が負値を取る場合に変数 $A$ 、 $B$ を大きくし、線形一次式を動的に補正する。

## 【0044】

演算器49からのD/A設定値57はD/A変換器7により直流電圧58となり、可変ゲイン差動増幅器2の反転入力端子(-)に入力される。

すなわち、ゲイン設定値16に対応した一意の値を演算式により算出、D/A変換器7に設定し、直流電圧58を決定することで、OBレベルを固定する。また、演算式を動的に補正をすることで、撮像素子の特性のばらつき、温度変化に対応したクランプ回路を提供できる。

## 【0045】

このとき、可変ゲイン差動増幅器2にゲイン設定値16を設定すると同時に、D/A設定値57をD/A変換器7に設定することが望ましい。

なお、差分値55と外部入力端5からのゲイン設定値に応じた補正值を可変ゲイン差動増幅器2に黒レベル補正值として出力する補正值出力手段8を、可変ゲイン差動増幅器2のゲインを設定するゲイン設定値16と減算器47の出力する差分値55とを計算式に代入して前記ゲイン設定値16と一定の関係にあるアナログデータを出力する演算器49と、演算器49の出力するアナログデータをデジタル変換して可変ゲイン差動増幅器2に黒レベル補正值として出力するD/A変換器7とで構成したが、この補正值出力手段8は、可変ゲイン差動増幅器2のゲインを設定するゲイン設定値16と減算器47の出力する差分値55に応じたデータが書き込まれた記憶手段で構成し、時々前記ゲイン設定値16と前記差分値55に応じてこの記憶手段から読み出して黒レベル補正值を出力するように構成することもできる。

## 【0046】

## 【発明の効果】

以上のように本発明によると、入力されたアナログ映像信号を増幅する差動増幅器に設定するゲイン値に連動して、前記差動増幅器の出力をA/D変換器の有効範囲内に収めることができ、安定した画像が迅速に得られる。

10

20

30

40

50

## 【 0 0 4 7 】

また、撮像素子の製造ばらつき、およびシステム動作中の温度変化による前記差動増幅器からの出力の変動を吸収することができ、より安定した画像を出力できる。また、撮像素子のばらつきを吸収することにより、製品の特性保証範囲を広げられ、歩留まり率を向上できる。

## 【 図面の簡単な説明 】

【 図 1 】 本発明の（実施の形態 1）の映像信号クランプ回路のブロック図

【 図 2 】 本発明の（実施の形態 2）の映像信号クランプ回路のブロック図

【 図 3 】 従来映像信号クランプ回路のブロック図

【 図 4 】 問題点を説明する説明図

10

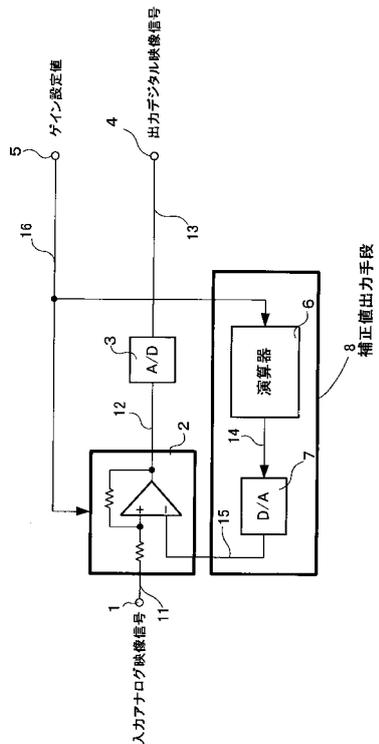
【 図 5 】 白浮きを発生した場合に正常画像を得るまでの補正過程の説明図

## 【 符号の説明 】

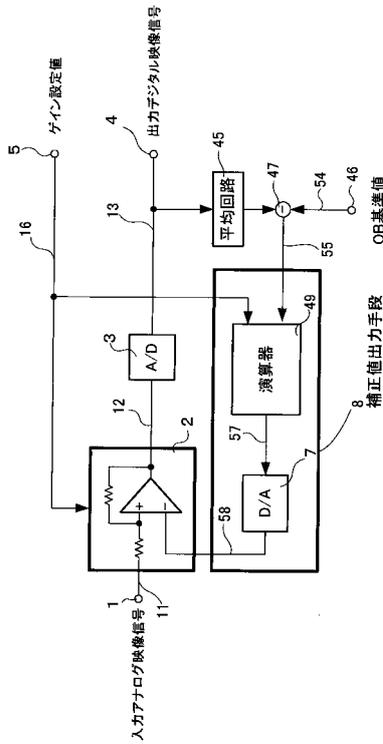
- 1 映像信号入力端子
- 2 可変ゲイン差動増幅器
- 3 A / D 変換器
- 4 デジタル映像出力端子
- 5 外部入力端
- 6 演算器
- 7 D / A 変換器
- 8 補正值出力手段
- 1 1 入力アナログ映像信号
- 1 2 アナログ映像信号
- 1 4 D / A 設定値
- 1 6 ゲイン設定値
- 4 5 平均回路
- 4 6 O B 基準値入力端子
- 4 7 減算器
- 4 8 外部入力端
- 4 9 演算器

20

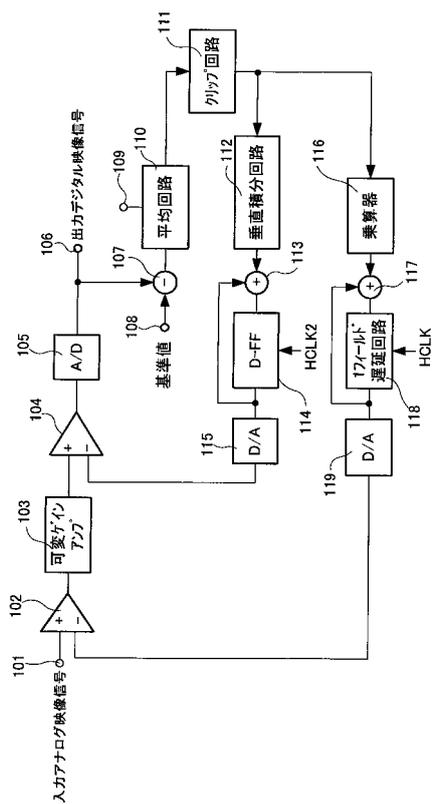
【図1】



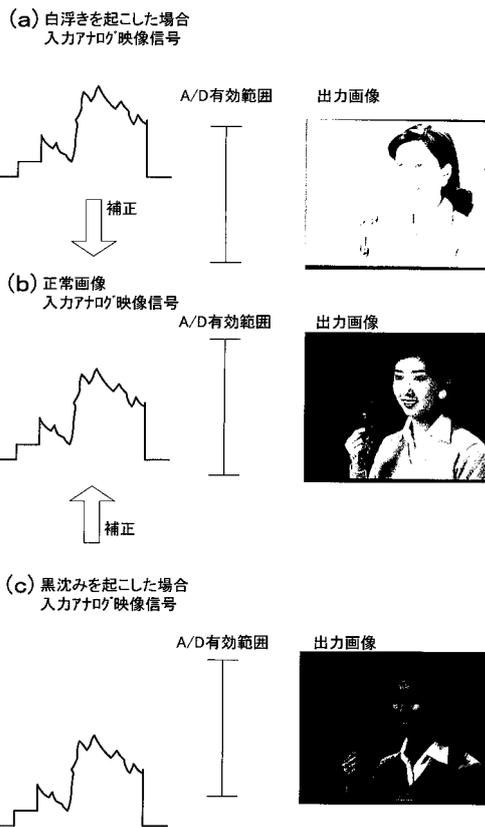
【図2】



【図3】

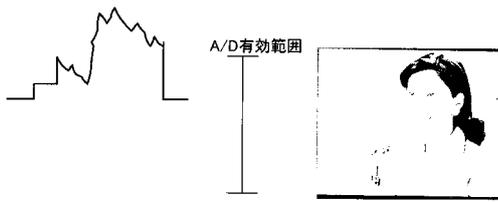


【図4】

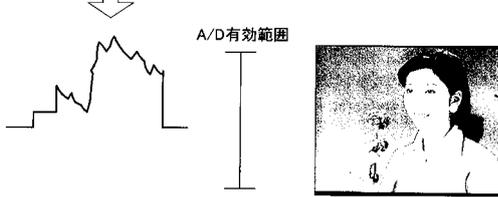


【 図 5 】

(a) 白浮きを起こした場合



(b) 1回目の補正



(c) 2回目の補正

