

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6663887号
(P6663887)

(45) 発行日 令和2年3月13日(2020.3.13)

(24) 登録日 令和2年2月19日(2020.2.19)

(51) Int.Cl.	F I
HO 1 L 27/146 (2006.01)	HO 1 L 27/146 D
HO 1 L 21/316 (2006.01)	HO 1 L 27/146 A
HO 4 N 5/374 (2011.01)	HO 1 L 21/316 X
	HO 4 N 5/374

請求項の数 22 (全 29 頁)

(21) 出願番号	特願2017-135390 (P2017-135390)	(73) 特許権者	000002185
(22) 出願日	平成29年7月11日(2017.7.11)		ソニー株式会社
(62) 分割の表示	特願2015-235718 (P2015-235718) の分割		東京都港区港南1丁目7番1号
原出願日	平成22年3月31日(2010.3.31)	(74) 代理人	100135828
(65) 公開番号	特開2017-212453 (P2017-212453A)		弁理士 飯島 康弘
(43) 公開日	平成29年11月30日(2017.11.30)	(72) 発明者	檜山 晋
審査請求日	平成29年8月7日(2017.8.7)		東京都港区港南1丁目7番1号 ソニー株 式会社内
審査番号	不服2019-2835 (P2019-2835/J1)	(72) 発明者	渡辺 一史
審査請求日	平成31年3月1日(2019.3.1)		東京都港区港南1丁目7番1号 ソニー株 式会社内

最終頁に続く

(54) 【発明の名称】 固体撮像装置、および、その製造方法、電子機器

(57) 【特許請求の範囲】

【請求項1】

入射光側としての第1サイドと、当該第1サイドと対向する第2サイドとを有する半導体層を具備する画像装置であって、

前記半導体層は、入射光を受け入れる受光面、および、前記受光面に入射した光を電気に変換する複数の光電変換素子を有し、

各光電変換素子が画素分離部で分離されており、

当該画像装置は、

前記受光面に接し、前記光電変換素子および前記画素分離部が形成された部分を覆って配設され、負の固定電荷を有する高誘電体の第1の反射防止膜と、

前記受光面において前記第1の反射防止膜に接して積層され、窒化物または負の固定電荷を有する高誘電体の第2の反射防止膜と、

前記画素分離部に対応する位置において、前記第1の反射防止膜と前記第2の反射防止膜との間に凸状に形成されて配設された遮光膜と、

前記半導体層の前記第2サイドの近傍に配設された配線層と
を含み、

前記遮光膜は、前記画素分離部に対応する位置において、光入射側から前記画素分離部の内側に延びるように凸状に配設され、

前記第1の反射防止膜と前記第2の反射防止膜とが積層されて構成される反射防止膜の屈折率は、前記半導体層の屈折率との差が小さい、1.5以上2.6以下である、

画像装置。

【請求項 2】

前記第 1 サイドからみて前記遮光膜の下部に位置する前記第 1 の反射防止膜の厚さは、前記第 2 の反射防止膜の厚さより薄く、前記第 1 の反射防止膜は、前記遮光膜の下方を通過し隣接する他の画素の光電変換素子に光が入射することを防止する、

請求項 1 に記載の画像装置。

【請求項 3】

前記第 2 の反射防止膜は、前記画素分離部の領域において前記第 1 の反射防止膜および前記遮光膜を覆って配設されている、

請求項 1 または 2 に記載の画像装置。

10

【請求項 4】

前記画素分離部において、前記第 1 の反射防止膜と前記遮光膜との間に、前記遮光膜よりも前記第 1 の反射防止膜との間の反応が生じにくい材料で形成された絶縁膜が設けられている、

請求項 3 に記載の画像装置。

【請求項 5】

当該画像装置は、前記画素分離部に配設されているトレンチ（溝）を含み、

前記遮光膜が当該トレンチの内側に配設されている、

請求項 1 ~ 4 のいずれかに記載の画像装置。

20

【請求項 6】

前記第 1 の反射防止膜は、ハフニウム、ジルコニウム、アルミニウム、タンタル、チタン、マグネシウム、イットリウム、ランタノイドの元素の酸化物の少なくとも 1 つを含む、

請求項 1 ~ 5 のいずれかに記載の画像装置。

【請求項 7】

前記第 2 の反射防止膜は、窒化物、または、ハフニウム、ジルコニウム、アルミニウム、タンタル、チタン、マグネシウム、イットリウム、ランタノイドの元素の酸化物の少なくとも 1 つを含む、

請求項 1 ~ 5 のいずれかに記載の画像装置。

30

【請求項 8】

前記第 1 の反射防止膜と前記第 2 の反射防止膜とが積層した反射防止膜の厚さは、40 ~ 80 nm である、

請求項 1 ~ 7 のいずれかに記載の画像装置。

【請求項 9】

ハフニウム酸化物で形成された前記第 1 の反射防止膜の厚さは、1 ~ 20 nm である、

請求項 6 に記載の画像装置。

【請求項 10】

前記第 1 の反射防止膜の屈折率は 1.5 以上である、

請求項 1 ~ 9 のいずれかに記載の画像装置。

40

【請求項 11】

前記第 2 の反射防止膜の屈折率は 1.5 以上である、

請求項 1 ~ 10 のいずれかに記載の画像装置。

【請求項 12】

当該画像装置は、前記半導体層の前記第 2 サイドの近傍に配設された複数のトランジスタを具備する、

請求項 1 ~ 11 のいずれかに記載の画像装置。

【請求項 13】

前記複数のトランジスタは、前記光電変換素子からフローティング拡散部に電荷を転送する転送トランジスタを含む、

50

請求項 1 2 に記載の画像装置。

【請求項 1 4】

前記複数のトランジスタは、ゲート端子が前記光電変換素子からフローティング拡散部に接続された増幅トランジスタを含む、

請求項 1 2 に記載の画像装置。

【請求項 1 5】

前記複数のトランジスタは、前記フローティング拡散部に接続されたゲート端子を有する増幅トランジスタを含む、

請求項 1 2 に記載の画像装置。

【請求項 1 6】

前記複数のトランジスタは、前記フローティング拡散部に接続された第 1 の端子および所定の電源に接続された第 2 端子を有するリセットトランジスタを含む、

請求項 1 2 に記載の画像装置。

【請求項 1 7】

前記複数のトランジスタは、信号線に作動的に接続された選択トランジスタを含む、

請求項 1 2 に記載の画像装置。

【請求項 1 8】

前記信号線は少なくとも C D S 回路および A D C 回路を含むコラム回路に電氣的に接続されている、

請求項 1 7 に記載の画像装置。

【請求項 1 9】

前記遮光膜がタングステンまたは窒化チタンを含む、

請求項 1 ~ 1 8 のいずれかに記載の画像装置。

【請求項 2 0】

前記第 1 の反射防止膜の材料は酸化ハフニウムであり、

前記遮光膜はチタンを含む

請求項 1 ~ 1 9 のいずれかに記載の画像装置。

【請求項 2 1】

マイクロレンズが前記半導体層の前記第 1 サイドの近傍に配設されており、

カラーフィルタが前記マイクロレンズと前記半導体層の前記第 1 サイドとの間に配設されている、

請求項 1 ~ 2 0 のいずれかに記載の画像装置。

【請求項 2 2】

前記配線層が前記半導体層の前記第 2 サイドと支持基板との間に配設されている、

請求項 1 ~ 2 1 のいずれかに記載の画像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置、および、その製造方法、電子機器に関する。

【背景技術】

【0002】

デジタルビデオカメラ、デジタルスチルカメラなどの電子機器は、固体撮像装置を含む。たとえば、固体撮像装置として、C M O S (C o m p l e m e n t a r y M e t a l O x i d e S e m i c o n d u c t o r) 型イメージセンサ、C C D (C h a r g e C o u p l e d D e v i c e) 型イメージセンサを含む。

【0003】

固体撮像装置は、基板の面に複数の画素が配列されている。各画素においては、光電変換部が設けられている。光電変換部は、たとえば、フォトダイオードであり、入射光を受光面で受光し光電変換することによって、信号電荷を生成する。

【0004】

10

20

30

40

50

固体撮像装置のうち、CMOS型イメージセンサは、光電変換部のほかに、画素トランジスタを含むように、画素が構成されている。画素トランジスタは、光電変換部にて生成された信号電荷を読み出して、信号線へ電気信号として出力するように構成されている。

【0005】

固体撮像装置では、一般に、基板にて回路素子や配線などが設けられた表面側から入射する光を、光電変換部が受光する。この場合には、回路素子や配線などが入射する光を遮光または反射するために、感度を向上させることが困難な場合がある。

【0006】

このため、基板において回路素子や配線などが設けられた表面とは反対側の裏面側から入射する光を、光電変換部が受光する「裏面照射型」が提案されている（たとえば、特許文献1～4参照）。

10

【0007】

ところで、光電変換部が設けられた半導体の界面準位に起因して暗電流が発生することを抑制するために、光電変換部をHAD(Hole Accumulation Diode)構造にすることが知られている。HAD構造では、n型の電荷蓄積領域の受光面上に正電荷蓄積(ホール)蓄積領域を形成することで、暗電流の発生を抑制している。

【0008】

この正電荷蓄積領域を光電変換部の界面部分に形成するために、「負の固定電荷を有する膜」を、n型の電荷蓄積領域の受光面上に設けて、ピリングすることで、暗電流の発生を抑制することが提案されている。ここでは、酸化ハフニウム膜(HfO₂膜)のように屈折率が高い高誘電体膜を、「負の固定電荷を有する膜」として用いて暗電流の発生を抑制すると共に、その酸化ハフニウム膜を反射防止膜として用いることで、高感度化を実現している。（たとえば、特許文献5，特許文献6などを参照）。

20

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2003-31785号公報

【特許文献2】特開2005-347707号公報

【特許文献3】特開2005-353631号公報

【特許文献4】特開2005-353955号公報

30

【特許文献5】特開2007-258684号公報(段落0163～0168)

【特許文献6】特開2008-306154号公報(段落0044など)

【発明の概要】

【発明が解決しようとする課題】

【0010】

図17は、「裏面照射型」のCMOSイメージセンサの画素Pの要部を示す断面図である。

【0011】

図17に示すように、「裏面照射型」のCMOSイメージセンサは、半導体層101の内部において画素分離部101pbで区画された部分に、フォトダイオード21が設けられている。

40

【0012】

図17では図示していないが、この半導体層101の表面(図17では、下面)には、画素トランジスタが設けられており、図17に示すように、その画素トランジスタを被覆するように配線層111が設けられている。そして、配線層111の表面には支持基板SSが設けられている。

【0013】

これに対して、半導体層101の裏面(図17では上面)には、反射防止膜50J、遮光膜60J、カラーフィルタCF、マイクロレンズMLが設けられており、この各部を介して入射する入射光Hを、フォトダイオード21が受光するように構成されている。

50

【0014】

ここでは、反射防止膜50Jは、図17に示すように、半導体層101の裏面(上面)を被覆している。この反射防止膜50Jは、フォトダイオード21の受光面JSに正電荷蓄積(ホール)蓄積領域が形成されることで暗電流の発生が抑制されるように、負の固定電荷を有する高誘電体を用いて形成されている。たとえば、ハフニウム酸化膜(HfO₂膜)が反射防止膜50Jとして設けられている。

【0015】

遮光膜60Jは、図17に示すように、層間絶縁膜SZを介して、反射防止膜50Jの上面に形成されている。ここでは、遮光膜60Jは、半導体層101の内部に設けられた画素分離部101pbの上方に設けられている。

10

【0016】

そして、遮光膜60Jは、平坦化膜HTによって、上面が被覆されており、その平坦化膜HTの上面には、カラーフィルタCFと、マイクロレンズMLが設けられている。カラーフィルタCFは、たとえば、3原色の各フィルタ層がベイヤー配列で画素Pごとに配列されている。

【0017】

上述の構造の場合には、一の画素Pに入射した入射光Hが、その一の画素Pのフォトダイオード21に入射せずに、遮光膜60Jの下方を透過するために、隣接する他の画素Pのフォトダイオード21に入射する場合がある。つまり、入射光Hが、その受光面JSに垂直な方向zに対して大きく傾斜して入射した場合には、その直下の受光面JSに入射せずに、本来、他の色の光を受光する他の画素Pの受光面JSへ入射する場合がある。このため、いわゆる「混色」が発生して、撮像したカラー画像において色再現性が低下し、画像品質が低下する場合がある。

20

【0018】

このように、上記の構成の場合には、斜め光の漏れこみによって、「混色」などの不具合の発生するために、撮像画像の画像品質を向上させることが困難であった。

【0019】

したがって、本発明は、撮像画像の画像品質等を向上可能な、固体撮像装置、および、その製造方法、電子機器を提供する。

【課題を解決するための手段】

30

【0020】

本発明の固体撮像装置は、入射光を受光面で受光する複数の光電変換部が、複数の画素に対応するように設けられている半導体層と、前記半導体層にて前記入射光が入射する入射面の側に設けられており、前記入射光の反射を防止する反射防止膜と、前記半導体層にて前記入射面の側に設けられており、前記入射光が前記受光面へ通過する開口が形成されている遮光膜とを有し、前記反射防止膜は、前記入射面において前記受光面および前記遮光膜が設けられた部分を被覆する第1の反射防止部と、前記入射面において前記受光面が設けられた部分を少なくとも被覆するように、前記第1の反射防止部の上に形成された第2の反射防止部とを含み、前記遮光膜は、前記第2の反射防止部の上に設けられておらず、前記第1の反射防止部の上に設けられている。

40

【0021】

好適には、前記第1の反射防止部の膜厚は、第2の反射防止部の膜厚よりも薄い。

【0022】

好適には、前記遮光膜は、前記第1の反射防止部の上において、凸形状に突き出るように設けられており、前記第2の反射防止部は、前記遮光膜の凸形状の側部に接触するように設けられている。

【0023】

好適には、前記第2の反射防止部は、前記遮光膜の上面を被覆するように形成されている。

【0024】

50

好適には、前記第1の反射防止部と前記遮光膜との間に設けられており、前記第1の反射防止部と前記遮光膜との間の反応を防止する中間層を、更に有する。

【0025】

好適には、前記第1の反射防止部は、前記半導体層において前記光電変換部の側部に設けられたトレンチ内の面を被覆するように成膜されており、前記遮光膜は、前記半導体層において前記第1の反射防止部が被覆されたトレンチ内に埋め込まれるように設けられている。

【0026】

好適には、前記第1の反射防止部は、ハフニウム、ジルコニウム、アルミニウム、タンタル、チタン、イットリウム、ランタノイド元素の酸化物の少なくとも1つを含むように形成されており、前記受光面に正電荷蓄積領域を形成する負の固定電荷を有する。

10

【0027】

好適には、前記反射防止膜は、屈折率が1.5以上の材料を用いて形成されている。

【0028】

好適には、前記半導体層において前記入射面とは反対側の面に設けられており、前記光電変換部で生成された信号電荷を電気信号として出力する画素トランジスタと、前記半導体層において前記入射面とは反対側の面にて、前記画素トランジスタを被覆するように設けられている配線層とを有する。

【0029】

本発明の固体撮像装置の製造方法は、入射光を受光面で受光する複数の光電変換部を、複数の画素に対応するように半導体層に形成する光電変換部形成工程と、前記入射光の反射を防止する反射防止膜を、前記半導体層にて前記入射光が入射する入射面の側に形成する反射防止膜形成工程と、前記入射光が前記受光面へ通過する開口が設けられた遮光膜を、前記半導体層にて前記入射光が入射する面の側に形成する遮光膜形成工程とを有し、前記反射防止膜形成工程においては、前記入射面にて前記受光面および前記遮光膜が設けられる面を被覆する第1の反射防止部と、前記入射面にて前記受光面が設けられた面を、前記第1の反射防止部の上において被覆する第2の反射防止部とを、前記反射防止膜として形成し、前記遮光膜形成工程では、前記遮光膜が前記第2の反射防止部の上に設けられず、前記第1の反射防止部の上に設けられるように、当該遮光膜を形成する。

20

【0030】

好適には、前記反射防止膜形成工程においては、ALD法で前記第1の反射防止部を成膜する。

30

【0031】

本発明の電子機器は、入射光を受光面で受光する複数の光電変換部が複数の画素に対応するように設けられている半導体層と、前記半導体層にて前記入射光が入射する入射面の側に設けられており、前記入射光の反射を防止する反射防止膜と、前記半導体層にて前記入射面の側に設けられており、前記入射光が前記受光面へ通過する開口が形成されている遮光膜とを有し、前記反射防止膜は、前記入射面において前記受光面および前記遮光膜が設けられた部分を被覆する第1の反射防止部と、前記入射面において前記受光面が設けられた部分を少なくとも被覆するように、前記第1の反射防止部の上に形成された第2の反射防止部とを含み、前記遮光膜は、前記第2の反射防止部の上に設けられておらず、前記第1の反射防止部の上に設けられている。

40

【0032】

本発明では、半導体層の裏面において受光面および遮光膜が設けられた部分を被覆するように、第1の反射防止膜を設ける。これと共に、裏面において受光面が設けられた部分を被覆するように第1の反射防止膜の上に、第2の反射防止膜を形成する。遮光膜60については、第2の反射防止膜の上に設けずに、第1の反射防止膜の上に設ける。

【発明の効果】

【0033】

本発明によれば、撮像画像の画像品質等を向上可能な、固体撮像装置、および、その製

50

造方法、電子機器を提供することができる。

【図面の簡単な説明】

【0034】

【図1】図1は、本発明にかかる実施形態1において、カメラ40の構成を示す構成図である。

【図2】図2は、本発明にかかる実施形態1において、固体撮像装置1の全体構成を示すブロック図である。

【図3】図3は、本発明にかかる実施形態1において、固体撮像装置の要部を示す図である。

【図4】図4は、本発明にかかる実施形態1において、固体撮像装置の要部を示す図である。

10

【図5】図5は、本発明にかかる実施形態1において、固体撮像装置の要部を示す図である。

【図6】図6は、本発明にかかる実施形態1において、固体撮像装置の製造方法を示す図である。

【図7】図7は、本発明にかかる実施形態1において、固体撮像装置の製造方法を示す図である。

【図8】図8は、本発明にかかる実施形態1において、固体撮像装置の製造方法を示す図である。

【図9】図9は、本発明にかかる実施形態1において、固体撮像装置の製造方法を示す図である。

20

【図10】図10は、本発明にかかる実施形態1において、固体撮像装置の製造方法を示す図である。

【図11】図11は、本発明にかかる実施形態2において、固体撮像装置1bの要部を示す図である。

【図12】図12は、本発明にかかる実施形態2において、固体撮像装置1bの製造方法を示す図である。

【図13】図13は、本発明にかかる実施形態2において、固体撮像装置1bの製造方法を示す図である。

【図14】図14は、本発明にかかる実施形態2において、固体撮像装置1bの製造方法を示す図である。

30

【図15】図15は、本発明にかかる実施形態3において、固体撮像装置1cの要部を示す図である。

【図16】図16は、本発明にかかる実施形態4において、固体撮像装置1dの要部を示す図である。

【図17】図17は、「裏面照射型」のCMOSイメージセンサの画素Pの要部を示す断面図である。

【発明を実施するための形態】

【0035】

本発明の実施形態について、図面を参照して説明する。

40

【0036】

なお、説明は、下記の順序で行う。

1. 実施形態1（遮光膜の上面を被覆する場合）
2. 実施形態2（遮光膜の上面を被覆する場合において、中間層を設けた場合）
3. 実施形態3（遮光膜の上面を被覆しない場合）
4. 実施形態4（遮光膜埋め込み型）
5. その他

【0037】

< 1. 実施形態1 >

(1) 装置構成

50

(1 - 1) カメラの要部構成

図 1 は、本発明にかかる実施形態 1 において、カメラ 4 0 の構成を示す構成図である。

【 0 0 3 8 】

図 1 に示すように、カメラ 4 0 は、固体撮像装置 1 と、光学系 4 2 と、制御部 4 3 と、信号処理回路 4 4 とを有する。各部について、順次、説明する。

【 0 0 3 9 】

固体撮像装置 1 は、光学系 4 2 を介して入射する光 H を撮像面 P S で受光して光電変換することによって信号電荷を生成する。ここでは、固体撮像装置 1 は、制御部 4 3 から出力される制御信号に基づいて駆動し、信号電荷を読み出してローデータとして出力する。

【 0 0 4 0 】

光学系 4 2 は、結像レンズや絞りなどの光学部材を含み、入射する被写体像による光 H を、固体撮像装置 1 の撮像面 P S へ集光するように配置されている。

【 0 0 4 1 】

制御部 4 3 は、各種の制御信号を固体撮像装置 1 と信号処理回路 4 4 とに出力し、固体撮像装置 1 と信号処理回路 4 4 とを制御して駆動させる。

【 0 0 4 2 】

信号処理回路 4 4 は、固体撮像装置 1 から出力された電気信号について信号処理を実施することによって、被写体像についてデジタル画像を生成するように構成されている。

【 0 0 4 3 】

(1 - 2) 固体撮像装置の要部構成

固体撮像装置 1 の全体構成について説明する。

【 0 0 4 4 】

図 2 は、本発明にかかる実施形態 1 において、固体撮像装置 1 の全体構成を示すブロック図である。

【 0 0 4 5 】

本実施形態の固体撮像装置 1 は、CMOS 型イメージセンサであり、図 2 に示すように、板状の半導体層 1 0 1 を含む。この半導体層 1 0 1 は、たとえば、単結晶シリコン半導体であり、画素領域 P A と、周辺領域 S A とが設けられている。

【 0 0 4 6 】

画素領域 P A は、図 2 に示すように、矩形形状であり、複数の画素 P が水平方向 x と垂直方向 y とのそれぞれに配置されている。つまり、画素 P がマトリクス状に並んでいる。

【 0 0 4 7 】

画素領域 P A において、画素 P は、入射光を受光して信号電荷を生成するように構成されている。そして、その生成した信号電荷が、画素トランジスタ (図示なし) によって読み出されて電気信号として出力される。画素 P の詳細な構成については、後述する。

【 0 0 4 8 】

周辺領域 S A は、図 2 に示すように、画素領域 P A の周囲に位置している。そして、この周辺領域 S A においては、周辺回路が設けられている。

【 0 0 4 9 】

具体的には、図 2 に示すように、垂直駆動回路 1 3 と、カラム回路 1 4 と、水平駆動回路 1 5 と、外部出力回路 1 7 と、タイミングジェネレータ (T G) 1 8 と、シャッター駆動回路 1 9 とが、周辺回路として設けられている。

【 0 0 5 0 】

垂直駆動回路 1 3 は、図 2 に示すように、周辺領域 S A において、画素領域 P A の側部に設けられており、画素領域 P A の画素 P を行単位で選択して駆動させるように構成されている。

【 0 0 5 1 】

カラム回路 1 4 は、図 2 に示すように、周辺領域 S A において、画素領域 P A の下端部に設けられており、列単位で画素 P から出力される信号について信号処理を実施する。ここでは、カラム回路 1 4 は、CDS (C o r r e l a t e d D o u b l e S a m p l

10

20

30

40

50

ing ; 相関二重サンプリング)回路(図示なし)を含み、固定パターンノイズを除去する信号処理を実施する。

【0052】

水平駆動回路15は、図2に示すように、カラム回路14に電氣的に接続されている。水平駆動回路15は、たとえば、シフトレジスタを含み、カラム回路14にて画素Pの列ごとに保持されている信号を、順次、外部出力回路17へ出力させる。

【0053】

外部出力回路17は、図2に示すように、カラム回路14に電氣的に接続されており、カラム回路14から出力された信号について信号処理を実施後、外部へ出力する。外部出力回路17は、AGC(Automatic Gain Control)回路17aとADC回路17bとを含む。外部出力回路17においては、AGC回路17aが信号にゲインをかけた後に、ADC回路17bがアナログ信号からデジタル信号へ変換して、外部へ出力する。

【0054】

タイミングジェネレータ18は、図2に示すように、垂直駆動回路13、カラム回路14、水平駆動回路15、外部出力回路17、シャッター駆動回路19のそれぞれに電氣的に接続されている。タイミングジェネレータ18は、各種のタイミング信号を生成し、垂直駆動回路13、カラム回路14、水平駆動回路15、外部出力回路17、シャッター駆動回路19に出力することで、各部について駆動制御を行う。

【0055】

シャッター駆動回路19は、画素Pを行単位で選択して、画素Pにおける露光時間を調整するように構成されている。

【0056】

(1-3) 固体撮像装置の詳細構成

本実施形態にかかる固体撮像装置の詳細内容について説明する。

【0057】

図3~図5は、本発明にかかる実施形態1において、固体撮像装置の要部を示す図である。

【0058】

図3は、画素Pの断面図である。そして、図4は、半導体基板に形成された画素Pの上面図である。また、図5は、画素Pの回路構成を示している。なお、図3は、図4に示すX1-X2部分の断面を示している。

【0059】

図3に示すように、固体撮像装置1は、半導体層101の内部にフォトダイオード21が設けられている。たとえば、10~20 μ m程度の厚みに薄膜化された半導体基板に設けられている。

【0060】

この半導体層101の表面(図3では、下面)には、図3では図示していないが、図4、図5に示す画素トランジスタTrが設けられている。そして、図3に示すように、その画素トランジスタTrを被覆するように配線層111が設けられており、配線層111において、半導体層101の側に対して反対側の面には、支持基板SSが設けられている。

【0061】

これに対して、半導体層101の裏面(図3では上面)には、反射防止膜50、遮光膜60、カラーフィルタCF、マイクロレンズMLが設けられており、この裏面側から入射する入射光Hを、フォトダイオード21が受光するように構成されている。

【0062】

つまり、本実施形態の固体撮像装置1は、「裏面照射型CMOSイメージセンサ」であって、表面(図3では下面)側とは反対側の裏面(図3では上面)側において、入射光Hを受光するように形成されている。

【0063】

10

20

30

40

50

(a) フォトダイオード 21 について

固体撮像装置 1 において、フォトダイオード 21 は、図 2 に示した複数の画素 P に対応するように複数の配置されている。つまり、撮像面 (x y 面) において、水平方向 x と、この水平方向 x に対して直交する垂直方向 y とのそれぞれに並んで設けられている。

【0064】

フォトダイオード 21 は、入射光 H (被写体像) を受光し光電変換することによって信号電荷を生成して蓄積するように構成されている。

【0065】

ここでは、図 3 に示すように、半導体層 101 の裏面 (図 3 では上面) 側から入射する入射光をフォトダイオード 21 が受光する。フォトダイオード 21 の上方には、図 3 に示すように、反射防止膜 50, 平坦化膜 HT, カラーフィルタ CF, マイクロレンズ ML が設けられており、各部を順次介して入射した入射光 H を、フォトダイオード 21 が受光して光電変換が行われる。

【0066】

図 3 に示すように、フォトダイオード 21 は、たとえば、単結晶シリコン半導体である半導体層 101 内に設けられている。具体的には、フォトダイオード 21 は、n 型の電荷蓄積領域 (図示なし) を含む。そして、n 型の電荷蓄積領域の上面側と下面側との各界面において、暗電流が発生することを抑制するように、ホール蓄積領域 (図示なし) が形成されている。

【0067】

半導体層 101 の内部には、図 3 に示すように、複数の画素 P の間を電気的に分離するように p 型の不純物が拡散された画素分離部 101 pb が設けられており、この画素分離部 101 pb で区画された領域に、フォトダイオード 21 が設けられている。

【0068】

たとえば、図 4 に示すように、画素分離部 101 pb が複数の画素 P の間に介在するように形成されている。つまり、平面形状が格子状になるように画素分離部 101 pb が形成されており、フォトダイオード 21 は、図 4 に示すように、この画素分離部 101 pb で区画された領域内に形成されている。

【0069】

そして、図 5 に示すように、各フォトダイオード 21 は、アノードが接地されており、蓄積した信号電荷 (ここでは、電子) が、画素トランジスタ Tr によって読み出され、電気信号として垂直信号線 27 へ出力されるように構成されている。

【0070】

(b) 画素トランジスタ Tr について

固体撮像装置 1 において、画素トランジスタ Tr は、図 2 に示した複数の画素 P に対応するように複数の配置されている。

【0071】

画素トランジスタ Tr は、図 4, 図 5 に示すように、転送トランジスタ 22 と増幅トランジスタ 23 と選択トランジスタ 24 とリセットトランジスタ 25 とを含み、フォトダイオード 21 から信号電荷を読み出して電気信号として出力するように構成されている。たとえば、画素トランジスタ Tr は、図 4 に示すように、撮像面 (x y 面) において、フォトダイオード 21 の下方に位置するように設けられている。

【0072】

画素トランジスタ Tr を構成する各トランジスタ 22 ~ 25 は、図 3 では図示していないが、半導体層 101 において配線層 111 が設けられる表面に設けられている。たとえば、各トランジスタ 22 ~ 25 は、半導体層 101 において画素 P の間を分離する画素分離部 101 pb に形成されている。たとえば、各トランジスタ 22 ~ 25 は、N チャンネルの MOS トランジスタであって、各ゲートが、たとえば、ポリシリコンを用いて形成されている。そして、各トランジスタ 22 ~ 25 は、配線層 111 で被覆されている。

【0073】

10

20

30

40

50

画素トランジスタTrにおいて、転送トランジスタ22は、図4，図5に示すように、フォトダイオード21にて生成された信号電荷を、フローティング・ディフュージョンFDに転送するように構成されている。

【0074】

具体的には、転送トランジスタ22は、図4，図5に示すように、フォトダイオード21のカソードと、フローティング・ディフュージョンFDとの間に設けられている。そして、転送トランジスタ22は、ゲートに転送線26が電氣的に接続されている。転送トランジスタ22では、転送線26からゲートに転送信号TGが与えられることによって、フォトダイオード21において蓄積された信号電荷を、フローティング・ディフュージョンFDに転送する。

10

【0075】

画素トランジスタTrにおいて、増幅トランジスタ23は、図4，図5に示すように、フローティング・ディフュージョンFDにおいて、電荷から電圧へ変換された電気信号を増幅して出力するように構成されている。

【0076】

具体的には、増幅トランジスタ23は、図4に示すように、選択トランジスタ24とリセットトランジスタ25の間に設けられている。ここでは、増幅トランジスタ23は、図5に示すように、ゲートが、フローティング・ディフュージョンFDに電氣的に接続されている。また、増幅トランジスタ23は、ドレインが電源供給線Vddに電氣的に接続され、ソースが選択トランジスタ24に電氣的に接続されている。増幅トランジスタ23は、選択トランジスタ24がオン状態になるように選択されたときには、定電流源Iから定電流が供給されて、ソースフォロアとして動作する。このため、増幅トランジスタ23では、選択トランジスタ24に選択信号が供給されることによって、フローティング・ディフュージョンFDにおいて、電荷から電圧へ変換された電気信号が増幅される。

20

【0077】

画素トランジスタTrにおいて、選択トランジスタ24は、図4，図5に示すように、選択信号が入力された際に、増幅トランジスタ23によって出力された電気信号を、垂直信号線27へ出力するように構成されている。

【0078】

具体的には、選択トランジスタ24は、図4に示すように、増幅トランジスタ23に隣接するように設けられている。また、選択トランジスタ24は、図5に示すように、選択信号が供給されるアドレス線28にゲートが接続されている。そして、選択トランジスタ24は、選択信号が供給された際にはオン状態になり、上記のように増幅トランジスタ23によって増幅された出力信号を、垂直信号線27に出力する。

30

【0079】

画素トランジスタTrにおいて、リセットトランジスタ25は、図4，図5に示すように、リセットトランジスタ25は、増幅トランジスタ23のゲート電位をリセットするように構成されている。

【0080】

具体的には、リセットトランジスタ25は、図4に示すように、増幅トランジスタ23に隣接するように設けられている。このリセットトランジスタ25は、図5に示すように、リセット信号が供給されるリセット線29にゲートが電氣的に接続されている。また、リセットトランジスタ25は、ドレインが電源供給線Vddに電氣的に接続され、ソースがフローティング・ディフュージョンFDに電氣的に接続されている。そして、リセットトランジスタ25は、リセット線29からリセット信号がゲートに供給された際に、フローティング・ディフュージョンFDを介して、増幅トランジスタ23のゲート電位を、電源電圧にリセットする。

40

【0081】

上記において、転送線26、アドレス線28、リセット線29は、水平方向H（行方向）に並ぶ複数の画素Pの各トランジスタ22，24，25のゲートに接続するように配線

50

されている。このため、上記の各トランジスタ 2 2 , 2 3 , 2 4 , 2 5 の動作は、1 行分の画素 P について同時に行われる。

【 0 0 8 2 】

(c) 配線層 1 1 1 について

固体撮像装置 1 において、配線層 1 1 1 は、図 3 に示すように、半導体層 1 0 1 において、反射防止膜 5 0 などの各部が設けられた裏面 (図 3 では上面) とは反対側の表面 (図 3 では下面) に設けられている。

【 0 0 8 3 】

配線層 1 1 1 は、配線 1 1 1 h と絶縁層 1 1 1 z とを含み、絶縁層 1 1 1 z 内において、配線 1 1 1 h が各素子に電氣的に接続するように形成されている。ここでは、各配線 1 1 1 h は、図 5 にて示した、転送線 2 6 , アドレス線 2 8 , 垂直信号線 2 7 , リセット線 2 9 などの各配線として機能するように、絶縁層 1 1 1 z 内に積層して形成されている。

10

【 0 0 8 4 】

そして、配線層 1 1 1 において、半導体層 1 0 1 が位置する側に対して反対側の面には、支持基板 S S が設けられている。たとえば、厚みが数百 μm のシリコン半導体からなる基板が、支持基板 S S として設けられている。

【 0 0 8 5 】

(d) 反射防止膜 5 0 について

固体撮像装置 1 において、反射防止膜 5 0 は、図 3 に示すように、半導体層 1 0 1 において、配線層 1 1 1 などの各部が設けられた表面 (図 3 では下面) とは反対側の裏面 (図 3 では上面) に設けられている。

20

【 0 0 8 6 】

反射防止膜 5 0 は、図 3 に示すように、第 1 の反射防止膜 5 0 1 と、第 2 の反射防止膜 5 0 2 とを含み、半導体層 1 0 1 の裏面側から入射する光 H が半導体層 1 0 1 の裏面で反射することを防止するように構成されている。つまり、反射防止膜 5 0 は、光学的干渉作用によって反射防止機能が発現されるように、材料および膜厚が、適宜、選択されて形成されている。ここでは、屈折率が高い材料を用いて形成することが好適である。特に、屈折率が 1 . 5 以上の材料を用いて形成することが好適である。

【 0 0 8 7 】

反射防止膜 5 0 において、第 1 の反射防止膜 5 0 1 は、図 3 に示すように、半導体層 1 0 1 の裏面 (上面) を被覆するように形成されている。

30

【 0 0 8 8 】

具体的には、図 3 に示すように、半導体層 1 0 1 の裏面において、フォトダイオード 2 1 が形成された部分、および、画素分離部 1 0 1 p b が形成された部分を被覆するように、第 1 の反射防止膜 5 0 1 が設けられている。ここでは、第 1 の反射防止膜 5 0 1 は、半導体層 1 0 1 の平坦な裏面に沿って、一定の厚みになるように設けられている。

【 0 0 8 9 】

本実施形態においては、第 1 の反射防止膜 5 0 1 は、第 2 の反射防止膜 5 0 2 よりも膜厚が薄くなるように形成されている。

【 0 0 9 0 】

また、第 1 の反射防止膜 5 0 1 は、フォトダイオード 2 1 の受光面 J S に正電荷蓄積 (ホール) 蓄積領域が形成されることで暗電流の発生が抑制されるように、負の固定電荷を有する高誘電体を用いて形成されている。たとえば、第 1 の反射防止膜 5 0 1 は、ハフニウム、ジルコニウム、アルミニウム、タンタル、チタン、マグネシウム、イットリウム、ランタノイド元素等の酸化物の少なくとも 1 つを含むように形成されている。第 1 の反射防止膜 5 0 1 が負の固定電荷を有するように形成することで、その負の固定電荷によって、フォトダイオード 2 1 との界面に電界が加わるので、正電荷蓄積 (ホール) 蓄積領域が形成される。

40

【 0 0 9 1 】

たとえば、1 ~ 2 0 n m の膜厚になるように成膜されたハフニウム酸化膜 (HfO_2 膜

50

)を、第1の反射防止膜501として設けている。

【0092】

反射防止膜50において、第2の反射防止膜502は、図3に示すように、第1の反射防止膜501と遮光膜60との少なくとも一方を介在して、半導体層101の裏面(上面)を被覆するように形成されている。

【0093】

具体的には、図3に示すように、半導体層101の裏面においてフォトダイオード21が形成された部分では、第1の反射防止膜501が半導体層101との間に介在するように、第2の反射防止膜502が設けられている。

【0094】

また、半導体層101の裏面において画素分離部101pbが形成された部分では、第1の反射防止膜501と遮光膜60との両者が半導体層101との間に介在するように、第2の反射防止膜502が設けられている。ここでは、第1の反射防止膜501の上面のうち、半導体層101にて画素分離部101pbが設けられた部分に遮光膜60が設けられており、この遮光膜60を被覆するように、第1の反射防止膜501の上面に第2の反射防止膜502が設けられている。つまり、第1の反射防止膜501の平坦な面に凸状な遮光膜60が設けられて、凹凸面が設けられており、この凹凸面に沿うように、第2の反射防止膜502が一定の厚みで設けられている。

【0095】

本実施形態においては、第2の反射防止膜502は、第1の反射防止膜501よりも膜厚が厚くなるように形成されている。

【0096】

たとえば、第1の反射防止膜501と合計した膜厚が40~80nmになるように成膜されたハフニウム酸化膜(HfO₂膜)が、第2の反射防止膜502として形成されている。

【0097】

第1の反射防止膜501,第2の反射防止膜502については、上記のハフニウム酸化膜(HfO₂膜)の他に、種々の材料を用いることが可能である。

【0098】

ここでは、シリコン酸化膜(SiO₂膜)よりもフラットバンド電圧が大きい材料を用いて、第1の反射防止膜501を形成することが好適である。

【0099】

たとえば、下記の高誘電体(High-k)材料を用いて、第1の反射防止膜501を形成することが好適である。なお、下記において、Vfbは、High-k材料のフラットバンド電圧Vfb(High-k)からSiO₂のフラットバンド電圧Vfb(SiO₂)を差分した値を示している(つまり、 $Vfb = Vfb(High-k) - Vfb(SiO_2)$)。

- ・Al₂O₃ (Vfb = 4 ~ 6 V)
- ・HfO₂ (Vfb = 2 ~ 3 V)
- ・ZrO₂ (Vfb = 2 ~ 3 V)
- ・TiO₂ (Vfb = 3 ~ 4 V)
- ・Ta₂O₅ (Vfb = 3 ~ 4 V)
- ・MgO₂ (Vfb = 1.5 ~ 2.5 V)

【0100】

また、上記の材料の他に、下記の材料を用いて、第2の反射防止膜502を形成することが好適である。

- ・SiN
- ・SiON

【0101】

上記では、第1の反射防止膜501,第2の反射防止膜502の両者について、ハフニ

10

20

30

40

50

ウム酸化膜（ HfO_2 膜）を用いる場合について説明したが、これに限定されない。上記のような種々の材料を、適宜、組み合わせて用いることが可能である。

【0102】

たとえば、下記のような材料の組み合わせで、第1の反射防止膜501，第2の反射防止膜502を形成することが好適である。なお、下記では、左側が、第1の反射防止膜501を形成する際に用いる材料を示しており、右側が、第2の反射防止膜502を形成する際に用いる材料を示している。

（第1の反射防止膜501の材料，第2の反射防止膜502の材料）＝

（ HfO_2 ， HfO_2 ）

（ HfO_2 ， Ta_2O_5 ）

（ HfO_2 ， Al_2O_3 ）

（ HfO_2 ， ZrO_2 ）

（ HfO_2 ， TiO_2 ）

（ MgO_2 ， HfO_2 ）

（ Al_2O_3 ， SiN ）

（ HfO_2 ， SiON ）

10

【0103】

（e）遮光膜60について

固体撮像装置1において、遮光膜60は、図3に示すように、半導体層101の裏面（図3では上面）の側に設けられている。

20

【0104】

遮光膜60は、半導体層101の上方から半導体層101の裏面へ向かう入射光Hの一部を、遮光するように構成されている。

【0105】

図3に示すように、遮光膜60は、半導体層101の内部に設けられた画素分離部101pbの上方に設けられている。これに対して、半導体層101の内部に設けられたフォトダイオード21の上方においては、フォトダイオード21に入射光Hが入射するように、遮光膜60は、設けられておらず、開口している。

【0106】

つまり、図4では図示をしていないが、遮光膜60は、画素分離部101pbと同様に、平面形状が格子状になるように形成されている。

30

【0107】

本実施形態においては、図3に示すように、遮光膜60は、第1の反射防止膜501の上面において、凸形状に突き出るように設けられている。そして、遮光膜60は、第2の反射防止膜502によって、上面が被覆されていると共に、凸形状の側部が、第2の反射防止膜502で接触されるように設けられている。

【0108】

遮光膜60は、光を遮光する遮光材料で形成されている。たとえば、膜厚が100～400nmになるように成膜されたタングステン（W）膜が、遮光膜60として形成されている。この他に、窒化チタン（TiN）膜と、タングステン（W）膜とを積層することで、遮光膜60を形成しても好適である。

40

【0109】

（f）その他

この他に、図3に示すように、半導体層101の裏面側においては、反射防止膜50の上面に平坦化膜HTが設けられている。そして、その平坦化膜HTの上面には、カラーフィルタCFと、マイクロレンズMLが設けられている。

【0110】

カラーフィルタCFは、たとえば、赤色フィルタ層（図示なし）、緑色フィルタ層（図示なし）、青色フィルタ層（図示なし）を含み、ベイヤー配列で、その3原色の各フィルタ層が、各画素Pに対応するように配置されている。つまり、カラーフィルタCFは、水

50

平方向xと水力方向yとにおいて隣接して並ぶ画素Pの間で、異なる色の光を透過するように、カラーフィルタCFが構成されている。

【0111】

マイクロレンズMLは、各画素Pに対応するように複数配置されている。マイクロレンズMLは、半導体層101の裏面側において凸状に突き出した凸レンズであり、各画素Pのフォトダイオード21へ入射光Hを集光するように構成されている。たとえば、マイクロレンズMLは、樹脂などの有機材料を用いて形成されている。

【0112】

(2) 製造方法

上記の固体撮像装置1を製造する製造方法の要部について説明する。

10

【0113】

図6～図10は、本発明にかかる実施形態1において、固体撮像装置の製造方法を示す図である。

【0114】

図6～図10は、図3と同様に、断面を示しており、各図に示す工程を順次経て、図3等に示した固体撮像装置1について製造をする。

【0115】

(2-1) フォトダイオード21等の形成

まず、図6に示すように、フォトダイオード21等の形成を実施する。

【0116】

20

ここでは、単結晶シリコン半導体からなる半導体基板の表面から不純物をイオン注入することで、フォトダイオード21、画素分離部101pbを形成する。そして、その半導体基板の表面に、画素トランジスタTr(図6では図示なし)を形成後、その画素トランジスタTrを被覆するように、配線層111を形成する。そして、配線層111の表面に支持基板SSを貼り合わせる。

【0117】

この後、半導体基板を、たとえば、10～20μm程度の厚みになるように薄膜化することで、上述した半導体層101が形成される。たとえば、CMP法によって研磨することで薄膜化を実施する。

【0118】

30

(2-2) 第1の反射防止膜501の形成

つぎに、図7に示すように、第1の反射防止膜501を形成する。

【0119】

ここでは、図7に示すように、半導体層101の裏面(上面)を被覆するように、第1の反射防止膜501を形成する。

【0120】

具体的には、図3に示すように、半導体層101の裏面において、フォトダイオード21が形成された部分、および、画素分離部101pbが形成された部分を被覆するように、第1の反射防止膜501を設ける。

【0121】

40

たとえば、ALD(Atomic Layer Deposition)法によって、200～300の成膜温度の条件下で、1～20nmの膜厚になるようにハフニウム酸化膜(HfO₂膜)を成膜することで、第1の反射防止膜501を設ける。

【0122】

(2-3) 遮光膜60の形成

つぎに、図8に示すように、遮光膜60を形成する。

【0123】

ここでは、図8に示すように、半導体層101の内部に設けられた画素分離部101pbの上方に位置するように、第1の反射防止膜501の上面に、遮光膜60を形成する。

【0124】

50

たとえば、スパッタリング法で、膜厚が100～400nmになるように、第1の反射防止膜501の上面にタングステン(W)膜(図示なし)を成膜後、そのタングステン膜についてパターン加工することで、遮光膜60を形成する。具体的には、ドライエッチング処理を実施することで、タングステン膜から遮光膜60を形成する。

【0125】

(2-4)第2の反射防止膜502の形成

つぎに、図9に示すように、第2の反射防止膜502を形成する。

【0126】

ここでは、図9に示すように、第2の反射防止膜502が第1の反射防止膜501と遮光膜60との少なくとも一方を介在して、半導体層101の裏面(上面)を被覆するように、第2の反射防止膜502を形成する。

10

【0127】

具体的には、図9に示すように、フォトダイオード21の形成部分では、第1の反射防止膜501のみが介在し、画素分離部101pbの形成部分では、第1の反射防止膜501と遮光膜60との両者が介在するように、第2の反射防止膜502を形成する。

【0128】

たとえば、第1の反射防止膜501と合計した膜厚が40～80nmになるように物理的気相成長(PVD)法でハフニウム酸化膜(HfO₂膜)を成膜することで、第2の反射防止膜502を形成する。PVD法による成膜は、ALD法の場合と比較して、成膜速度が速いので、短時間で厚い膜を形成することが可能になる。

20

【0129】

(2-5)平坦化膜HTの形成

つぎに、図10に示すように、平坦化膜HTを形成する。

【0130】

ここでは、図10に示すように、第2の反射防止膜502上において、上面が平坦になるように、平坦化膜HTを形成する。

【0131】

たとえば、樹脂などの有機材料を、スピコート法で塗布することで、この平坦化膜HTを形成する。

【0132】

この後、図3で示したように、半導体層101の裏面側に、カラーフィルタCF、マイクロレンズMLを設ける。このようにすることで、裏面照射型のCMOS型イメージセンサを完成させる。

30

【0133】

(3)まとめ

以上のように、本実施形態では、入射光Hを受光面JSで受光する複数のフォトダイオード21が、複数の画素Pに対応するように、半導体層101の内部に設けられている。そして、半導体層101にて入射光Hが入射する裏面(上面)の側には、入射光Hの反射を防止する反射防止膜50が設けられている。また、半導体層101の裏面の側には、入射光Hが受光面JSへ通過する開口が形成されている遮光膜60が設けられている。

40

【0134】

ここで、反射防止膜50は、第1の反射防止膜501と第2の反射防止膜502との複数の膜を含み、第1の反射防止膜501が、裏面において受光面JSおよび遮光膜60が設けられた部分を被覆するように設けられている。これと共に、反射防止膜50においては、第2の反射防止膜502が、裏面において受光面JSが設けられた部分を被覆するように第1の反射防止膜501の上に形成されている。第1の反射防止膜501は、第2の反射防止膜502よりも膜厚が薄い。そして、遮光膜60は、第2の反射防止膜502の上に設けられておらず、第1の反射防止膜501の上に設けられている(図3参照)。

【0135】

このように本実施形態では、半導体層101と遮光膜60との間には、薄い第1の反射

50

防止膜 501 のみが形成されている。このため、遮光膜 60 の下方を入射光 H が透過することを抑制可能であるので、その画素 P に入射した入射光 H が、隣接する他の画素 P のフォトダイオード 21 に入射することを防止できる。つまり、入射光 H が直下の受光面 JS に入射し、他の色の光を受光する他の画素 P の受光面 JS へ入射することを防止することができる。

【0136】

よって、本実施形態においては、「混色」が発生することを防止し、撮像したカラー画像において色再現性を向上可能である

【0137】

したがって、本実施形態は、画像品質を向上させることができる。

10

【0138】

また、本実施形態では、負の固定電荷を有する高誘電体を用いて第 1 の反射防止膜 501 を形成している。このため、フォトダイオード 21 の受光面 JS に正電荷蓄積（ホール）蓄積領域が形成されるので、暗電流の発生を抑制できる。

【0139】

また、本実施形態では、屈折率が 1.5 以上の材料を用いて反射防止膜 50 を形成している。このため、シリコン (Si) との屈折率差が小さくなるので、そのシリコンの受光面における反射防止の効果を奏することができる。特に、下層の Si の屈折率 (3.6) と上層の SiO₂ の屈折率 (1.45) の中間の屈折率の材料を用いることが好適である。具体的には、SiN 膜 (屈折率が 2 程度) を、反射防止膜 50 を形成することが好適である。その他、TiO₂ のような高屈折率膜 (屈折率 2.5 程度) を用いても良い。よって、屈折率が 1.5 以上であって、2.6 以下の材料を用いて、反射防止膜 50 を形成することが好適である。

20

また、本実施形態では、ALD 法で第 1 の反射防止膜 501 を成膜している。このため、界面準位の少ない良好なシリコン界面を形成できるので、暗電流低減の効果を奏することができる。

【0140】

< 2. 実施形態 2 >

(1) 装置構成など

図 11 は、本発明にかかる実施形態 2 において、固体撮像装置 1b の要部を示す図である。

30

【0141】

図 11 は、図 3 と同様に、画素 P の断面を示している。

【0142】

図 11 に示すように、本実施形態においては、絶縁膜 Z1 が設けられている。これと共に、遮光膜 60b の材料が実施形態 1 の場合と異なる。これらの点を除き、本実施形態は、実施形態 1 と同様である。このため、重複する部分については、記載を省略する。

【0143】

本実施形態では、遮光膜 60b は、実施形態 1 と異なり、チタン (Ti) 膜が用いられて形成されている。

40

【0144】

チタン膜は、密着性に優れる。しかしながら、チタン膜は、還元作用が強い。

【0145】

第 1 の反射防止膜 501 として形成されたハフニウム酸化膜 (HfO₂ 膜) 上に、直接、遮光膜 60b としてチタン膜を形成した場合には、両者の膜の間で反応が生ずる。このため、この場合には、界面準位に起因した暗電流の発生を効果的に抑制することが困難な場合がある。

【0146】

このような不具合の発生を防止するために、本実施形態では、図 11 に示すように、第 1 の反射防止膜 501 として形成されたハフニウム酸化膜 (HfO₂ 膜) と、遮光膜 60

50

bとして形成されたチタン膜との間に、絶縁膜Z1を中間層として設けている。

【0147】

つまり、本実施形態では、絶縁膜Z1は、遮光膜60bよりも第1の反射防止膜501との間の反応が生じにくい材料を用いて形成されている。

【0148】

たとえば、絶縁膜Z1は、シリコン酸化膜であり、膜厚が、10nm～50nmになるように形成されている。

【0149】

(2) 製造方法

上記の固体撮像装置を製造する製造方法の要部について説明する。

10

【0150】

図12～図14は、本発明にかかる実施形態2において、固体撮像装置1bの製造方法を示す図である。

【0151】

図12～図14は、図11と同様に、断面を示しており、図12～図14に示す各工程を順次経て、図11に示した固体撮像装置について製造をする。

【0152】

本実施形態の場合においても、実施形態1の場合と同様に、図6、図7に示すように、フォトダイオード21等の形成、第1の反射防止膜501の形成を実施する。

【0153】

20

(2-1) 絶縁膜Z1, 遮光膜60bの形成

つぎに、図12に示すように、絶縁膜Z1, 遮光膜60bを形成する。

【0154】

ここでは、図12に示すように、半導体層101の内部に設けられた画素分離部101pbの上方に位置するように、第1の反射防止膜501の上面に、絶縁膜Z1と遮光膜60bとを形成する。

【0155】

たとえば、プラズマCVD法で、膜厚が10nm～50nmになるように、第1の反射防止膜501の上面にシリコン酸化膜を形成する。その後、たとえば、スパッタリング法で、膜厚が10～50nmになるように、そのシリコン酸化膜の上面に密着層としてチタン(Ti)膜を成膜する。その後、遮光膜としてタングステン(W)膜を100～400nmの厚みになるように成膜する。

30

【0156】

そして、シリコン酸化膜とタングステン・チタン膜とのそれぞれについてパターン加工することで、絶縁膜Z1, 遮光膜60bを形成する。具体的には、シリコン酸化膜についてドライエッチング処理を実施することで、絶縁膜Z1にパターン加工する。また、タングステン・チタン膜についてドライエッチング処理を実施することで、遮光膜60bにパターン加工する。

【0157】

(2-2) 第2の反射防止膜502の形成

40

つぎに、図13に示すように、第2の反射防止膜502を形成する。

【0158】

ここでは、図13に示すように、絶縁膜Z1と遮光膜60bとが形成された第1の反射防止膜501の上面を被覆するように、第2の反射防止膜502を形成する。

【0159】

たとえば、実施形態1の場合と同様に、物理的气相成長(PVD)法でハフニウム酸化膜(HfO₂膜)を成膜することで、第2の反射防止膜502を形成する。

【0160】

これにより、フォトダイオード21の形成部分では、第1の反射防止膜501のみが存在し、画素分離部101pbの形成部分では、第1の反射防止膜501と絶縁膜Z1と遮

50

光膜 60b とが介在するように、第 2 の反射防止膜 502 が形成される。

【0161】

(2-3) 平坦化膜 HT の形成

つぎに、図 14 に示すように、平坦化膜 HT を形成する。

【0162】

ここでは、図 14 に示すように、実施形態 1 の場合と同様に、第 2 の反射防止膜 502 上において、上面が平坦になるように、平坦化膜 HT を形成する。

【0163】

この後、図 11 で示したように、半導体層 101 の裏面側に、カラーフィルタ CF、マイクロレンズ ML を設ける。このようにすることで、裏面照射型の CMOS 型イメージセンサを完成させる。

10

【0164】

(3) まとめ

【0165】

本実施形態では、実施形態 1 の場合と同様に、半導体層 101 と遮光膜 60b との間には、薄い第 1 の反射防止膜 501 のみが形成されている (図 11 参照)。

【0166】

よって、「混色」が発生することを防止し、撮像したカラー画像において色再現性を向上可能である。

また、本実施形態においては、実施形態 1 と異なり、第 1 の反射防止膜 501 と遮光膜 60b との間に絶縁膜 Z1 が設けられている (図 11 参照)。

20

【0167】

このため、本実施形態では、第 1 の反射防止膜 501 と遮光膜 60b との間の反応が防止される。よって、密着性の向上のために、還元作用が強いチタンなどの材料を遮光膜 60b に用いた場合でも、第 1 の反射防止膜 501 に含まれる負の固定電荷の作用によって、界面準位に起因した暗電流の発生を効果的に抑制できる。

【0168】

したがって、本実施形態は、画像品質を向上させることができる。

【0169】

なお、上記の他に、下記に示す材料の組み合わせで第 1 の反射防止膜 501 と遮光膜 60b とを形成する場合には、本実施形態のように、絶縁膜 Z1 を中間層として設けることが好適である。

30

(第 1 の反射防止膜 501 の材料, 遮光膜 60b の材料) =

(HfO_2 , Ti)、(Al_2O_3 , Ti)、(ZrO_2 , Ti)

【0170】

< 3 . 実施形態 3 >

(1) 装置構成など

図 15 は、本発明にかかる実施形態 3 において、固体撮像装置 1c の要部を示す図である。

【0171】

図 15 は、図 3 と同様に、画素 P の断面を示している。

40

【0172】

図 15 に示すように、本実施形態においては、反射防止膜 50c と遮光膜 60c の構成が、実施形態 1 と異なる。この点を除き、本実施形態は、実施形態 1 と同様である。このため、重複する部分については、記載を省略する。

【0173】

(a) 反射防止膜 50c について

反射防止膜 50c は、図 15 に示すように、実施形態 1 と同様に、第 1 の反射防止膜 501 と、第 2 の反射防止膜 502c との複数の膜を含む。

【0174】

50

反射防止膜 50c において、第 1 の反射防止膜 501 は、実施形態 1 の場合と同様に、半導体層 101 の裏面（図 15 では上面）上に設けられている。そして、第 2 の反射防止膜 502c は、図 15 に示すように、半導体層 101 の裏面に、フォトダイオード 21 が形成された部分で第 1 の反射防止膜 501 が介在するように設けられている。

【0175】

しかしながら、半導体層 101 の裏面において、画素分離部 101pb が形成された部分では、実施形態 1 の場合と異なり、第 2 の反射防止膜 502c が設けられていない。

【0176】

(b) 遮光膜 60c について

図 15 に示すように、遮光膜 60c は、実施形態 1 と同様に、第 1 の反射防止膜 501 の上面のうち、半導体層 101 にて画素分離部 101pb が設けられた部分に形成されている。しかし、この遮光膜 60c を被覆するように、第 2 の反射防止膜 502c が設けられていない。

【0177】

(c) その他（製造方法など）

本実施形態では、第 1 の反射防止膜 501 を成膜後、遮光膜 60c の形成前に、第 2 の反射防止膜 502c を形成する。ここでは、第 1 の反射防止膜 501 の上面に、第 2 の反射防止膜 502c を形成するための材料膜を成膜した後に、その材料膜をパターン加工することで、第 2 の反射防止膜 502c を形成する。つまり、第 1 の反射防止膜 501 の上面のうち、遮光膜 60c が形成される部分の表面が露出するように、第 2 の反射防止膜 502c を形成するための材料膜をエッチングし、溝 TR を形成することによって、第 2 の反射防止膜 502c を形成する。

【0178】

つぎに、その溝 TR の内部を埋め込むように、遮光膜 60c を形成するための材料膜を、第 2 の反射防止膜 502c 上に成膜する。そして、第 2 の反射防止膜 502c の上面が露出するように、平坦化処理をすることで、遮光膜 60c を形成する。

【0179】

上記のように各部を形成して、固体撮像装置 1c を完成させる。

【0180】

本実施形態においては、上記のように各部を形成するため、第 1 の反射防止膜 501 と、第 2 の反射防止膜 502c とについては、両者の間のエッチング選択比が大きくなる材料で形成することが好適である。また、遮光膜 60c については、溝 TR に容易に埋め込むことが可能な材料で形成することが好適である。

【0181】

(2) まとめ

本実施形態では、実施形態 1 の場合と同様に、半導体層 101 と遮光膜 60c との間には、薄い第 1 の反射防止膜 501 のみが形成されている（図 15 参照）。

【0182】

よって、「混色」が発生することを防止し、撮像したカラー画像において色再現性を向上可能である。

【0183】

本実施形態においては、実施形態 1 の場合と異なり、第 2 の反射防止膜 502 は、遮光膜 60c の上面を被覆するように形成されていない。遮光膜 60c は、第 2 の反射防止膜 502 に設けられた溝 TR の内部に埋め込まれるように形成されている（図 15 参照）。

【0184】

このため、本実施形態では、遮光膜 60c と第 2 の反射防止膜 502 との表面が平坦になっている（図 15 参照）。よって、その上層に積層する平坦化膜 HT を薄膜化可能であって、受光面 JS へ入射する光 H の強度を向上可能であるために、高感度化を実現することができる。

【0185】

10

20

30

40

50

したがって、本実施形態は、画像品質が向上させることができる。

【0186】

< 4 . 実施形態 4 >

(1) 装置構成など

図 1 6 は、本発明にかかる実施形態 4 において、固体撮像装置 1 d の要部を示す図である。

【0187】

図 1 6 は、図 3 と同様に、画素 P の断面を示している。

【0188】

図 1 6 に示すように、本実施形態においては、反射防止膜 5 0 d と遮光膜 6 0 d の構成が、実施形態 1 と異なる。この点を除き、本実施形態は、実施形態 1 と同様である。このため、重複する部分については、記載を省略する。

10

【0189】

(a) 反射防止膜 5 0 d について

反射防止膜 5 0 d は、図 1 6 に示すように、実施形態 1 と同様に、第 1 の反射防止膜 5 0 1 d と、第 2 の反射防止膜 5 0 2 d との複数の膜を含む。

【0190】

反射防止膜 5 0 d において、第 1 の反射防止膜 5 0 1 d は、図 1 6 に示すように、実施形態 1 と同様に、半導体層 1 0 1 の裏面 (上面) 側を被覆するように形成されている。つまり、第 1 の反射防止膜 5 0 1 d は、半導体層 1 0 1 の裏面側において、フォトダイオード 2 1 が形成された部分、および、画素分離部 1 0 1 p b が形成された部分を被覆するように設けられている。

20

【0191】

しかしながら、本実施形態では、実施形態 1 と異なり、半導体層 1 0 1 の裏面側は、平坦でなく、溝 T R d が設けられて凹凸面になっており、第 1 の反射防止膜 5 0 1 d は、この凹凸面を被覆するように一定の厚みで形成されている。

【0192】

反射防止膜 5 0 d において、第 2 の反射防止膜 5 0 2 d は、図 1 6 に示すように、第 1 の反射防止膜 5 0 1 d と遮光膜 6 0 d との少なくとも一方を介在して、半導体層 1 0 1 の裏面 (上面) を被覆するように形成されている。

30

【0193】

具体的には、図 1 6 に示すように、半導体層 1 0 1 の裏面においてフォトダイオード 2 1 が形成された部分では、実施形態 1 と同様に、第 1 の反射防止膜 5 0 1 d が半導体層 1 0 1 との間に介在するように、第 2 の反射防止膜 5 0 2 d が設けられている。

【0194】

また、半導体層 1 0 1 の裏面において画素分離部 1 0 1 p b が形成された部分では、第 1 の反射防止膜 5 0 1 d と遮光膜 6 0 d との両者が半導体層 1 0 1 との間に介在するように、第 2 の反射防止膜 5 0 2 d が設けられている。

【0195】

本実施形態では、図 1 6 に示すように、実施形態 1 と異なり、半導体層 1 0 1 の裏面側は、溝 T R d が設けられており、第 1 の反射防止膜 5 0 1 d が溝 T R d の面を被覆すると共に、その溝 T R d の内部に遮光膜 6 0 d が設けられている。このため、このように形成された遮光膜 6 0 d を介在するように、第 1 の反射防止膜 5 0 1 d の上面に、第 2 の反射防止膜 5 0 2 d が設けられている。つまり、第 1 の反射防止膜 5 0 1 d と遮光膜 6 0 d とが設けられた平坦な面に沿うように、第 2 の反射防止膜 5 0 2 d が一定の厚みで設けられている。

40

【0196】

(b) 遮光膜 6 0 d について

遮光膜 6 0 d は、図 1 6 に示すように、半導体層 1 0 1 の内部に設けられた画素分離部 1 0 1 p b の上方に設けられている。

50

【 0 1 9 7 】

本実施形態においては、図 1 6 に示すように、半導体層 1 0 1 の裏面側において画素分離部 1 0 1 p b が設けられた部分には、溝 T R d が設けられており、その溝 T R d の面を被覆するように、第 1 の反射防止膜 5 0 1 d が設けられている。そして、遮光膜 6 0 d は、その第 1 の反射防止膜 5 0 1 d が被覆された溝 T R d の内部に埋め込まれるように設けられている。

【 0 1 9 8 】

そして、遮光膜 6 0 d は、第 2 の反射防止膜 5 0 2 d によって、上面が被覆されている。

【 0 1 9 9 】

10

(c) その他 (製造方法など)

本実施形態では、第 1 の反射防止膜 5 0 1 の成膜前に、半導体層 1 0 1 の裏面側において、画素分離部 1 0 1 p b が設けられた部分に、溝 T R d を形成する。そして、その溝 T R d を被覆するように、半導体層 1 0 1 の裏面に第 1 の反射防止膜 5 0 1 を成膜する。

【 0 2 0 0 】

つぎに、その溝 T R の内部を埋め込むように、遮光膜 6 0 d を形成するための材料膜を、第 1 の反射防止膜 5 0 1 d 上に成膜する。そして、第 1 の反射防止膜 5 0 1 d の上面が露出するように、平坦化処理をすることで、遮光膜 6 0 d を形成する。

【 0 2 0 1 】

そして、第 1 の反射防止膜 5 0 1 d および遮光膜 6 0 d を被覆するように、第 2 の反射防止膜 5 0 2 d を形成する。

20

【 0 2 0 2 】

上記のように各部を形成して、固体撮像装置 1 d を完成させる。

【 0 2 0 3 】

(2) まとめ

本実施形態では、画素分離部 1 0 1 p b の形成部分に設けられた溝 T R d の内部に、遮光膜 6 0 d が設けられている (図 1 6 参照) 。

【 0 2 0 4 】

このため、その画素 P から隣接する他の画素 P のフォトダイオード 2 1 に入射する光を、遮光膜 6 0 d が遮ることが可能である。よって、「混色」が発生することを防止し、撮像したカラー画像において色再現性を向上可能である。

30

【 0 2 0 5 】

また、本実施形態では、半導体層 1 0 1 の表面が平坦になっているので、その上方に積層する平坦化膜 H T を薄膜化することが可能であり、受光面 J S へ入射する光 H の強度を向上可能である。よって、高感度化を実現することができる。

【 0 2 0 6 】

< 5 . その他 >

本発明の実施に際しては、上記した実施形態に限定されるものではなく、種々の変形例を採用することができる。

【 0 2 0 7 】

40

たとえば、上記の実施形態では、反射防止膜 5 0 を、2 つの膜で構成する場合について説明したが、これに限定されない。入射光が入射する面のうち、受光面と遮光膜の形成部分を被覆する第 1 の反射防止部と、その第 1 の反射防止部の上において、受光面 J S の形成部分を被覆する第 2 の反射防止部とを反射防止膜 5 0 が含むように構成すれば、膜の数は、限定されない。

【 0 2 0 8 】

上記の実施形態では、「裏面照射型」の場合について説明したが、これに限定されない。「表面照射型」の場合において、本発明を適用しても良い。

【 0 2 0 9 】

上記の実施形態では、転送トランジスタと増幅トランジスタと選択トランジスタとリセ

50

ットランジスタとの4種を、画素トランジスタとして設ける場合について説明したが、これに限定されない。たとえば、転送トランジスタと増幅トランジスタとリセットトランジスタとの3種を、画素トランジスタとして設ける場合に適用しても良い。

【0210】

上記の実施形態では、1つのフォトダイオードに対して、転送トランジスタと増幅トランジスタと選択トランジスタとリセットトランジスタとのそれぞれを1つずつ設ける場合について説明したが、これに限定されない。たとえば、複数のフォトダイオードに対して、増幅トランジスタと選択トランジスタとリセットトランジスタのそれぞれを1つずつ設ける場合に適用しても良い。

【0211】

また、上記の実施形態においては、カメラに本発明を適用する場合について説明したが、これに限定されない。スキャナーやコピー機などのように、固体撮像装置を備える他の電子機器に、本発明を適用しても良い。

【0212】

なお、上記の実施形態において、固体撮像装置1, 1b, 1c, 1dは、本発明の固体撮像装置に相当する。また、上記の実施形態において、フォトダイオード21は、本発明の光電変換部に相当する。また、上記の実施形態において、カメラ40は、本発明の電子機器に相当する。また、上記の実施形態において、半導体層101は、本発明の半導体層に相当する。また、上記の実施形態において、反射防止膜50, 50c, 50dは、本発明の反射防止膜に相当する。また、上記の実施形態において、第1の反射防止膜501, 501dは、本発明の第1の反射防止部に相当する。また、上記の実施形態において、第2の反射防止膜502, 502c, 502dは、本発明の第2の反射防止部に相当する。また、上記の実施形態において、遮光膜60, 60b, 60c, 60dは、本発明の遮光膜に相当する。また、上記の実施形態において、受光面JSは、本発明の受光面に相当する。また、上記の実施形態において、画素Pは、本発明の画素に相当する。また、上記の実施形態において、絶縁層Z1は、本発明の中間層に相当する。

【符号の説明】

【0213】

1, 1b, 1c, 1d : 固体撮像装置、13 : 垂直駆動回路、14 : カラム回路、15 : 水平駆動回路、17 : 外部出力回路、17a : AGC回路、17b : ADC回路、18 : タイミングジェネレータ、19 : シャッター駆動回路、21 : フォトダイオード、22 : 転送トランジスタ、23 : 増幅トランジスタ、24 : 選択トランジスタ、25 : リセットトランジスタ、26 : 転送線、27 : 垂直信号線、28 : アドレス線、29 : リセット線、40 : カメラ、42 : 光学系、43 : 制御部、44 : 信号処理回路、50, 50c, 50d : 反射防止膜、501, 501d : 第1の反射防止膜、502, 502c, 502d : 第2の反射防止膜、60, 60b, 60c, 60d : 遮光膜、101 : 半導体層、101pb : 画素分離部、111 : 配線層、111h : 配線、111z : 絶縁層、CF : カラーフィルタ、FD : フローティング・ディフュージョン、HT : 平坦化膜、JS : 受光面、P : 画素、PA : 画素領域、SA : 周辺領域、SS : 支持基板、SZ : 層間絶縁膜、TR, TRd : 溝、Tr : 画素トランジスタ、Z1 : 絶縁層

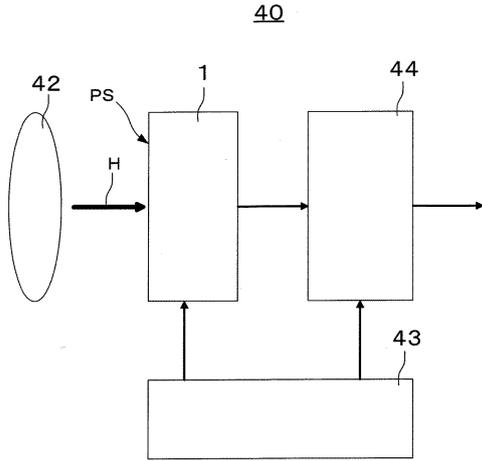
10

20

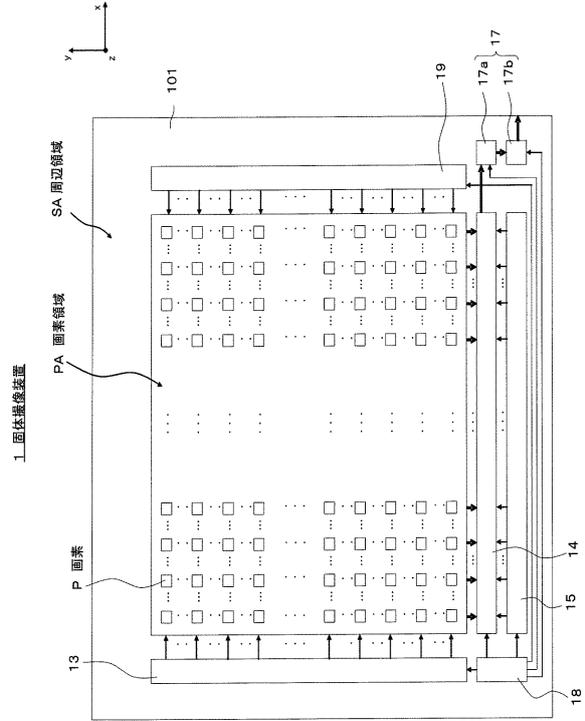
30

40

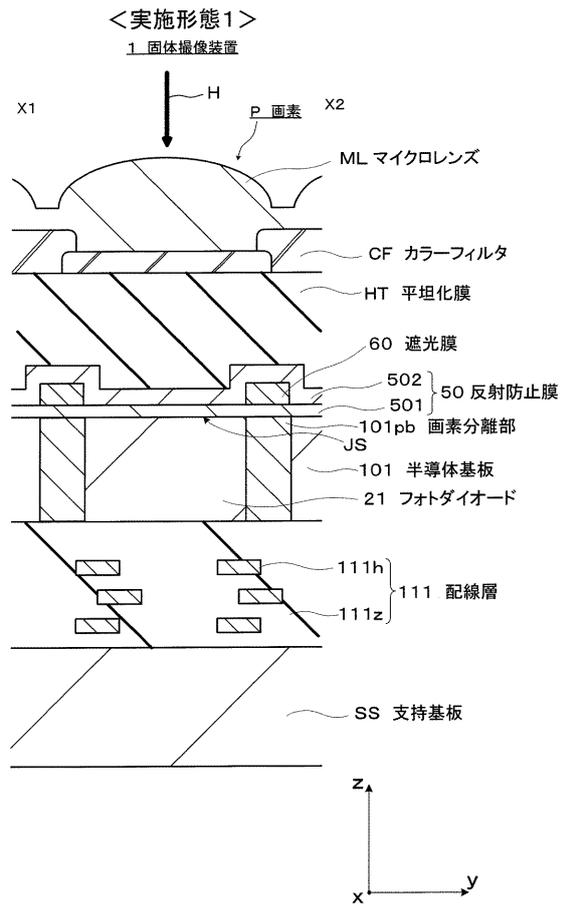
【図1】



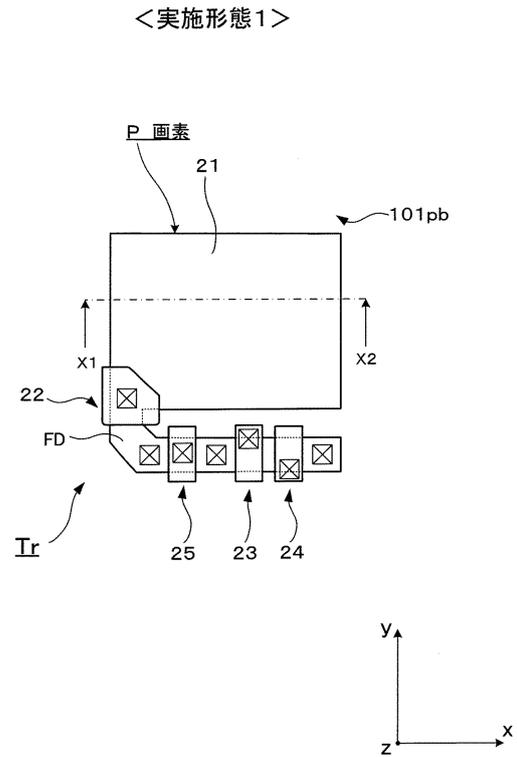
【図2】



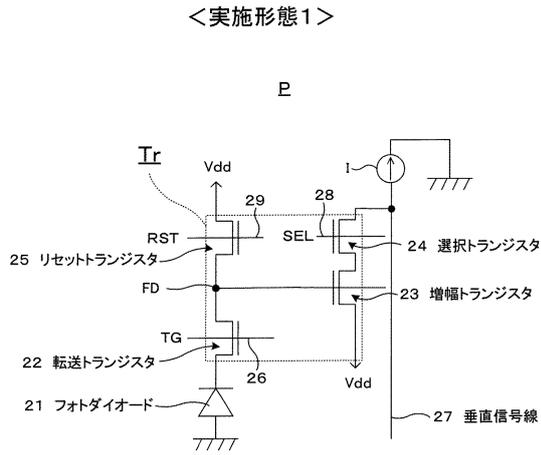
【図3】



【図4】

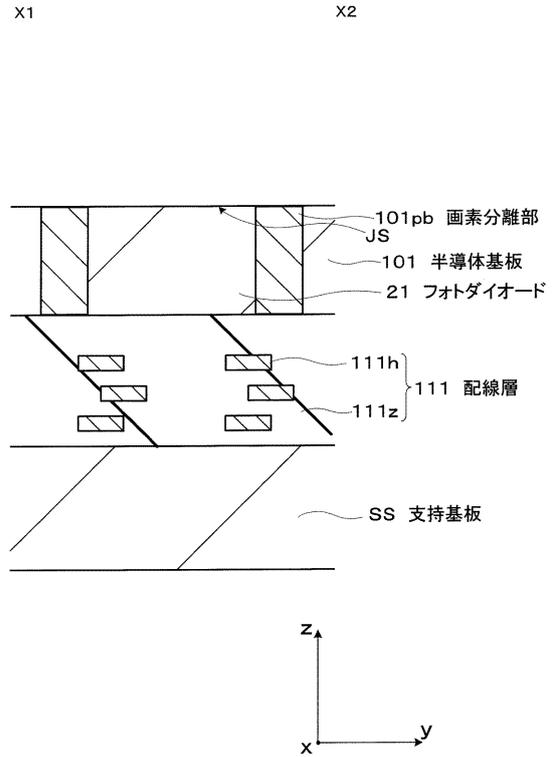


【図5】



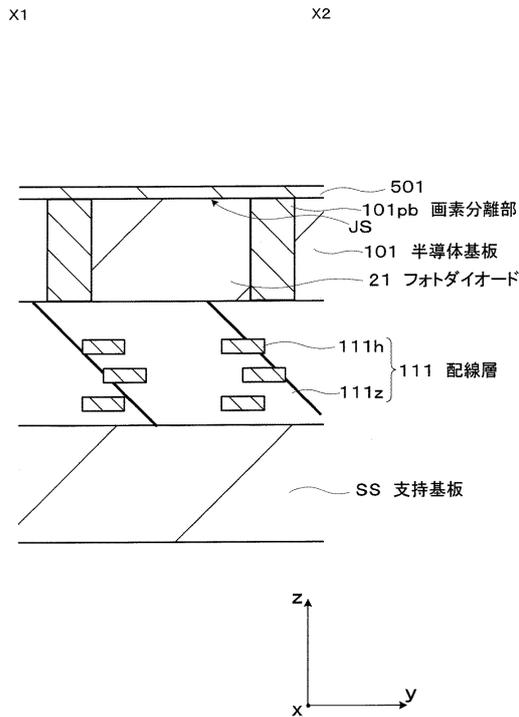
【図6】

<実施形態1>



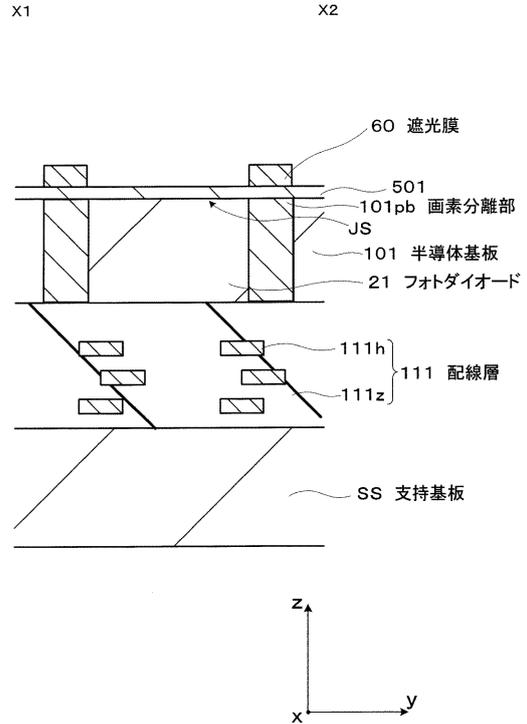
【図7】

<実施形態1>



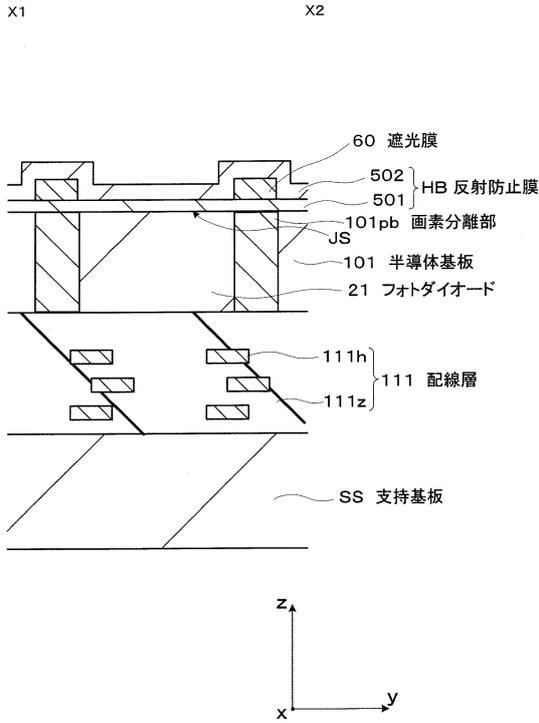
【図8】

<実施形態1>



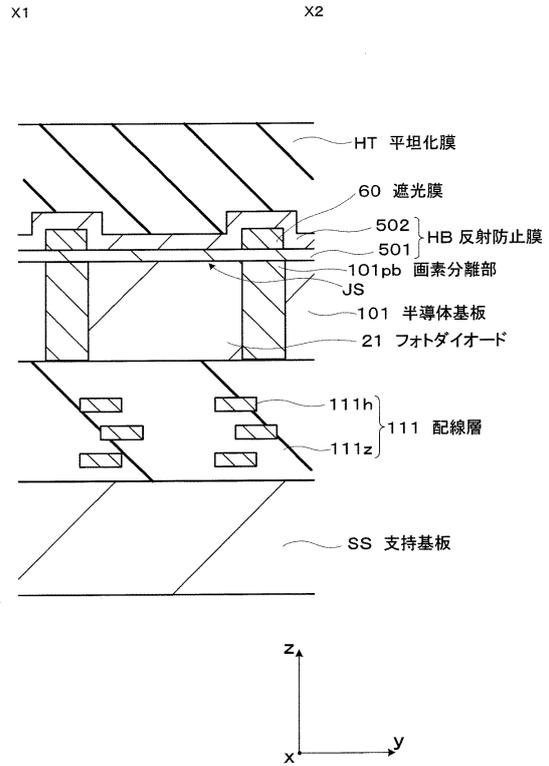
【図9】

<実施形態1>



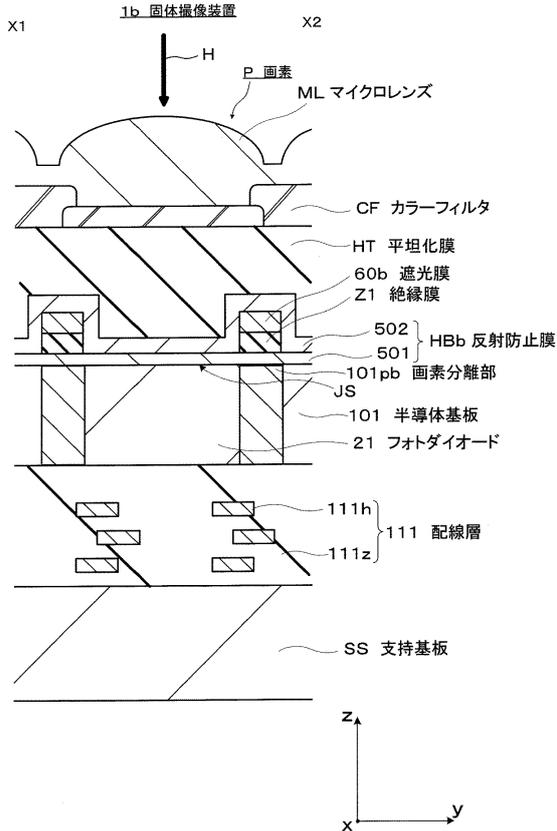
【図10】

<実施形態1>



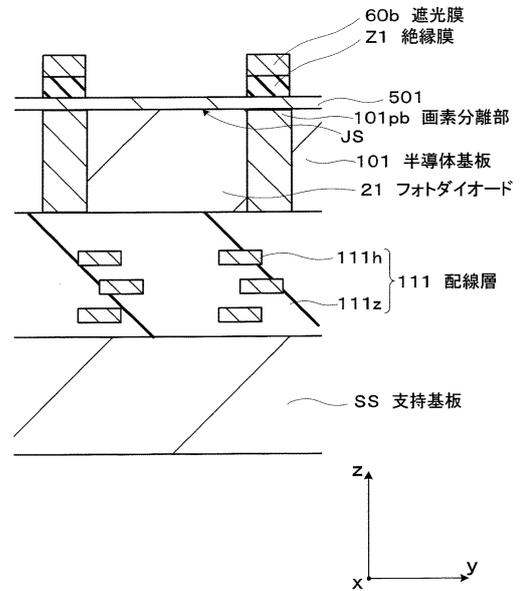
【図11】

<実施形態2>



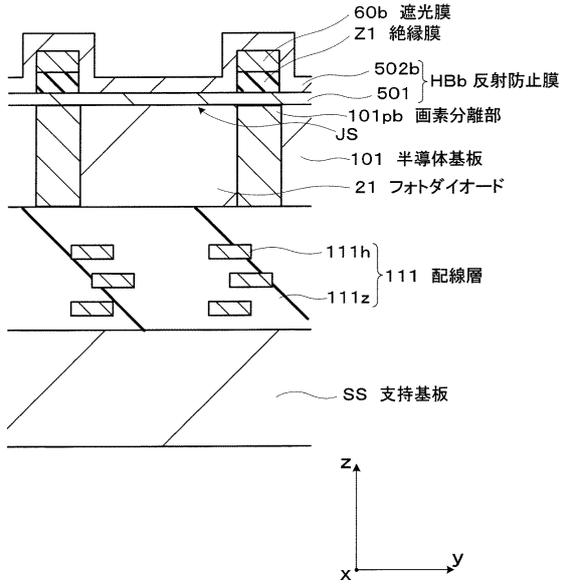
【図12】

<実施形態2>



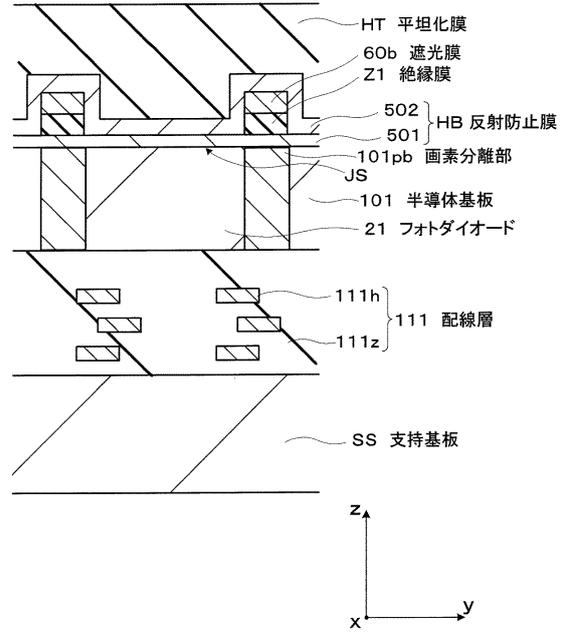
【図13】

<実施形態2>



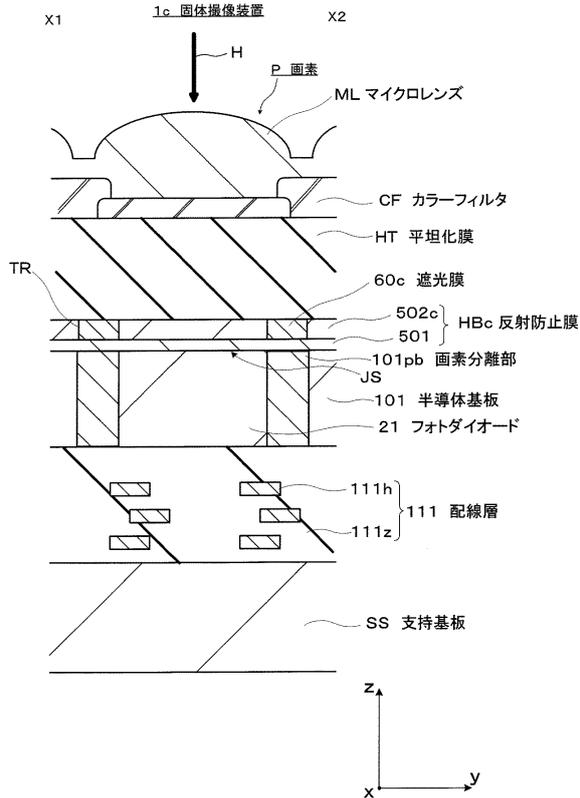
【図14】

<実施形態2>



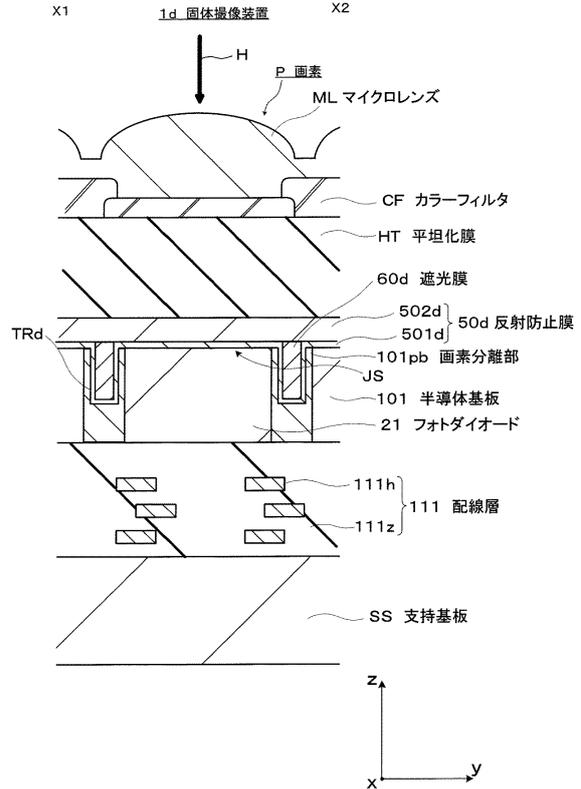
【図15】

<実施形態3>

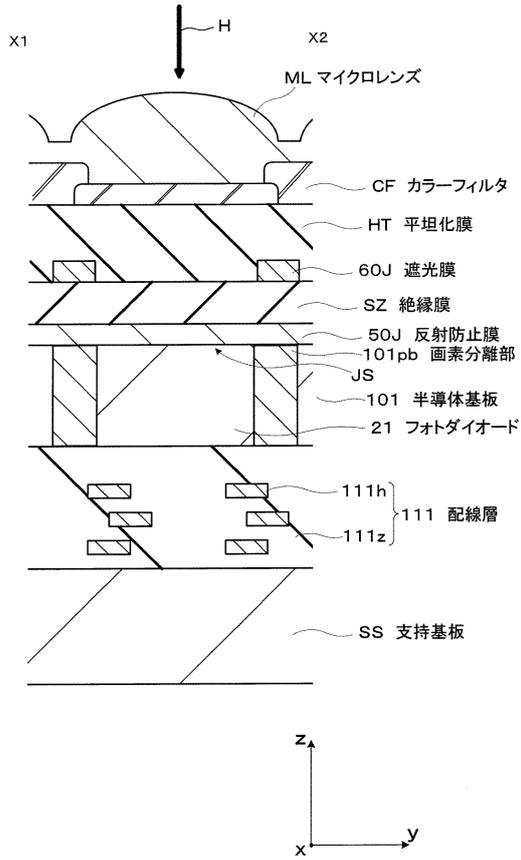


【図16】

<実施形態4>



【図17】



フロントページの続き

合議体

審判長 加藤 浩一

審判官 恩田 春香

審判官 小田 浩

- (56)参考文献 特開2008-306154(JP,A)
特開2009-176777(JP,A)
特開2006-324339(JP,A)
特開2009-065098(JP,A)
特開2010-016114(JP,A)
特開平11-330440(JP,A)

- (58)調査した分野(Int.Cl., DB名)

H01L27/146

H01L21/316

H04N 5/374