



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년08월09일
 (11) 등록번호 10-2009188
 (24) 등록일자 2019년08월05일

(51) 국제특허분류(Int. Cl.)
 H03H 9/56 (2006.01) H03H 3/04 (2006.01)
 H03H 9/02 (2006.01) H03H 9/17 (2006.01)
 (52) CPC특허분류
 H03H 9/56 (2013.01)
 H03H 3/04 (2013.01)
 (21) 출원번호 10-2018-0018327
 (22) 출원일자 2018년02월14일
 심사청구일자 2018년02월14일
 (56) 선행기술조사문헌
 JP06310978 A*
 JP2012028976 A*
 KR100719123 B1*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
주식회사 오킨스전자
 경기도 의왕시 오전공업길 13, 벽산선영테크노피아 6층 (오전동)
 (72) 발명자
전진국
 경기도 군포시 수리산로 40, 815동 401호 (산본동, 수리한양아파트)
박성규
 경기도 안양시 동안구 흥안대로223번길 47, 110동 803호 (호계동, 샘마을아파트)
 (뒷면에 계속)
 (74) 대리인
특허법인이름리온

전체 청구항 수 : 총 8 항

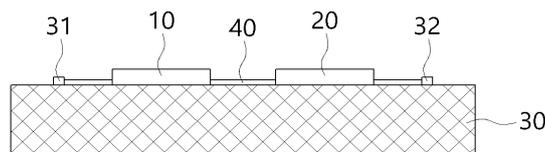
심사관 : 최규돈

(54) 발명의 명칭 **스커트 특성이 향상된 필터 칩 패키지 및 고주파 프론트 엔드 모듈**

(57) 요약

본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지는, 입출력 신호가 인가되는 제1 베이스 전극 및 제2 베이스 전극을 구비하는 베이스; 제1 벌크용 전극 및 제2 벌크용 전극과, 제1 벌크용 전극 및 제2 벌크용 전극 사이의 벌크용 압전층을 각각 구비하고, 제1 벌크용 전극이 제1 베이스 전극과 연결되며, 베이스의 상부에 마련되는 벌크 탄성과 필터 칩; 및 표면용 압전층과, 표면용 압전층의 상부에 서로 이격되게 구비된 제1 표면용 전극 및 제2 표면용 전극을 각각 구비하고, 제1 표면용 전극이 제2 벌크용 전극과 연결되며, 제2 표면용 전극이 제2 베이스 전극과 연결되고, 베이스의 상부에 마련되는 표면 탄성과 필터 칩;을 포함하며, 상기 표면 탄성과 필터 칩의 차단 기울기는 상기 벌크 탄성과 필터 칩의 차단 기울기 보다 큰 것을 특징으로 한다.

대표도 - 도2



(52) CPC특허분류

H03H 9/02 (2013.01)

H03H 9/17 (2013.01)

(72) 발명자

차상훈

경기도 화성시 효행로 1076-9, 203동 502호 (병점동, 안화마을우남퍼스트빌2차아파트)

임청혁

인천광역시 계양구 계산로126번길 27, 102동 407호(작전동, 한화아파트)

이 발명을 지원한 국가연구개발사업

과제고유번호 1415151784

부처명 산업통상자원부

연구관리전문기관 한국산업기술평가관리원

연구사업명 소재부품기술개발

연구과제명 스마트폰용 WLP기반 (6인치 이상) BAW 필터 모듈개발

기여율 1/1

주관기관 (주)오킨스전자

연구기간 2017.04.01 ~ 2017.12.31

명세서

청구범위

청구항 1

입출력 신호가 인가되는 제1 베이스 전극 및 제2 베이스 전극을 구비하는 베이스;

제1 벌크용 전극 및 제2 벌크용 전극과, 제1 벌크용 전극 및 제2 벌크용 전극 사이의 벌크용 압전층을 각각 구비하고, 제1 벌크용 전극이 제1 베이스 전극과 연결되며, 베이스의 상부에 마련되고, 저역 차단 주파수(FCB1)와 고역 차단 주파수(FCB2)의 사이를 통과시키는 대역 통과 필터인 벌크 탄성과 필터 칩; 및

표면용 압전층과, 표면용 압전층의 상부에 서로 이격되게 구비된 제1 표면용 전극 및 제2 표면용 전극을 각각 구비하고, 제1 표면용 전극이 제2 벌크용 전극과 연결되며, 제2 표면용 전극이 제2 베이스 전극과 연결되고, 베이스의 상부에 마련되며, 제1 저역 차단 주파수(FCS1)와 제1 고역 차단 주파수(FCS2)의 사이를 차단하고 제2 저역 차단 주파수(FCS3)와 제2 고역 차단 주파수(FCS4)의 사이를 차단하는 대역 제거 필터인 표면 탄성과 필터 칩;을 포함하며,

상기 표면 탄성과 필터 칩의 차단 주파수에서 나타나는 신호 감쇠 정도는 상기 벌크 탄성과 필터 칩의 차단 주파수에서 나타나는 신호 감쇠 정도 보다 크고,

상기 FCB1은 상기 FCS2 보다 작으며, 상기 FCB2는 상기 FCS3 보다 큰 것을 특징으로 하는 스킵 특성이 향상된 필터 칩 패키지.

청구항 2

제1항에 있어서,

필터 칩이 포함되는 내부 공간을 베이스와의 사이에 구비하도록 베이스 상에 마련된 캡; 및

필터 칩 주변을 폐곡선 형태로 둘러싸므로써 밀봉된 상기 내부 공간을 형성하는 스페이서;를 더 포함하는 것을 특징으로 하는 스킵 특성이 향상된 필터 칩 패키지.

청구항 3

제1항에 있어서,

상기 FCS1과 상기 FCS2의 사이에 FCB1이 위치하며, 상기 FCS3과 상기 FCS4의 사이에 FCB2가 위치하는 것을 특징으로 하는 스킵 특성이 향상된 필터 칩 패키지.

청구항 4

제1항에 있어서,

상기 제2 벌크용 전극과 상기 제1 표면용 전극 사이에 연결되며, 상기 벌크 탄성과 필터 칩과 상기 표면 탄성과 필터 칩을 매칭시키는 매칭부를 더 포함하는 것을 특징으로 하는 스킵 특성이 향상된 필터 칩 패키지.

청구항 5

제1항에 있어서,

상기 벌크 탄성과 필터 칩과 상기 표면 탄성과 필터 칩은 베이스 상에 나란하게 배치되는 것을 특징으로 하는 스킵 특성이 향상된 필터 칩 패키지.

청구항 6

입출력 신호가 인가되는 제1 베이스 전극 및 제2 베이스 전극을 구비하는 베이스;

제1 벌크용 전극 및 제2 벌크용 전극과, 제1 벌크용 전극 및 제2 벌크용 전극 사이의 벌크용 압전층을 각각 구비하고, 제1 벌크용 전극이 제1 베이스 전극과 연결되며, 베이스의 상부에 마련되는 벌크 탄성과 필터 칩; 및

표면용 압전층과, 표면용 압전층의 상부에 서로 이격되게 구비된 제1 표면용 전극 및 제2 표면용 전극을 각각 구비하고, 제1 표면용 전극이 제2 벌크용 전극과 연결되며, 제2 표면용 전극이 제2 베이스 전극과 연결되고, 베이스의 상부에 마련되는 표면 탄성과 필터 칩;을 포함하며,

상기 표면 탄성과 필터 칩의 차단 주파수에서 나타나는 신호 감쇠 정도는 상기 벌크 탄성과 필터 칩의 차단 주파수에서 나타나는 신호 감쇠 정도 보다 크고,

상기 베이스 상에 벌크 탄성과 필터 칩이 배치되며, 상기 벌크 탄성과 필터 칩 상에 상기 표면 탄성과 필터 칩이 배치되는 것을 특징으로 하는 스킵트 특성이 향상된 필터 칩 패키지.

청구항 7

고주파 신호에 대해 송수신 신호를 분리하는 고주파 프론트 엔드 모듈로서,

입출력 신호가 인가되는 제1 베이스 전극 및 제2 베이스 전극을 구비하는 인쇄회로기판; 및

인쇄회로기판 상에 구비되고, 각각이 서로 다른 주파수 대역을 통과시키는 하나 이상의 채널 필터부;를 포함하며,

어느 한 채널 필터부는,

제1 벌크용 전극 및 제2 벌크용 전극과, 제1 벌크용 전극 및 제2 벌크용 전극 사이의 벌크용 압전층을 각각 구비하고, 제1 벌크용 전극이 제1 베이스 전극과 연결되며, 인쇄회로기판의 상부에 마련되고, 저역 차단 주파수(FCB1)와 고역 차단 주파수(FCB2)의 사이를 통과시키는 대역 통과 필터인 벌크 탄성과 필터 칩; 및

표면용 압전층과, 표면용 압전층의 상부에 서로 이격되게 구비된 제1 표면용 전극 및 제2 표면용 전극을 각각 구비하고, 제1 표면용 전극이 제2 벌크용 전극과 연결되며, 제2 표면용 전극이 제2 베이스 전극과 연결되고, 인쇄회로기판의 상부에 마련되며, 제1 저역 차단 주파수(FCS1)와 제1 고역 차단 주파수(FCS2)의 사이를 차단하고 제2 저역 차단 주파수(FCS3)와 제2 고역 차단 주파수(FCS4)의 사이를 차단하는 대역 제거 필터인 표면 탄성과 필터 칩;을 포함하며,

상기 표면 탄성과 필터 칩의 차단 주파수에서 나타나는 신호 감쇠 정도는 상기 벌크 탄성과 필터 칩의 차단 주파수에서 나타나는 신호 감쇠 정도 보다 크고,

상기 FCB1은 상기 FCS2 보다 작으며, 상기 FCB2는 상기 FCS3 보다 큰 것을 특징으로 하는 스킵트 특성이 향상된 고주파 프론트 엔드 모듈.

청구항 8

고주파 신호에 대해 송수신 신호를 분리하는 고주파 프론트 엔드 모듈로서,

입출력 신호가 인가되는 제1 베이스 전극 및 제2 베이스 전극을 구비하는 인쇄회로기판; 및

인쇄회로기판 상에 구비되고, 각각이 서로 다른 주파수 대역을 통과시키는 하나 이상의 채널 필터부;를 포함하며,

어느 한 채널 필터부는,

제1 벌크용 전극 및 제2 벌크용 전극과, 제1 벌크용 전극 및 제2 벌크용 전극 사이의 벌크용 압전층을 각각 구비하고, 제1 벌크용 전극이 제1 베이스 전극과 연결되며, 인쇄회로기판의 상부에 마련되는 벌크 탄성과 필터 칩; 및

표면용 압전층과, 표면용 압전층의 상부에 서로 이격되게 구비된 제1 표면용 전극 및 제2 표면용 전극을 각각 구비하고, 제1 표면용 전극이 제2 벌크용 전극과 연결되며, 제2 표면용 전극이 제2 베이스 전극과 연결되고, 인쇄회로기판의 상부에 마련되는 표면 탄성과 필터 칩;을 포함하며,

상기 표면 탄성과 필터 칩의 차단 주파수에서 나타나는 신호 감쇠 정도는 상기 벌크 탄성과 필터 칩의 차단 주파수에서 나타나는 신호 감쇠 정도 보다 크고,

상기 인쇄회로기판 상에 벌크 탄성과 필터 칩이 배치되며, 상기 벌크 탄성과 필터 칩 상에 상기 표면 탄성과 필터 칩이 배치되는 것을 특징으로 하는 스킵트 특성이 향상된 고주파 프론트 엔드 모듈.

발명의 설명

기술 분야

[0001] 본 발명은 스킨트 특성이 향상된 필터 칩 패키지 및 고주파 프론트 엔드 모듈에 관한 것으로서, 더욱 상세하게는 특정 주파수 대역에 대한 스킨트 특성이 향상된 필터 칩 패키지 및 고주파 프론트 엔드 모듈에 관한 것이다.

배경 기술

[0002] 이동통신 기술이 발달하면서 고주파(RF) 신호를 필터링(filtering)하는 다양한 필터가 등장하였다. 이러한 고주파(RF) 신호에 대한 필터로는 표면 탄성과 필터(SAW Filter: SurfaceAcoustic Wave Filter), 벌크 탄성과 필터(BAW Filter: BulkAcoustic Wave Filter) 등이 있다. 다만, 표면 탄성과 필터(SAW Filter: SurfaceAcoustic Wave Filter)로는 고대역 및 광대역폭의 고주파(RF) 신호 처리를 요구하는 최신 이동통신 기술에 대응하기 어려워, 해당 요구 조건을 만족시킬 수 있는 벌크 탄성과 필터(BAW Filter)의 수요가 최근 들어 더 증대되고 있다.

[0003] 도 1은 통상적인 벌크 탄성과 필터 칩(10) 및 표면 탄성과 필터 칩(20)의 구조를 나타낸다.

[0004] 벌크 탄성과 필터 칩(10)은 벌크 탄성과 필터 기능을 수행하는 반도체 집적회로 칩으로서, 도 1에 도시된 바와 같이, 전극으로 작용하는 제1 벌크용 전극(11) 및 제2 벌크용 전극(12)과, 이들 전극(11, 12) 사이에 마련되고 압전 물질로 이루어진 벌크용 압전층(13)을 각각 포함한다. 이때, 전기적 신호에 의해 벌크용 압전층(13) 내에 발생하는 탄성과 전파 속도가 빨라 같은 주파수라도 음파의 파장이 짧아지며, 이에 따라, 벌크 탄성과 필터 칩(10)은 소형화가 가능한 이점이 있다.

[0005] 표면 탄성과 필터 칩(20)은 표면 탄성과 필터 기능을 수행하는 반도체 집적회로 칩으로서, 도 1에 도시된 바와 같이, 전극으로 작용하는 서로 이격된 빗살무늬 형태의 제1 표면용 전극(21) 및 제2 표면용 전극(22)과, 그 일측 면에 이들 전극(21, 22)이 마련된 표면용 압전층(23)을 포함한다. 이때, 표면 탄성과 필터 칩(20)은 차단 기율이 날카로운 스킨트 특성을 가지므로, 뛰어난 대역외 제거 성능을 갖는다.

[0006] 또한, 벌크 탄성과 필터 칩(10) 및 표면 탄성과 필터 칩(20)의 상부 또는 하부에는 기판이 구비될 수 있다.

[0007] 한편, 벌크 탄성과 필터 칩(10)은 이동통신 단말기의 고주파(RF) 프론트 엔드 모듈(Front-End Module)의 필터부에 포함되어, 고주파(RF) 신호 중 원하는 주파수 대역만을 통과시키는 기능을 담당한다. 하지만, 차단 기율기가 완만한 스킨트 특성을 가지는 벌크 탄성과 필터 칩(10)만으로는 대역외 제거 성능이 떨어지는 문제점이 있었다.

발명의 내용

해결하려는 과제

[0008] 상기한 바와 같은 종래 기술의 문제점을 해결하기 위하여, 본 발명은 벌크 탄성과 필터(BAW Filter)를 통과한 신호가 표면 탄성과 필터(SAW Filter)를 통과하여 출력되게 함으로써, 차단 기율기가 날카로운 스킨트 특성을 가지는 필터 칩 패키지 및 고주파 프론트 엔드 모듈을 제공하는데 그 목적이 있다.

[0009] 다만, 본 발명이 해결하고자 하는 과제는 이상에서 언급한 과제에 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0010] 상기와 같은 과제를 해결하기 위한 본 발명의 일 실시예에 따른 스킨트 특성이 향상된 필터 칩 패키지는, (1) 입출력 신호가 인가되는 제1 베이스 전극 및 제2 베이스 전극을 구비하는 베이스, (2) 제1 벌크용 전극 및 제2 벌크용 전극과, 제1 벌크용 전극 및 제2 벌크용 전극 사이의 벌크용 압전층을 각각 구비하고, 제1 벌크용 전극이 제1 베이스 전극과 연결되며, 베이스의 상부에 마련되는 벌크 탄성과 필터 칩, (3) 표면용 압전층과, 표면용 압전층의 상부에 서로 이격되게 구비된 제1 표면용 전극 및 제2 표면용 전극을 각각 구비하고, 제1 표면용 전극이 제2 벌크용 전극과 연결되며, 제2 표면용 전극이 제2 베이스 전극과 연결되고, 베이스의 상부에 마련되는 표면 탄성과 필터 칩을 포함하며, 상기 표면 탄성과 필터 칩의 차단 기율은 상기 벌크 탄성과 필터 칩의 차단 기율기 보다 클 수 있다.

[0011] 상기 벌크 탄성과 필터 칩은 저역 차단 주파수 F_{CB1} 과 고역 차단 주파수 F_{CB2} 의 사이를 통과시키는 대역 통과 필

터고, 상기 표면 탄성과 필터 칩은 제1 저역 차단 주파수 F_{CS1} 과 제1 고역 차단 주파수 F_{CS2} 의 사이를 차단하고 제2 저역 차단 주파수 F_{CS3} 과 제2 고역 차단 주파수 F_{CS4} 의 사이를 차단하는 대역 제거 필터이다. 이때, 상기 F_{CB1} 은 상기 F_{CS2} 보다 작으며, 상기 F_{CB2} 는 상기 F_{CS3} 보다 크다.

- [0012] 상기 F_{CS1} 과 상기 F_{CS2} 의 사이에 F_{CB1} 이 위치할 수 있으며, 상기 F_{CS3} 과 상기 F_{CS4} 의 사이에 F_{CB2} 가 위치할 수 있다.
- [0013] 본 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지는 상기 제2 벌크용 전극과 상기 제1 표면용 전극 사이에 연결되며, 상기 벌크 탄성과 필터 칩과 상기 표면 탄성과 필터 칩을 매칭시키는 매칭부를 더 포함할 수 있다.
- [0014] 상기 벌크 탄성과 필터 칩과 상기 표면 탄성과 필터 칩은 베이스 상에 나란하게 배치될 수 있다.
- [0015] 상기 베이스 상에 벌크 탄성과 필터 칩이 배치되며, 상기 벌크 탄성과 필터 칩 상에 상기 표면 탄성과 필터 칩이 적층되게 배치될 수 있다.
- [0016] 본 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지는, (1) 필터 칩이 포함되는 내부 공간을 베이스와의 사이에 구비하도록 베이스 상에 마련된 캡, (2) 필터 칩 주변을 폐곡선 형태로 둘러싸으로써 밀봉된 상기 내부 공간을 형성하는 스페이서를 더 포함할 수 있다.
- [0017] 본 발명의 일 실시예에 따른 고주파 프론트 엔드 모듈은 고주파 신호에 대해 송수신 신호를 분리하는 고주파 프론트 엔드 모듈로서, (1) 입출력 신호가 인가되는 제1 베이스 전극 및 제2 베이스 전극을 구비하는 인쇄회로기판, (2) 인쇄회로기판 상에 구비되고, 각각이 서로 다른 주파수 대역을 통과시키는 하나 이상의 채널 필터부를 포함한다.
- [0018] 어느 한 채널 필터부는, (1) 제1 벌크용 전극 및 제2 벌크용 전극과, 제1 벌크용 전극 및 제2 벌크용 전극 사이의 벌크용 압전층을 각각 구비하고, 제1 벌크용 전극이 제1 베이스 전극과 연결되는 벌크 탄성과 필터 칩, (2) 표면용 압전층과, 표면용 압전층의 상부에 서로 이격되게 구비된 제1 표면용 전극 및 제2 표면용 전극을 각각 구비하고, 제1 표면용 전극이 제2 벌크용 전극과 연결되며, 제2 표면용 전극이 제2 베이스 전극과 연결되는 표면 탄성과 필터 칩을 포함하며, 상기 표면 탄성과 필터 칩의 차단 기울기는 상기 벌크 탄성과 필터 칩의 차단 기울기보다 크다.

발명의 효과

- [0019] 상기와 같이 구성되는 본 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지 및 고주파 프론트 엔드 모듈은 벌크 탄성과 필터(BAW Filter)를 통과한 신호가 표면 탄성과 필터(SAW Filter)를 통과하여 출력되게 함으로써, 벌크 탄성과 필터 단독으로는 구현할 수 없는 날카로운 차단 기울기를 갖는 스킵트 특성을 구현할 수 있는 이점이 있다.

도면의 간단한 설명

- [0020] 도 1은 통상적인 벌크 탄성과 필터 칩(10) 및 표면 탄성과 필터 칩(20)의 구조를 나타낸다.
- 도 2는 수평형으로 구현된 본 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 전체적인 측면 구조를 나타낸다.
- 도 3은 수평형으로 구현된 본 발명의 제1 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 보다 상세한 측면 구조를 나타낸다.
- 도 4는 수평형으로 구현된 본 발명의 제2 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 보다 상세한 측면 구조를 나타낸다.
- 도 5는 수평형으로 구현된 본 발명의 제3 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 보다 상세한 측면 구조를 나타낸다.
- 도 6은 수평형으로 구현된 본 발명의 제4 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 보다 상세한 측면 구조를 나타낸다.
- 도 7은 수평형으로 구현된 본 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지가 몰딩층(50)을 더 포함하는 경우의 전체적인 측면 구조를 나타낸다.

도 8은 수평형으로 구현된 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지가 캡(60)을 더 포함하는 경우의 전체적인 측면 구조를 나타낸다.

도 9는 수직형으로 구현된 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지의 전체적인 측면 구조를 나타낸다.

도 10은 수직형으로 구현된 본 발명의 제1 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지의 보다 상세한 측면 구조를 나타낸다.

도 11은 수직형으로 구현된 본 발명의 제2 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지의 보다 상세한 측면 구조를 나타낸다.

도 12는 수직형으로 구현된 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지가 몰딩층(50)을 더 포함하는 경우의 전체적인 측면 구조를 나타낸다.

도 13은 수직형으로 구현된 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지가 캡(60)을 더 포함하는 경우의 전체적인 측면 구조를 나타낸다.

도 14는 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지에서 벌크 탄성과 필터 칩(10)과 표면 탄성과 필터 칩(20)의 필터링 특성을 나타낸다.

도 15는 본 발명의 일 실시예에 따른 고주파 프론트 엔드 모듈(RF front-end module)의 전체적인 구성을 나타낸다.

발명을 실시하기 위한 구체적인 내용

- [0021] 본 발명의 상기 목적과 수단 및 그에 따른 효과는 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해 질 것이며, 그에 따라 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 것이다. 또한, 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략하기로 한다.
- [0022] 또한, 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며, 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 경우에 따라 복수형도 포함한다. 명세서에서 사용되는 "포함하다", "구비하다", "마련하다" 또는 "가지다" 등의 용어는 언급된 구성요소 외의 하나 이상의 다른 구성요소의 존재 또는 추가를 배제하지 않는다.
- [0023] 본 명세서에서, "또는", "적어도 하나" 등의 표현은 함께 나열된 단어들 중 하나를 나타내거나, 또는 둘 이상의 조합을 나타낼 수 있다. 예를 들어, "A 또는 B", "A 및 B 중 적어도 하나"는 A 또는 B 중 하나만을 포함할 수 있고, A와 B를 모두 포함할 수도 있다.
- [0024] 본 명세서에서, "예를 들어"와 같은 표현에 따라 설명은 인용된 특성, 변수, 또는 값과 같이 제시한 정보들이 정확하게 일치하지 않을 수 있고, 허용 오차, 측정 오차, 측정 정확도의 한계와 통상적으로 알려진 기타 요인을 비롯한 변형과 같은 효과로 본 발명의 다양한 실시예에 따른 발명의 실시 형태를 한정하지 않아야 할 것이다.
- [0025] 본 명세서에서, 어떤 구성요소가 다른 구성요소에 '연결되어' 있다거나 '접속되어' 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성 요소에 '직접 연결되어' 있다거나 '직접 접속되어' 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해될 수 있어야 할 것이다.
- [0026] 본 명세서에서, 'A의 주변'이라고 언급된 때에는, A를 중심에 두고 A의 바깥쪽에 위치하는 영역을 지칭하는 것으로 이해되어야 할 것이다.
- [0027] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또, 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.
- [0029] 이하, 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지에 대하여 상세히 설명하도록 한다.

- [0030] 도 2는 수평형으로 구현된 본 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 전체적인 측면 구조를 나타내며, 도 9는 수직형으로 구현된 본 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 전체적인 측면 구조를 나타낸다.
- [0031] 본 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지는, 도 1 및 도 9에 도시된 바와 같이, 벌크 탄성과 필터 칩(10), 표면 탄성과 필터 칩(20), 베이스(30) 및 매칭부(40)를 포함한다. 이때, 벌크 탄성과 필터 칩(10)과 표면 탄성과 필터 칩(20)이 배치되는 형태에 따라 도 1과 같은 수평형과, 도 9와 같은 수직형으로 구분된다. 즉, 수평형은 벌크 탄성과 필터 칩(10) 및 표면 탄성과 필터 칩(20)이 베이스(30)의 상부에 나란하게 배치된 것을 지칭한다. 또한, 수직형은 베이스(30) 상에 벌크 탄성과 필터 칩(10)이 마련되고, 벌크 탄성과 필터 칩(10) 상에 표면 탄성과 필터 칩(20)이 마련되어, 벌크 탄성과 필터 칩(10) 및 표면 탄성과 필터 칩(20)이 적층되게 배치된 것을 지칭한다.
- [0032] 벌크 탄성과 필터 칩(10)은 벌크 탄성과를 이용하여 RF 신호 등에 대해 대역 통과 필터로 작용하는 반도체 집적 회로 칩으로서, 도 1(a)에 도시된 바와 같은 구조를 갖는다. 즉, 벌크 탄성과 필터 칩(10)은 제1 벌크용 전극(11) 및 제2 벌크용 전극(12)과, 제1 벌크용 전극(11) 및 제2 벌크용 전극(12) 사이의 구비되는 벌크용 압전층(13)을 각각 포함한다. 이때, 제1 벌크용 전극(11)은 전기 신호를 입력 받는 입력 전극이며, 제2 벌크용 전극(12)은 벌크 압전층(13)에서 발생된 벌크 탄성과에 따른 전기 신호를 출력하는 출력 전극이다.
- [0033] 표면 탄성과 필터 칩(20)은 표면 탄성과를 이용하여 RF 신호 등에 대해 대역 제거 필터로 작용하는 반도체 집적 회로 칩으로서, 도 1(b)에 도시된 바와 같은 구조를 갖는다. 즉, 표면 탄성과 필터 칩(20)은 표면용 압전층(23)과, 표면용 압전층(23)의 상부에 서로 이격되게 구비된 빗살무늬 형태의 제1 표면용 전극(21) 및 제2 표면용 전극(22)을 각각 포함한다. 이때, 제1 표면용 전극(21)은 전기 신호를 입력 받는 입력 전극이며, 제2 표면용 전극(22)은 표면 압전층(23)에서 발생된 표면 탄성과에 따른 전기 신호를 출력하는 출력 전극이다.
- [0034] 베이스(30)는 기판으로서, 베이스 웨이퍼로부터 절단된 구성일 수 있다. 베이스(30)의 상부에 벌크 탄성과 필터 칩(10) 및 표면 탄성과 필터 칩(20)이 각각 마련된다. 특히, 베이스(30)는 전체 입출력 신호가 인가되는 제1 베이스 전극(31) 및 제2 베이스 전극(32)을 포함한다. 즉, 제1 베이스 전극(31)은 필터 칩 패키지의 전체 입력 신호가 입력되는 입력 전극이며, 제2 베이스 전극(32)은 필터 칩 패키지의 전체 출력 신호가 출력되는 출력 전극이다.
- [0035] 매칭부(40)는 벌크 탄성과 필터 칩(10)과 표면 탄성과 필터 칩(20)의 사이에 연결되는 임피던스 매칭용 구성이다. 즉, 매칭부(40)는 벌크 탄성과 필터 칩(10) 및 표면 탄성과 필터 칩(20)을 통과하는 신호가 왜곡 등이 되지 않도록 벌크 탄성과 필터 칩(10)과 표면 탄성과 필터 칩(20)의 임피던스를 매칭시킨다.
- [0036] 한편, 벌크 탄성과 필터(BAW Filter)(10), 표면 탄성과 필터(SAW Filter)(20), 베이스(30) 및 매칭부(40) 간의 연결은 다음과 같다. 즉, 입력 신호가 인가되는 베이스(30)의 제1 베이스 전극(31)은 벌크 탄성과 필터 칩(10)의 입력 전극인 제1 벌크용 전극(11)과 연결되며, 벌크 탄성과 필터 칩(10)의 출력 전극인 제2 벌크용 전극(12)은 매칭부(40)의 일단과 연결된다. 또한, 매칭부(40)의 타단은 표면 탄성과 필터 칩(20)의 입력 전극인 제1 표면용 전극(21)과 연결되며, 표면 탄성과 필터 칩(20)의 출력 전극인 제2 표면용 전극(22)은 베이스(30)의 출력 전극인 제2 베이스 전극(32)과 연결된다.
- [0037] 도 14는 본 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지에서 벌크 탄성과 필터 칩(10)과 표면 탄성과 필터 칩(20)의 필터링 특성을 나타낸다.
- [0038] 도 14를 참조하면, 벌크 탄성과 필터 칩(10)은 F_{CB1} 과 고역 차단 주파수 F_{CB2} 의 사이를 통과(굵은 실선으로 표시)시키는 대역 통과 필터이다. 또한, 표면 탄성과 필터 칩(20)은 제1 저역 차단 주파수 F_{CS1} 과 제1 고역 차단 주파수 F_{CS2} 의 사이를 차단하고 제2 저역 차단 주파수 F_{CS3} 과 제2 고역 차단 주파수 F_{CS4} 의 사이를 차단(얇은 실선으로 표시)하는 대역 제거 필터이다. 이때, 표면 탄성과 필터 칩(20)이 갖는 대역 제거의 차단 기울기(즉, F_{CS1} , F_{CS2} , F_{CS3} 및 F_{CS4} 의 주변에서 나타나는 감쇠 정도)는 벌크 탄성과 필터 칩(10)이 갖는 대역 통과와 차단 기울기(즉, F_{CB1} 및 F_{CB2} 주변에서 나타나는 감쇠 정도) 보다 크다.
- [0039] 특히, 도 14에 도시된 바와 같이, F_{CB1} 이 F_{CS2} 보다 작고 F_{CB2} 이 F_{CS3} 보다 크도록 구현할 수 있다. 이 경우, 발명의 일 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지는 고역 차단 주파수에 대해 벌크 탄성과 필터 칩(10) 단독으로 구현할 수 없는 날카로운 차단 기울기의 스킵트 특성을 구현할 수 있다. 즉, F_{CS1} 과 F_{CS2} 의 사이에 F_{CB1}

이 위치하도록 구현하고 F_{CS3} 과 F_{CS4} 의 사이에 F_{CB2} 가 위치하도록 구현함으로써, 이러한 날카로운 스킵트 특성을 보장할 수 있다.

- [0041] 이하, 수평형으로 구현된 본 발명의 제1 실시예 내지 제4 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 구조에 대해 보다 상세하게 설명하도록 한다. 다만, 설명의 편의를 위해, 각 실시예에 대하여 “수평형 제1 실시예”, “수평형 제2 실시예”, “수평형 제3 실시예” 및 “수평형 제4 실시예”라고 지칭하며, 세부적으로 달라지는 내용에 대해서만 설명하도록 한다.
- [0042] 도 3 내지 도 6은 각각 수평형으로 구현된 본 발명의 제1 실시예 내지 제4 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 보다 상세한 측면 구조를 나타낸다.
- [0043] 도 3 내지 도 6을 참조하면, 수평형 제1 실시예 내지 제4 실시예는 벌크 탄성과 필터 칩(10) 및 표면 탄성과 필터 칩(20)의 구조가 다르다.
- [0044] 먼저, 도 3을 참조하여, 수평형 제1 실시예에 대하여 설명하도록 한다.
- [0045] 수평형 제1 실시예에서, 벌크 탄성과 필터 칩(10)은 벌크용 연결층(14) 및 제3 벌크용 전극(15)을 더 포함한다. 이때, 제3 벌크용 전극(15)은 벌크용 압전층(13)의 하부에 제1 벌크용 전극(11)과 이격되게 마련된다. 또한, 벌크용 연결층(14)은 벌크용 압전층(13)을 관통하여 제2 벌크용 전극(12)과 제3 벌크용 전극(15)을 전기적으로 연결한다.
- [0046] 한편, 표면 탄성과 필터 칩(20)은 제1 표면용 전극(21)과 제2 표면용 전극(22)이 각각 표면용 압전층(23)의 하부에 마련된다. 이때, 벌크 탄성과 필터 칩(10)의 제3 벌크용 전극(15)은 제1 표면용 전극(21)과 연결된다. 이에 따라, 벌크 탄성과 필터 칩(10)의 출력 전극인 제2 벌크용 전극(12)은 제3 벌크용 전극(15)을 통해 표면 탄성과 필터 칩(20)의 입력 전극인 제1 표면용 전극(21)과 연결된다.
- [0047] 즉, 제1 베이스 전극(31)은 제1 베이스 연결층(33)을 통해 제1 벌크용 전극(11)과 연결되며, 제2 벌크용 전극(12)은 벌크용 연결층(14) 및 제3 벌크용 전극(15)을 통해 매칭부(40)의 일단과 연결된다. 또한, 매칭부(40)의 타단은 제1 표면용 전극(21)과 연결되며, 제2 표면용 전극(22)은 제2 베이스 연결층(34)을 통해 제2 베이스 전극(32)과 연결된다. 이때, 제1 베이스 연결층(33) 및 제2 베이스 연결층(34)은 각각 제1 베이스 전극(31) 및 제2 베이스 전극(32)과 다른 전극을 전기적으로 연결하는 것으로서, 베이스(30) 상에 마련될 수 있다.
- [0048] 다음으로, 도 4를 참조하여, 수평형 제2 실시예에 대하여 설명하도록 한다.
- [0049] 수평형 제2 실시예는 수평형 제1 실시예에서 추가 구성을 더 포함한다. 즉, 벌크 탄성과 필터 칩(10)은 벌크용 기관(16), 제1 벌크용 외부 접속 단자(17) 및 제2 벌크용 외부 접속 단자(18)를 더 포함한다.
- [0050] 벌크용 기관(16)은 제1 벌크용 전극(11) 및 제3 벌크용 전극(15)의 하부에 마련되는 기관이다. 이때, 벌크용 기관(16)의 하부에는 절연 재료로 이루어진 벌크용 쿠션층을 더 포함할 수 있다. 즉, 벌크용 쿠션층은 벌크용 기관(16)의 하부에 다양한 패턴으로 형성된 벌크용 재배치층(RDL)을 덮어 보호한다. 이때, 벌크용 재배치층은 제1 벌크용 외부 접속 단자(17)와 제1 벌크용 전극(11)을 전기적으로 연결하는 층과, 제2 벌크용 외부 접속 단자(18)와 제3 벌크용 전극(15)을 전기적으로 연결하는 층을 각각 포함한다.
- [0051] 제1 및 제2 벌크용 외부 접속 단자(17, 18)는 벌크용 쿠션층의 하부에 마련되어 벌크용 재배치층과 전기적으로 연결되는 단자이다. 예를 들어, 제1 및 제2 벌크용 외부 접속 단자(17, 18)는 솔더볼(Solder Ball)일 수 있다.
- [0052] 한편, 표면 탄성과 필터 칩(20)은 표면용 기관(24), 제1 표면용 외부 접속 단자(25) 및 제2 표면용 외부 접속 단자(26)를 더 포함한다.
- [0053] 표면용 기관(24)은 제1 표면용 전극(21) 및 제2 표면용 전극(22)의 하부에 마련되는 기관이다. 이때, 표면용 기관(24)의 하부에는 절연 재료로 이루어진 표면용 쿠션층을 더 포함할 수 있다. 즉, 표면용 쿠션층은 표면용 기관(24)의 하부에 다양한 패턴으로 형성된 표면용 재배치층(RDL)을 덮어 보호한다. 이때, 표면용 재배치층은 제1 표면용 외부 접속 단자(25)와 제1 표면용 전극(21)을 전기적으로 연결하는 층과, 제2 표면용 외부 접속 단자(26)와 제2 표면용 전극(22)을 전기적으로 연결하는 층을 각각 포함한다.
- [0054] 제1 및 제2 표면용 외부 접속 단자(25, 26)는 표면용 쿠션층의 하부에 마련되어 표면용 재배치층과 전기적으로 연결되는 단자이다. 예를 들어, 제1 및 제2 표면용 외부 접속 단자(25, 26)는 솔더볼(Solder Ball)일 수 있다.
- [0055] 이에 따라, 벌크 탄성과 필터 칩(10)의 입력 전극인 제1 벌크용 전극(11)은 제1 벌크용 외부 접속 단자(17)를

통해 베이스(30)의 입력 단자인 제1 베이스 전극(31)과 연결되고, 벌크 탄성과 필터 칩(10)의 출력 전극인 제2 벌크용 전극(12)은 제2 벌크용 외부 접속 단자(18)를 매칭부(40)의 일단과 연결된다. 또한, 표면 탄성과 필터 칩(20)의 입력 전극인 제1 표면용 전극(21)은 제1 표면용 외부 접속 단자(25)를 통해 매칭부(40)의 타단과 연결되고, 표면 탄성과 필터 칩(20)의 출력 전극인 제2 표면용 전극(22)은 제2 표면용 외부 접속 단자(26)를 통해 베이스(30)의 출력 전극인 제2 베이스 전극(32)과 연결된다.

[0056] 즉, 제1 베이스 전극(31)은 제1 베이스 연결층(33)과 제1 벌크용 외부 접속 단자(17)를 통해 제1 벌크용 전극(11)과 연결되고, 제2 벌크용 전극(12)은 벌크용 연결층(14), 제3 벌크용 전극(15) 및 제2 벌크용 외부 접속 단자(18)를 통해 매칭부(40)의 일단과 연결된다. 또한, 매칭부(40)의 타단은 제1 표면용 외부 접속 단자(25)를 통해 제1 표면용 전극(21)과 연결되며, 제2 표면용 전극(22)은 제2 표면용 외부 접속 단자(26) 및 제2 베이스 연결층(34)을 통해 제2 베이스 전극(32)과 연결된다.

[0057] 다음으로, 도 5를 참조하여, 수평형 제3 실시예에 대하여 설명하도록 한다.

[0058] 수평형 제3 실시예는 수평형 제1 실시예에서 표면 탄성과 필터 칩(20)의 구성 위치가 바뀌고 표면 탄성과 필터 칩(20)에 추가 구성이 더 포함된다. 즉, 표면 탄성과 필터 칩(20)은 제1 표면용 전극(21)과 제2 표면용 전극(22)이 각각 표면용 압전층(23)의 상부에 구비하며, 제1 표면용 연결층(27) 및 제2 표면용 연결층(28)을 더 포함한다. 제1 표면용 연결층(27)은 표면용 압전층(23)을 관통하여 제1 표면용 전극(21)과 전기적으로 연결한다. 또한, 제2 표면용 연결층(28)은 표면용 압전층(23)을 관통하여 제2 표면용 전극(22)과 전기적으로 연결한다.

[0059] 이에 따라, 매칭부(40)의 타단은 제1 표면용 연결층(27)을 통해 표면 탄성과 필터 칩(20)의 입력 전극인 제1 표면용 전극(21)과 연결된다. 또한, 표면 탄성과 필터 칩(20)의 출력 전극인 제2 표면용 전극(22)은 제2 표면용 연결층(28)을 통해 베이스(30)의 출력 전극인 제2 베이스 전극(32)과 연결된다.

[0060] 즉, 제1 베이스 전극(31)은 제1 베이스 연결층(33)을 통해 제1 벌크용 전극(11)과 연결되며, 제2 벌크용 전극(12)은 벌크용 연결층(14) 및 제3 벌크용 전극(15)을 통해 매칭부(40)의 일단과 연결된다. 또한, 매칭부(40)의 타단은 제1 표면용 연결층(27)을 통해 제1 표면용 전극(21)과 연결되며, 제2 표면용 전극(22)은 제2 표면용 연결층(28) 및 제2 베이스 연결층(34)을 통해 제2 베이스 전극(32)과 연결된다.

[0061] 다음으로, 도 6을 참조하여, 수평형 제4 실시예에 대하여 설명하도록 한다.

[0062] 수평형 제4 실시예는 수평형 제3 실시예에서 추가 구성을 더 포함한다. 즉, 벌크 탄성과 필터 칩(10)은 벌크용 기관(16), 제1 벌크용 외부 접속 단자(17) 및 제2 벌크용 외부 접속 단자(18)를 더 포함한다. 이들 추가 구성은 수평형 제2 실시예에서 설명한 바와 동일하다.

[0063] 한편, 표면 탄성과 필터 칩(20)은 표면용 기관(24), 제1 표면용 외부 접속 단자(25) 및 제2 표면용 외부 접속 단자(26)를 더 포함한다. 이들 추가 구성은 수평형 제2 실시예에서 설명한 바와 동일하다. 다만, 표면용 기관(24)은 표면용 압전층(24)의 하부에 마련된다. 또한, 표면용 재배치층은 제1 표면용 외부 접속 단자(25)와 제1 표면용 연결층(27)을 전기적으로 연결하는 층과, 제2 표면용 외부 접속 단자(26)와 제2 표면용 연결층(28)을 전기적으로 연결하는 층을 각각 포함한다.

[0064] 즉, 제1 베이스 전극(31)은 제1 베이스 연결층(33)과 제1 벌크용 외부 접속 단자(17)를 통해 제1 벌크용 전극(11)과 연결되고, 제2 벌크용 전극(12)은 벌크용 연결층(14), 제3 벌크용 전극(15) 및 제2 벌크용 외부 접속 단자(18)를 통해 매칭부(40)의 일단과 연결된다. 또한, 매칭부(40)의 타단은 제1 표면용 외부 접속 단자(25) 및 제1 표면용 연결층(27)을 통해 제1 표면용 전극(21)과 연결되며, 제2 표면용 전극(22)은 제2 표면용 연결층(28), 제2 표면용 외부 접속 단자(26) 및 제2 베이스 연결층(34)을 통해 제2 베이스 전극(32)과 연결된다.

[0066] 이하, 수직형으로 구현된 본 발명의 제1 실시예 및 제2 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 구조에 대해 보다 상세하게 설명하도록 한다. 다만, 설명의 편의를 위해, 각 실시예에 대하여 “수직형 제1 실시예” 및 “수직형 제2 실시예” 라고 지칭하며, 세부적으로 달라지는 내용에 대해서만 설명하도록 한다.

[0067] 도 10 및 도 11은 각각 수직형으로 구현된 본 발명의 제1 실시예 및 제2 실시예에 따른 스킵트 특성이 향상된 필터 칩 패키지의 보다 상세한 측면 구조를 나타낸다.

[0068] 도 10 내지 도 11을 참조하면, 수직형 제1 실시예 및 제2 실시예는 벌크 탄성과 필터 칩(10) 및 표면 탄성과 필터 칩(20)의 구조가 다르다.

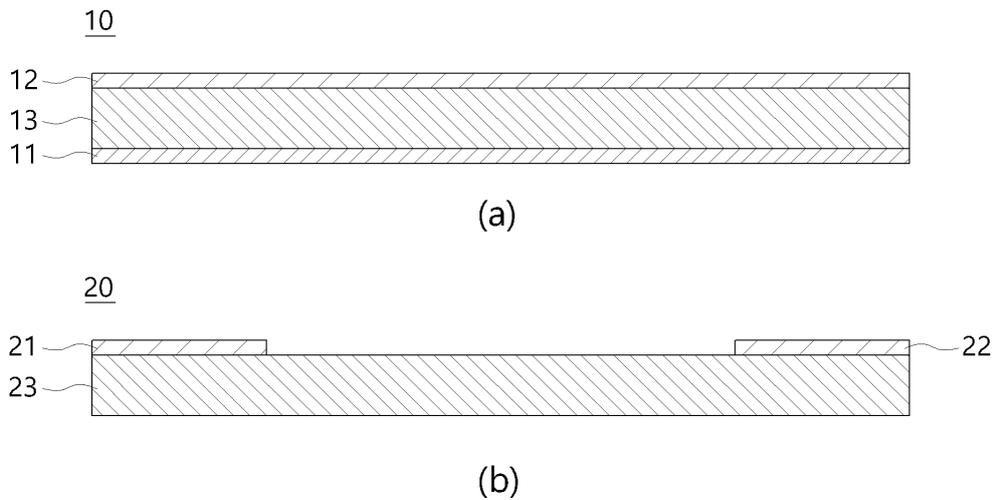
[0069] 먼저, 도 10을 참조하며, 수직형 제1 실시예에 대하여 설명하도록 한다.

- [0070] 수직형 제1 실시예에서, 벌크 탄성과 필터 칩(10)은 벌크용 연결층(14) 및 제3 벌크용 전극(15)을 더 포함한다. 이들 추가 구성은 수평형 제1 실시예에서 설명한 바와 동일하다.
- [0071] 표면 탄성과 필터 칩(20)은 제1 표면용 전극(21)과 제2 표면용 전극(22)을 각각 표면용 압전층(23)의 상부에 구비하며, 제2 벌크용 전극(12) 상에 마련된다. 이때, 표면용 압전층(23)과 제2 벌크용 전극(12) 사이에는 별도의 절연층(I)이 마련될 수 있다.
- [0072] 한편, 수직형 제1 실시예는 제1 도전 와이어(35) 및 제2 도전 와이어(36)를 더 포함한다. 이때, 제1 도전 와이어(35)는 제1 표면용 전극(21)과 매칭부(40)의 타단을 전기적으로 연결하며, 제2 도전 와이어(36)는 제2 표면용 전극(22)과 베이스(30)의 출력 단자인 제2 베이스 전극(32)의 전기적으로 연결한다.
- [0073] 즉, 제1 베이스 전극(31)은 제1 베이스 연결층(33)을 통해 제1 벌크용 전극(11)과 연결되며, 제2 벌크용 전극(12)은 벌크용 연결층(14) 및 제3 벌크용 전극(15)을 통해 매칭부(40)의 일단과 연결된다. 또한, 매칭부(40)의 타단은 제1 도전 와이어(35)를 통해 제1 표면용 전극(21)과 연결되며, 제2 표면용 전극(22)은 제2 도전 와이어(36)를 통해 제2 베이스 전극(32)과 연결된다.
- [0074] 다음으로, 도 11을 참조하여, 수직형 제2 실시예에 대하여 설명하도록 한다.
- [0075] 수직형 제2 실시예는 수직형 제1 실시예에서 추가 구성을 더 포함한다. 즉, 벌크 탄성과 필터 칩(10)은 벌크용 기관(16), 제1 벌크용 외부 접속 단자(17) 및 제2 벌크용 외부 접속 단자(18)를 더 포함한다. 이들 추가 구성은 수평형 제2 실시예에서 설명한 바와 동일하다.
- [0076] 표면 탄성과 필터 칩(20)은 제1 표면용 전극(21)과 제2 표면용 전극(22)을 각각 표면용 압전층(23)의 하부에 구비하며, 제2 벌크용 전극(12) 상에 마련된다. 이때, 표면용 제1 전극(21) 및 표면용 제2 전극(22)과, 제2 벌크용 전극(12) 사이에는 별도의 절연층(I)이 마련될 수 있다.
- [0077] 또한, 표면 탄성과 필터 칩(20)은 표면용 기관(24), 제1 표면용 외부 접속 단자(25), 제2 표면용 외부 접속 단자(26), 제1 표면용 연결층(27) 및 제2 표면용 연결층(28)를 더 포함한다. 이들 추가 구성은 수평형 제2 실시예에서 설명한 바와 동일하다. 다만, 표면용 기관(24)은 표면용 압전층(23) 상에 마련된다. 이에 따라, 표면용 재배치층, 표면용 쿠션층, 제1 표면용 외부 접속 단자(25) 및 제2 표면용 외부 접속 단자(26)도 표면용 기관(24) 상에 마련된다.
- [0078] 한편, 수직형 제2 실시예는 제1 도전 와이어(35) 및 제2 도전 와이어(36)를 더 포함한다. 이때, 제1 도전 와이어(35)는 제1 표면용 외부 접속 단자(25)와 매칭부(40)의 타단을 전기적으로 연결하며, 제2 도전 와이어(36)는 제2 표면용 외부 접속 단자(26)와 베이스(30)의 출력 단자인 제2 베이스 전극(32)의 전기적으로 연결한다.
- [0079] 즉, 제1 베이스 전극(31)은 제1 베이스 연결층(33) 및 제1 벌크용 외부 접속 단자(17)를 통해 제1 벌크용 전극(11)과 연결되며, 제2 벌크용 전극(12)은 벌크용 연결층(14), 제3 벌크용 전극(13) 및 제2 벌크용 외부 접속 단자(18)를 통해 매칭부(40)의 일단과 연결된다. 또한, 매칭부(40)의 타단은 제1 도전 와이어(35), 제1 표면용 외부 접속 단자(25) 및 제1 표면용 연결층(27)을 통해 제1 표면용 전극(21)과 연결되며, 제2 표면용 전극(22)은 제2 표면용 연결층(28), 제2 표면용 외부 접속 단자(26) 및 제2 도전 와이어(36)를 통해 제2 베이스 전극(32)과 연결된다.
- [0081] 이하, 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지를 패키징(packaging)하는데 추가될 수 있는 구성에 대하여 설명하도록 한다.
- [0082] 도 7 및 도 12는 각각 수평형 및 수직형으로 구현된 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지가 몰딩층(50)을 더 포함하는 경우의 전체적인 측면 구조를 나타낸다.
- [0083] 한편, 도 7 및 도 12에 도시된 바와 같이, 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지는 몰딩부(50)를 더 포함할 수 있다. 몰딩부(50)는 몰드 공정을 통해 형성되어, 벌크 탄성과 필터 칩(10), 표면 탄성과 필터 칩(20), 베이스(30) 및 매칭부(40)를 덮어 보호하는 층으로서, 다양한 몰딩 재료로 이루어질 수 있다. 예를 들어, 몰딩부(50)는 에폭시 몰딩 컴파운드(EMC: Epoxy Molding Compound)로 이루어질 수 있다.
- [0084] 도 8 및 도 13은 각각 수평형 및 수직형으로 구현된 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지가 캡(60)을 더 포함하는 경우의 전체적인 측면 구조를 나타낸다.
- [0085] 또한, 도 8 및 도 13에 도시된 바와 같이, 본 발명의 일 실시예에 따른 스커트 특성이 향상된 필터 칩 패키지는

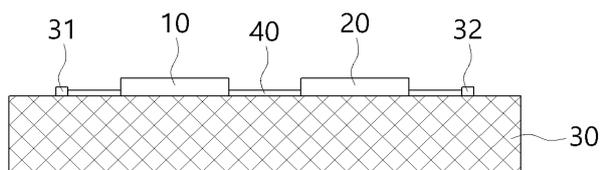
- 14: 벌크용 연결층
- 15: 제3 벌크용 전극
- 16: 벌크용 기관
- 17: 제1 벌크용 외부 접속 단자
- 18: 제2 벌크용 외부 접속 단자
- 20: 표면 탄성과 필터 칩
- 21: 제1 표면용 전극
- 22: 제2 표면용 전극
- 23: 표면용 압전층
- 24: 표면용 기관
- 25: 제1 표면용 외부 접속 단자
- 26: 제2 표면용 외부 접속 단자
- 27: 제1 표면용 연결층
- 28: 제2 표면용 연결층
- 30: 베이스
- 31: 제1 베이스 전극
- 32: 제2 베이스 연결층
- 34: 제2 베이스 연결층
- 35: 제1 도전 와이어
- 36: 제2 도전 와이어
- 40: 매칭부
- 50: 몰딩층
- 60: 캡
- 70: 스페이서
- S: 내부 공간

도면

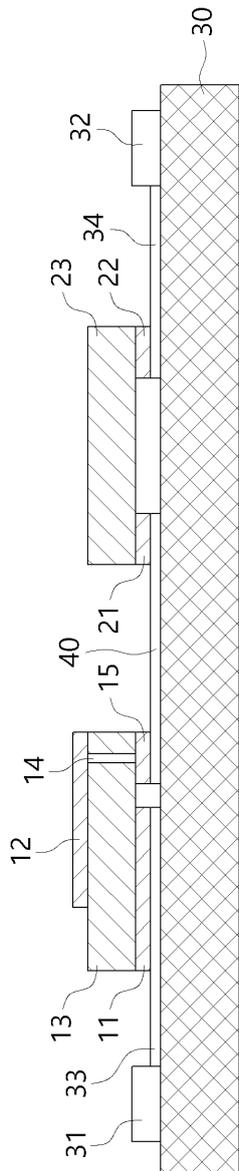
도면1



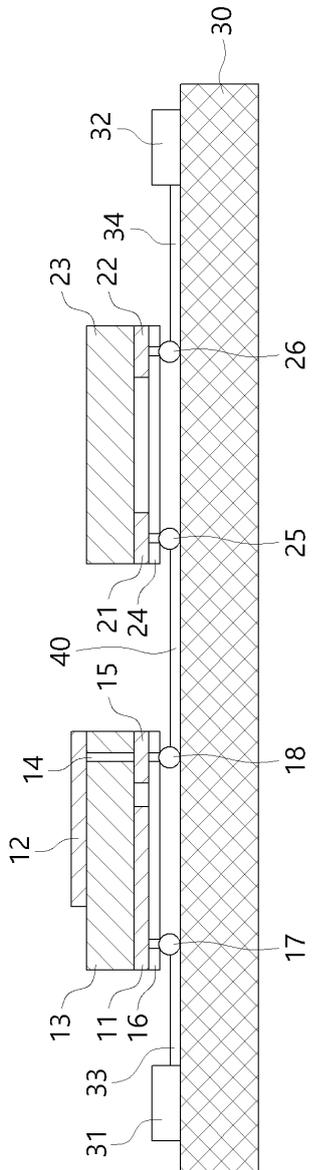
도면2



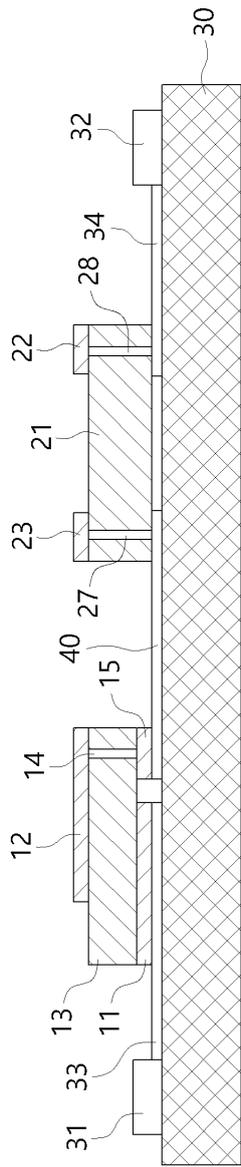
도면3



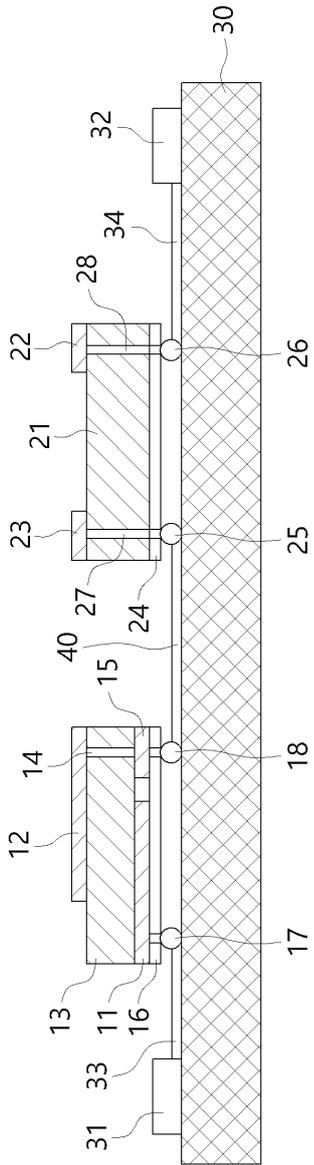
도면4



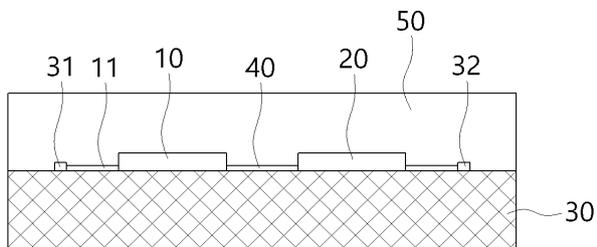
도면5



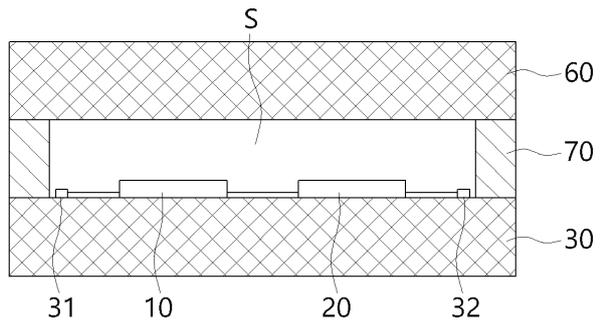
도면6



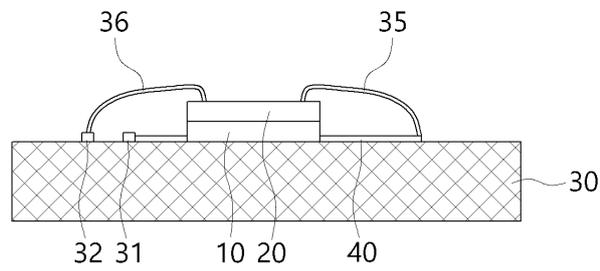
도면7



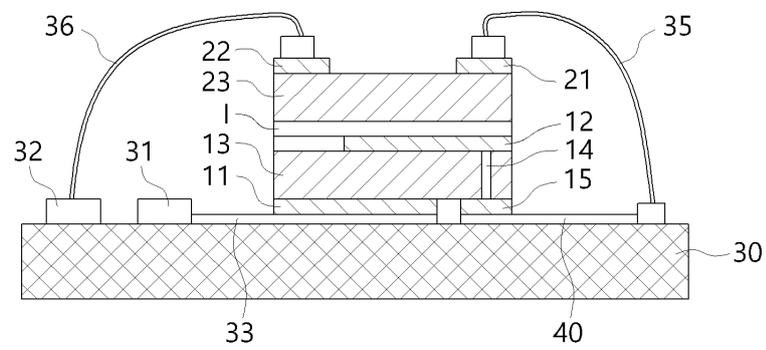
도면8



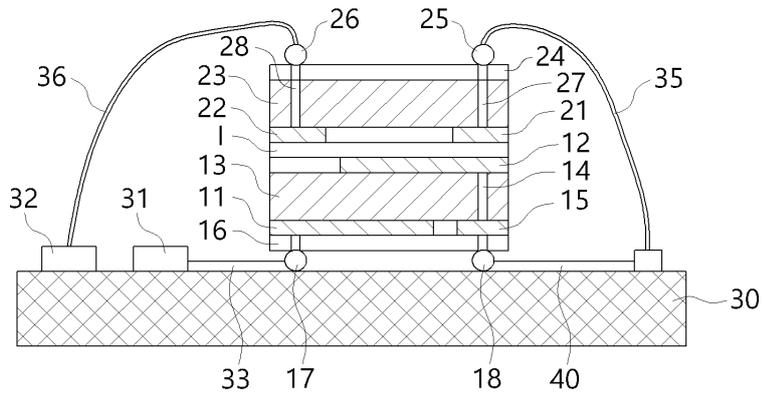
도면9



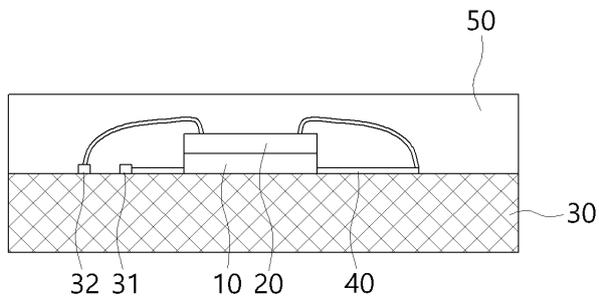
도면10



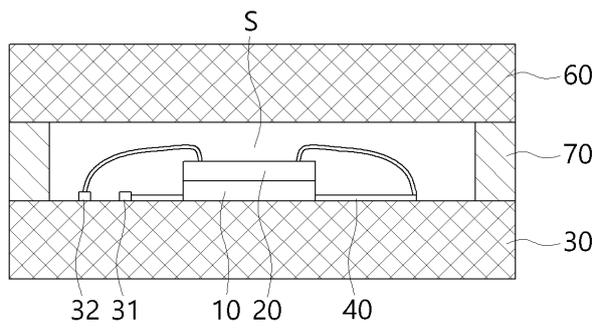
도면11



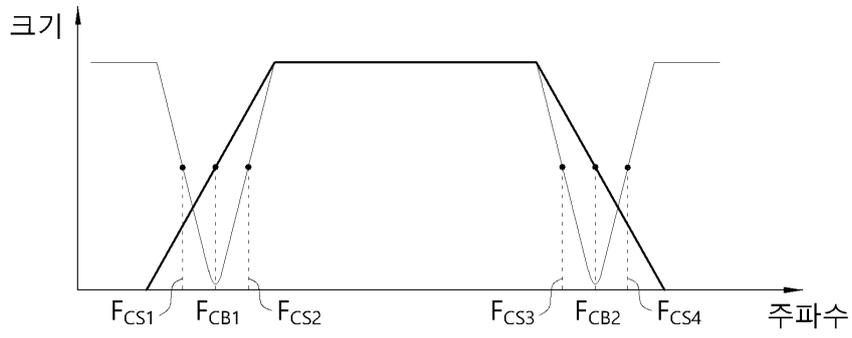
도면12



도면13



도면14



도면15

