



(12) 发明专利申请

(10) 申请公布号 CN 104332472 A

(43) 申请公布日 2015. 02. 04

(21) 申请号 201410429433. 9

(22) 申请日 2009. 09. 28

(30) 优先权数据

2008-259060 2008. 10. 03 JP

(62) 分案原申请数据

200910205211. 8 2009. 09. 28

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 山崎舜平 秋元健吾 小森茂树

鱼地秀贵 二村智哉 笠原崇广

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 付曼 汤春龙

(51) Int. Cl.

H01L 27/12(2006. 01)

G02F 1/1333(2006. 01)

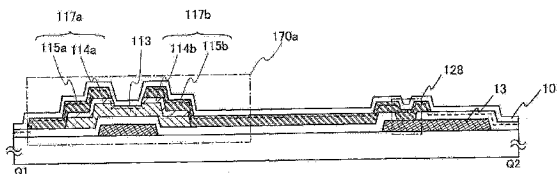
权利要求书2页 说明书28页 附图26页

(54) 发明名称

显示装置

(57) 摘要

需要包括氧化物半导体以及具备适当的结构并其占有面积小的保护电路等的显示装置。使用非线性元件形成保护电路,该非线性元件包括:覆盖栅电极的栅极绝缘层;栅极绝缘层上的重叠于栅电极的第一氧化物半导体层;以及其端部在第一氧化物半导体层上并重叠于栅电极,并且通过层叠导电层和第二氧化物半导体层而形成的第一布线层及第二布线层。将非线性元件的栅电极连接到扫描线或信号线,并且将非线性元件的第一布线层或第二布线层直接连接到栅电极层,以施加栅电极的电位。



1. 一种液晶显示装置,包括:

扫描线驱动电路,所述扫描线驱动电路包括第一晶体管;

像素部,所述像素部包括第二晶体管;以及

保护电路,所述保护电路包括第三晶体管和第四晶体管,

其中,所述第一晶体管与所述第二晶体管通过扫描线互相电连接,

其中,所述第三晶体管的源极和漏极之一与所述第四晶体管的源极和漏极之一电连接到所述扫描线,

其中,所述第三晶体管的源极和漏极之中另一个与所述第四晶体管的源极和漏极之中另一个电连接到公共布线,

其中,所述第三晶体管的栅极电连接到所述扫描线,

其中,所述第四晶体管的栅极电连接到所述公共布线,并且

其中,所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述第四晶体管中的每一个包括氧化物半导体层。

2. 根据权利要求1所述的液晶显示装置,其中,所述氧化物半导体层包括铟、镓以及锌。

3. 一种显示装置,包括:

陀螺仪传感器;

扫描线驱动电路,所述扫描线驱动电路包括在衬底上的第一晶体管;

像素部,所述像素部包括在所述衬底上的第二晶体管;以及

保护电路,所述保护电路包括在所述衬底上的第三晶体管和第四晶体管,

其中,所述第一晶体管与所述第二晶体管通过扫描线互相电连接,

其中,所述第三晶体管的源极和漏极之一与所述第四晶体管的源极和漏极之一电连接到所述扫描线,

其中,所述第三晶体管的源极和漏极之中另一个与所述第四晶体管的源极和漏极之中另一个电连接到公共布线,

其中,所述第三晶体管的栅极电连接到所述扫描线,

其中,所述第四晶体管的栅极电连接到所述公共布线,并且

其中,所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述第四晶体管中的每一个包括氧化物半导体层。

4. 根据权利要求3所述的显示装置,其中,所述氧化物半导体层包括铟、镓以及锌。

5. 根据权利要求3所述的显示装置,还包括液晶元件。

6. 一种显示装置,包括:

加速度传感器;

扫描线驱动电路,所述扫描线驱动电路包括在衬底上的第一晶体管;

像素部,所述像素部包括在所述衬底上的第二晶体管;以及

保护电路,所述保护电路包括在所述衬底上的第三晶体管和第四晶体管,

其中,所述第一晶体管与所述第二晶体管通过扫描线互相电连接,

其中,所述第三晶体管的源极和漏极之一与所述第四晶体管的源极和漏极之一电连接到所述扫描线,

其中,所述第三晶体管的源极和漏极之中另一个与所述第四晶体管的源极和漏极之中另一个电连接到公共布线,

其中,所述第三晶体管的栅极电连接到所述扫描线,

其中,所述第四晶体管的栅极电连接到所述公共布线,并且

其中,所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述第四晶体管中的每一个包括氧化物半导体层。

7. 根据权利要求 6 所述的显示装置,其中,所述氧化物半导体层包括铟、镓以及锌。

8. 根据权利要求 6 所述的显示装置,还包括液晶元件。

9. 一种发光显示装置,包括:

扫描线驱动电路,所述扫描线驱动电路包括第一晶体管;

像素部,所述像素部包括第二晶体管;以及

保护电路,所述保护电路包括第三晶体管和第四晶体管,

其中,所述第一晶体管与所述第二晶体管通过扫描线互相电连接,

其中,所述第三晶体管的源极和漏极之一与所述第四晶体管的源极和漏极之一电连接到所述扫描线,

其中,所述第三晶体管的源极和漏极之中另一个与所述第四晶体管的源极和漏极之中另一个电连接到公共布线,

其中,所述第三晶体管的栅极电连接到所述扫描线,

其中,所述第四晶体管的栅极电连接到所述公共布线,并且

其中,所述第一晶体管、所述第二晶体管、所述第三晶体管以及所述第四晶体管中的每一个包括氧化物半导体层。

10. 根据权利要求 9 所述的发光显示装置,其中,所述氧化物半导体层包括铟、镓以及锌。

11. 显示装置,包括:

在衬底上的晶体管;以及

电子纸层,所述电子纸层包括在所述晶体管上的球状颗粒,

其中,所述球状颗粒包括黑色的区域和白色的区域。

## 显示装置

### 技术领域

[0001] 本发明涉及一种使用氧化物半导体的显示装置。

### 背景技术

[0002] 以液晶显示装置为代表的形成在玻璃衬底等的平板上的薄膜晶体管使用非晶硅、多晶硅制造。使用非晶硅的薄膜晶体管具有如下特性：虽然其场效应迁移率低，但是可以适合于玻璃衬底的大面积化。另一方面，使用多晶硅的薄膜晶体管具有如下特性：虽然其场效应迁移率高，但是需要进行激光退火等的晶化工序，因此其不一定适合于玻璃衬底的大面积化。

[0003] 另一方面，使用氧化物半导体制造薄膜晶体管，并将其应用于电子装置和光装置的技术受到注目。例如，专利文献 1 及专利文献 2 公开作为氧化物半导体膜使用氧化锌 (ZnO) 或包含铟、镓及锌的氧化物半导体来制造薄膜晶体管，并将其用于图像显示装置的开关元件等的技术。

[0004] [专利文献 1] 日本专利申请公开 2007-123861 号公报

[0005] [专利文献 2] 日本专利申请公开 2007-96055 号公报

[0006] 将氧化物半导体用作沟道形成区域的薄膜晶体管具有如下特性：其工作速度比使用非晶硅的薄膜晶体管快，并且其制造工序比使用多晶硅的薄膜晶体管简单。换言之，通过使用氧化物半导体，即使处理温度在从室温到 300℃ 以下的低温下也可以制造场效应迁移率高的薄膜晶体管。

[0007] 为了有效地利用使用工作特性优良且可以在低温下制造的氧化物半导体来形成的显示装置的特性，并保证其可靠性，需要在显示装置中形成有具有适当的结构的保护电路等。另外，为了实现显示装置的小型化，需要的是将保护电路的占有面积设定得小。

### 发明内容

[0008] 本发明的一个方式的目的之一在于提供具有适当的结构的保护电路。

[0009] 本发明的一个方式的目的之一在于：在除了氧化物半导体以外还层叠绝缘膜及导电膜来制造的各种用途的显示装置中，提高保护电路的功能而实现工作的稳定化和保护电路的占有面积的小型化。

[0010] 本发明的一个方式是一种显示装置，其中以使用氧化物半导体构成的非线性元件形成保护电路。组合氧的含量不同的氧化物半导体构成该非线性元件。另外，该非线性元件所具有的第一布线层和第二布线层中的至少一方直接连接到栅电极层或以与栅电极层相同工序形成的导电膜。

[0011] 本发明的一个例示方式是一种显示装置，包括：在具有绝缘表面的衬底上交叉地设置扫描线和信号线，像素电极排列为矩阵状的像素部；以及在该像素部的外侧区域中使用氧化物半导体形成的非线性元件。像素部包括将沟道形成区域形成于第一氧化物半导体层中的薄膜晶体管。像素部的薄膜晶体管包括：与扫描线连接的栅电极；与信号线连接并

接触于第一氧化物半导体层的第一布线层；以及与像素电极连接并接触于第一氧化物半导体层的第二布线层。在设置于衬底的周边部的信号输入端子和像素部之间设置有非线性元件。非线性元件包括：栅电极及覆盖该栅电极的栅极绝缘层；在所述栅极绝缘层上重叠于所述栅电极的第一氧化物半导体层；以及其端部在所述第一氧化物半导体层上重叠于所述栅电极，并层叠有导电层和第二氧化物半导体层的第一布线层及第二布线层。另外，非线性元件的栅电极与扫描线或信号线连接，并且非线性元件的第一布线层或第二布线层直接连接到栅电极层以施加栅电极的电位。

[0012] 本发明的一个例示方式是一种显示装置，包括：在具有绝缘表面的衬底上交叉地设置扫描线和信号线，像素电极排列为矩阵状的像素部；以及该像素部的外侧区域中的保护电路。像素部包括将沟道形成区域形成于第一氧化物半导体层中的薄膜晶体管。像素部的薄膜晶体管包括：与扫描线连接的栅电极；与信号线连接并接触于第一氧化物半导体层的第一布线层；以及与像素电极连接并接触于第一氧化物半导体层的第二布线层。在像素部的外侧区域中设置有连接扫描线和公共布线的保护电路、连接信号线和公共布线的保护电路。保护电路具有非线性元件，该非线性元件包括：栅电极及覆盖该栅电极的栅极绝缘层；在所述栅极绝缘层上重叠于所述栅电极的第一氧化物半导体层；以及其端部在所述第一氧化物半导体层上重叠于所述栅电极，并层叠有导电层和第二氧化物半导体层的第一布线层及第二布线层。另外，保护电路所具有的非线性元件的栅电极与第一布线层或第二布线层直接连接。

[0013] 注意，从方便起见附加第一、第二等序号词，但其并不表示工序顺序或叠层顺序。另外，其在本说明书中不表示特定发明的事项的固有名称。

[0014] 根据本发明的一个方式，通过由使用氧化物半导体的非线性元件构成保护电路，可以得到包括具有适当的结构的保护电路的显示装置。通过在非线性元件的第一氧化物半导体层与布线层的连接结构中，设置接合于其导电率高于第一氧化物半导体层的导电率第二氧化物半导体层的区域，可以进行稳定工作。由此，可以提高保护电路的功能并实现工作的稳定化。

[0015] 另外，也有如下方法：设置到达第一布线层或第二布线层的接触孔和到达栅电极或以与栅电极相同的层形成的布线的接触孔，并且使用其他布线层连接第一布线层或第二布线层与栅电极或以与栅电极相同的层形成的布线。但是，当采用该方法时，通过一个连接各形成两个界面及两个接触孔。

[0016] 因为在构成本发明的一个方式的保护电路的非线性元件中，第一布线层或第二布线层的导电层直接连接到栅电极或以与栅电极相同的层形成的布线，所以通过一个连接仅形成一个界面及一个接触孔。因为通过连接形成一个界面，所以与通过其他布线层连接的方法相比，可以抑制接触电阻。其结果是，使用非线性元件的保护电路稳定地工作。另外，因为连接只需要一个接触孔，所以与通过其他布线层连接的方法相比，可以抑制连接部分所占有的面积。其结果是，可以将保护电路的占有面积设定得小，而实现显示装置的小型化。

## 附图说明

[0017] 图 1 是说明构成显示装置的信号输入端子、扫描线、信号线、包括非线性元件的保护电路和像素部的位置关系的图；

- [0018] 图 2 是示出保护电路的一例的图；
- [0019] 图 3 是示出保护电路的一例的图；
- [0020] 图 4A 和 4B 是示出保护电路的一例的平面图；
- [0021] 图 5 是示出保护电路的一例的截面图；
- [0022] 图 6A 至 6C 是说明保护电路的制造工序的截面图；
- [0023] 图 7A 至 7C 是说明保护电路的制造工序的截面图；
- [0024] 图 8A 和 8B 是示出保护电路的一例的平面图；
- [0025] 图 9A 和 9B 是示出保护电路的一例的平面图；
- [0026] 图 10 是电子纸的截面图；
- [0027] 图 11A 和 11B 是说明半导体装置的框图的图；
- [0028] 图 12 是说明信号线驱动电路的结构的图；
- [0029] 图 13 是说明信号线驱动电路的工作的时序图；
- [0030] 图 14 是说明信号线驱动电路的工作的时序图；
- [0031] 图 15 是说明移位寄存器的结构的图；
- [0032] 图 16 是说明图 14 所示的触发器的连接结构的图；
- [0033] 图 17A1、17A2 和 17B 是说明实施方式的半导体装置的俯视图及截面图；
- [0034] 图 18 是说明实施方式的半导体装置的截面图；
- [0035] 图 19 是说明实施方式的半导体装置的像素等效电路的图；
- [0036] 图 20A 至 20C 是说明实施方式的半导体装置的图；
- [0037] 图 21A 和 21B 是说明实施方式的半导体装置的俯视图及截面图；
- [0038] 图 22A 和 22B 是说明电子纸的使用方式的例子的图；
- [0039] 图 23 是示出电子书籍的一例的外观图；
- [0040] 图 24A 和 24B 是示出电视装置及数码相框的例子的外观图；
- [0041] 图 25A 和 25B 是示出游戏机的例子的外观图；
- [0042] 图 26 是示出移动电话机的一例的外观图。
- [0043] 本发明的选择图为图 5。

### 具体实施方式

[0044] 下面，参照附图对本发明的实施方式进行说明。但是，本发明不局限于以下的说明，所属技术领域的普通技术人员可以很容易地理解一个事实就是，其方式及详细内容在不脱离本发明的宗旨及其范围的情况下可以被变换为各种各样的形式。因此，本发明不应该被解释为仅限定在以下所示的实施方式所记载的内容中。在以下说明的本发明的结构中，在不同附图中使用相同的附图标记来表示相同的部分。

#### [0045] 实施方式 1

[0046] 在本实施方式中，参照附图说明形成有像素部和其周边的包括非线性元件的保护电路的显示装置的一个方式。

[0047] 图 1 是对构成显示装置的信号输入端子、扫描线、信号线、包括非线性元件的保护电路及像素部的位置关系进行说明的图。在具有绝缘表面的衬底 10 上扫描线 13 与信号线 14 交叉并构成像素部 17。

[0048] 多个像素 18 排列为矩阵状而构成像素部 17。像素 18 包括连接到扫描线 13 和信号线 14 的像素晶体管 19、存储电容部 20、像素电极 21 而构成。

[0049] 在在此进行例示的像素结构中，示出存储电容部 20 的一方的电极与像素晶体管 19 连接，而另一方的电极与电容线 22 连接的情况。此外，像素电极 21 构成驱动显示元件（液晶元件、发光元件、对比度介质（电子墨水）等）的一方的电极。这些显示元件的另一方的电极连接到公共端子 23。

[0050] 保护电路设置在像素部 17 和扫描线输入端子 11 及信号线输入端子 12 之间。在本实施方式中，设置多个保护电路，以得到不产生如下情况的结构：因静电等而对扫描线 13、信号线 14 及电容总线 27 施加冲击电压，而损坏像素晶体管 19 等。因此，保护电路构成为当施加冲击电压时，向公共布线 29 或公共布线 28 释放电荷。

[0051] 在本实施方式中，示出在显示装置内设置保护电路 24、保护电路 25、保护电路 26 的例子。注意，保护电路的结构不局限于此。

[0052] 图 2 示出保护电路的一例。该保护电路由在扫描线 13 和公共布线 29 之间并联配置的非线性元件 30 及非线性元件 31 构成。非线性元件 30 及非线性元件 31 由二极管等的二端子元件或晶体管等的三端子元件构成。例如，可以与像素部的像素晶体管相同的工序形成保护电路，例如通过连接栅极端子和漏极端子，可以使其具有与二极管同样的特性。

[0053] 非线性元件 30 的第一端子（栅极）和第三端子（漏极）连接到扫描线 13，而第二端子（源极）连接到公共布线 29。此外，非线性元件 31 的第一端子（栅极）和第三端子（漏极）连接到公共布线 29，而第二端子（源极）连接到扫描线 13。即，图 2 所示的保护电路采用如下结构：两个晶体管分别使整流方向彼此相反来连接扫描线 13 和公共布线 29。换言之，采用如下结构：在扫描线 13 和公共布线 29 之间连接其整流方向从扫描线 13 向公共布线 29 的晶体管和其整流方向从公共布线 29 向扫描线 13 的晶体管。

[0054] 在图 2 所示的保护电路中，当相对于公共布线 29，扫描线 13 因静电等而带正电或负电时，电流向消除其电荷的方向流过。例如，当扫描线 13 带正电时，电流向将其正电荷释放到公共布线 29 的方向流过。通过该工作，可以防止连接到带电的扫描线 13 的像素晶体管 19 的静电损坏或阈值电压的移动。此外，可以防止带电的扫描线 13 和隔着绝缘层与其交叉的其他布线之间的绝缘膜的绝缘击穿。

[0055] 此外，在图 2 中，使用将第一端子（栅极）连接到扫描线 13 的非线性元件 30 以及将第一端子（栅极）连接到公共布线 29 的非线性元件 31，即，使用整流方向彼此相反的两个一组的非线性元件，并且利用各第二端子（源极）和第三端子（漏极）而连接公共布线 29 和扫描线 13。换言之，非线性元件 30 和非线性元件 31 并联。作为其他结构，还可以附加并联连接的非线性元件，而提高保护电路的工作稳定性。例如，图 3 示出设置在扫描线 13 和公共布线 29 之间并由非线性元件 30a 和非线性元件 30b 以及非线性元件 31a 和非线性元件 31b 构成的保护电路。该保护电路使用将第一端子（栅极）连接到公共布线 29 的两个非线性元件（30b、31b）和将第一端子（栅极）连接到扫描线 13 的两个非线性元件（30a、31a）的一共四个非线性元件。即，在公共布线 29 和扫描线 13 之间连接两组的以使整流方向彼此相反的方式连接两个非线性元件的结构。换言之，采用在扫描线 13 和公共布线 29 之间连接其整流方向从扫描线 13 向公共布线 29 的两个晶体管和其整流方向从公共布线 29 向扫描线 13 的两个晶体管的结构。这样，通过利用四个非线性元件连接公共布线 29 和扫

描线 13,不仅在对扫描线 13 施加冲击电压的情况下,而且在因静电等而使公共布线 29 带电的情况下,也可以防止其电荷直接流到扫描线 13。另外,在图 9A 和 9B 中示出在将四个非线性元件配置在衬底上的情况的一个方式及其等效电路图。图 9B 所例示的等效电路图与图 3A 及 3B 等效,并且在图 9B 中所记载的各个非线性元件对应于在图 3A 及 3B 中所记载的非线性元件。具体而言,非线性元件 740a 对应于非线性元件 30b,非线性元件 740b 对应于非线性元件 31b,非线性元件 740c 对应于非线性元件 30a,并且非线性元件 740d 对应于非线性元件 31a。另外,图 9A 及 9B 的扫描线 651 对应于扫描线 13,并且公共布线 650 对应于公共布线 29。从而,将图 9A 所例示的四个非线性元件配置在衬底上来形成的保护电路的一个方式也是图 3 所例示的保护电路的一个方式。

[0056] 此外,作为使用奇数个非线性元件的保护电路的例子,图 8A 示出将非线性元件配置在衬底上的例子,而图 8B 示出等效电路图。在该电路中,将 730b、730a 作为开关元件连接到非线性元件 730c。像这样,通过串联连接非线性元件,可以分散对构成保护电路的非线性元件施加的瞬时的负载。

[0057] 虽然图 2 示出在扫描线 13 一侧设置保护电路的例子,但是也可以将与其同样的结构的保护电路应用于信号线 14 一侧。

[0058] 图 4A 是示出保护电路的一例的平面图,而图 4B 示出其等效电路图。此外,图 5 示出对应于图 4A 所示的切断线 Q1-Q2 的截面图。以下参照图 4A 至图 5 说明保护电路的一个结构的例子。

[0059] 非线性元件 170a 及非线性元件 170b 具有使用与扫描线 13 相同的层形成的栅电极 111 及栅电极 16。在栅电极 111 及栅电极 16 上形成有栅极绝缘膜 102。在栅极绝缘膜 102 上形成第一氧化物半导体层 113,并且以隔着第一氧化物半导体层 113 在栅电极 111 上彼此相对的方式设置第一布线层 117a 及第二布线层 117b。此外,非线性元件 170a 及非线性元件 170b 在主要部分中具有相同结构。

[0060] 在本发明的一个方式中,通过设置在栅极绝缘膜 102 中的接触孔 128 直接连接以与栅电极 111 相同的层形成的扫描线 13 和非线性元件 170a 的第三端子(漏极),不仅可以由通过连接而形成的界面抑制为一个,还可以由通过连接而形成的接触孔抑制为一个。

[0061] 第一氧化物半导体层 113 以在彼此相对的第一布线层 117a 及第二布线层 117b 下方隔着栅极绝缘膜 102 覆盖栅电极 111 的方式设置。换言之,第一氧化物半导体层 113 与栅电极 111 重叠,并与栅极绝缘膜 102 的上表面部和第二氧化物半导体层 114a 及 114b 的下表面部接触地设置。在此,第一布线层 117a 具有从第一氧化物半导体层 113 一侧层叠有第二氧化物半导体层 114a 和导电层 115a 的结构。与此相同,第二布线层 117b 具有从第一氧化物半导体层 113 一侧层叠有第二氧化物半导体层 114b 和导电层 115b 的结构。

[0062] 第二氧化物半导体层(114a 及 114b)与第一氧化物半导体层 113、导电层(115a 及 115b)接触并在其中间设置,以形成第一氧化物半导体层 113 和其导电率比第一氧化物半导体层 113 高的第二氧化物半导体层(114a 及 114b)所接触的物理性质彼此不同的氧化物半导体层的接合。通过非线性元件 170a 和非线性元件 170b 之间设置这种接合结构,可以进行稳定的工作。换言之,热稳定性增高,而可以实现稳定工作。由此,可以提高保护电路的功能并实现工作的稳定化。此外,结漏(junction leak)降低,而可以提高非线性元件 170a 及非线性元件 170b 的特性。



[0063] 在本说明书中用于第一氧化物半导体层的氧化物半导体形成表示为  $\text{InMO}_3(\text{ZnO})_m$  ( $m>0$ ) 的薄膜,并制造将该薄膜用作半导体层的非线性元件及薄膜晶体管。另外,M表示选自 Ga、Fe、Ni、Mn 及 Co 中的一种金属元素或多种金属元素。例如,作为 M,有时采用 Ga,有时包含除了 Ga 以外的上述的金属元素诸如 Ga 和 Ni 或 Ga 和 Fe 等。此外,在上述氧化物半导体中,有如下氧化物半导体:不仅包含作为 M 的金属元素,而且还包含作为杂质元素的 Fe、Ni、其他迁移金属元素或该迁移金属的氧化物。在本说明书中,将该薄膜也称为 In-Ga-Zn-O 类非单晶膜。

[0064] 表 1 示出利用感应耦合等离子体质量分析法(ICP-MS:Inductively Coupled Plasma Mass Spectrometry)的典型测量例子。在使用将氧化铟( $\text{In}_2\text{O}_3$ )、氧化镓( $\text{Ga}_2\text{O}_3$ )和氧化锌( $\text{ZnO}$ )的组成比设定为 1:1:1(= $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}$ )的靶(In:Ga:Zn=1:1:0.5),并将进行溅射法时的氩气体流量设定为 40sccm 的条件 1 下所获得的氧化物半导体膜是  $\text{InGa}_{0.95}\text{Zn}_{0.41}\text{O}_{3.33}$ 。此外,在将进行溅射法时的氩气体流量设定为 10sccm,并将氧流量设定为 5sccm 的条件 2 下所获得的氧化物半导体膜是  $\text{InGa}_{0.94}\text{Zn}_{0.40}\text{O}_{3.31}$ 。

[0065] [表 1]

[0066]

流量比	组成 (atomic%)				组成式
	In	Ga	Zn	O	
Ar/O <sub>2</sub>					
40/0	17.6	16.7	7.2	58.6	$\text{InGa}_{0.95}\text{Zn}_{0.41}\text{O}_{3.33}$
10/5	17.7	16.7	7	58.6	$\text{InGa}_{0.94}\text{Zn}_{0.40}\text{O}_{3.31}$

[0067] 此外,表 2 示出将测量方法变为卢瑟福背散射光谱学法(RBS:Rutherford Backscattering Spectrometry)来进行定量化而得到的结果。

[0068] [表 2]

[0069]

流量比	组成 (atomic%)					组成式
	In	Ga	Zn	O	Ar	
Ar/O <sub>2</sub>						
40/0	17	15.8	7.5	59.4	0.3	$\text{InGa}_{0.93}\text{Zn}_{0.44}\text{O}_{3.49}$
10/5	16	14.7	7.2	61.7	0.4	$\text{InGa}_{0.92}\text{Zn}_{0.45}\text{O}_{3.86}$

[0070] 利用 RBS 分析测量条件 1 的样品。其结果是,氧化物半导体膜是  $\text{InGa}_{0.93}\text{Zn}_{0.44}\text{O}_{3.49}$ 。此外,利用 RBS 分析测量条件 2 的样品。其结果是,氧化物半导体膜是  $\text{InGa}_{0.92}\text{Zn}_{0.45}\text{O}_{3.86}$ 。

[0071] 当利用 X 线分析(XRD:X-ray diffraction)分析时,在 In-Ga-Zn-O 类非单晶膜中观察到非晶结构。另外,至于测量的样品的 In-Ga-Zn-O 类非单晶膜,在利用溅射法形成膜之后,以 200℃至 500℃,典型是 300℃至 400℃进行 10 分钟至 100 分钟的加热处理。此外,可以制造具有如下电特性的薄膜晶体管:当栅电压是 ±20V 时,导通/截止比是  $10^9$  以上且迁移率是  $10\text{cm}^2/\text{V}\cdot\text{S}$  以上。

[0072] 第二氧化物半导体层(114a 及 114b)具有比第一氧化物半导体层 113 高的导电率。因此,在本实施方式中的非线性元件 170a 及非线性元件 170b 中,第二氧化物半导体层(114a 及 114b)呈现与晶体管的源区及漏区相同的功能。成为源区及漏区的第二氧化物半导体层(114a 及 114b)具有 n 型导电型,其活化能( $\Delta E$ )是 0.01eV 以上且 0.1eV 以下,并

且可以将其称为  $n^+$  区。另外,在第二氧化物半导体层是包含 In、Ga、Zn 及 O 的非单晶氧化物半导体层的情况下,有时在非单晶结构中包含纳米晶体 (nanocrystal)。

[0073] 在第一氧化物半导体层 113 上设置有层间绝缘膜 107。层间绝缘膜 107 使用氧化硅或氧化铝等的氧化物形成。此外,通过在氧化硅或氧化铝上层叠氮化硅、氮化铝、氧氮化硅或氧氮化铝,可以进一步提高作为保护膜的功能。

[0074] 不管是上述哪一种情况,都通过使用氧化物形成与第一氧化物半导体层 113 接触的层间绝缘膜 107,可以防止从第一氧化物半导体层 113 抽出氧,而使其变成氧缺乏型。此外,通过采用第一氧化物半导体层 113 不直接接触于由氮化物构成的绝缘层的结构,可以防止氮化物中的氢扩散而在第一氧化物半导体层 113 中产生起因于羟基等的缺陷。

[0075] 像这样,根据本实施方式,可以得到具有由氧化物半导体构成的保护电路的显示装置。通过隔着其导电率比第一氧化物半导体层高的第二氧化物半导体层设置导电层和第一氧化物半导体层所接合的区域,可以进行稳定的工作。由此,可以提高保护电路的功能并实现工作的稳定化。另外,通过设置在栅极绝缘膜 102 中的接触孔 128 直接连接以与栅电极 111 相同的层形成的扫描线 13 和非线性元件 170a 的第三端子(漏极),不仅可以将通过连接而形成的界面抑制为一个,还可以将用于连接而形成的接触孔抑制为一个。其结果是,不仅可以提高保护电路的功能并实现工作的稳定化,还可以将保护电路的占有面积设定得小而实现显示装置的小型化。特别地,随着构成保护电路的非线性元件增加为三个、四个,抑制界面数和接触孔数的效果变大。

[0076] 注意,虽然在图 4A 至图 5 表示设置于扫描线 13 的保护电路的一例,但是也可以将同样的保护电路应用于信号线、电容总线等。

[0077] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0078] 实施方式 2

[0079] 在本实施方式中,参照图 6A 至 7C 说明在实施方式 1 中图 4A 所示的保护电路的制造工序的一个方式。图 6A 至 7C 示出对应于图 4A 中的切断线 Q1-Q2 的截面图。

[0080] 在图 6A 中,作为具有透光性的衬底 100,可以使用在市场上销售的钡硼硅酸盐玻璃、铝硼硅酸盐玻璃、铝硅酸盐玻璃等的玻璃衬底。例如,优选使用氧化钡 (BaO) 的成分比大于硼酸 ( $B_2O_3$ ) 的成分比,并应变点为  $730^{\circ}C$  以上的玻璃衬底。这是因为当在  $700^{\circ}C$  左右的高温下对氧化物半导体层进行热处理时,玻璃衬底也不歪的缘故。

[0081] 接着,在衬底 100 的整个面上形成包括栅电极 111 及扫描线 13 的栅极布线、电容布线及成为端子部的端子的导电膜。导电膜优选使用铝 (Al) 或铜 (Cu) 等的低电阻导电材料形成,然而,当仅采用铝单质时耐热性很低并有容易腐蚀等问题,所以优选与耐热导电材料组合来形成。耐热导电材料使用选自钛 (Ti)、钽 (Ta)、钨 (W)、钼 (Mo)、铬 (Cr)、钕 (Nd)、Sc (钪) 中的元素、以上述元素为成分合金、组合上述元素的合金膜或者以上述元素为成分的氮化物形成。

[0082] 成为包括栅电极 111 的布线层的导电膜以  $50nm$  以上且  $300nm$  以下的厚度形成。通过将成为包括栅电极 111 的布线层的导电膜的厚度设定为  $300nm$  以下,可以防止然后形成的半导体膜或布线的破裂。另外,通过将成为包括栅电极 111 的布线层的导电膜的厚度设定为  $150nm$  以上,可以减少栅电极的电阻,而可以实现大面积化。

[0083] 注意,在此通过溅射法在衬底 100 的整个面上层叠以铝为主要成分的膜和钛膜来

形成导电膜。

[0084] 接着,利用使用本实施方式中的第一光掩模形成的抗蚀剂掩模,并对形成在衬底上的导电膜的不要的部分进行蚀刻和去除,而形成布线及电极(包括栅电极 111 的栅极布线、电容布线及端子)。此时,进行蚀刻,以至少在栅电极 111 的端部形成锥形。图 6A 示出该阶段的截面图。

[0085] 接着,形成栅极绝缘膜 102。作为可以用于栅极绝缘膜 102 的绝缘膜的例子,可以举出氧化硅膜、氮化硅膜、氧氮化硅膜、氮氧化硅膜、氧化铝膜、氧化镁膜、氮化铝膜、氧化铌膜、氧化钽膜、氧化钨膜。

[0086] 在此,氧氮化硅膜是指在其组成中氧含量多于氮含量的膜,并且其是指在其浓度范围中包含 55 原子%至 65 原子%的氧、1 原子%至 20 原子%的氮、25 原子%至 35 原子%的 Si 以及 0.1 原子%至 10 原子%的氢的膜。此外,氮氧化硅膜是指在其组成中氮含量多于氧含量的膜,并且其是指在其浓度范围中包含 15 原子%至 30 原子%的氧、20 原子%至 35 原子%的氮、25 原子%至 35 原子%的 Si 以及 15 原子%至 25 原子%的氢的膜。

[0087] 栅极绝缘膜既可以是单层,又可以是层叠两层或三层绝缘膜而形成的膜。例如,通过使用氮化硅膜或氮氧化硅膜形成接触于衬底的栅极绝缘膜,衬底和栅极绝缘膜的密贴力提高,并且在作为衬底使用玻璃衬底的情况下,可以防止来自衬底的杂质扩散到氧化物半导体层,进而可以防止包括栅电极 111 的布线层的氧化。即,可以防止膜的剥离并可以提高然后形成的薄膜晶体管的电特性。

[0088] 另外,将栅极绝缘膜 102 的厚度设定为 50nm 至 250nm。因为当栅极绝缘膜的厚度是 50nm 以上时,可以覆盖包括栅电极 111 的布线层的凹凸,所以这是优选的。在此,通过等离子体 CVD 法或溅射法形成厚度是 100nm 的氧化硅膜作为栅极绝缘膜 102。

[0089] 接着,利用使用本实施方式的第二光掩模形成的抗蚀剂掩模对栅极绝缘膜 102 进行蚀刻,而形成到达扫描线 13 的接触孔 128。

[0090] 接着,对形成第一氧化物半导体膜之前的栅极绝缘膜 102 进行等离子体处理。在此,进行导入氧气体和氩气体并产生等离子体的反溅射,并且对露出的栅极绝缘层照射氧自由基或氧。像这样,去除附着在表面的尘屑。

[0091] 另外,通过利用溅射法并适当地转换导入处理室内的气体或设置的靶,可以不接触于大气地连续形成栅极绝缘膜 102、第一氧化物半导体膜及第二氧化物半导体膜。通过不接触于大气地连续进行形成,可以防止杂质的混入。在不接触于大气地连续进行形成的情况下,优选使用多室方式的制造装置。

[0092] 特别地,优选不接触于大气地连续形成接触于第一氧化物半导体膜的栅极绝缘膜 102 和第一氧化物半导体膜。通过连续形成膜,可以形成没有因水蒸气等的大气成分和悬浮在大气中的杂质元素及尘屑所引起的污染的叠层界面,所以可以减少非线性元件及薄膜晶体管的特性的不均匀。

[0093] 注意,在本说明书中,连续成膜是指如下状态:在从利用溅射法进行的第一处理工序到利用溅射法进行的第二处理工序的一系列工序中,放置有被处理衬底的气氛不接触于大气等的污染气氛而一直控制为真空或惰性气体气氛(氮气气氛或稀有气体气氛)。通过进行连续成膜,可以保持水分等不附着于清净化了的被处理衬底上的状态而进行成膜。另外,如反溅射处理那样的处理也包括在连续成膜之内。

[0094] 接着,不使进行了等离子体处理的栅极绝缘膜 102 暴露于大气地形成第一氧化物半导体膜。通过不使进行了等离子体处理的栅极绝缘膜 102 暴露于大气地形成第一氧化物半导体膜,可以防止尘埃和水分附着在栅极绝缘膜 102 和第一氧化物半导体膜之间的界面上的问题。另外,作为第一氧化物半导体膜的成膜,可以使用与先进行反溅射的处理室相同的处理室,若可以不暴露于大气地进行成膜,则还可以在与先进行反溅射的处理室不同的处理室中进行成膜。

[0095] 在此,使用直径是 8 英寸的包含 In、Ga 及 Zn 的氧化物半导体靶(组成比是  $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ ),将衬底和靶之间的距离设定为 170mm,将压力设定为 0.4Pa,将直流(DC)电源设定为 0.5kW,并且在氩或氧气氛下形成膜。此外,优选使用脉冲直流(DC)电源,因为此时可以减少尘埃,并且膜厚度的分布也变均匀。将第一氧化物半导体膜的厚度设定为 5nm 至 200nm。在本实施方式中将第一氧化物半导体膜的厚度设定为 100nm。

[0096] 通过使第一氧化物半导体膜的成膜条件与第二氧化物半导体膜的成膜条件不同,第一氧化物半导体膜具有与第二氧化物半导体膜不同的组成。作为一例,使第一氧化物半导体膜中包含比第二氧化物半导体膜中的氧浓度多的氧。例如,采用如下条件:与第二氧化物半导体膜的成膜条件中的氧气体流量和氩气体流量的比率相比,在第一氧化物半导体膜的成膜条件中氧气体流量所占的比率高。具体而言,第二氧化物半导体膜的成膜条件是稀有气体(氩或氦等)气氛下(或者氧气体 10%以下且氩气体 90%以上),而第一氧化物半导体膜的成膜条件是氧气氛下(或者氧气体流量等于或多于氩气体流量)。

[0097] 通过使多量的氧包含在第一氧化物半导体膜中,可以使其导电率低于第二氧化物半导体膜的导电率。另外,因为通过使多量的氧包含在第一氧化物半导体膜中,可以降低截止电流,所以可以得到导通/截止比高的薄膜晶体管。

[0098] 接着,利用溅射法在第一氧化物半导体膜上形成第二氧化物半导体膜。在此,使用直径是 8 英寸的包含 In、Ga 及 Zn 的氧化物半导体靶( $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ ),将衬底和靶之间的距离设定为 170mm,将压力设定为 0.4Pa,将直流(DC)电源设定为 0.5kW,将成膜温度设定为室温,并且导入流量是 40sccm 的氩气体而进行溅射成膜。由此,形成以 In、Ga、Zn 及氧为成分的半导体膜作为第二氧化物半导体膜。虽然意图性地使用将其组成比设定为  $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$  的靶,但是常常形成刚成膜后包括其尺寸是 1nm 至 10nm 的晶粒的氧化物半导体膜。此外,通过适当地调节反应性溅射的成膜条件,诸如靶的成分比、成膜压力(0.1Pa 至 2.0Pa)、电力(250W 至 3000W;8 英寸  $\phi$ )、温度(室温至 100°C)等,可以调节是否有晶粒、晶粒的密度,并且将直径尺寸调节在 1nm 至 10nm 的范围内。将第二氧化物半导体膜的厚度设定为 5nm 至 20nm。当然,当在膜中包含晶粒时,所包含的晶粒的尺寸不超过膜厚度。在本实施方式中将第二氧化物半导体膜的厚度设定为 5nm。

[0099] 接着,进行第三光刻工序形成抗蚀剂掩模,并且对第一氧化物半导体膜及第二氧化物半导体膜进行蚀刻。在此,通过使用 IT007N(日本关东化学公司制造)的湿蚀刻,去除不需要的部分,来形成第一氧化物半导体层 113 及第二氧化物半导体层 114。注意,在此蚀刻不局限于湿蚀刻,也可以利用干蚀刻。图 6B 示出该阶段中的截面图。

[0100] 接着,在第二氧化物半导体层 114 及栅极绝缘膜 102 上利用溅射法或真空蒸镀法形成由金属材料构成的导电膜 105。作为导电膜 105 的材料,可以举出选自 Al、Cr、Ta、Ti、Mo、W 中的元素、以上述元素为成分的合金、组合上述元素的合金膜等。

[0101] 另外,在进行 200°C 至 600°C 的热处理的情况下,优选使导电膜具有承受该热处理的耐热性。当仅采用 Al 单质时耐热性很低并有容易腐蚀等问题,所以与耐热导电材料组合来形成导电膜。作为与 Al 组合的耐热导电材料,使用选自钛 (Ti)、钽 (Ta)、钨 (W)、钼 (Mo)、铬 (Cr)、钕 (Nd)、Sc (钪) 中的元素、以上述元素为成分的合金、组合上述元素的合金膜或者以上述元素为成分的氮化物,而形成导电膜。

[0102] 在此,作为导电膜 105,采用如下三层结构:采用 Ti 膜,在该 Ti 膜上层叠包含 Nd 的铝 (Al-Nd) 膜,并且在其上形成 Ti 膜。此外,导电膜 105 也可以采用两层结构,即可以在铝膜上层叠钛膜。另外,导电膜 105 也可以采用包含硅的铝膜的单层结构、钛膜的单层结构。图 6C 示出该阶段中的截面图。

[0103] 另外,因为在栅极绝缘膜 102 中形成有接触孔 128,所以成为源电极层及漏电极层的导电膜当形成时通过接触孔 128 连接到扫描线 13。

[0104] 接着,进行第四光刻工序,形成抗蚀剂掩模 131,并且通过蚀刻去除导电膜 105 的不需要的部分,而形成导电层 115a 及 115b (参照图 7A)。作为此时的蚀刻方法,使用湿蚀刻或干蚀刻。在此,使用以  $\text{SiCl}_4$  和  $\text{BCl}_3$  的混合气体为反应气体的干蚀刻,对层叠 Al-Nd 膜和 Ti 膜的导电膜进行蚀刻,来形成导电层 115a 及 115b。

[0105] 接着,使用与对导电膜 105 进行的蚀刻相同的抗蚀剂掩模 131,对第二氧化物半导体膜进行蚀刻。在此,通过使用 IT007N (日本关东化学公司制造) 的湿蚀刻去除不需要的部分,来形成第二氧化物半导体层 114a、114b。作为此时的蚀刻,不局限于湿蚀刻而也可以使用干蚀刻。此外,虽然也根据蚀刻条件,但是在对第二氧化物半导体膜进行的蚀刻工序中,第一氧化物半导体层 113 的露出区域的一部分也受到蚀刻。因此,在第二氧化物半导体层 114a、114b 之间的第一氧化物半导体层 113 的沟道形成区域如图 7A 所示成为膜厚度薄的区域。

[0106] 接着,去除抗蚀剂掩模 131。另外,也可以对露出的第一氧化物半导体层 113 的表面进行等离子体处理。通过进行氧等离子体处理,可以恢复第一氧化物半导体层 113 的因蚀刻而产生的损伤。等离子体处理在  $\text{O}_2$ 、 $\text{N}_2\text{O}$ 、优选的是包含氧的气氛下进行。作为包含氧的气氛的例子,可以举出对  $\text{N}_2$ 、He、Ar 等添加氧的气氛。另外,也可以在上述气氛中加上  $\text{Cl}_2$ 、 $\text{CF}_4$  的气氛下进行处理。注意,等离子体处理优选以无偏压进行。图 7B 示出该阶段中的截面图。

[0107] 接着,优选进行 200°C 至 600°C,典型地 300°C 至 500°C 的热处理。在此,在炉中,在氮气气氛或大气气氛下进行 350°C 且一个小时的热处理。通过该热处理,进行 In-Ga-Zn-O 类非单晶膜的原子级的重新排列。由于通过该热处理消除阻挡载流子的迁移的歪曲,所以在此进行的热处理 (包括光退火) 重要。此外,进行热处理的时序只要是氧化物半导体膜的成膜后,就没有特别的限制,例如也可以在形成像素电极后进行热处理。以上述工序可以制造以第一氧化物半导体层 113 为沟道形成区域的非线性元件 170a。

[0108] 接着,形成覆盖非线性元件 170a 的层间绝缘膜 107。作为层间绝缘膜 107,可以使用通过溅射法等得到的氮化硅膜、氧化硅膜、氧氮化硅膜、氧化铝膜、氧化钽膜等。如上所述,通过四个光刻工序使用四个光掩模,可以完成具有多个非线性元件 (在本实施方式中,具有两个非线性元件 170a 及 170b) 的保护电路。图 7C 示出该阶段中的截面图。

[0109] 在形成保护电路之后,连接到如下薄膜晶体管地连续形成像素电极,该薄膜晶体

管是以与非线性元件相同工序一体地形成的显示装置的像素部分的薄膜晶体管。首先,使用未图示的第五抗蚀剂掩模,在层间绝缘膜 107 中形成到达也未图示的像素部分的薄膜晶体管的漏电极层的接触孔。

[0110] 接着,在去除抗蚀剂掩模之后形成透明导电膜。作为透明导电膜的材料利用氧化铟 ( $\text{In}_2\text{O}_3$ )、氧化铟氧化锡合金 ( $\text{In}_2\text{O}_3\text{-SnO}_2$ , 以下简称 ITO) 等,并使用溅射法、真空蒸镀法等,而形成透明导电膜。通过利用盐酸类的溶液进行对于上述材料的蚀刻处理。但是,因为尤其对 ITO 的蚀刻容易产生残渣,所以也可以使用氧化铟氧化锌合金 ( $\text{In}_2\text{O}_3\text{-ZnO}$ ),以改善蚀刻加工性。

[0111] 接着,进行第六光刻工序,形成抗蚀剂掩模,通过蚀刻去除透明导电膜的不需要的部分,而形成像素电极。另外,以电容部中的栅极绝缘膜 102 及层间绝缘膜 107 为电介质,并由电容布线和像素电极形成存储电容。另外,使透明导电膜残留在端子部上,并且形成用于与 FPC 的连接电极或布线、用作源极布线的输入端子的用于连接的端子电极。

[0112] 像这样,通过在以与非线性元件同一工序一体地形成的多个薄膜晶体管中形成像素电极,可以同时进行具有 n 沟道型 TFT 的像素部的制造和保护电路的制造。通过设置接合到其导电率高于第一氧化物半导体层的第二氧化物半导体层的区域,可以进行稳定的工作。由此,可以提高保护电路的功能并实现工作的稳定化。另外,通过设置在栅极绝缘膜 102 中的接触孔 128 直接连接以与栅电极 111 相同的层形成的扫描线 13 和非线性元件 170a 的第三端子(漏极),不仅可以将通过连接而形成的界面抑制为一个,还可以将用于连接的接触孔抑制为一个。其结果是,不仅可以提高保护电路的功能并实现其工作的稳定化,还可以将保护电路的占有面积设定得小并实现显示装置的小型化。换言之,根据本实施方式所示的工序,不仅可以提高保护电路的功能并实现其工作的稳定化,还可以制造安装有其占有面积小的保护电路的有源矩阵型的用于显示装置的衬底。

[0113] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0114] 实施方式 3

[0115] 在本实施方式中,作为应用本发明的一个方式的显示装置,示出在同一个衬底上具有保护电路和配置在像素部中的薄膜晶体管的电子纸的例子。

[0116] 在图 10 中,作为应用本发明的一个方式的显示装置的例子,示出有源矩阵型电子纸。用于半导体装置的薄膜晶体管 581 可以与实施方式 2 所示的非线性元件同样制造,并且用于半导体装置的薄膜晶体管 581 是将包含 In、Ga 及 Zn 的氧化物半导体用于半导体层的电特性高的薄膜晶体管。

[0117] 图 10 的电子纸是采用扭转球显示方式的显示装置的例子。扭转球显示方式是指一种方法,其中将分别着色为白色和黑色的球形粒子配置在用于显示元件的电极层的第一电极层及第二电极层之间,并且在第一电极层及第二电极层之间产生电位差来控制球形粒子的方向,以进行显示。

[0118] 薄膜晶体管 581 是底部栅极结构的薄膜晶体管,并且通过形成在绝缘层 585 中的开口源电极层或漏电极层电连接到第一电极层 587。在第一电极层 587 和第二电极层 588 之间设置有球形粒子 589,该球形粒子 589 具有黑色区 590a 和白色区 590b,其周围包括充满了液体的空洞 594,并且球形粒子 589 的周围充满有树脂等的填充材料 595(参照图 10)。注意,图 10 中的附图标记 580 表示衬底,583 表示层间绝缘层,584 表示保护膜,并且 596 表

示衬底。

[0119] 此外,还可以使用电泳元件代替扭转球。使用直径为  $10\ \mu\text{m}$  至  $20\ \mu\text{m}$  左右的微囊,该微囊中封入有透明液体、带正电的白色微粒和带负电的黑色微粒。当对设置在第一电极层和第二电极层之间的微囊由第一电极层和第二电极层施加电场时,白色微粒和黑色微粒向相反方向移动,从而可以显示白色或黑色。应用这种原理的显示元件就是电泳显示元件,一般称为电子纸。电泳显示元件具有比液晶显示元件高的反射率,因而不需要辅助灯。此外,其耗电量低,并且在昏暗的地方也能够辨别显示部。另外,即使不向显示部供应电源,也能够保持显示过一次的图像。从而,即使使具有显示功能的半导体装置(简单地也称为显示装置,或称为具备显示装置的半导体装置)离开例如成为电源供应源的电波发射源,也可以储存显示过的图像。

[0120] 在通过上述工序制造的电子纸所安装有的保护电路中,减少用于连接的接触孔而减少占有面积,并在第一氧化物半导体层和布线层之间设置有其导电率高于第一氧化物半导体层的第二氧化物半导体层,从而该保护电路的功能高且其工作稳定。因此,安装有这种保护电路的本实施方式的电子纸的可靠性高。

[0121] 本实施方式可以与其它实施方式所记载的结构适当地组合而实施。

[0122] 实施方式 4

[0123] 在本实施方式中,以下使用图 11A 至图 16 说明:在本发明的一个方式的半导体装置的一例的显示装置中,在同一个衬底上至少制造保护电路、驱动电路的一部分和配置在像素部中的薄膜晶体管的例子。

[0124] 与实施方式 2 所示的非线性元件同样地形成配置在与保护电路同一个衬底上的像素部中的薄膜晶体管。此外,因为形成的薄膜晶体管是 n 沟道型 TFT,所以将驱动电路中的可以由 n 沟道型 TFT 构成的驱动电路的一部分形成在与像素部中的薄膜晶体管同一个衬底上。

[0125] 图 11A 示出本发明的一个方式的半导体装置的一例的有源矩阵型液晶显示装置的框图的一例。图 11A 所示的显示装置在衬底 5300 上包括:具有多个具备显示元件的像素的像素部 5301;选择各像素的扫描线驱动电路 5302;以及控制对被选择的像素的视频信号输入的信号线驱动电路 5303。

[0126] 像素部 5301 通过从信号线驱动电路 5303 在列方向上延伸地配置的多个信号线 S1 至 Sm(未图示)与信号线驱动电路 5303 连接,通过从扫描线驱动电路 5302 在行方向上延伸地配置的多个扫描线 G1 至 Gn(未图示)与扫描线驱动电路 5302 连接,并且具有对应于信号线 S1 至 Sm 以及扫描线 G1-Gn 配置为矩阵状的多个像素(未图示)。并且,各个像素与信号线 Sj(信号线 S1 至 Sm 中的任一个)、扫描线 Gi(扫描线 G1 至 Gn 中的任一个)连接。

[0127] 此外,可以与实施方式 2 所示的非线性元件一起并以同样的方法形成的薄膜晶体管是 n 沟道型 TFT,参照图 12 说明由 n 沟道型 TFT 构成的信号线驱动电路。

[0128] 图 12 所示的信号线驱动电路包括:驱动器 IC5601;开关群 5602\_1 至 5602\_M;第一布线 5611;第二布线 5612;第三布线 5613;以及布线 5621\_1 至 5621\_M。开关群 5602\_1 至 5602\_M 分别包括第一薄膜晶体管 5603a、第二薄膜晶体管 5603b 以及第三薄膜晶体管 5603c。

[0129] 驱动器 IC5601 连接到第一布线 5611、第二布线 5612、第三布线 5613 及布线

5621\_1 至 5621\_M。而且,开关群 5602\_1 至 5602\_M 分别连接到第一布线 5611、第二布线 5612、第三布线 5613 及分别对应于开关群 5602\_1 至 5602\_M 的布线 5621\_1 至 5621\_M。而且,布线 5621\_1 至 5621\_M 分别通过第一薄膜晶体管 5603a、第二薄膜晶体管 5603b 及第三薄膜晶体管 5603c 连接到三个信号线。例如,第 J 列的布线 5621\_J(布线 5621\_1 至 5621\_M 中的任一个)分别通过开关群 5602\_J 所具有的第一薄膜晶体管 5603a、第二薄膜晶体管 5603b 及第三薄膜晶体管 5603c 连接到信号线 S<sub>j-1</sub>、信号线 S<sub>j</sub>、信号线 S<sub>j+1</sub>。

[0130] 注意,对第一布线 5611、第二布线 5612、第三布线 5613 分别输入信号。

[0131] 注意,驱动器 IC5601 优选形成在单晶衬底上。再者,开关群 5602\_1 至 5602\_M 优选形成在与像素部同一个衬底上。因此,优选通过 FPC 等连接驱动器 IC5601 和开关群 5602\_1 至 5602\_M。

[0132] 接着,参照图 13 的时序图说明图 12 所示的信号线驱动电路的工作。注意,图 13 的时序图示出选择第 i 行扫描线 G<sub>i</sub> 时的时序图。再者,第 i 行扫描线 G<sub>i</sub> 的选择期间被分割为第一子选择期间 T1、第二子选择期间 T2 及第三子选择期间 T3。而且,在选择其他行的扫描线的情况下,图 12 的信号线驱动电路也进行与图 13 相同的工作。

[0133] 注意,图 13 的时序图示出第 J 列布线 5621\_J 分别通过第一薄膜晶体管 5603a、第二薄膜晶体管 5603b 及第三薄膜晶体管 5603c 连接到信号线 S<sub>j-1</sub>、信号线 S<sub>j</sub>、信号线 S<sub>j+1</sub> 的情况。

[0134] 注意,图 13 的时序图示出第 i 行扫描线 G<sub>i</sub> 被选择的时序、第一薄膜晶体管 5603a 的导通 / 截止的时序 5703a、第二薄膜晶体管 5603b 的导通 / 截止的时序 5703b、第三薄膜晶体管 5603c 的导通 / 截止的时序 5703c 及输入到第 J 列布线 5621\_J 的信号 5721\_J。

[0135] 注意,对布线 5621\_1 至布线 5621\_M 在第一子选择期间 T1、第二子选择期间 T2 及第三子选择期间 T3 中分别输入不同的视频信号。例如,在第一子选择期间 T1 中输入到布线 5621\_J 的视频信号输入到信号线 S<sub>j-1</sub>,在第二子选择期间 T2 中输入到布线 5621\_J 的视频信号输入到信号线 S<sub>j</sub>,并且在第三子选择期间 T3 中输入到布线 5621\_J 的视频信号输入到信号线 S<sub>j+1</sub>。再者,在第一子选择期间 T1、第二子选择期间 T2 及第三子选择期间 T3 中输入到布线 5621\_J 的视频信号分别为 Data<sub>j-1</sub>、Data<sub>j</sub>、Data<sub>j+1</sub>。

[0136] 如图 13 所示,在第一子选择期间 T1 中,第一薄膜晶体管 5603a 导通,而第二薄膜晶体管 5603b 及第三薄膜晶体管 5603c 截止。此时,输入到布线 5621\_J 的 Data<sub>j-1</sub> 通过第一薄膜晶体管 5603a 输入到信号线 S<sub>j-1</sub>。在第二子选择期间 T2 中,第二薄膜晶体管 5603b 导通,而第一薄膜晶体管 5603a 及第三薄膜晶体管 5603c 截止。此时,输入到布线 5621\_J 的 Data<sub>j</sub> 通过第二薄膜晶体管 5603b 输入到信号线 S<sub>j</sub>。在第三子选择期间 T3 中,第三薄膜晶体管 5603c 导通,而第一薄膜晶体管 5603a 及第二薄膜晶体管 5603b 截止。此时,输入到布线 5621\_J 的 Data<sub>j+1</sub> 通过第三薄膜晶体管 5603c 输入到信号线 S<sub>j+1</sub>。

[0137] 据此,图 12 的信号线驱动电路通过将一个栅极选择期间分割为三个来可以在一个栅极选择期间中将视频信号从一个布线 5621 输入到三个信号线。因此,图 12 的信号线驱动电路可以将形成有驱动器 IC5601 的衬底和形成有像素部的衬底的连接数设定为信号线数的大约 1/3。通过将连接数设定为大约 1/3,图 12 的信号线驱动电路可以提高可靠性、成品率等。

[0138] 注意,只要可以如图 12 所示将一个栅极选择期间分割为多个子选择期间,并在各



子选择期间中从某一个布线向多个信号线分别输入视频信号,就对于薄膜晶体管的配置、数量及驱动方法等没有限制。

[0139] 例如,当在三个以上的子选择期间的每一个期间中从一个布线将视频信号分别输入到三个以上的信号线时,追加薄膜晶体管及用于控制薄膜晶体管的布线,即可。但是,当将一个栅极选择期间分割为四个以上的子选择期间时,一个子选择期间变短。因此,优选将一个栅极选择期间分割为两个或三个子选择期间。

[0140] 作为另一个例子,也可以如图 14 的时序图所示,将一个选择期间分割为预充电期间  $T_p$ 、第一子选择期间  $T_1$ 、第二子选择期间  $T_2$ 、第三子选择期间  $T_3$ 。再者,图 14 的时序图示出选择第  $i$  行扫描线  $G_i$  的时序、第一薄膜晶体管 5603a 的导通 / 截止的时序 5803a、第二薄膜晶体管 5603b 的导通 / 截止的时序 5803b、第三薄膜晶体管 5603c 的导通 / 截止的时序 5803c 以及输入到第  $J$  列布线 5621 $_J$  的信号 5821 $_J$ 。如图 14 所示,在预充电期间  $T_p$  中,第一薄膜晶体管 5603a、第二薄膜晶体管 5603b 及第三薄膜晶体管 5603c 导通。此时,输入到布线 5621 $_J$  的预充电电压  $V_p$  通过第一薄膜晶体管 5603a、第二薄膜晶体管 5603b 及第三薄膜晶体管 5603c 分别输入到信号线  $S_{j-1}$ 、信号线  $S_j$ 、信号线  $S_{j+1}$ 。在第一子选择期间  $T_1$  中,第一薄膜晶体管 5603a 导通,而第二薄膜晶体管 5603b 及第三薄膜晶体管 5603c 截止。此时,输入到布线 5621 $_J$  的  $Data_{j-1}$  通过第一薄膜晶体管 5603a 输入到信号线  $S_{j-1}$ 。在第二子选择期间  $T_2$  中,第二薄膜晶体管 5603b 导通,而第一薄膜晶体管 5603a 及第三薄膜晶体管 5603c 截止。此时,输入到布线 5621 $_J$  的  $Data_j$  通过第二薄膜晶体管 5603b 输入到信号线  $S_j$ 。在第三子选择期间  $T_3$  中,第三薄膜晶体管 5603c 导通,而第一薄膜晶体管 5603a 及第二薄膜晶体管 5603b 截止。此时,输入到布线 5621 $_J$  的  $Data_{j+1}$  通过第三薄膜晶体管 5603c 输入到信号线  $S_{j+1}$ 。

[0141] 据此,因为应用图 14 的时序图的图 12 的信号线驱动电路可以通过在子选择期间之前提供预充电选择期间来对信号线进行预充电,所以可以高速地进行对像素的视频信号的写入。注意,在图 14 中,使用相同的附图标记来表示与图 13 相同的部分,而省略对于相同的部分或具有相同的功能的部分的详细说明。

[0142] 此外,说明扫描线驱动电路的结构。扫描线驱动电路包括移位寄存器、缓冲器。此外,根据情况,还可以包括电平转移器。在扫描线驱动电路中,通过对移位寄存器输入时钟信号 (CLK) 及起始脉冲信号 (SP),生成选择信号。所生成的选择信号在缓冲器中被缓冲放大,并供给到对应的扫描线。扫描线连接有一条线的像素的晶体管的栅电极。而且,由于需要一齐导通一条线的像素的晶体管,因此使用能够产生大电流的缓冲器。

[0143] 参照图 15 和图 16 说明用于扫描线驱动电路的一部分的移位寄存器的一个方式。

[0144] 图 15 示出移位寄存器的电路结构。图 15 所示的移位寄存器由多个触发器 (触发器 5701 $_1$  至 5701 $_n$ ) 构成。此外,该移位寄存器通过输入第一时钟信号、第二时钟信号、起始脉冲信号、复位信号来进行工作。

[0145] 说明图 15 的移位寄存器的连接关系。在图 15 的移位寄存器的第  $i$  级触发器 5701 $_i$  (触发器 5701 $_1$  至 5701 $_n$  中的任一个) 中,图 16 所示的第一布线 5501 连接到第七布线 5717 $_i-1$ ,图 16 所示的第二布线 5502 连接到第七布线 5717 $_i+1$ ,图 16 所示的第三布线 5503 连接到第七布线 5717 $_i$ ,并且图 16 所示的第六布线 5506 连接到第五布线 5715。

[0146] 此外,在奇数级的触发器中图 16 所示的第四布线 5504 连接到第二布线 5712,在偶

数级的触发器中其连接到第三布线 5713, 并且图 16 所示的第五布线 5505 连接到第四布线 5714。

[0147] 但是, 第一级触发器 5701\_1 的图 16 所示的第一布线 5501 连接到第一布线 5711, 而第 n 级触发器 5701\_n 的图 16 所示的第二布线 5502 连接到第六布线 5716。

[0148] 注意, 第一布线 5711、第二布线 5712、第三布线 5713、第六布线 5716 也可以分别称为第一信号线、第二信号线、第三信号线、第四信号线。再者, 第四布线 5714、第五布线 5715 也可以分别称为第一电源线、第二电源线。

[0149] 接着, 图 16 示出图 15 所示的触发器的详细结构。图 16 所示的触发器包括第一薄膜晶体管 5571、第二薄膜晶体管 5572、第三薄膜晶体管 5573、第四薄膜晶体管 5574、第五薄膜晶体管 5575、第六薄膜晶体管 5576、第七薄膜晶体管 5577 以及第八薄膜晶体管 5578。注意, 第一薄膜晶体管 5571、第二薄膜晶体管 5572、第三薄膜晶体管 5573、第四薄膜晶体管 5574、第五薄膜晶体管 5575、第六薄膜晶体管 5576、第七薄膜晶体管 5577 以及第八薄膜晶体管 5578 是 n 沟道型晶体管, 并且当栅极 - 源极间电压 ( $V_{gs}$ ) 超过阈值电压 ( $V_{th}$ ) 时它们成为导通状态。

[0150] 接着, 下面示出图 16 所示的触发器的连接结构。

[0151] 第一薄膜晶体管 5571 的第一电极 (源电极及漏电极中的一方) 连接到第四布线 5504, 并且第一薄膜晶体管 5571 的第二电极 (源电极及漏电极中的另一方) 连接到第三布线 5503。

[0152] 第二薄膜晶体管 5572 的第一电极连接到第六布线 5506, 并且第二薄膜晶体管 5572 的第二电极连接到第三布线 5503。

[0153] 第三薄膜晶体管 5573 的第一电极连接到第五布线 5505, 第三薄膜晶体管 5573 的第二电极连接到第二薄膜晶体管 5572 的栅电极, 并且第三薄膜晶体管 5573 的栅电极连接到第五布线 5505。

[0154] 第四薄膜晶体管 5574 的第一电极连接到第六布线 5506, 第四薄膜晶体管 5574 的第二电极连接到第二薄膜晶体管 5572 的栅电极, 并且第四薄膜晶体管 5574 的栅电极连接到第一薄膜晶体管 5571 的栅电极。

[0155] 第五薄膜晶体管 5575 的第一电极连接到第五布线 5505, 第五薄膜晶体管 5575 的第二电极连接到第一薄膜晶体管 5571 的栅电极, 并且第五薄膜晶体管 5575 的栅电极连接到第一布线 5501。

[0156] 第六薄膜晶体管 5576 的第一电极连接到第六布线 5506, 第六薄膜晶体管 5576 的第二电极连接到第一薄膜晶体管 5571 的栅电极, 并且第六薄膜晶体管 5576 的栅电极连接到第二薄膜晶体管 5572 的栅电极。

[0157] 第七薄膜晶体管 5577 的第一电极连接到第六布线 5506, 第七薄膜晶体管 5577 的第二电极连接到第一薄膜晶体管 5571 的栅电极, 并且第七薄膜晶体管 5577 的栅电极连接到第二布线 5502。第八薄膜晶体管 5578 的第一电极连接到第六布线 5506, 第八薄膜晶体管 5578 的第二电极连接到第二薄膜晶体管 5572 的栅电极, 并且第八薄膜晶体管 5578 的栅电极连接到第一布线 5501。

[0158] 注意, 以第一薄膜晶体管 5571 的栅电极、第四薄膜晶体管 5574 的栅电极、第五薄膜晶体管 5575 的第二电极、第六薄膜晶体管 5576 的第二电极以及第七薄膜晶体管 5577 的

第二电极的连接部分为节点 5543。再者,以第二薄膜晶体管 5572 的栅电极、第三薄膜晶体管 5573 的第二电极、第四薄膜晶体管 5574 的第二电极、第六薄膜晶体管 5576 的栅电极以及第八薄膜晶体管 5578 的第二电极的连接部分为节点 5544。

[0159] 注意,第一布线 5501、第二布线 5502、第三布线 5503 以及第四布线 5504 也可以分别称为第一信号线、第二信号线、第三信号线、第四信号线。再者,第五布线 5505、第六布线 5506 也可以分别称为第一电源线、第二电源线。

[0160] 此外,也可以仅使用可以与实施方式 2 所示的非线性元件一起并以相同方法形成的 n 沟道型 TFT 来制造信号线驱动电路及扫描线驱动电路。因为可以与实施方式 2 所示的非线性元件一起并以相同方法形成的 n 沟道型 TFT 的晶体管迁移率大,所以可以提高驱动电路的驱动频率。例如,由于可以使如下扫描线驱动电路进行高速工作,因此可以提高帧频率或实现黑屏插入等,该扫描线驱动电路使用可以与实施方式 2 所示的非线性元件一起并以同样的方法形成的 n 沟道型 TFT 形成。

[0161] 再者,通过增大扫描线驱动电路的晶体管的沟道宽度,或配置多个扫描线驱动电路等,可以实现更高的帧频率。在配置多个扫描线驱动电路的情况下,通过将用于驱动偶数行的扫描线的扫描线驱动电路配置在一侧,并将用于驱动奇数行的扫描线的扫描线驱动电路配置在其相反一侧,可以实现帧频率的提高。另外,通过多个扫描线驱动电路对同一个扫描线输出信号有利于显示装置的大型化。

[0162] 此外,在制造应用本发明的一个方式的半导体装置的一例的有源矩阵型发光显示装置的情况下,因为至少在一个像素中配置多个薄膜晶体管,因此优选配置多个扫描线驱动电路。图 11B 示出有源矩阵型发光显示装置的框图的一例。

[0163] 图 11B 所示的发光显示装置在衬底 5400 上包括:具有多个具备显示元件的像素的像素部 5401;选择各像素的第一扫描线驱动电路 5402 及第二扫描线驱动电路 5404;以及控制对被选择的像素的视频信号的输入的信号线驱动电路 5403。

[0164] 在输入到图 11B 所示的发光显示装置的像素的视频信号为数字方式的情况下,通过切换晶体管的导通和截止,使像素处于发光或不发光状态。因此,可以采用区域灰度法或时间灰度法进行灰度级显示。区域灰度法是一种驱动法,其中通过将一个像素分割为多个子像素并根据视频信号分别驱动各子像素,来进行灰度级显示。此外,时间灰度法是一种驱动法,其中通过控制像素发光的期间,来进行灰度级显示。

[0165] 因为发光元件的响应速度比液晶元件等快,所以与液晶元件相比适合于时间灰度法。在具体地采用时间灰度法进行显示的情况下,将一个帧期间分割为多个子帧期间。然后,根据视频信号,在各子帧期间中使像素的发光元件处于发光或不发光状态。通过将一个帧期间分割为多个子帧期间,可以利用视频信号控制在一个帧期间中像素实际上发光的期间的总长度,并可以显示灰度级。

[0166] 注意,在图 11B 所示的发光显示装置中示出一种例子,其中当在一个像素中配置两个开关 TFT 时,使用第一扫描线驱动电路 5402 生成输入到一方的开关 TFT 的栅极布线的第一扫描线的信号,而使用第二扫描线驱动电路 5404 生成输入到另一方的开关 TFT 的栅极布线的第二扫描线的信号。但是,也可以使用一个扫描线驱动电路生成输入到第一扫描线的信号和输入到第二扫描线的信号。此外,例如根据一个像素所具有的开关 TFT 的数量,可能会在各像素中设置多个用来控制开关元件的工作的扫描线。在此情况下,既可以使用一

个扫描线驱动电路生成输入到多个扫描线的所有信号,又可以使用多个扫描线驱动电路分别生成输入到多个扫描线的所有信号。

[0167] 此外,在发光显示装置中也可以将能够由 n 沟道型 TFT 构成的驱动电路的一部分形成在与像素部的薄膜晶体管相同的衬底上。另外,也可以仅使用可以与实施方式 2 所示的非线性元件同一个的方法形成的 n 沟道型 TFT 制造信号线驱动电路及扫描线驱动电路。

[0168] 此外,上述驱动电路除了液晶显示装置及发光显示装置以外还可以用于利用与开关元件电连接的元件来驱动电子墨水的电子纸。电子纸也称为电泳显示装置(电泳显示器),并具有如下优点:与纸相同的易读性、耗电量比其他的显示装置小、可形成为薄且轻的形状。

[0169] 作为电泳显示器可考虑各种方式。电泳显示器是如下器件,即在溶剂或溶质中分散有多个包含具有正电荷的第一粒子和具有负电荷的第二粒子的微囊,并且通过对微囊施加电场,使微囊中的粒子向互相相反方向移动,以仅显示集合在一方侧的粒子的颜色。注意,第一粒子或第二粒子包含染料,并在没有电场时不移动。此外,第一粒子和第二粒子的颜色不同(包含无色)。

[0170] 像这样,电泳显示器是利用所谓的介电电泳效应的显示器。在该介电电泳效应中,介电常数高的物质移动到高电场区。电泳显示器不需要液晶显示装置所需的偏振片和对置衬底,从而可以使其厚度和重量减少一半。

[0171] 将在溶剂中分散有上述微囊的溶液称作电子墨水,该电子墨水可以印刷到玻璃、塑料、布、纸等的表面上。另外,还可以通过使用彩色滤光片或具有色素的粒子来进行彩色显示。

[0172] 此外,通过在有源矩阵衬底上适当地设置多个上述微囊以使该微囊夹在两个电极之间,而完成有源矩阵型显示装置,并且当对微囊施加电场时可以进行显示。例如,可以使用利用如下薄膜晶体管而得到的有源矩阵衬底,该薄膜晶体管可以与实施方式 2 所示的非线性元件一起并以同样的方法形成。

[0173] 此外,作为微囊中的第一粒子及第二粒子,采用选自导电体材料、绝缘体材料、半导体材料、磁性材料、液晶材料、铁电性材料、电致发光材料、电致变色材料、电泳材料中的一种或这些材料的组合材料即可。

[0174] 在通过上述工序制造的显示装置所安装有的保护电路中,减少用于连接的接触孔而减少占有面积,并在第一氧化物半导体层和布线层之间设置有其导电率高于第一氧化物半导体层的第二氧化物半导体层,从而该保护电路的功能高且其工作稳定。因此,安装有这种保护电路的本实施方式的显示装置的可靠性高。

[0175] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0176] 实施方式 5

[0177] 在本发明的一个方式中,通过与非线性元件一起制造薄膜晶体管并将该薄膜晶体管用于像素部及驱动电路,来可以制造具有显示功能的半导体装置(也称为显示装置)。此外,在本发明的一个方式中,可以将非线性元件和薄膜晶体管用于驱动电路的一部分或整体,并将其一体形成在与像素部同一个衬底上,来形成系统型面板(system-on-panel)。

[0178] 显示装置包括显示元件。作为显示元件,可以使用液晶元件(也称为液晶显示元

件)、发光元件(也称为发光显示元件)。在发光元件的范围内包括利用电流或电压控制亮度的元件,具体而言,包括无机 EL(Electro Luminescence;电致发光)、有机 EL 等。此外,也可以应用电子墨水等的对比度因电作用而变化的显示介质。

[0179] 此外,显示装置包括密封有显示元件的面板和在该面板中安装有包括控制器的 IC 等的模块。再者,本发明的一个方式涉及一种元件衬底,该元件衬底相当于制造该显示装置的过程中的显示元件完成之前的一个方式,并且它在多个像素中分别具备用于将电流供给到显示元件的单元。具体而言,元件衬底既可以处于只形成有显示元件的像素电极的状态,又可以处于形成成为像素电极的导电膜之后且通过蚀刻形成像素电极之前的状态,而可以处于其它任何方式。

[0180] 注意,本说明书中的显示装置是指图像显示器件、显示器件、或光源(包括照明装置)。另外,显示装置还包括安装有连接器诸如 FPC(Flexible Printed Circuit;柔性印刷电路)、TAB(Tape Automated Bonding;载带自动键合)带或 TCP(Tape Carrier Package;载带封装)的模块;将印刷线路板设置于 TAB 带或 TCP 端部的模块;通过 COG(Chip On Glass;玻璃上芯片)方式将 IC(集成电路)直接安装到显示元件上的模块。

[0181] 在本实施方式中,参照图 17A1、A2 及 17B 说明相当于本发明的一个方式的显示装置的一个方式的液晶显示面板的外观及截面。图 17A1、17A2 是一种面板的俯视图,其中利用密封材料 4005 将与非线性元件同样地在第一衬底 4001 上形成的包含 In、Ga 及 Zn 的氧化物半导体用于半导体层的电特性高的薄膜晶体管 4010、4011 及液晶元件 4013 密封在与第二衬底 4006 之间。图 17B 相当于沿着图 17A1、17A2 的 M-N 的截面图。

[0182] 以围绕设置在第一衬底 4001 上的像素部 4002 和扫描线驱动电路 4004 的方式设置有密封材料 4005。此外,在像素部 4002 和扫描线驱动电路 4004 上设置有第二衬底 4006。因此,像素部 4002 和扫描线驱动电路 4004 与液晶层 4008 一起由第一衬底 4001、密封材料 4005 和第二衬底 4006 密封。此外,在与第一衬底 4001 上的由密封材料 4005 围绕的区域不同的区域中安装有信号线驱动电路 4003,该信号线驱动电路 4003 使用单晶半导体膜或多晶半导体膜形成在另行准备的衬底上。

[0183] 注意,对于另行形成的驱动电路的连接方法没有特别的限制,而可以采用 COG 方法、引线键合方法或 TAB 方法等。图 17A1 是通过 COG 方法安装信号线驱动电路 4003 的例子,而图 17A2 是通过 TAB 方法安装信号线驱动电路 4003 的例子。

[0184] 此外,设置在第一衬底 4001 上的像素部 4002 和扫描线驱动电路 4004 包括多个薄膜晶体管。在图 17A2 中例示像素部 4002 所包括的薄膜晶体管 4010 和扫描线驱动电路 4004 所包括的薄膜晶体管 4011。在薄膜晶体管 4010、4011 上设置有绝缘层 4020、4021。

[0185] 薄膜晶体管 4010、4011 相当于将包含 In、Ga 及 Zn 的氧化物半导体用于半导体层的电特性高的薄膜晶体管,而可以应用可以与实施方式 2 所示的非线性元件一起并以相同的方法形成的薄膜晶体管。在本实施方式中,薄膜晶体管 4010、4011 是 n 沟道型薄膜晶体管。

[0186] 此外,液晶元件 4013 所具有的像素电极层 4030 与薄膜晶体管 4010 电连接。而且,液晶元件 4013 的对置电极层 4031 形成在第二衬底 4006 上。像素电极层 4030、对置电极层 4031 和液晶层 4008 重叠的部分相当于液晶元件 4013。注意,像素电极层 4030、对置电极层 4031 分别设置有用作取向膜的绝缘层 4032、4033,并隔着绝缘层 4032、4033 夹有液

晶层 4008。

[0187] 注意,作为第一衬底 4001、第二衬底 4006,可以使用玻璃、金属(典型的是不锈钢)、陶瓷、塑料。作为塑料,可以使用 FRP(Fiberglass-Reinforced Plastics;纤维增强塑料)板、PVF(聚氟乙烯)薄膜、聚酯薄膜或丙烯酸树脂薄膜。此外,还可以使用具有利用 PVF 薄膜或聚酯薄膜夹住铝箔的结构薄膜。

[0188] 此外,附图标记 4035 表示通过对绝缘膜选择性地蚀刻而得到的柱状间隔物,并且它是为控制像素电极层 4030 和对置电极层 4031 之间的距离(单元间隙)而设置的。注意,还可以使用球状间隔物。

[0189] 另外,还可以使用不使用取向膜的显示蓝相的液晶。蓝相是液晶相的一种,是指当使胆甾相液晶的温度上升时即将从胆甾相转变到均质相之前出现的相。由于蓝相只出现在较窄的温度范围内,所以为了改善温度范围而将混合有 5 重量%以上的手性试剂的液晶组成物用于液晶层 4008。包含显示蓝相的液晶和手性试剂的液晶组成物的响应速度短,即为  $10\mu\text{s}$  至  $100\mu\text{s}$ ,并且由于其具有光学各向同性而不需要取向处理,从而视角依赖小。

[0190] 另外,虽然本实施方式示出透过型液晶显示装置的例子,但是本发明的一个方式既可以应用于反射型液晶显示装置,又可以应用于半透过型液晶显示装置。

[0191] 另外,虽然在本实施方式的液晶显示装置中示出在衬底的外侧(可见一侧)设置偏振片,并在内侧依次设置着色层、用于显示元件的电极层的例子,但是也可以在衬底的内侧设置偏振片。另外,偏振片和着色层的叠层结构也不局限于本实施方式的结构,根据偏振片和着色层的材料、制造工序条件适当地设定即可。另外,还可以设置用作黑矩阵的遮光膜。

[0192] 另外,在本实施方式中,使用用作保护膜或平坦化绝缘膜的绝缘层(绝缘层 4020、绝缘层 4021)覆盖实施方式 2 所示的非线性元件、可以与非线性元件一起并以相同的方法形成的薄膜晶体管,以降低薄膜晶体管的表面凹凸并提高薄膜晶体管的可靠性。另外,因为保护膜用来防止悬浮在大气中的有机物、金属物、水蒸气等的污染杂质的侵入,所以优选采用致密的膜。利用溅射法形成氧化硅膜、氮化硅膜、氧氮化硅膜或氮氧化硅膜、氧化铝膜、氮化铝膜、氧氮化铝膜或氮氧化铝膜的单层或叠层作为保护膜即可。虽然在本实施方式中示出利用溅射法形成保护膜的例子,但是没有特别的限制,而使用各种方法形成保护膜即可。

[0193] 在此,形成具有叠层结构的绝缘层 4020 作为保护膜。在此,利用溅射法形成氧化硅膜作为绝缘层 4020 的第一层。当作为保护膜使用氧化硅膜时,对用作源电极层及漏电极层的铝膜的小丘防止有效。

[0194] 另外,形成绝缘层作为保护膜的第三层。在此,利用溅射法形成氮化硅膜作为绝缘层 4020 的第三层。当使用氮化硅膜作为保护膜时,可以抑制钠等的可动离子侵入到半导体区域中而使 TFT 的电特性变化。

[0195] 另外,也可以在形成保护膜之后进行对氧化物半导体层的退火( $300^{\circ}\text{C}$  至  $400^{\circ}\text{C}$ )。

[0196] 另外,形成绝缘层 4021 作为平坦化绝缘膜。作为绝缘层 4021,可以使用具有耐热性的有机材料如聚酰亚胺、丙烯酸树脂、苯并环丁烯、聚酰胺、环氧等。另外,除了上述有机材料之外,还可以使用低介电常数材料(low-k 材料)、硅氧烷基树脂、PSG(磷硅玻璃)、BPSG(硼磷硅玻璃)等。硅氧烷基树脂除了氢之外还可以具有氟、烷基或芳基中的至少一种作为取代基。另外,也可以通过层叠多个由这些材料形成的绝缘膜,来形成绝缘层 4021。

[0197] 另外,硅氧烷基树脂相当于以硅氧烷基材料为起始材料而形成的包含 Si-O-Si 键的树脂。硅氧烷基树脂除了氢以外,还可以具有氟、烷基或芳香烃中的至少一种作为取代基。

[0198] 对绝缘层 4021 的形成方法没有特别的限制,可以根据其材料利用溅射法、SOG 法、旋转涂敷、浸渍、喷涂、液滴喷射法(喷墨法、丝网印刷、胶版印刷等)、刮片、辊涂、幕涂、刮刀涂布等。在使用材料液形成绝缘层 4021 的情况下,也可以在同时进行对氧化物半导体层的退火(300℃至 400℃)。通过兼作绝缘层 4021 的焙烧工序和对氧化物半导体层的退火,可以有效地制造半导体装置。

[0199] 作为像素电极层 4030、对置电极层 4031,可以使用具有透光性的导电材料诸如包含氧化钨的氧化铟、包含氧化钨的氧化铟锌、包含氧化钛的氧化铟、包含氧化钛的氧化铟锡、氧化铟锡(下面表示为 ITO)、氧化铟锌、添加有氧化硅的氧化铟锡等。

[0200] 此外,可以使用包含导电高分子(也称为导电聚合物)的导电组成物形成像素电极层 4030、对置电极层 4031。使用导电组成物形成的像素电极的薄层电阻优选为 10000  $\Omega/\square$  以下,并且其波长为 550nm 时的透光率优选为 70% 以上。另外,导电组成物所包含的导电高分子的电阻率优选为 0.1  $\Omega \cdot \text{cm}$  以下。

[0201] 作为导电高分子,可以使用所谓的  $\pi$  电子共轭类导电高分子。例如,可以举出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者上述材料中的两种以上的共聚物等。

[0202] 另外,供给到另行形成的信号线驱动电路 4003、扫描线驱动电路 4004 或像素部 4002 的各种信号及电位是从 FPC4018 供给的。

[0203] 在本实施方式中,连接端子电极 4015 由与液晶元件 4013 所具有的像素电极层 4030 相同的导电膜形成,并且端子电极 4016 由与薄膜晶体管 4010、4011 的源电极层及漏电极层相同的导电膜形成。

[0204] 连接端子电极 4015 通过各向异性导电膜 4019 电连接到 FPC4018 所具有的端子。

[0205] 此外,虽然在图 17A1、A2 和 17B 中示出另行形成信号线驱动电路 4003 并将它安装在第一衬底 4001 上的例子,但是本实施方式不局限于该结构。既可以另行形成扫描线驱动电路而安装,又可以另行仅形成信号线驱动电路的一部分或扫描线驱动电路的一部分而安装。

[0206] 图 18 示出使用应用本发明的一个方式制造的 TFT 衬底 2600 来构成液晶显示模块作为半导体装置的一例。

[0207] 图 18 是液晶显示模块的一例,其中利用密封材料 2602 固定 TFT 衬底 2600 和对置衬底 2601,并在其间设置包括 TFT 等的像素部 2603、包括液晶层的显示元件 2604、着色层 2605 来形成显示区。在进行彩色显示时需要着色层 2605,并且当采用 RGB 方式时,对应于各像素设置有分别对应于红色、绿色、蓝色的着色层。在 TFT 衬底 2600 和对置衬底 2601 的外侧配置有偏振片 2606、偏振片 2607、扩散板 2613。光源由冷阴极管 2610 和反射板 2611 构成,电路衬底 2612 利用柔性线路板 2609 与 TFT 衬底 2600 的布线电路部 2608 连接,并且其中组装有控制电路及电源电路等的外部电路。此外,也可以在偏振片和液晶层之间具有相位差板的状态层叠。

[0208] 作为液晶显示模块可以采用 TN(扭曲向列; Twisted Nematic) 模式、IPS(平面

内转换 ;In-Plane-Switching) 模式、FFS(边缘电场转换 ;Fringe Field Switching) 模式、MVA(多畴垂直取向 ;Multi-domain Vertical Alignment) 模式、PVA(垂直取向构型 ;Patterned Vertical Alignment) 模式、ASM(轴对称排列微胞 ;Axially Symmetric aligned Micro-cell) 模式、OCB(光学补偿弯曲 ;Optical Compensated Birefringence) 模式、FLC(铁电性液晶 ;Ferroelectric Liquid Crystal) 模式、AFLC(反铁电性液晶 ;AntiFerroelectric Liquid Crystal) 模式等。

[0209] 在通过上述工序制造的液晶面板所安装有的保护电路中,减少用于连接的接触孔而减少占有面积,并在第一氧化物半导体层和布线层之间设置有其导电率高于第一氧化物半导体层的第二氧化物半导体层,从而该保护电路的功能高且其工作稳定。因此,安装有这种保护电路的本实施方式的液晶面板的可靠性高。

[0210] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0211] 实施方式 6

[0212] 在本发明的一个方式中,通过与非线性元件一起制造薄膜晶体管,并将该薄膜晶体管用于像素部及驱动电路,可以制造具有显示功能的半导体装置(也称为显示装置)。

[0213] 在本实施方式中,示出发光显示装置的例子作为本发明的一个方式的显示装置。在此,例示利用电致发光的发光元件作为显示装置所具有的显示元件。对利用电致发光的发光元件根据其发光材料是有机化合物还是无机化合物来进行区别,一般来说,前者称为有机 EL 元件,而后者称为无机 EL 元件。

[0214] 在有机 EL 元件中,通过对发光元件施加电压,电子和空穴从一对电极分别注入到包含发光有机化合物的层,以电流流过。然后,由于这些载流子(电子和空穴)重新结合,发光有机化合物形成激发态,并且当该激发态恢复到基态时,得到发光。根据这种机理,该发光元件称为电流激励型发光元件。

[0215] 根据其元件的结构,将无机 EL 元件分类为分散型无机 EL 元件和薄膜型无机 EL 元件。分散型无机 EL 元件包括在粘合剂中分散有发光材料的粒子的发光层,且其发光机理是利用供体能级和受体能级的供体-受体重新结合型发光。薄膜型无机 EL 元件具有利用电介质层夹住发光层并还利用电极夹住该发光层的结构,并且其发光机理是利用金属离子的内壳层电子跃迁的定域型发光。注意,在此使用有机 EL 元件作为发光元件而进行说明。

[0216] 图 19 是作为应用本发明的一个方式的半导体装置的例子,示出能够应用数字时间灰度级驱动的像素结构的一例的图。

[0217] 对能够应用数字时间灰度级驱动的像素的结构及像素的工作进行说明。在此示出在一个像素中使用将氧化物半导体层用作沟道形成区域的两个 n 沟道型晶体管的例子,该 n 沟道型晶体管可以以与实施方式 2 所示的非线性元件相同的方法形成。

[0218] 像素 6400 包括:开关晶体管 6401、驱动晶体管 6402、发光元件 6404 以及电容元件 6403。开关晶体管 6401 的栅极连接到扫描线 6406,第一电极(源电极及漏电极中的一方)连接到信号线 6405,第二电极(源电极及漏电极中的另一方)连接到驱动晶体管 6402 的栅极。驱动晶体管 6402 的栅极通过电容元件 6403 连接到电源线 6407,第一电极连接到电源线 6407,并且第二电极连接到发光元件 6404 的第一电极(像素电极)。发光元件 6404 的第二电极相当于公共电极 6408。

[0219] 此外,将发光元件 6404 的第二电极(公共电极 6408)设定为低电源电位。注意,



低电源电位是指当以设定为高电源电位的电源线 6407 为基准时, 满足低电源电位 < 高电源电位的电位, 并且作为低电源电位, 例如也可以设定 GND、0V 等。为了对发光元件 6404 施加该高电源电位和低电源电位之间的电位差以使电流流过在发光元件 6404 中而使它发光, 以使高电源电位和低电源电位之间的电位差成为发光元件 6404 的正向阈值电压以上的方式分别设定高电源电位和低电源电位。

[0220] 另外, 也可以使用驱动晶体管 6402 的栅电容代替电容元件 6403, 而省略电容元件 6403。也可以在沟道区域和栅电极之间形成有驱动晶体管 6402 的栅电容。

[0221] 在此, 在采用电压输入电压驱动方式的情况下, 对驱动晶体管 6402 的栅极输入使驱动晶体管 6402 处于充分的导通或截止的两个状态的电压信号。换言之, 使驱动晶体管 6402 工作在线性区域中。为了使驱动晶体管 6402 工作在线性区域中, 对驱动晶体管 6402 的栅极施加高于电源线 6407 的电压的电压。此外, 对信号线 6405 施加电源线电压 + 驱动晶体管 6402 的  $V_{th}$  以上的电压。

[0222] 此外, 在进行模拟灰度级驱动代替数字时间灰度级驱动的情况下, 通过使信号的输入不同, 而可以使用与图 19 相同的像素结构。

[0223] 在进行模拟灰度级驱动的情况下, 对驱动晶体管 6402 的栅极施加发光元件 6404 的正向电压 + 驱动晶体管 6402 的  $V_{th}$  以上的电压。发光元件 6404 的正向电压是指得到所希望的亮度时的电压, 至少包括正向阈值电压。此外, 通过输入使驱动晶体管 6402 工作在饱和区域中的电压信号, 可以使电流流在发光元件 6404 中。为了使驱动晶体管 6402 工作在饱和区域中, 将电源线 6407 的电位设定得高于驱动晶体管 6402 的栅极电位。通过作为电压信号采用模拟信号, 可以使对应于电压信号的电流流在发光元件 6404 中并进行模拟灰度级驱动。

[0224] 注意, 图 19 所示的像素结构不局限于此。例如, 也可以对图 19 所示的像素追加开关、电阻元件、电容元件、晶体管或逻辑电路等。

[0225] 接着, 参照图 20A 至 20C 说明发光元件的结构。在此, 举出驱动 TFT 是 n 型的情况作为例子, 来说明像素的截面结构。用于图 20A、20B 和 20C 的半导体装置的驱动 TFT 的 TFT7001、7011、7021 是可以与实施方式 2 所示的非线性元件一起并以相同的方法形成的薄膜晶体管, 并且其是将包含 In、Ga 及 Zn 的氧化物半导体用于半导体层的电特性高的薄膜晶体管。

[0226] 发光元件的阳极及阴极中之至少一方是透明以向外部发光, 即可。而且, 有具有如下结构的发光元件, 即在衬底上形成薄膜晶体管及发光元件, 并从与衬底相反的面向外部发光的顶部发射、从衬底一侧向外部发光的底部发射、以及从衬底一侧及与衬底相反的面向外部发光的双面发射。本发明的一个方式的像素结构也可以应用于任何发射结构的发光元件。

[0227] 参照图 20A 说明顶部发射结构的发光元件。

[0228] 在图 20A 中示出当驱动 TFT 的 TFT7001 是 n 型, 并且从发光元件 7002 发射的光穿过阳极 7005 一侧时的像素的截面图。在图 20A 中, 电连接发光元件 7002 的阴极 7003 和驱动 TFT 的 TFT7001, 在阴极 7003 上按顺序层叠有发光层 7004、阳极 7005。作为阴极 7003, 只要是功函数低且反射光的导电膜, 就可以使用各种材料。例如, 优选采用 Ca、Al、MgAg、AlLi 等。而且, 发光层 7004 既可以由单层构成, 又可以层叠多个层构成。在由多个层构成时, 在

阴极 7003 上按顺序层叠电子注入层、电子传输层、发光层、空穴传输层、空穴注入层。注意,不需要设置上述的所有层。使用如下透光导电材料形成阳极 7005:包含氧化铟的氧化铟、包含氧化铟的氧化铟锌、包含氧化铟的氧化铟、包含氧化铟的氧化铟锡、氧化铟锡(下面,表示为 ITO)、氧化铟锌、添加有氧化硅的氧化铟锡等的具有透光性的导电膜。

[0229] 使用阴极 7003 及阳极 7005 夹住发光层 7004 的区域相当于发光元件 7002。在图 20A 所示的像素中,从发光元件 7002 发射的光如箭头所示那样发射到阳极 7005 一侧。

[0230] 接着,参照图 20B 说明底部发射结构的发光元件。图 20B 示出在驱动 TFT7011 是 n 型,并且从发光元件 7012 发射的光发射到阴极 7013 一侧的情况下的像素的截面图。在图 20B 中,在与驱动 TFT7011 电连接的具有透光性的导电膜 7017 上形成有发光元件 7012 的阴极 7013,并且在阴极 7013 上按顺序层叠有发光层 7014、阳极 7015。注意,在阳极 7015 具有透光性的情况下,也可以覆盖阳极上地形成有用于反射光或进行遮光的屏蔽膜 7016。与图 20A 的情况同样,作为阴极 7013,只要是功函数低的导电材料,就可以使用各种材料。但是,将其厚度设定为透过光的程度(优选为 5nm 至 30nm 左右)。例如,也可以将膜厚度为 20nm 的铝膜用作阴极 7013。而且,与图 20A 同样,发光层 7014 既可以由单层构成,又可以层叠多个层构成。阳极 7015 不需要透过光,但是可以与图 20A 同样使用具有透光性的导电材料形成。并且,虽然作为屏蔽膜 7016,例如可以使用反射光的金属等,但是不局限于金属膜。例如,也可以使用添加有黑色的颜料的树脂等。

[0231] 利用阴极 7013 及阳极 7015 夹住发光层 7014 的区域相当于发光元件 7012。在图 20B 所示的像素中,从发光元件 7012 发射的光如箭头所示那样发射到阴极 7013 一侧。

[0232] 接着,参照图 20C 说明双面发射结构的发光元件。在图 20C 中,在与驱动 TFT7021 电连接的具有透光性的导电膜 7027 上形成有发光元件 7022 的阴极 7023,而在阴极 7023 上按顺序层叠有发光层 7024、阳极 7025。与图 20A 的情况同样,作为阴极 7023,只要是功函数低的导电材料,就可以使用各种材料。但是,将其厚度设定为透过光的程度。例如,可以将膜厚度为 20nm 的 Al 用作阴极 7023。而且,与图 20A 同样,发光层 7024 既可以由单层构成,又可以层叠多个层构成。阳极 7025 可以与图 20A 同样使用透光导电材料形成。

[0233] 阴极 7023、发光层 7024 和阳极 7025 重叠的部分相当于发光元件 7022。在图 20C 所示的像素中,从发光元件 7022 发射的光如箭头所示那样发射到阳极 7025 一侧和阴极 7023 一侧的双方。

[0234] 注意,虽然在此描述有机 EL 元件作为发光元件,但是也可以设置无机 EL 元件作为发光元件。

[0235] 注意,虽然在本实施方式中示出电连接控制发光元件的驱动的薄膜晶体管(驱动 TFT)和发光元件的例子,但是也可以采用在驱动 TFT 和发光元件之间连接有电流控制 TFT 的结构。

[0236] 注意,本实施方式所示的半导体装置不局限于图 20A 至 20C 所示的结构而可以根据本发明的一个方式的技术思想进行各种变形。

[0237] 接着,参照图 21A 和 21B 说明相当于本发明的一个方式的半导体装置的一个方式的发光显示面板(也称为发光面板)的外观及截面。图 21A 是一种面板的俯视图,其中利用密封材料在第一衬底与第二衬底之间密封与本发明的一个方式中的非线性元件同样地将包含 In、Ga 及 Zn 的氧化物半导体用于半导体层的电特性高的薄膜晶体管及发光元件。图

21B 相当于沿着图 21A 的 H-I 的截面图。

[0238] 以围绕设置在第一衬底 4501 上的像素部 4502、信号线驱动电路 4503a、4503b 及扫描线驱动电路 4504a、4504b 的方式设置有密封材料 4505。此外,在像素部 4502、信号线驱动电路 4503a、4503b 及扫描线驱动电路 4504a、4504b 上设置有第二衬底 4506。因此,像素部 4502、信号线驱动电路 4503a、4503b 以及扫描线驱动电路 4504a、4504b 与填充材料 4507 一起由第一衬底 4501、密封材料 4505 和第二衬底 4506 密封。像这样,为了不暴露于空气中,优选使用气密性高且漏气少的保护薄膜(贴合薄膜、紫外线固性树脂薄膜等)及覆盖材料进行封装(密封)。

[0239] 此外,设置在第一衬底 4501 上的像素部 4502、信号线驱动电路 4503a、4503b 及扫描线驱动电路 4504a、4504b 包括多个薄膜晶体管。在图 21B 中,例示包括在像素部 4502 中的薄膜晶体管 4510 和包括在信号线驱动电路 4503a 中的薄膜晶体管 4509。

[0240] 薄膜晶体管 4509、4510 相当于将包含 In、Ga 及 Zn 的氧化物半导体用于半导体层的电特性高的薄膜晶体管,而可以将可以与实施方式 2 所示的非线性元件一起并以相同方法形成的薄膜晶体管应用于此。在本实施方式中,薄膜晶体管 4509、4510 是 n 沟道型薄膜晶体管。

[0241] 此外,附图标记 4511 相当于发光元件,发光元件 4511 所具有的作为像素电极的第一电极层 4517 与薄膜晶体管 4510 的源电极层或漏电极层电连接。注意,虽然发光元件 4511 的结构是第一电极层 4517、电场发光层 4512、第二电极层 4513 的叠层结构,但是不局限于本实施方式所示的结构。可以根据从发光元件 4511 发光的方向等适当地改变发光元件 4511 的结构。

[0242] 使用有机树脂膜、无机绝缘膜或有机聚硅氧烷形成分隔壁 4520。特别优选的是,使用感光材料,在第一电极层 4517 上形成开口部,并将其开口部的侧壁形成为具有连续的曲率而成的倾斜面。

[0243] 电场发光层 4512 既可以由单层构成,又可以层叠多个层构成。

[0244] 也可以在第二电极层 4513 及分隔壁 4520 上形成保护膜,以防止氧、氢、水分、二氧化碳等侵入到发光元件 4511 中。作为保护膜,可以形成氮化硅膜、氮氧化硅膜、DLC 膜等。

[0245] 另外,供给到信号线驱动电路 4503a、4503b、扫描线驱动电路 4504a、4504b 或像素部 4502 的各种信号及电位是从 FPC4518a、4518b 供给的。

[0246] 在本实施方式中,连接端子电极 4515 由与发光元件 4511 所具有的第一电极层 4517 相同的导电膜形成,并且端子电极 4516 由与薄膜晶体管 4509、4510 所具有的源电极层及漏电极层相同的导电膜形成。

[0247] 连接端子电极 4515 通过各向异性导电膜 4519 与 FPC4518a 所具有的端子电连接。

[0248] 位于从发光元件 4511 取出光的方向的第二衬底需要具有透光性。在此情况下,使用如玻璃板、塑料板、聚酯薄膜或丙烯酸薄膜等的具有透光性的材料。

[0249] 此外,作为填充材料 4507,除了氮及氩等的惰性气体之外,还可以使用紫外线固性树脂或热固性树脂。可以使用 PVC(聚氯乙烯)、丙烯酸、聚酰亚胺、环氧树脂、硅酮树脂、PVB(聚乙烯醇缩丁醛)、或 EVA(乙烯-醋酸乙烯酯)。在本实施方式中,作为填充材料使用氮。

[0250] 另外,若有需要,也可以在发光元件的发射面上适当地设置诸如偏振片、圆偏振片

(包括椭圆偏振片)、相位差板( $\lambda/4$ 片、 $\lambda/2$ 片)、彩色滤光片等的光学薄膜。另外,也可以在偏振片或圆偏振片上设置抗反射膜。例如,可以进行抗眩光处理,该处理是利用表面的凹凸来扩散反射光并降低眩光的处理。

[0251] 信号线驱动电路 4503a、4503b 及扫描线驱动电路 4504a、4504b 也可以作为在另行准备的衬底上由单晶半导体膜或多晶半导体膜形成的驱动电路安装。此外,也可以另行仅形成信号线驱动电路或其一部分或者扫描线驱动电路或其一部分而安装。本实施方式不局限于图 21A 和 21B 的结构。

[0252] 在通过上述工序制造的发光显示装置(显示面板)所安装有的保护电路中,减少用于连接的接触孔而减少占有面积,并在第一氧化物半导体层和布线层之间设置有其导电率高于第一氧化物半导体层的第二氧化物半导体层,从而该保护电路的功能高且其工作稳定。因此,安装有这种保护电路的本实施方式的发光显示装置(显示面板)的可靠性高。

[0253] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0254] 实施方式 7

[0255] 本发明的一个方式的显示装置可以应用于电子纸。电子纸可以用于显示信息的所有领域的电子设备。例如,可以将电子纸应用于电子书籍(电子书)、招贴、电车等的交通工具的车厢广告、信用卡等的各种卡片中的显示等。图 22A 和 22B 以及图 23 示出电子设备的一例。

[0256] 图 22A 示出使用电子纸制造的招贴 2631。在广告介质是纸印刷物的情况下用手进行广告的交流,但是如果使用应用本发明的一个方式的电子纸,则在短时间内可以改变广告的显示内容。此外,显示不会打乱而可以获得稳定的图像。注意,招贴也可以采用以无线方式收发信息的结构。

[0257] 此外,图 22B 示出电车等的交通工具的车厢广告 2632。在广告介质是纸印刷物的情况下用手进行广告的交流,但是如果使用应用本发明的一个方式的电子纸,则在短时间内不需要许多人手地改变广告的显示内容。此外,显示不会打乱而可以得到稳定的图像。注意,车厢广告也可以采用以无线方式收发信息的结构。

[0258] 另外,图 23 示出电子书籍 2700 的一例。例如,电子书籍 2700 由两个框体,即框体 2701 及框体 2703 构成。框体 2701 及框体 2703 由轴部 2711 形成为一体,并且可以以该轴部 2711 为轴进行开闭工作。通过这种结构,可以进行如纸的书籍那样的工作。

[0259] 框体 2701 组装有显示部 2705,而框体 2703 组装有显示部 2707。显示部 2705 及显示部 2707 的结构既可以是显示连续的画面的结构,又可以是显示不同的画面的结构。通过采用显示不同的画面的结构,例如在右边的显示部(图 23 中的显示部 2705)上可以显示文章,而在左边的显示部(图 23 中的显示部 2707)上可以显示图像。

[0260] 此外,在图 23 中示出框体 2701 具备操作部等的例子。例如,在框体 2701 中,具备电源 2721、操作键 2723、扬声器 2725 等。利用操作键 2723 可以翻页。注意,也可以采用在与框体的显示部相同的面具备键盘及定位装置等的结构。另外,也可以采用在框体的背面及侧面具备外部连接用端子(耳机端子、USB 端子或可与 AC 适配器及 USB 电缆等的各种电缆连接的端子等)、记录介质插入部等的结构。再者,电子书籍 2700 也可以具有作为电子词典的功能。

[0261] 此外,电子书籍 2700 也可以采用以无线方式收发信息的结构。还可以采用以无线

方式从电子书籍服务器购买所希望的书籍数据等,然后下载的结构。

[0262] 在本实施方式的显示装置所安装有的保护电路中,减少用于连接的接触孔而减少占有面积,并在第一氧化物半导体层和布线层之间设置有其导电率高于第一氧化物半导体层的第二氧化物半导体层,从而该保护电路的功能高且其工作稳定。因此,安装有这种保护电路的本实施方式的显示装置的可靠性高。

[0263] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0264] 实施方式 8

[0265] 根据本发明的一个方式的半导体装置可以应用于各种电子设备(包括游戏机)。作为电子设备,例如可以举出电视装置(也称为电视或电视接收机)、用于计算机等的监视器、数码相机、数码摄像机、数码相框、移动电话机(也称为移动电话、移动电话装置)、便携式游戏机、便携式信息终端、声音再现装置、弹珠机等的大型游戏机等。

[0266] 图 24A 示出电视装置 9600 的一例。在电视装置 9600 中,框体 9601 组装有显示部 9603。利用显示部 9603 可以显示图像。此外,在此示出利用支架 9605 支撑框体 9601 的结构。

[0267] 可以通过利用框体 9601 所具备的操作开关、另行提供的遥控操作机 9610 进行电视装置 9600 的操作。通过利用遥控操作机 9610 所具备的操作键 9609,可以进行频道及音量的操作,并可以对在显示部 9603 上显示的图像进行操作。此外,也可以采用在遥控操作机 9610 中设置显示从该遥控操作机 9610 输出的信息的显示部 9607 的结构。

[0268] 注意,电视装置 9600 采用具备接收机及调制解调器等结构。可以通过利用接收机接收一般的电视广播。再者,通过调制解调器连接到有线或无线方式的通信网络,也可以进行单向(从发送者到接收者)或双向(在发送者和接收者之间或在接收者之间等)的信息通信。

[0269] 图 24B 示出数码相框 9700 的一例。例如,在数码相框 9700 中,框体 9701 组装有显示部 9703。显示部 9703 可以显示各种图像,例如通过显示使用数码相机等拍摄的图像数据,可以发挥与一般的相框同样的功能。

[0270] 注意,数码相框 9700 采用具备操作部、外部连接用端子(USB 端子、可以与 USB 电缆等的各种电缆连接的端子等)、记录介质插入部等的结构。这种结构也可以组装到与显示部相同的面,但是通过将它设置在侧面或背面上来提高设计性,所以是优选的。例如,可以对数码相框的记录介质插入部插入储存有由数码相机拍摄的图像数据的存储器并提取图像数据,然后将所提取的图像数据显示于显示部 9703。

[0271] 此外,数码相框 9700 既可以采用以无线方式收发信息的结构,又可以采用以无线方式提取所希望的图像数据并进行显示的结构。

[0272] 图 25A 示出一种便携式游戏机,其由框体 9881 和框体 9891 的两个框体构成,并且它们通过连接部 9893 可以开闭地彼此连接。框体 9881 安装有显示部 9882,并且框体 9891 安装有显示部 9883。另外,图 25A 所示的便携式游戏机还具备扬声器部 9884、记录介质插入部 9886、LED 灯 9890、输入单元(操作键 9885、连接端子 9887、传感器 9888(即,具有测定如下因素的功能的器件:力量、位移、位置、速度、加速度、角速度、转动数、距离、光、液、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、射线、流量、湿度、倾斜度、振动、气味或红外线)以及麦克风 9889)等。当然,便携式游戏机的结构不局限于上述结构,只要

采用至少具备根据本发明的一个方式的半导体装置的结构即可。因此,可以采用适当地设置有其它附属设备的结构。图 25A 所示的便携式游戏机具有如下功能:读出储存在记录介质中的程序或数据并将它显示在显示部上;以及通过与其他便携式游戏机进行无线通信而共享信息。注意,图 25A 所示的便携式游戏机所具有的功能不局限于此,而可以具有各种各样的功能。

[0273] 图 25B 示出大型游戏机的一种的自动赌博机 9900 的一例。在自动赌博机 9900 的框体 9901 中安装有显示部 9903。另外,自动赌博机 9900 还具备如起动手柄或停止开关等的操作单元、投币孔、扬声器等。当然,自动赌博机 9900 的结构不局限于此,只要采用至少具备根据本发明的一个方式的半导体装置的结构即可。因此,可以采用适当地设置有其它附属设备的结构。

[0274] 图 26 示出移动电话机 1000 的一例。移动电话机 1000 除了安装在框体 1001 的显示部 1002 之外还具备操作按钮 1003、外部连接端口 1004、扬声器 1005、麦克风 1006 等。

[0275] 图 26 所示的移动电话机 1000 可以用手指等触摸显示部 1002 来输入信息。此外,可以用手指等触摸显示部 1002 来进行打电话或制作电子邮件等的操作。

[0276] 显示部 1002 的画面主要有三种模式。第一是以图像的显示为主的显示模式,第二是以文字等的信息的输入为主的输入模式,第三是混合显示模式和输入模式的两种模式的显示+输入模式。

[0277] 例如,在打电话或制作电子邮件的情况下,将显示部 1002 设定为以文字输入为主的文字输入模式,并进行在画面上显示的文字的输入操作,即可。在此情况下,优选的是,在显示部 1002 的画面的大多部分上显示键盘或号码按钮。

[0278] 此外,通过在移动电话机 1000 的内部设置具有陀螺仪、加速度传感器等检测倾斜度的传感器的检测装置,判断移动电话机 1000 的方向(竖向还是横向),而可以对显示部 1002 的画面显示进行自动切换。

[0279] 另外,通过触摸显示部 1002 或对框体 1001 的操作按钮 1003 进行操作,切换画面模式。此外,还可以根据显示在显示部 1002 上的图像种类而切换画面模式。例如,当显示在显示部上的图像信号为动态图像的数据时,将画面模式切换成显示模式,而当显示在显示部上的图像信号为文字数据时,将画面模式切换成输入模式。

[0280] 另外,当在输入模式中通过检测出显示部 1002 的光传感器所检测的信号得知在一定期间中没有显示部 1002 的触摸操作输入时,也可以以将画面模式从输入模式切换成显示模式的方式进行控制。

[0281] 还可以将显示部 1002 用作图像传感器。例如,通过用手掌或手指触摸显示部 1002,来拍摄掌纹、指纹等,可以进行个人识别。此外,通过在显示部中使用发射近红外光的背光灯或发射近红外光的感测用光源,也可以拍摄手指静脉、手掌静脉等。

[0282] 在本实施方式的电子设备所安装有的保护电路中,减少用于连接的接触孔而减少占有面积,并在第一氧化物半导体层和布线层之间设置有其导电率高于第一氧化物半导体层的第二氧化物半导体层,从而该保护电路的功能高且其工作稳定。安装有这种保护电路的本实施方式的电子设备的可靠性高。

[0283] 本实施方式可以与其他实施方式所记载的结构适当地组合而实施。

[0284] 本申请基于 2008 年 10 月 3 日在日本专利局受理的日本专利申请序列号

2008-259060 而制作,所述申请内容包括在本说明书中。

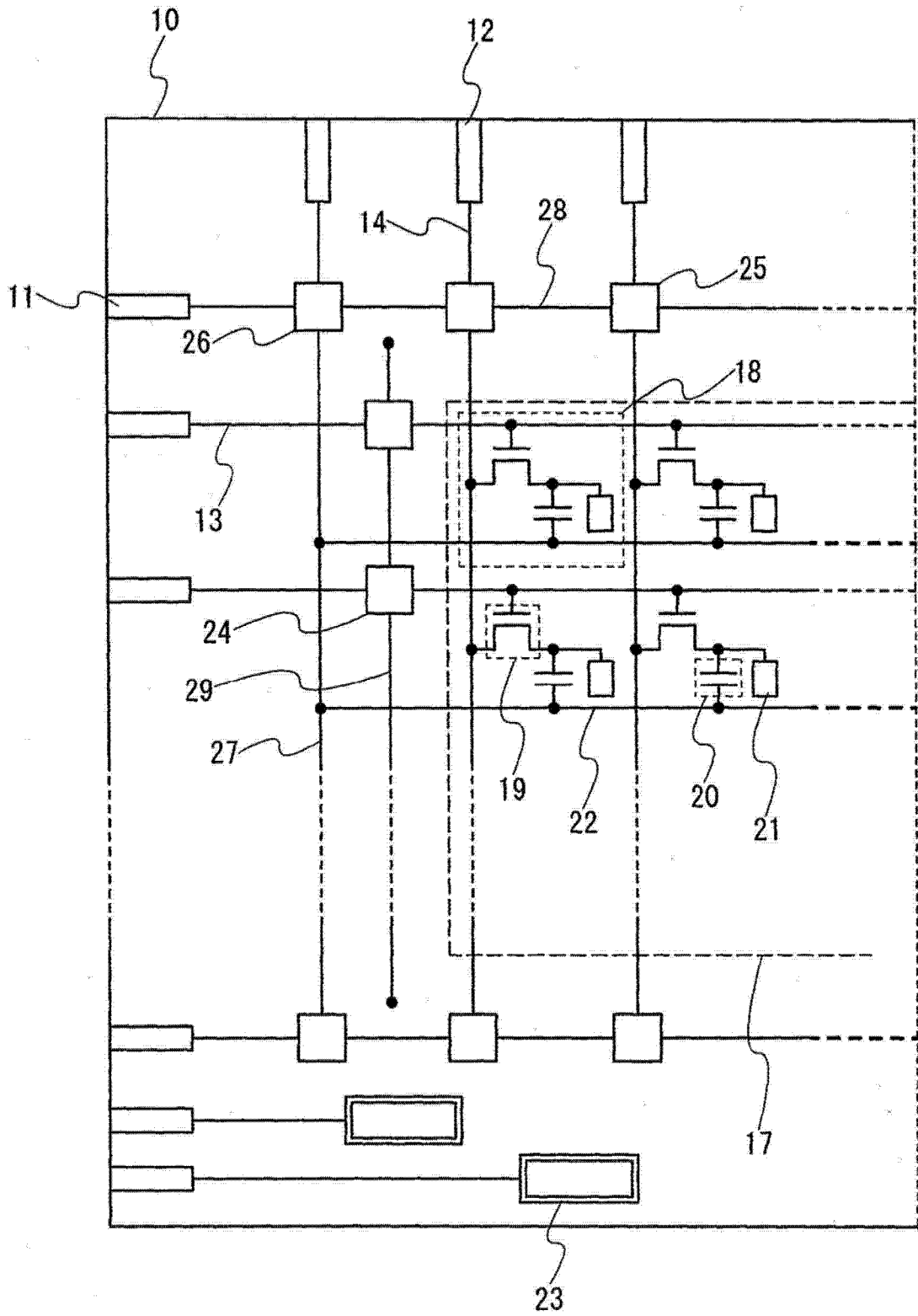


图 1



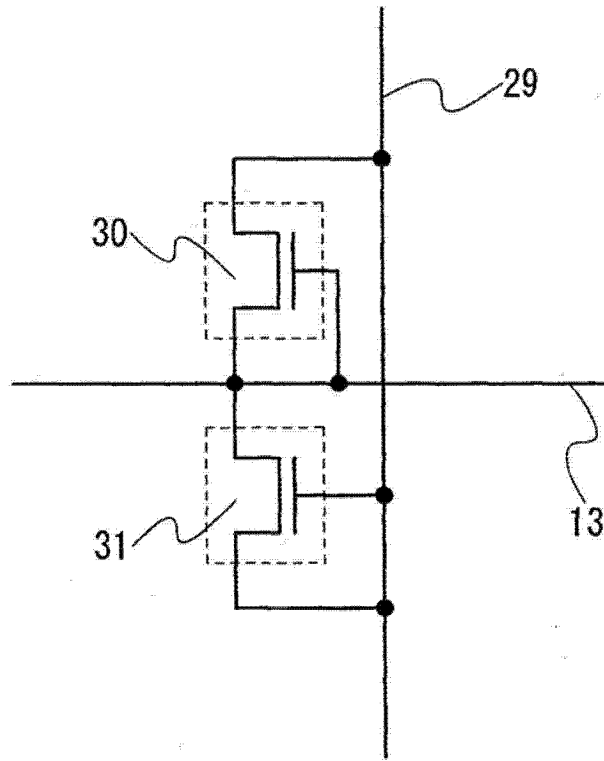


图 2

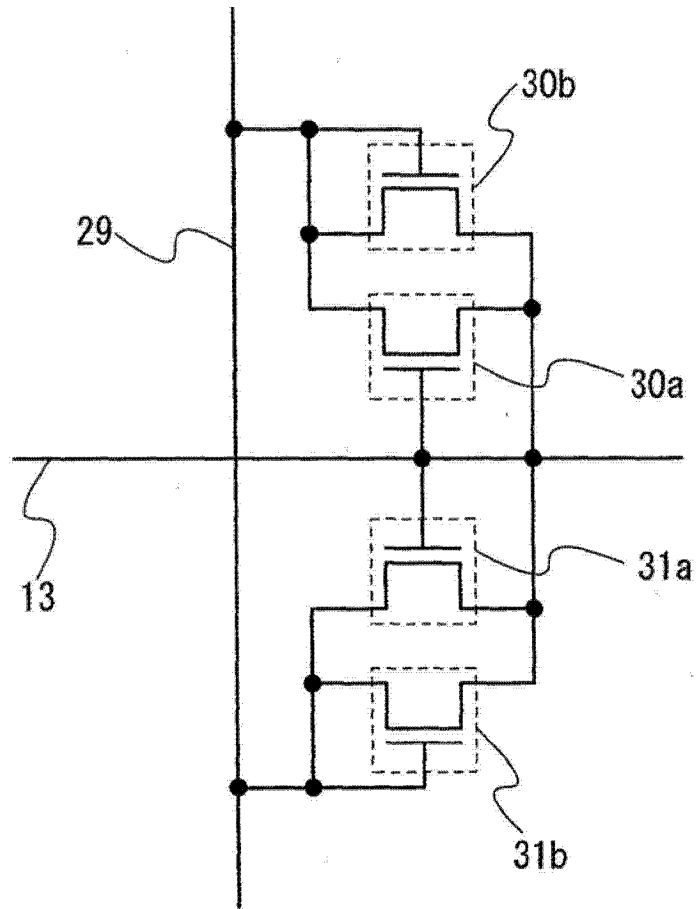


图 3

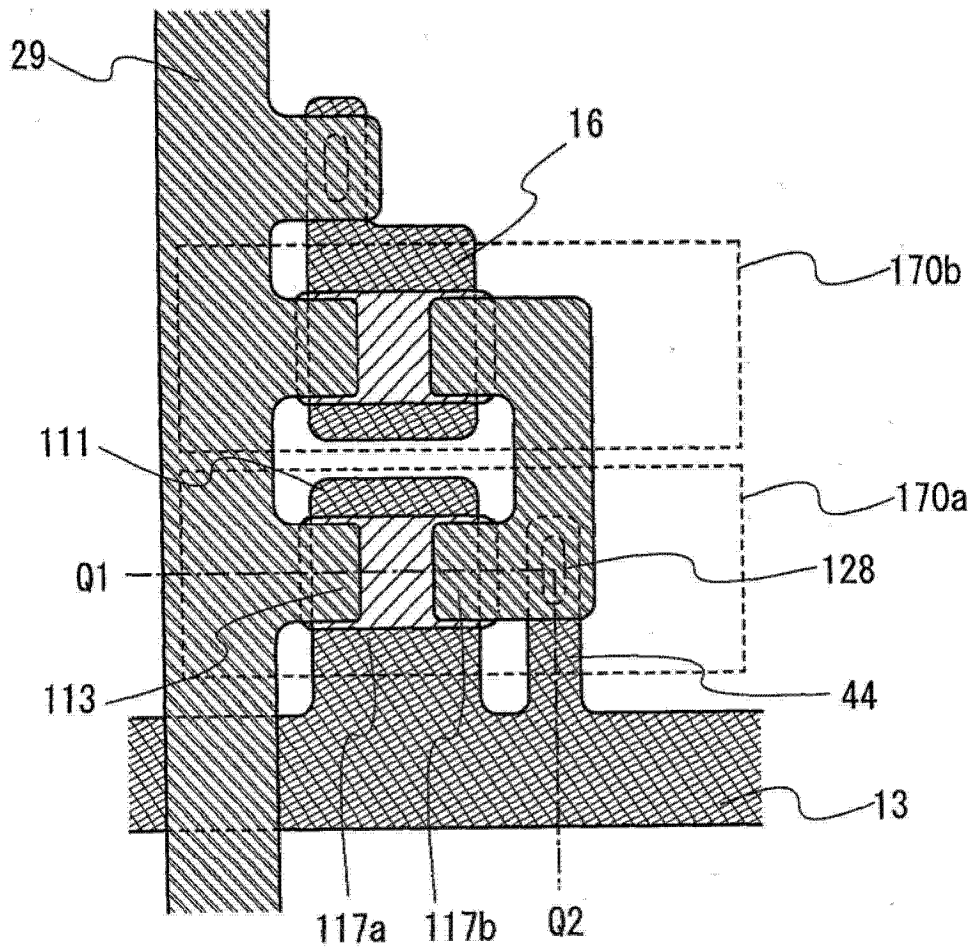


图 4A

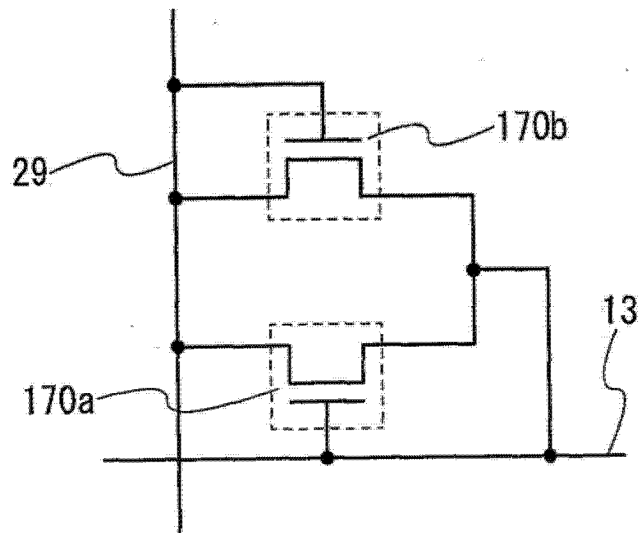


图 4B

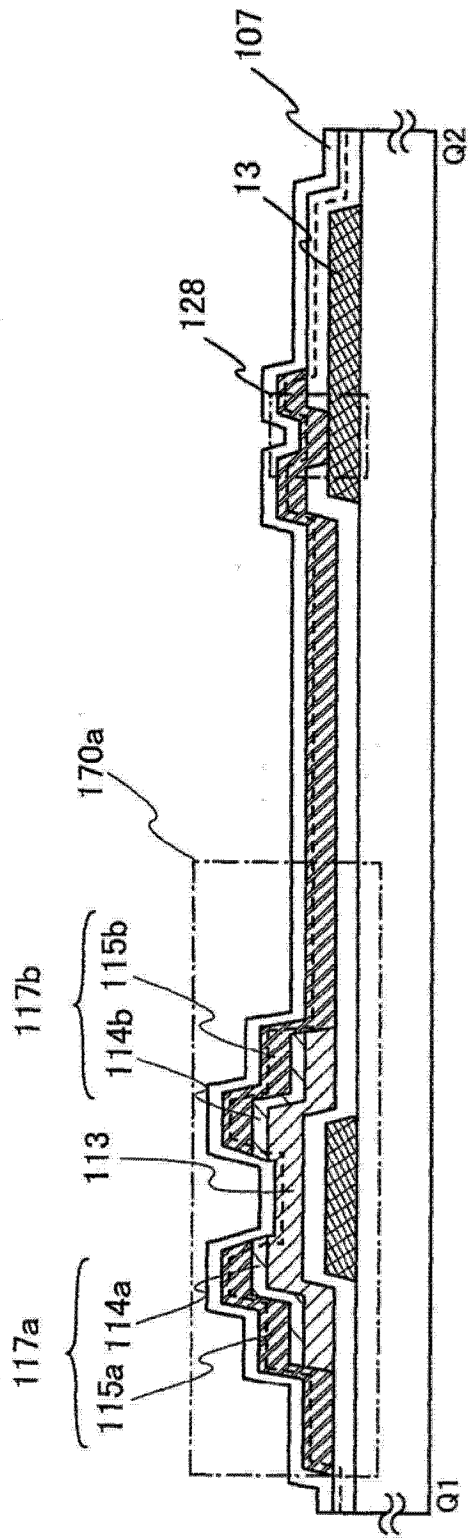


图 5

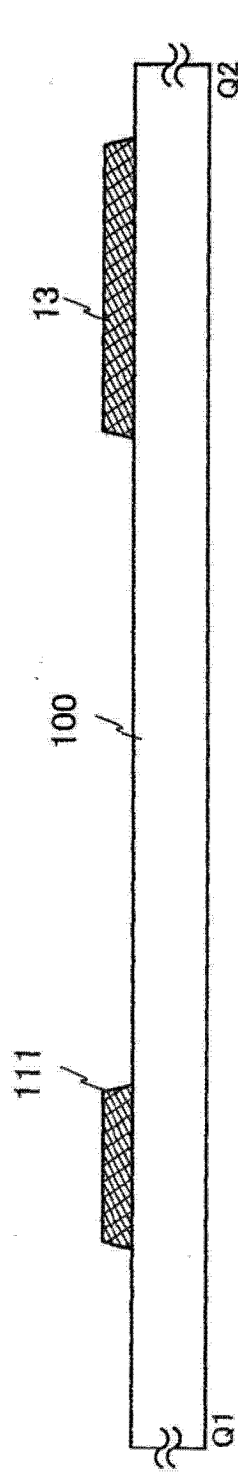


图 6A

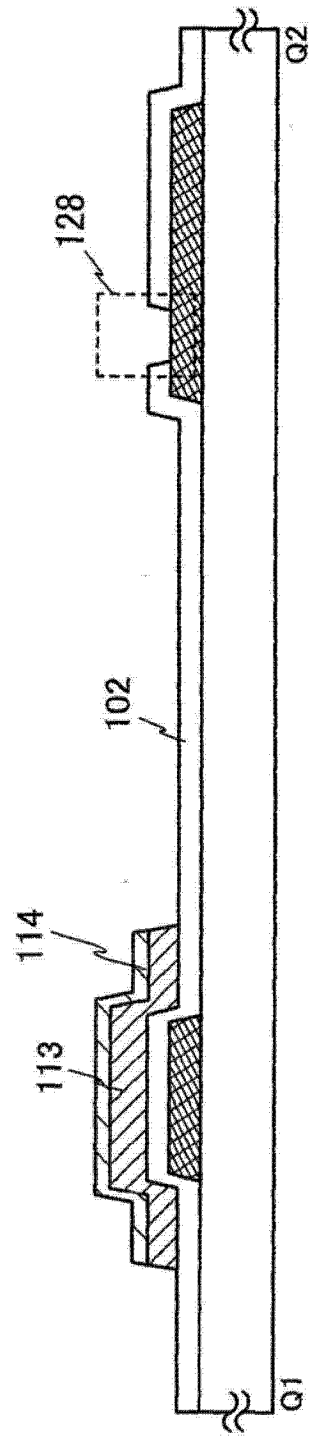


图 6B

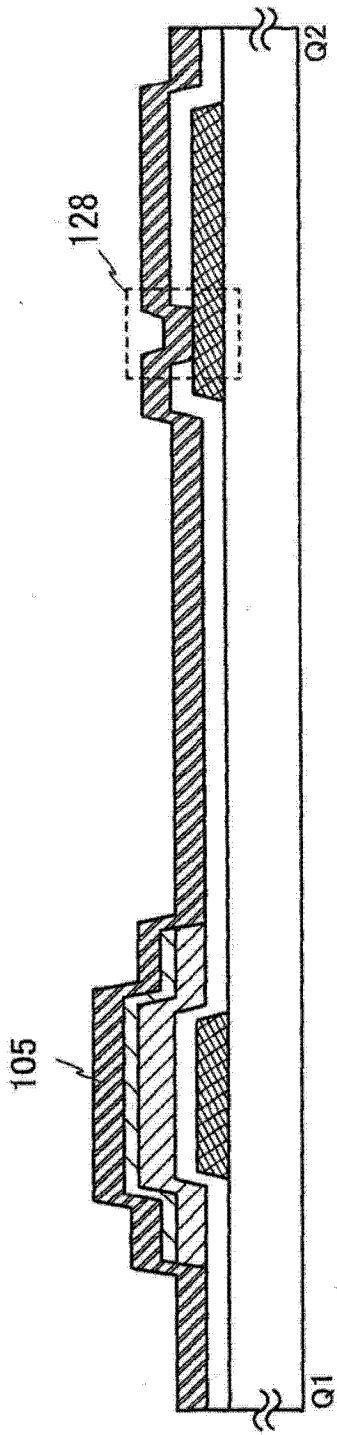


图 6C

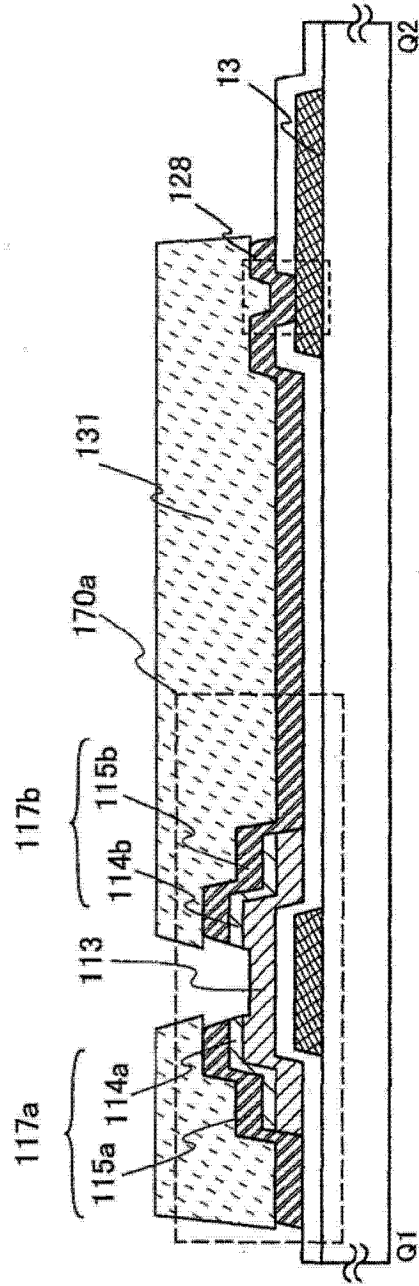


图 7A

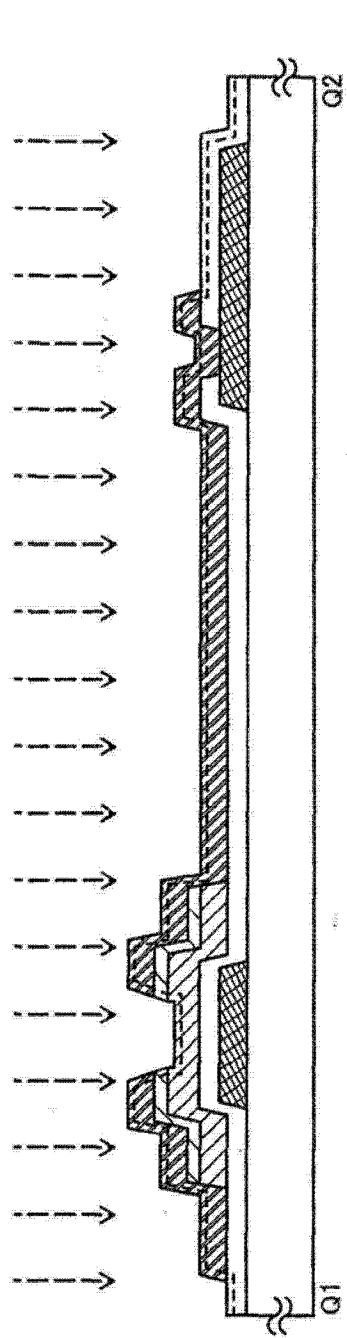


图 7B

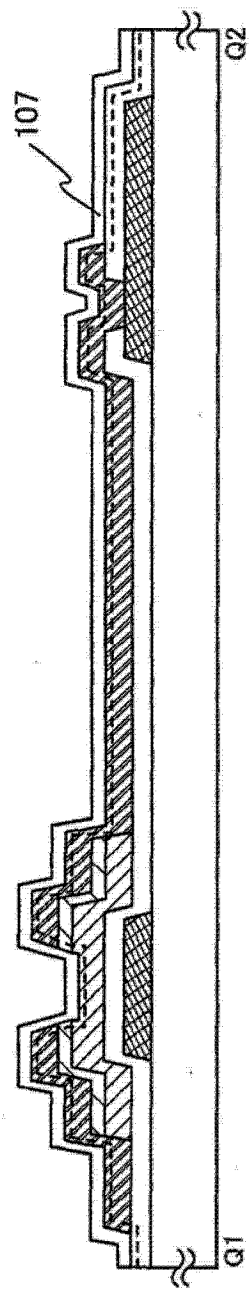


图 7C

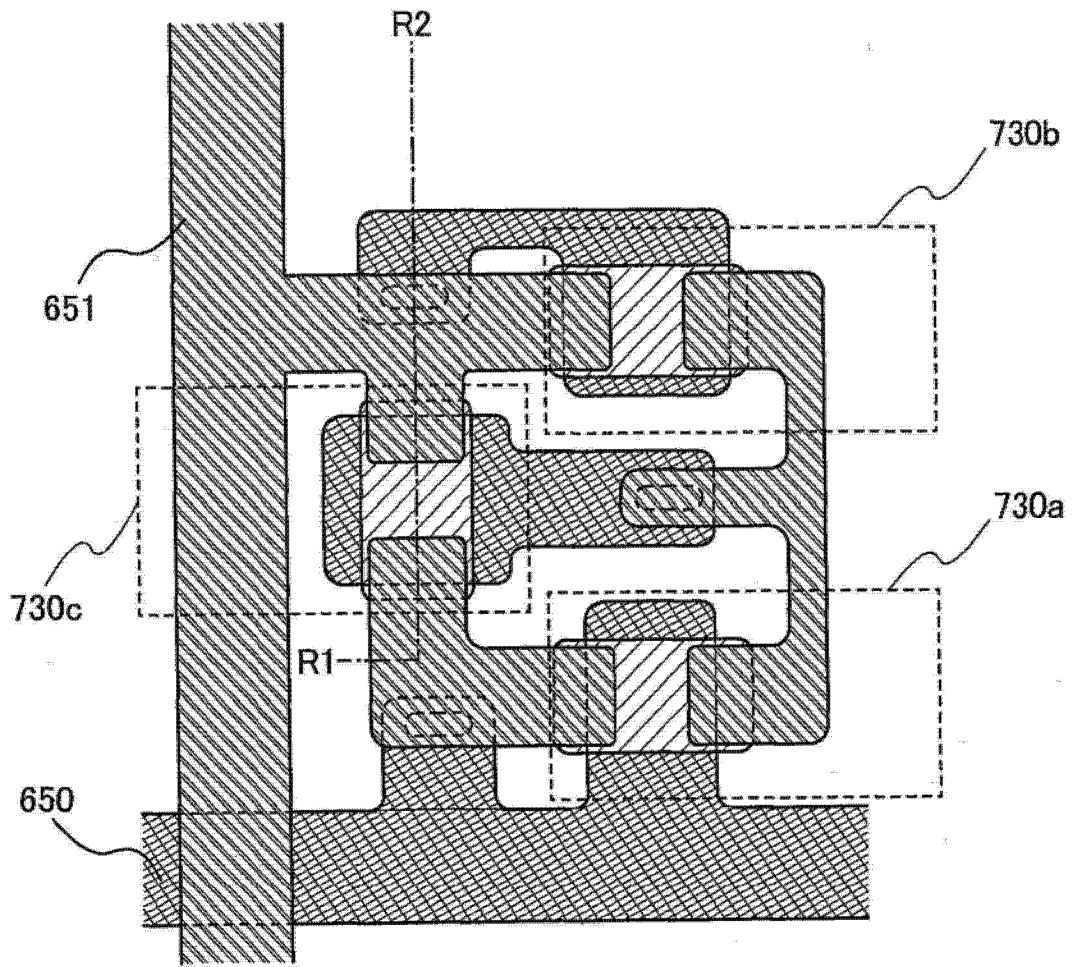


图 8A

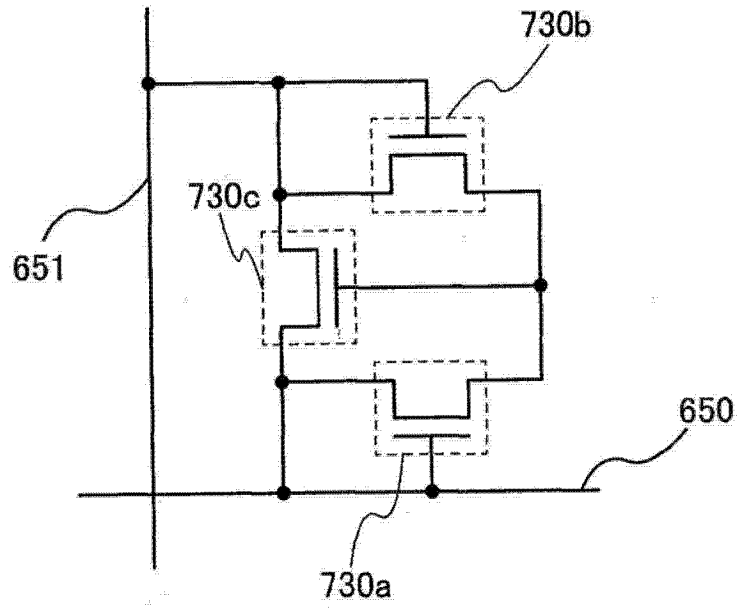


图 8B



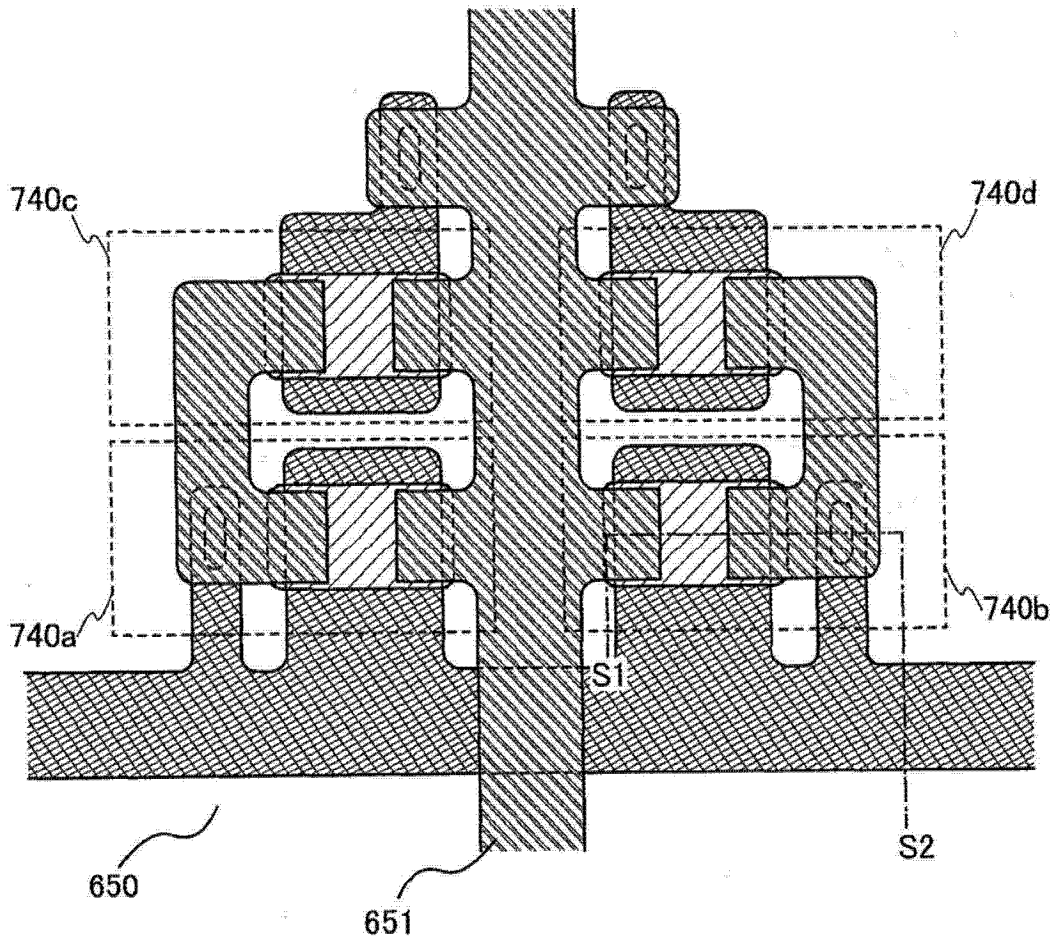


图 9A

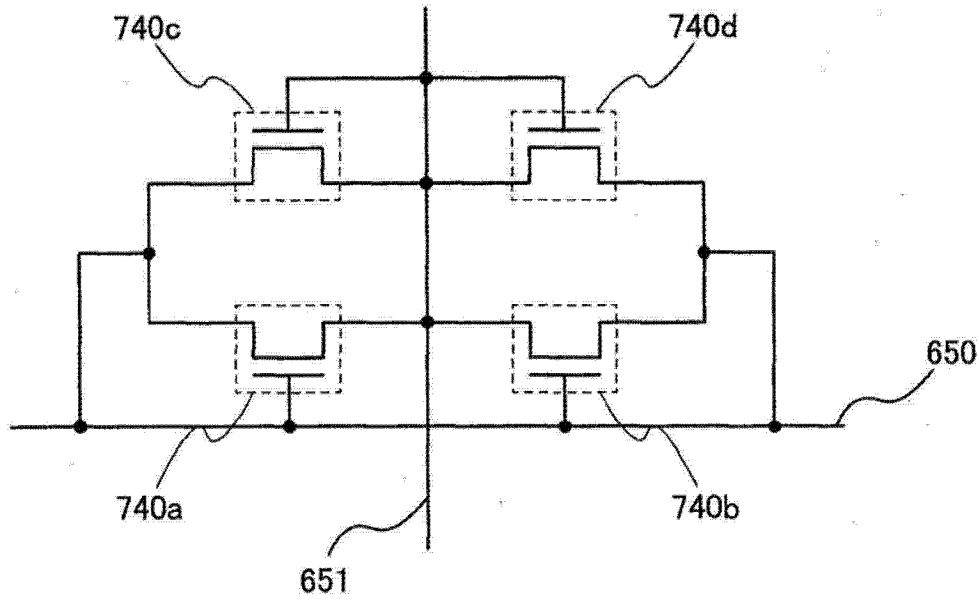


图 9B

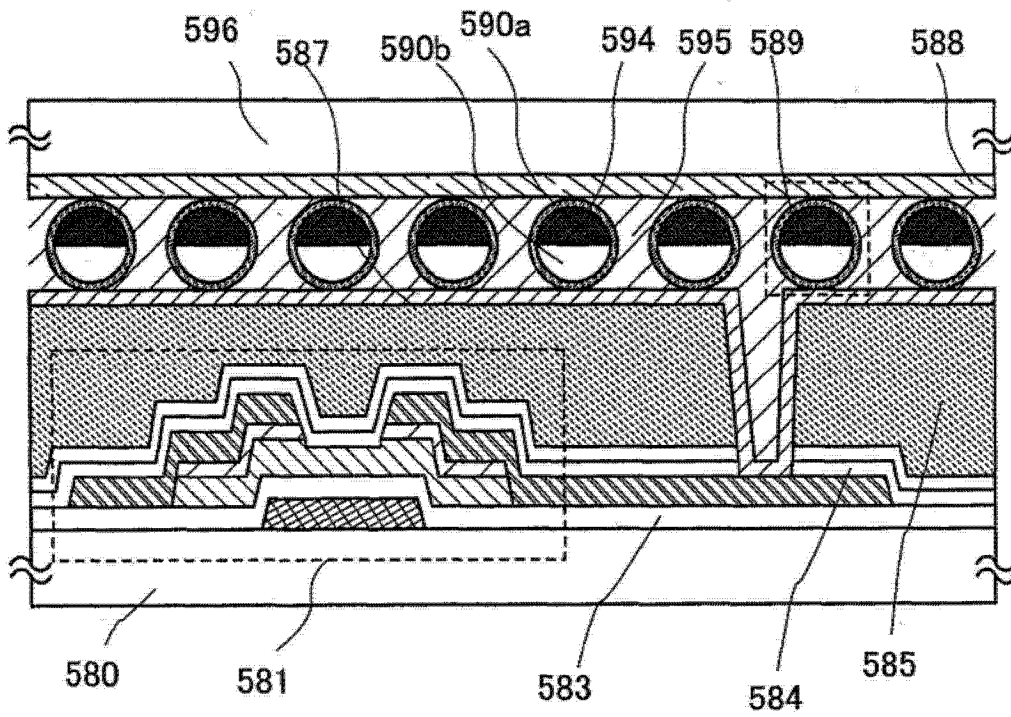


图 10

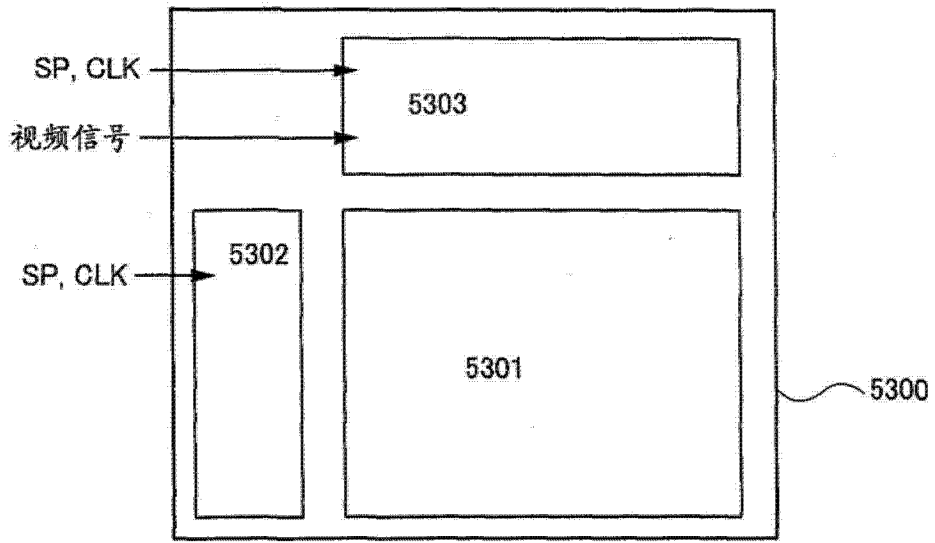


图 11A

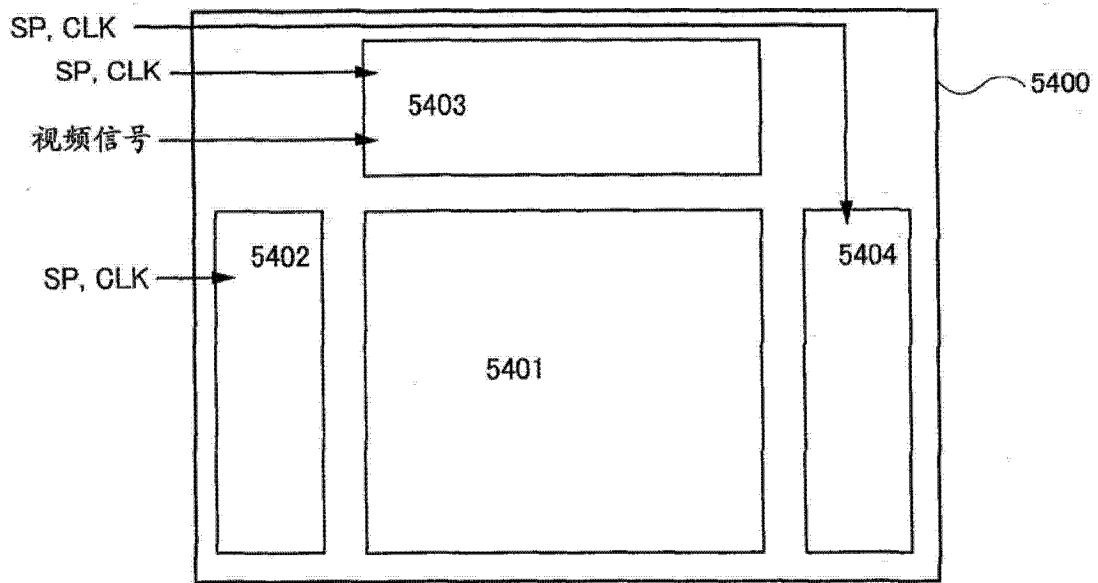


图 11B

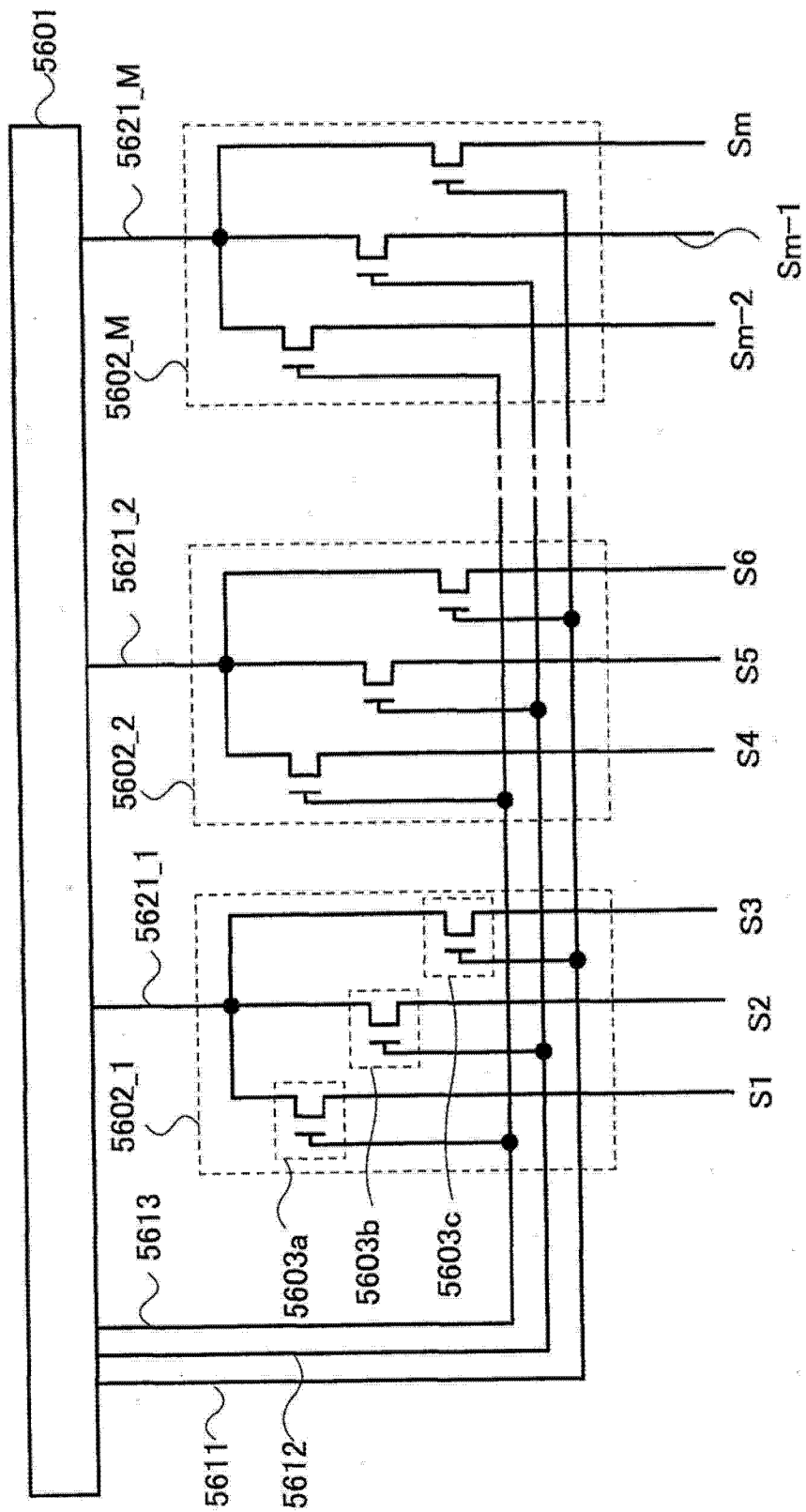


图 12

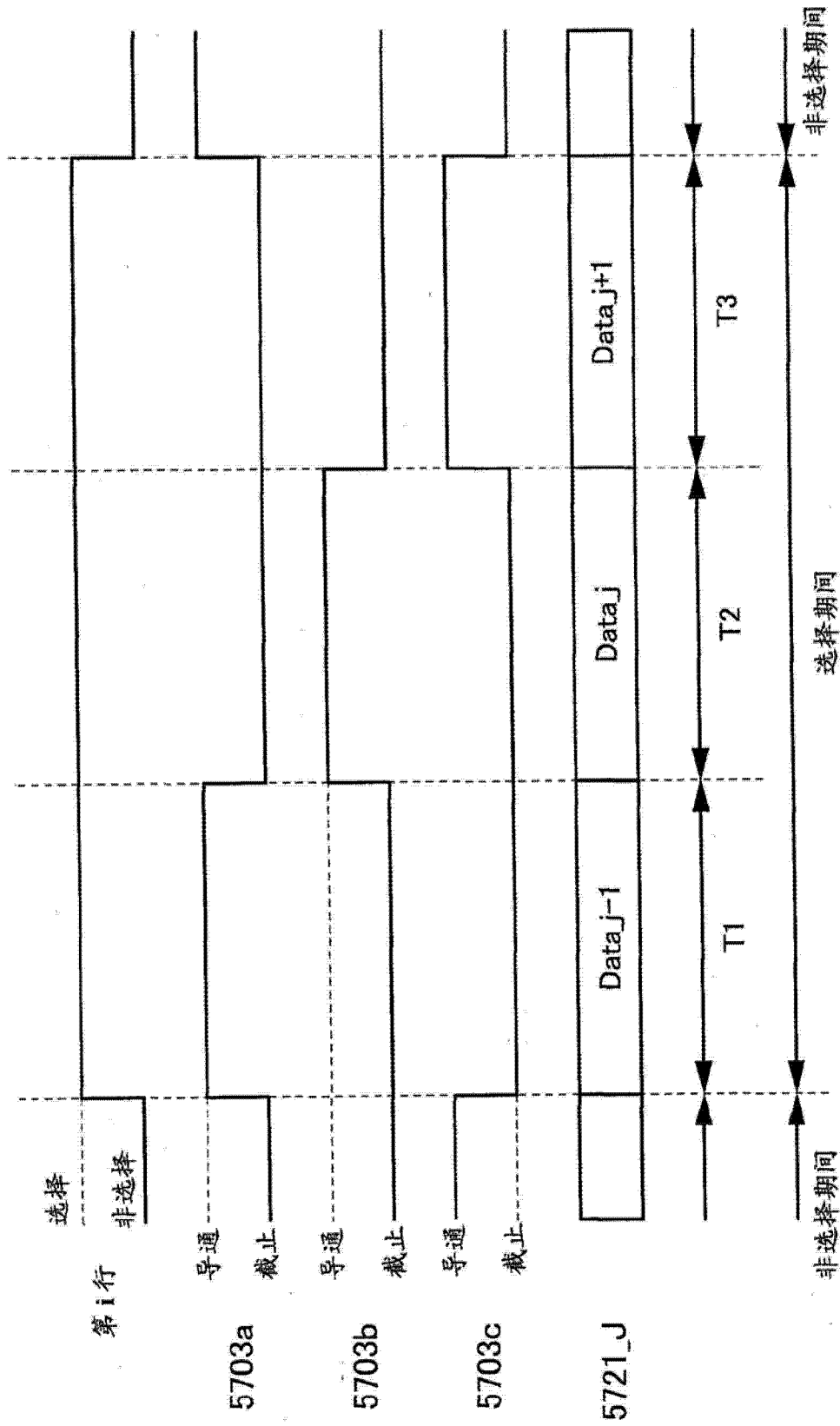


图 13

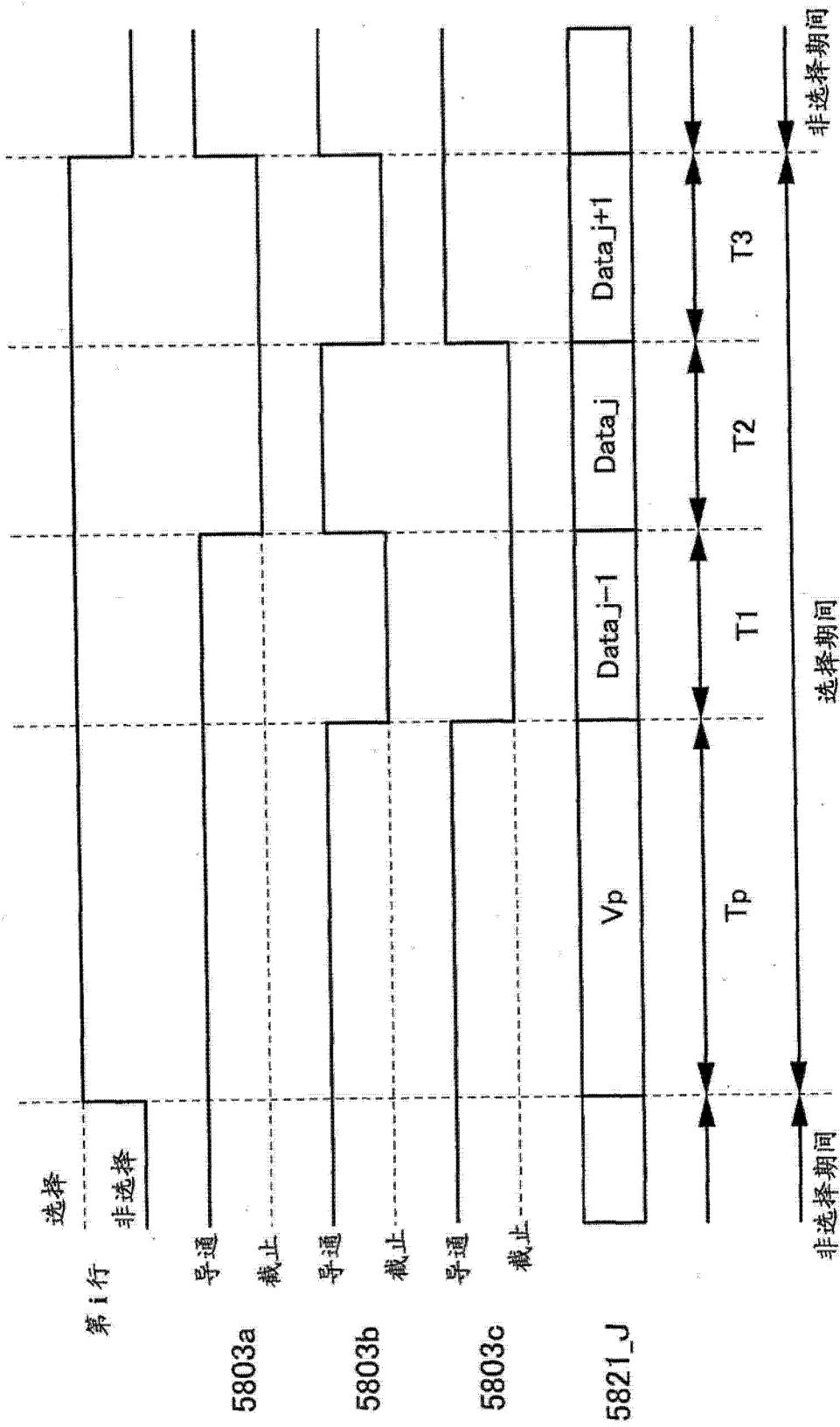


图 14

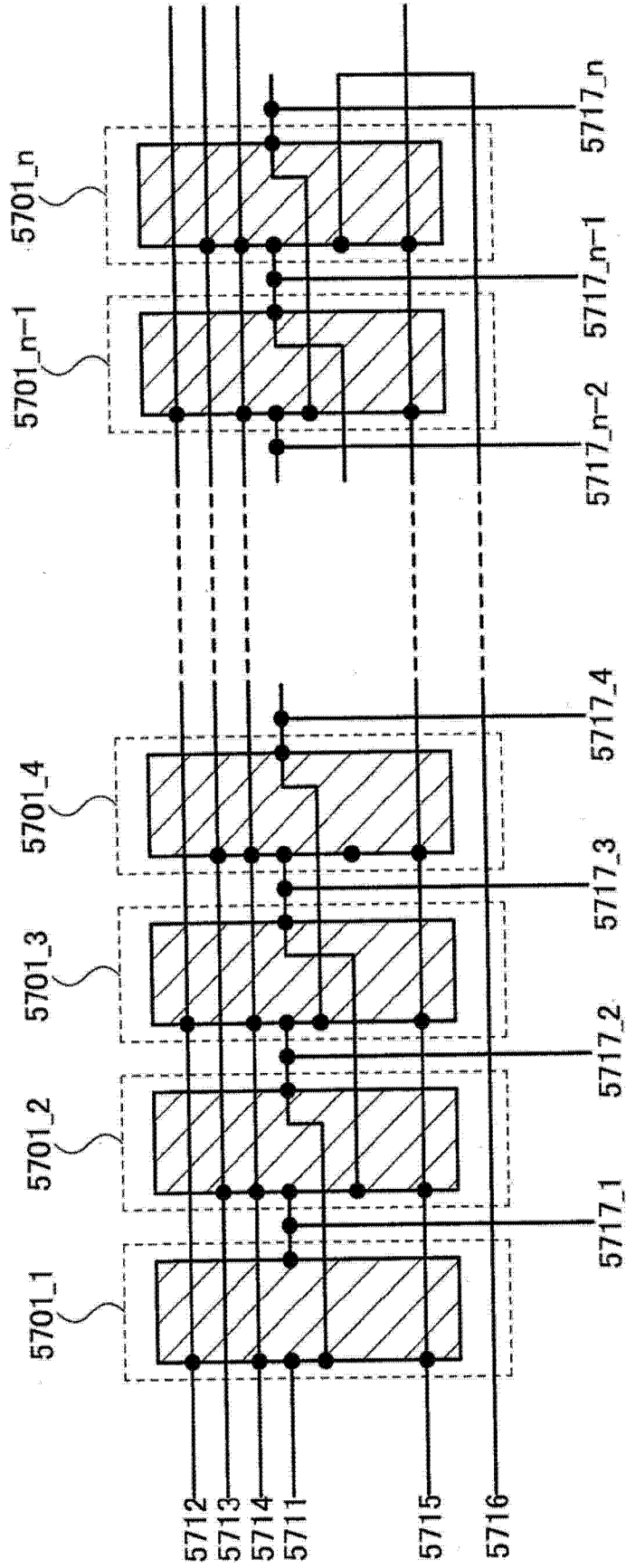


图 15

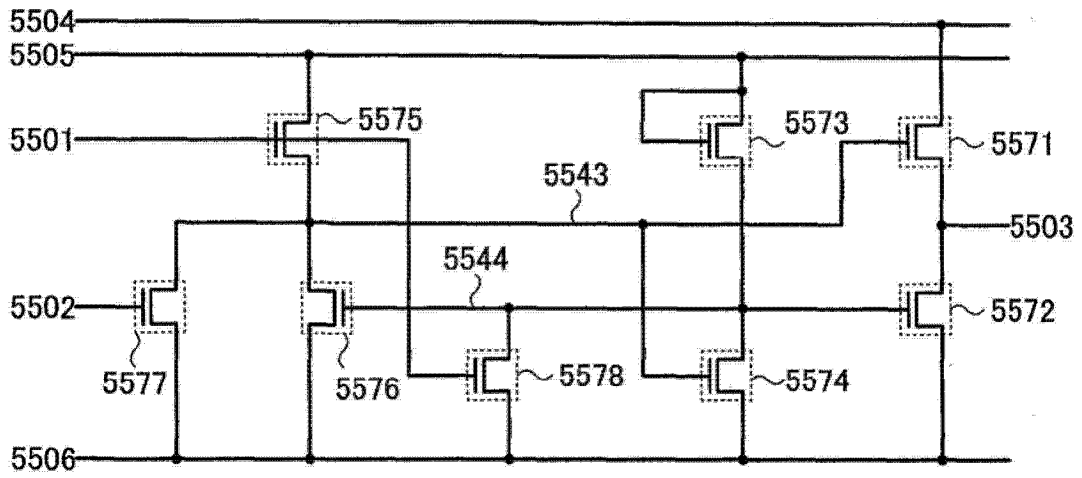


图 16

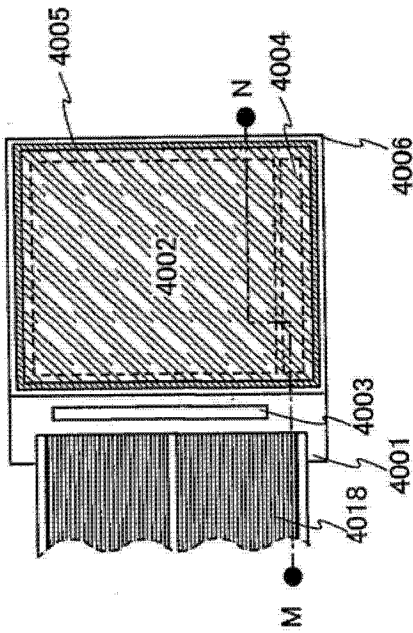


图 17A1

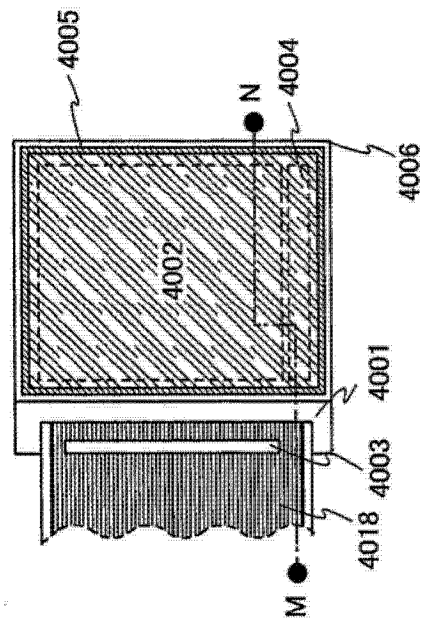


图 17A2



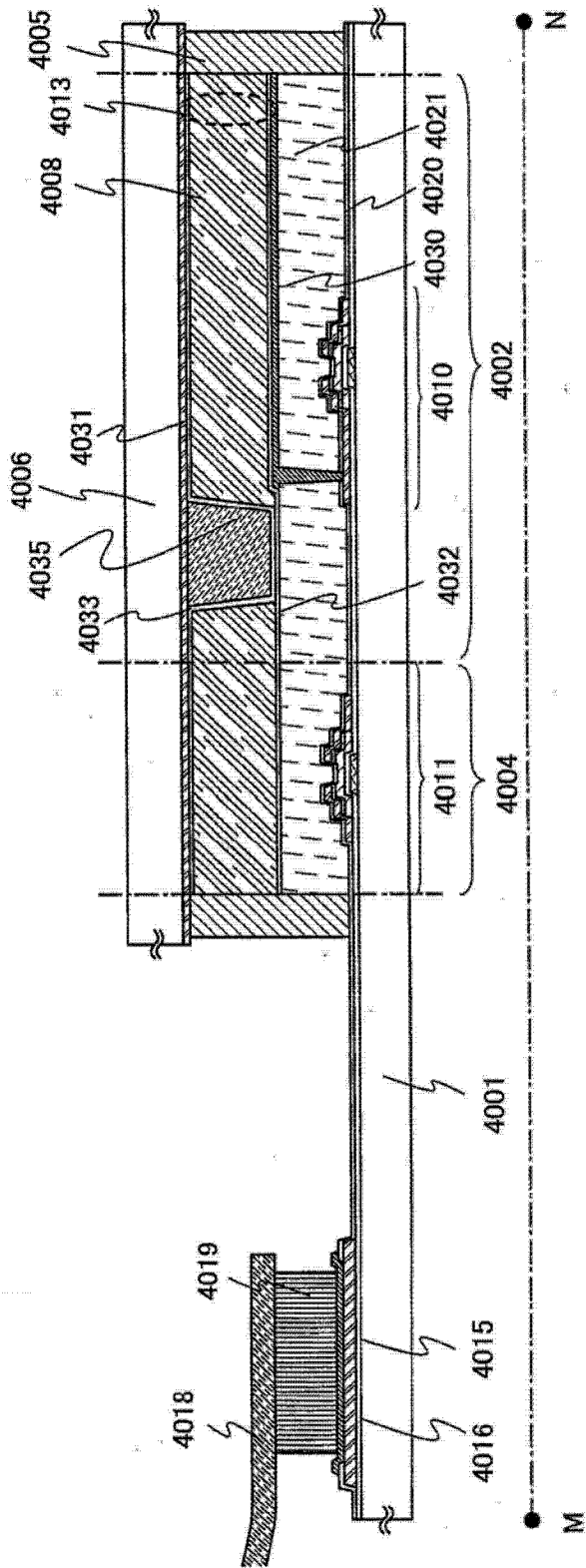


图 17B

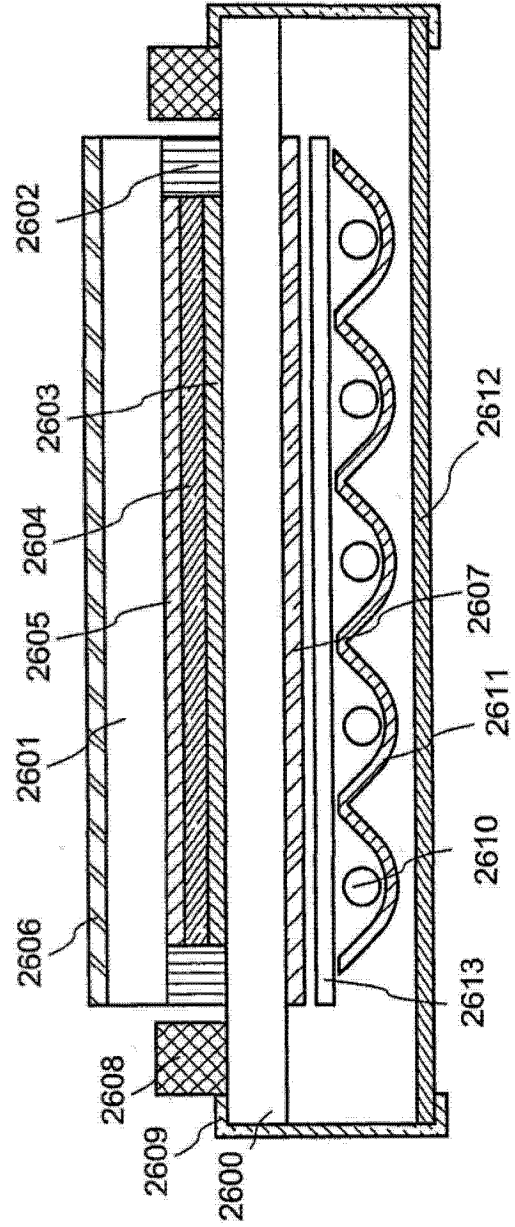


图 18

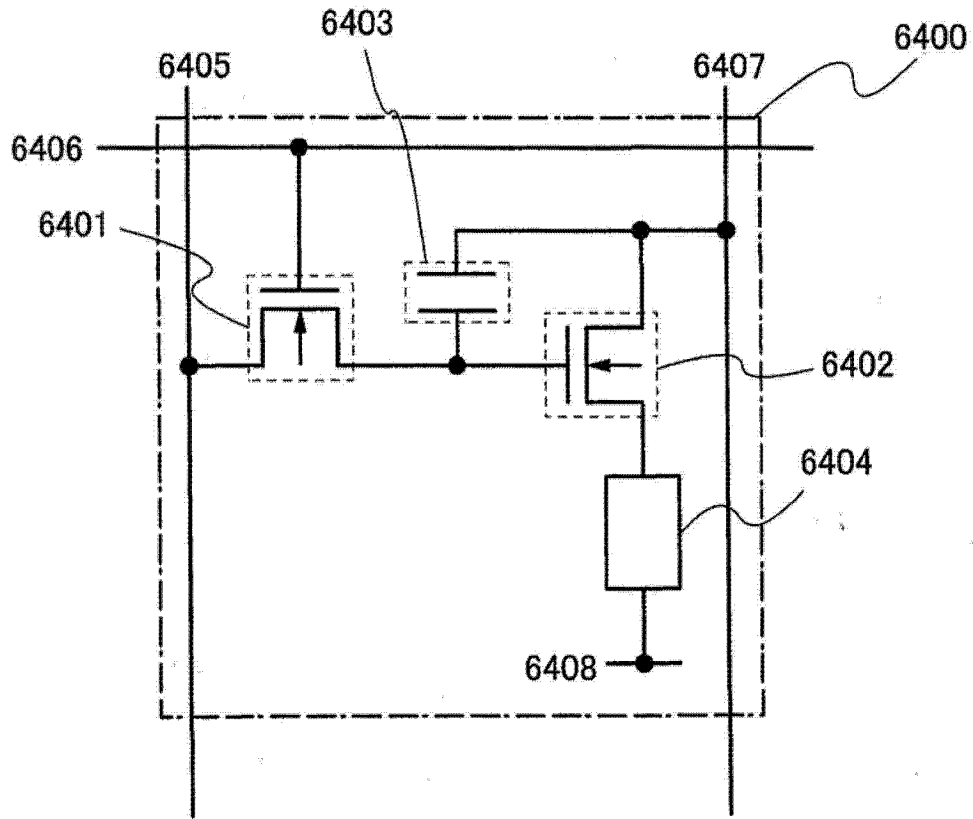


图 19

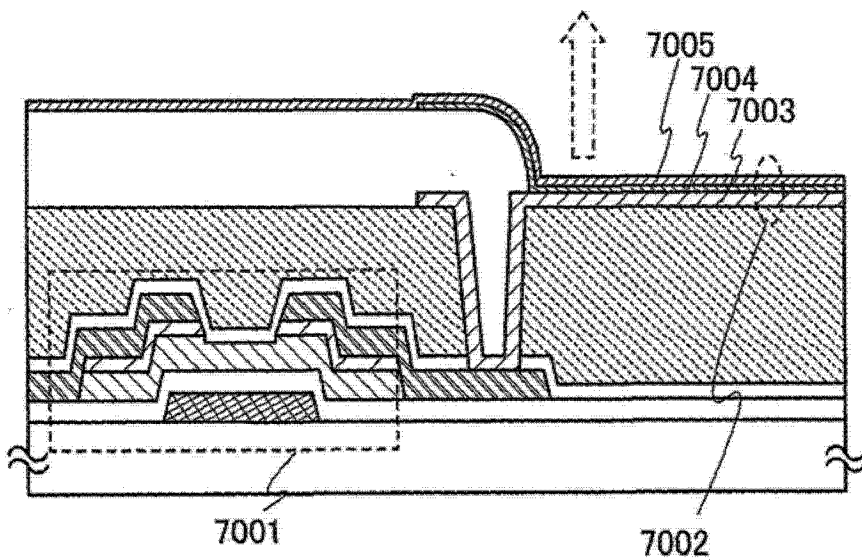


图 20A

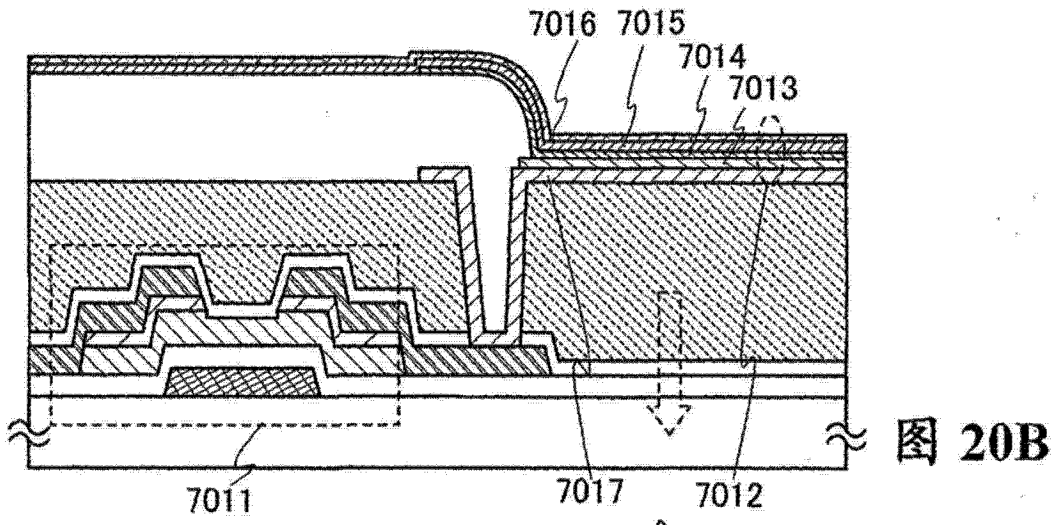


图 20B

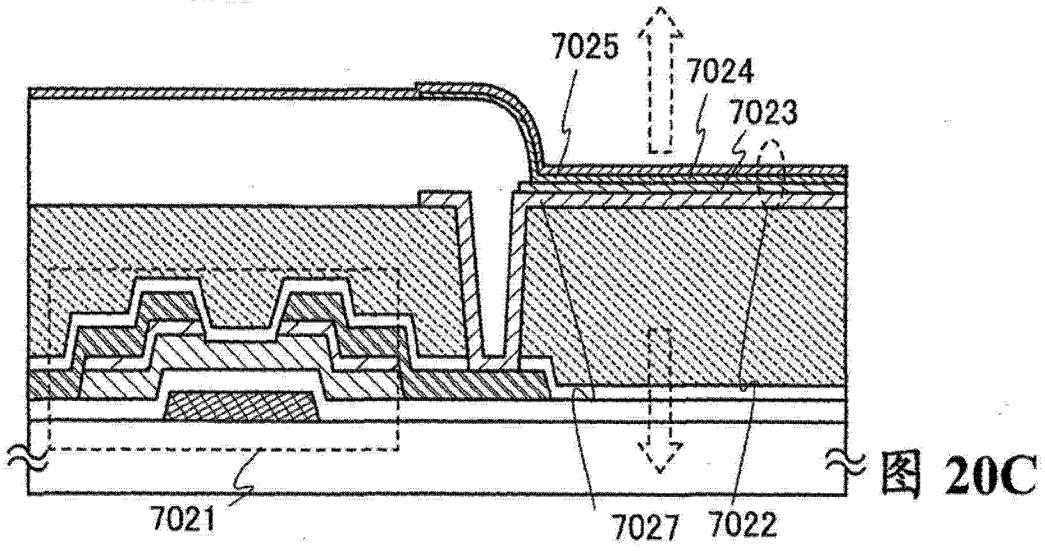


图 20C

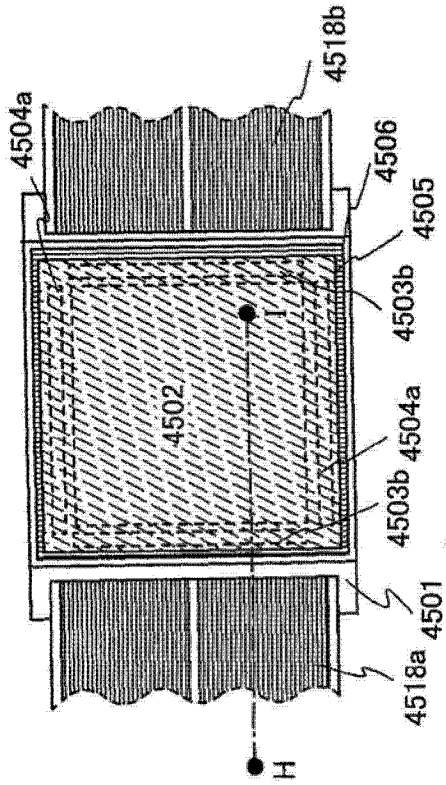


图 21A

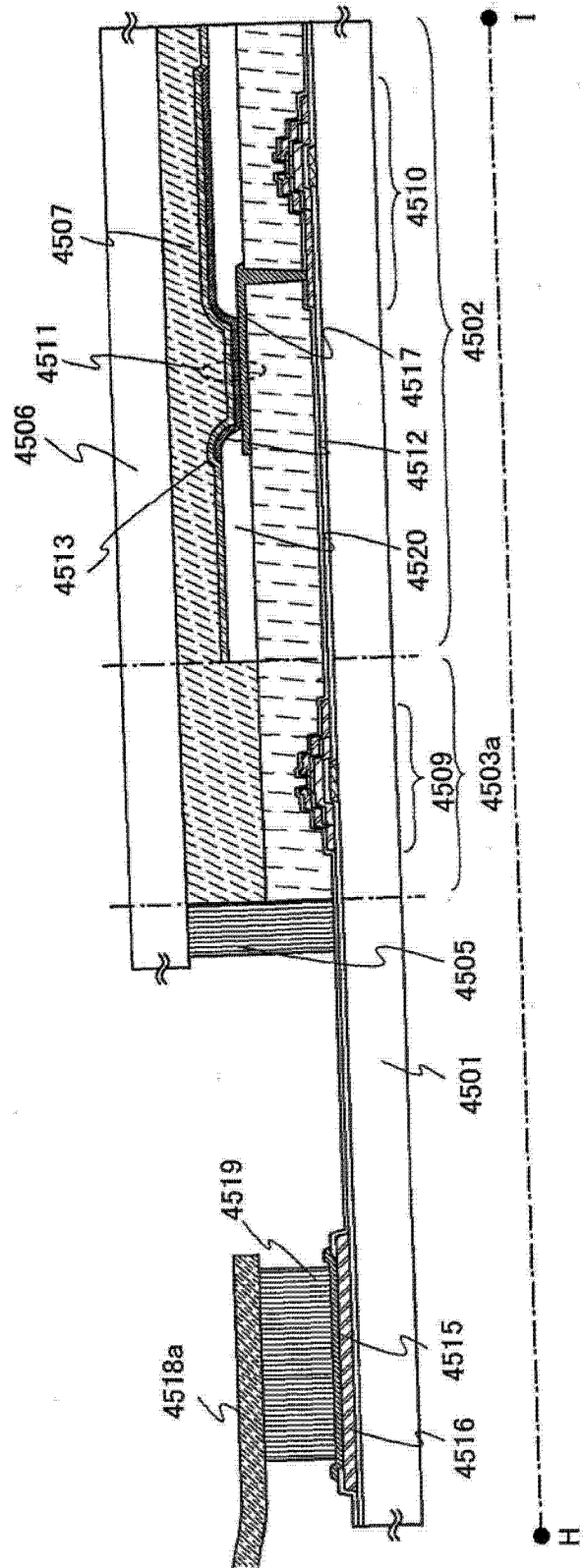


图 21B

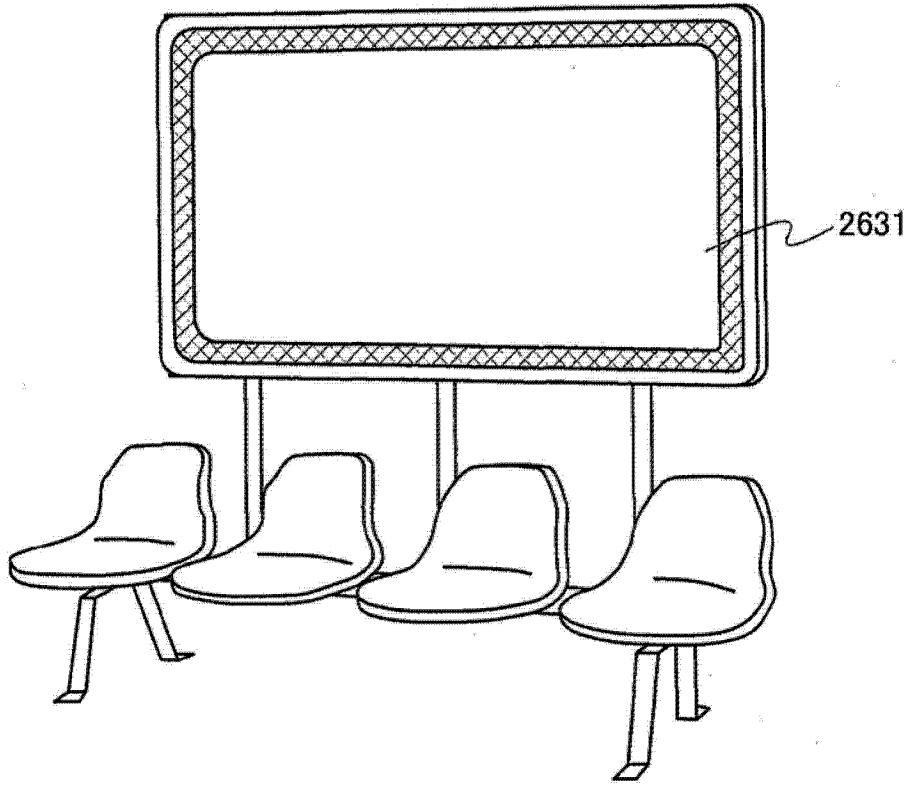


图 22A

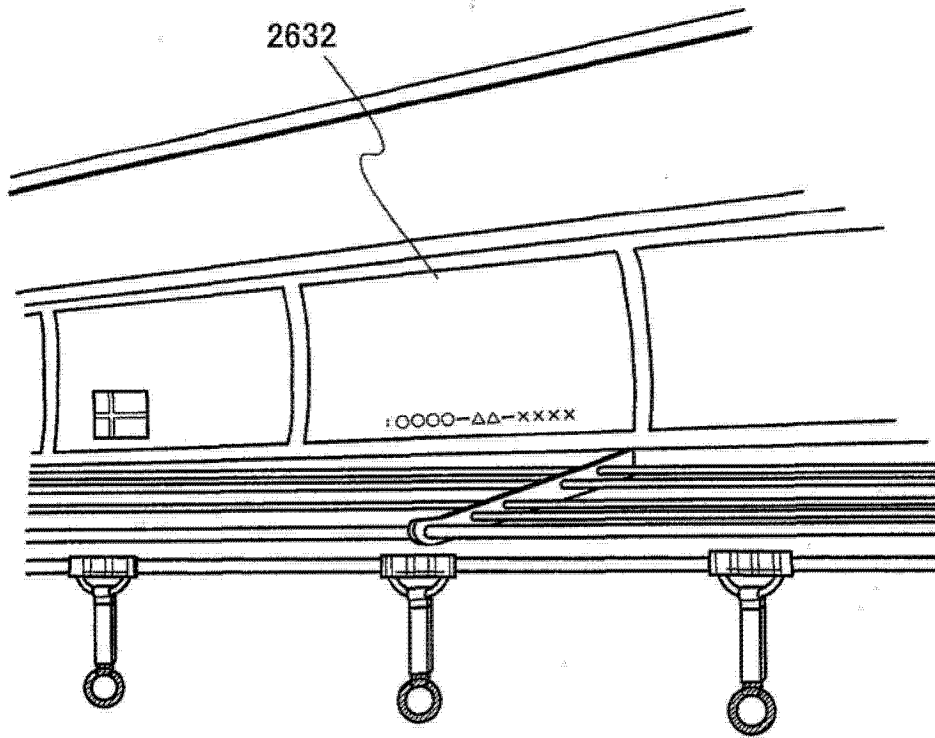


图 22B

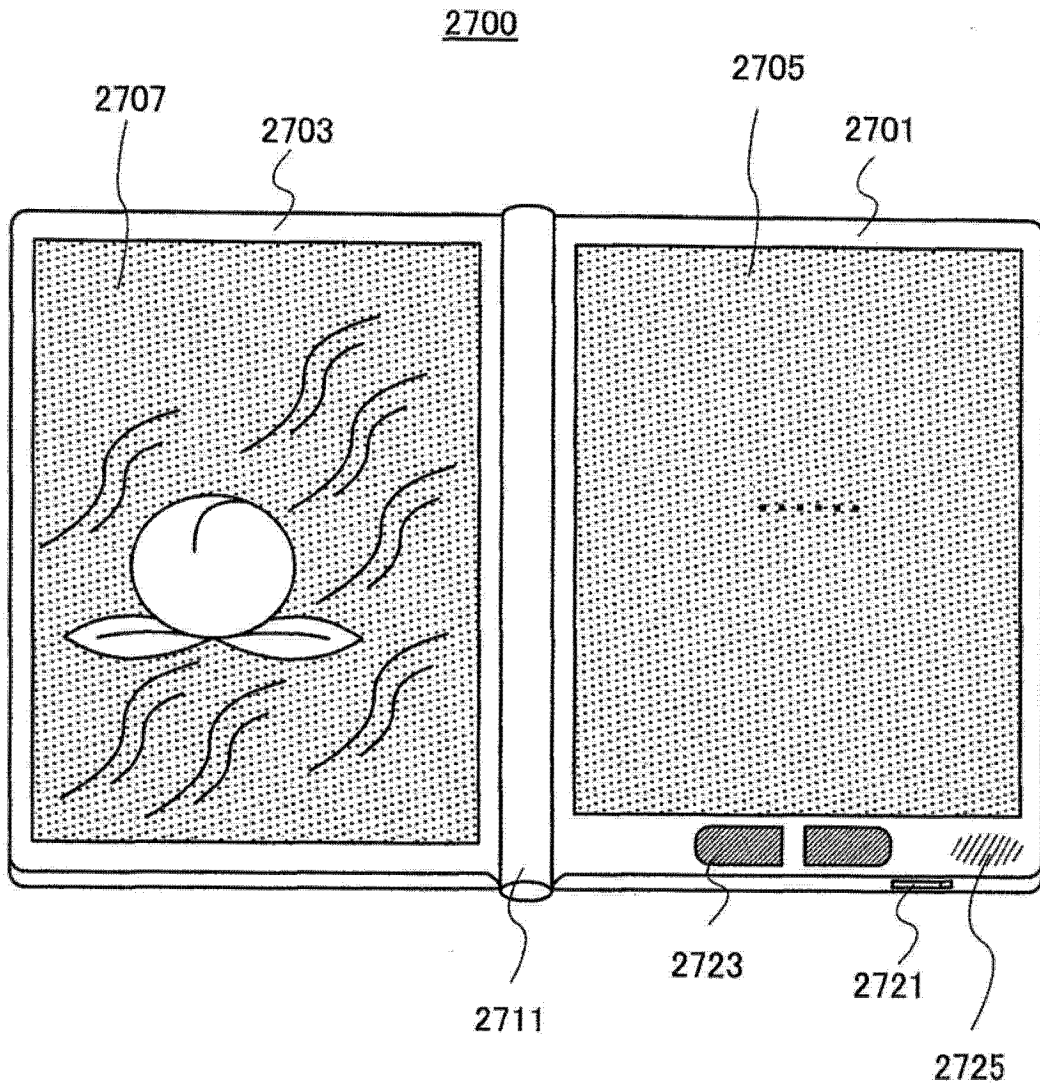


图 23

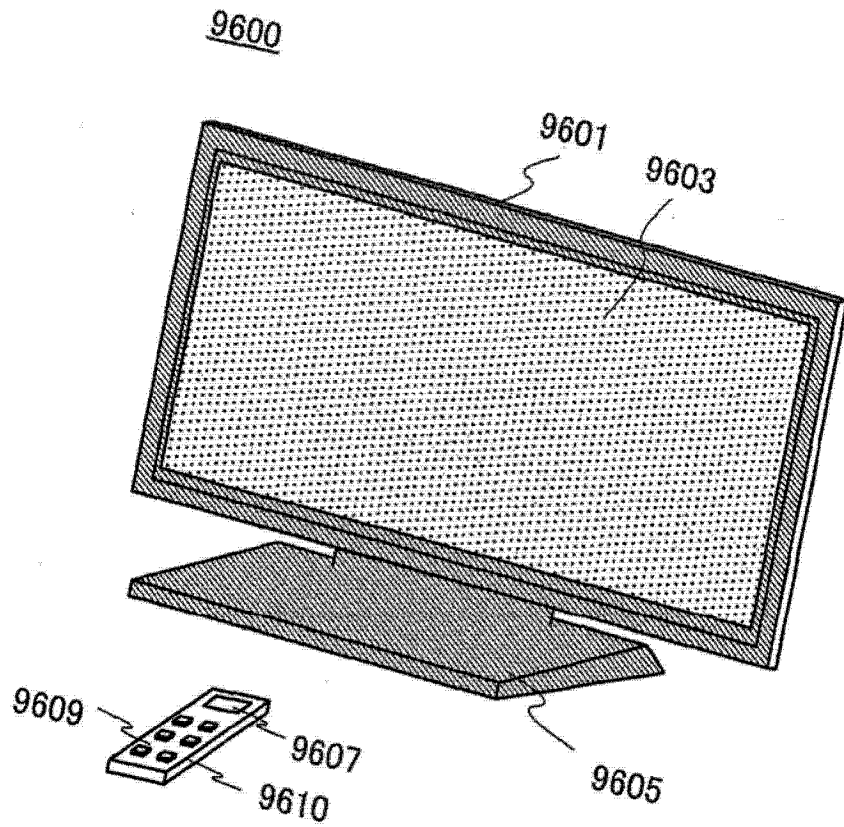


图 24A

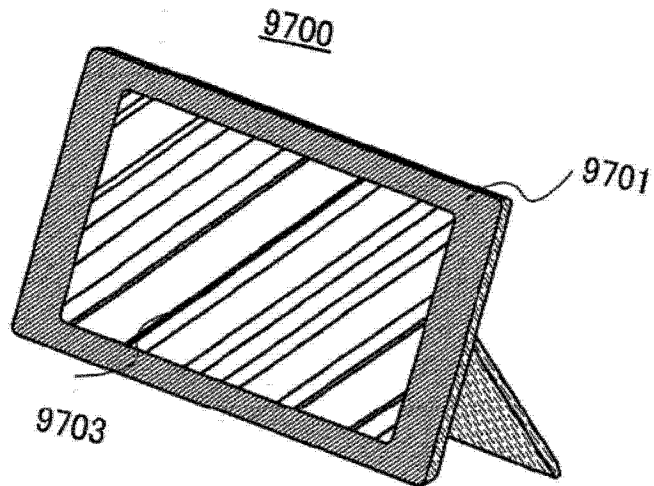


图 24B

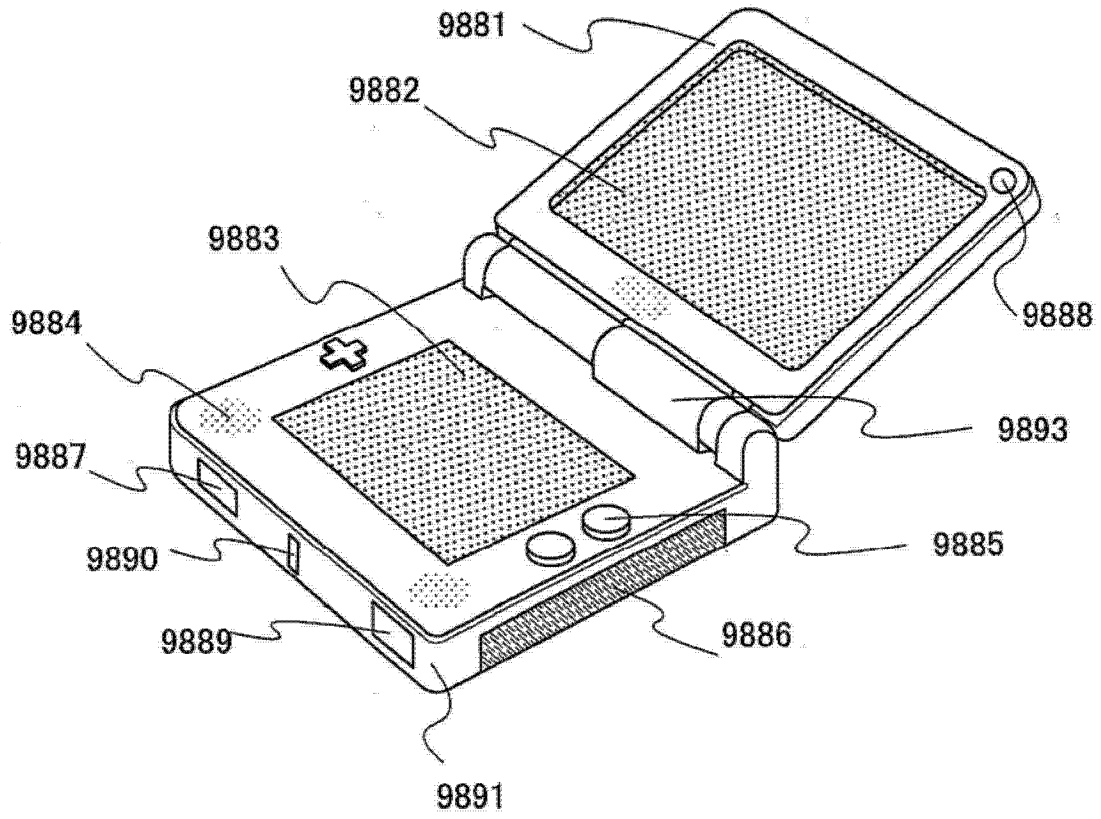


图 25A

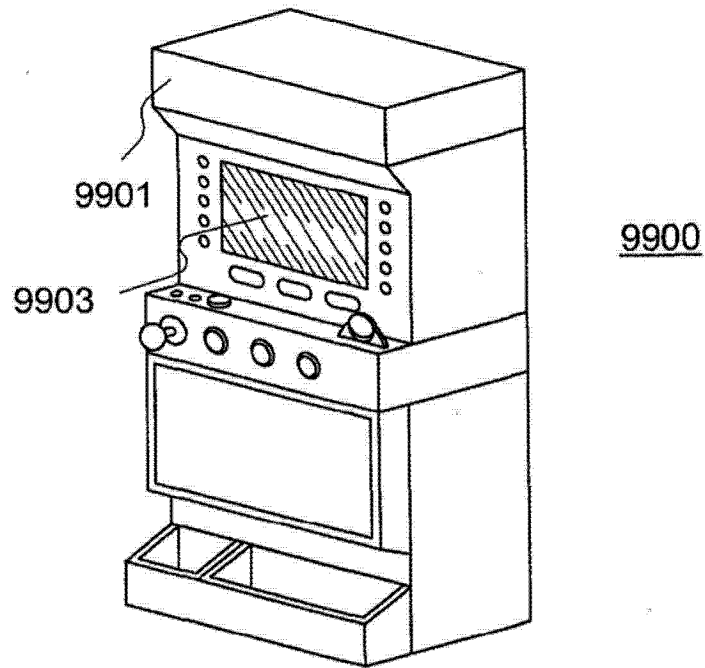


图 25B



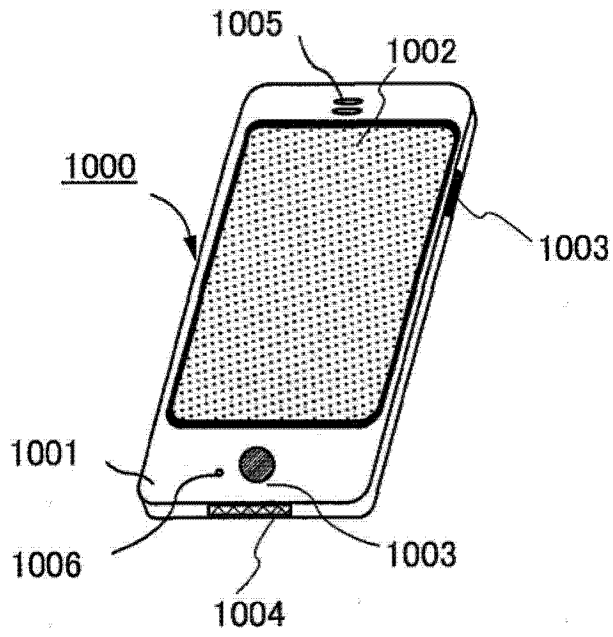


图 26