



(12) 发明专利

(10) 授权公告号 CN 102760725 B

(45) 授权公告日 2014. 12. 03

(21) 申请号 201110105087. 5

(22) 申请日 2011. 04. 26

(73) 专利权人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 刘金华

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 牛峥 王丽琴

(51) Int. Cl.

H01L 23/544 (2006. 01)

(56) 对比文件

US 6087189 A, 2000. 07. 11, 全文.

CN 1426098 A, 2003. 06. 25, 全文.

US 6559475 B1, 2003. 05. 06, 全文.

审查员 陈颂杰

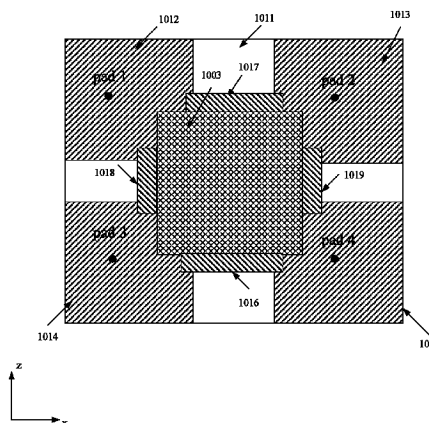
权利要求书2页 说明书6页 附图4页

(54) 发明名称

金属硅化物桥连测试结构、形成方法和测试方法

(57) 摘要

本发明公开了一种金属硅化物桥连测试结构、形成方法和测试方法,根据本发明所提供的金属硅化物桥连测试结构,依次在每相邻的两个衬垫之间施加电压,如果两个相邻衬垫之间的电流值大于 0,则判定两个相邻衬垫之间的侧壁层之上存在金属硅化物;如果两个相邻衬垫之间的电流值等于 0,则判定两个相邻衬垫之间的侧壁层之上不存在金属硅化物。采用本发明的方案能够同时检测金属硅化物是否位于栅极前、后、左和右的侧壁层之上。



1. 一种金属硅化物桥连测试结构,该结构包括:

位于半导体衬底内的第一、二、三、四有源区,所述第一、二、三、四有源区均以隔离区彼此相隔;

位于半导体衬底之上的栅极结构,所述栅极结构与所述第一、二、三、四有源区均存在重叠部分;

位于半导体衬底之上、且分别位于栅极结构前、后、左、右侧的第一、二、三、四侧壁层,每相邻侧壁层均未相连;

覆盖在所述第一、二、三、四有源区之上的金属硅化物,以及覆盖在所述栅极结构之上的金属硅化物;

分别与所述第一、二、三、四有源区的金属硅化物相连的第一、二、三、四金属线,所述第一、二、三、四金属线末端分别连接有第一、二、三、四衬垫。

2. 根据权利要求1所述的金属硅化物桥连测试结构,其特征在于,所述栅极结构包括:栅极以及栅极下方的栅氧化层。

3. 一种金属硅化物桥连测试结构形成方法,该方法包括:

提供一半导体衬底,在半导体衬底内定义第一、二、三、四有源区和隔离区,所述第一、二、三、四有源区均以所述隔离区彼此相隔;

在半导体衬底之上形成栅极结构,所述栅极结构与所述第一、二、三、四有源区均存在重叠部分;

在半导体衬底之上形成第一、二、三、四侧壁层,所述第一、二、三、四侧壁层分别位于所述栅极结构前、后、左、右侧,并对第一、二、三、四侧壁层进行刻蚀,使得每相邻侧壁层均未相连;

形成金属硅化物,所述金属硅化物覆盖在所述第一、二、三、四有源区之上,以及覆盖在所述栅极结构之上;

分别在所述第一、二、三、四有源区的金属硅化物之上连接第一、二、三、四金属线,所述第一、二、三、四金属线末端分别连接第一、二、三、四衬垫。

4. 根据权利要求3所述的方法,其特征在于,所述栅极结构的形成方法包括:

在半导体衬底之上形成栅氧化层;

在所述栅氧化层之上形成栅极。

5. 根据权利要求3所述的方法,其特征在于,所述金属硅化物的形成方法包括:

沉积金属;

进行快速退火处理。

6. 根据权利要求5所述的方法,其特征在于,

所述沉积的金属为镍 Ni、钛 Ti 或者钴 Co;

所述金属硅化物为镍基硅化物、钛基硅化物或钴基硅化物。

7. 根据权利要求3所述的方法,其特征在于,

所述第一、二、三、四侧壁层包括:二氧化硅和氮化硅;

所述对第一、二、三、四侧壁层进行刻蚀的方法包括:采用氢氟酸 HF 对二氧化硅进行刻蚀,采用磷酸 H_3PO_4 对氮化硅进行刻蚀。

8. 一种金属硅化物桥连测试方法,该方法应用于如权利要求1所述的金属硅化物桥连

测试结构,该方法包括:依次在每相邻的两个衬垫之间施加电压,如果所述两个相邻衬垫之间的电流值大于 0,则判定所述两个相邻衬垫之间的侧壁层之上存在金属硅化物;如果所述两个相邻衬垫之间的电流值等于 0,则判定所述两个相邻衬垫之间的侧壁层之上不存在金属硅化物。

金属硅化物桥连测试结构、形成方法和测试方法

技术领域

[0001] 本发明涉及半导体技术,特别涉及一种金属硅化物桥连测试结构、形成方法和测试方法。

背景技术

[0002] 随着半导体制造工艺的发展,半导体器件尺寸缩小带来了相对接触电阻的提升,为了降低相对接触电阻,金属硅化物(silicide)的形成工艺得到了广泛的应用。

[0003] 在实际应用中,由于所形成的接触孔的底部为金属硅化物,而接触孔的位置只能位于栅极之上或者源、漏极之上,接触孔不可能形成于侧壁层之上,因此,在理想情况下,我们并不期望侧壁层之上覆盖有金属硅化物。换句话说,在恰当的工艺参数下,金属硅化物不可能产生于侧壁层之上,但是,在不恰当的工艺参数下,金属硅化物可能覆盖在侧壁层之上。金属硅化物桥连(silicide bridging)测试方法就是用于检测侧壁层之上是否覆盖有金属硅化物,以确定当前的工艺参数是否恰当,以进一步对工艺参数进行优化和修正。

[0004] 图1~图4为现有技术中金属硅化物桥连测试方法的过程剖面示意图,该方法主要包括:

[0005] 步骤101,参见图1,提供一半导体衬底1001,在半导体衬底1001表面生长栅氧化层1002,并沉积多晶硅,利用光刻、刻蚀和离子注入等工艺形成栅极结构。

[0006] 本步骤中,首先进行栅氧化层1002的生长;然后,通过化学气相沉积工艺,在晶片表面淀积一层多晶硅1003,厚度约为500~2000埃;之后,通过光刻、刻蚀和离子注入等工艺,制作出栅极结构,本发明所述栅极结构包括由多晶硅构成的栅极1003和位于栅极下方的栅氧化层1002。

[0007] 另外,需要说明的是,图1示出的半导体衬底1001为有源区,有源区1001还与其他器件以隔离区(图1未示出)相隔。在半导体技术领域,将晶片上做有源器件的区域称为有源区。

[0008] 步骤102,参见图2,在半导体衬底1001表面依次沉积二氧化硅(SiO_2)和氮化硅(SiN),然后采用干法刻蚀工艺进行刻蚀,形成第二侧壁层1004和第一侧壁层1005,第一侧壁层1005和第二侧壁层1004共同构成半导体器件的侧壁层1010。

[0009] 另外,在现有技术中可能还包括形成侧壁层的其他方法,例如:侧壁层还有可能是NON结构,也就是说侧壁层包括:第一侧壁层、第二侧壁层和第三侧壁层,其中,第一侧壁层和第三侧壁层为氮化硅,第二侧壁层是二氧化硅,形成方法为:在沉积氮化硅,然后采用干法刻蚀工艺刻蚀氮化硅,刻蚀后的氮化硅覆盖栅极结构表面,形成第三侧壁层;依次沉积二氧化硅和氮化硅,采用干法刻蚀工艺刻蚀氮化硅,采用湿法刻蚀工艺刻蚀二氧化硅,刻蚀后的氮化硅和二氧化硅覆盖在第三侧壁层表面,形成第一侧壁层和第二侧壁层,第一侧壁层为刻蚀后的氮化硅,第二侧壁层为刻蚀后的二氧化硅。

[0010] 图2所示侧壁层的形成方法仅为举例说明,并非用于限定本发明。

[0011] 步骤103,参见图3,沉积金属,然后进行快速退火处理(RTA),由于金属可与硅反

应,但是不会与硅氧化物如二氧化硅、硅氮化物如氮化硅反应,所以金属只会与暴露出的半导体衬底 1001 表面或栅极 1003 表面发生反应形成金属硅化物 1006,在恰当的工艺参数下,金属硅化物 1006 不可能形成于侧壁层之上。

[0012] 在本步骤中,沉积的金属可为镍 (Ni)、钛 (Ti) 或者钴 (Co) 等任一种金属,相应地,所形成的金属硅化物 1006 可为镍基硅化物、钛基硅化物或钴基硅化物等,金属硅化物 1006 是由金属和硅经过物理化学反应形成的一种化合态,其导电特性介于金属和硅之间。

[0013] 步骤 104,参见图 4,分别在栅极 1003 两侧的金属硅化物 1006 之上连接第一金属线 1007 和第二金属线 1008,第一金属线 1007 的末端为第一衬垫 (pad 1),第二金属线 1008 的末端为第二衬垫 (pad 2),在栅极的金属硅化物 1006 之上连接第三金属线 1009,第三金属线 1009 的末端为第三衬垫 (pad 3)。

[0014] 上述衬垫可为金属(例如,金属铝)片,衬垫为现有半导体器件制作中的常用连通结构,此处不再详细描述,可参考相应的内容以知晓其制作方法。

[0015] 测试的方法为:在第一衬垫和第三衬垫之间施加电压,如果栅极左侧的侧壁层之上存在金属硅化物 1006,则栅极左侧半导体衬底 1001 上的金属硅化物 1006、栅极左侧的侧壁层上的金属硅化物 1006、以及栅极 1003 上的金属硅化物 1006 将形成一通路,且有电流流过,因此,通过检测第一衬垫和第三衬垫之间是否有电流,可判定栅极 1003 左侧的侧壁层之上是否存在金属硅化物 1006。

[0016] 类似地,在第二衬垫和第三衬垫之间施加电压,如果栅极 1003 右侧的侧壁层之上存在金属硅化物 1006,则栅极 1003 右侧半导体衬底 1001 上的金属硅化物 1006、栅极右侧的侧壁层上的金属硅化物 1006、以及栅极 1003 上的金属硅化物 1006 将形成一通路,且有电流流过,因此,检测第二衬垫和第三衬垫之间是否有电流,可判定栅极 1003 右侧的侧壁层之上是否存在金属硅化物 1006。

[0017] 至此,本流程结束。

[0018] 可选地,在侧壁层形成之前,还可向半导体衬底 1001 进行轻掺杂漏 (LDD) 注入,在栅极结构两侧的半导体衬底 1001 上形成轻掺杂漏极和轻掺杂源极。在侧壁层形成之后,还可向半导体衬底 1001 进行离子注入,从而形成漏极和源极。但是,需要说明的是,上述轻掺杂漏极、轻掺杂源极、漏极和源极并非为金属硅化物桥连测试结构的必要结构。

[0019] 另外,为了清楚地对图 4 所示出的结构进行说明,图 5 为现有技术中金属硅化物桥连测试结构的俯视图。假设图 4 所示剖面位于 xy 平面,则图 5 所示俯视图为 xz 平面的结构,其中 x 、 y 、 z 轴互相垂直。如图 5 所示,侧壁层 1010(包括第一侧壁层 1005 和第二侧壁层 1004)位于栅极 1003 两侧,且栅极 1003 和侧壁层 1010 沿 z 轴分布。半导体衬底 1001 位于栅极 1003 和侧壁层 1010 之下,且半导体衬底 1001 沿 x 轴分布。半导体衬底 1001 为一有源区,半导体衬底 1001 还与其他器件以隔离区 1011(图 5 中的空白区域)相隔。第一衬垫 (pad 1) 与栅极 1003 左侧的半导体衬底 1001 之上的金属硅化物(图 5 未示出)通过金属线相连,第二衬垫 (pad 2) 与栅极 1003 右侧的半导体衬底 1001 之上的金属硅化物(图 5 未示出)通过金属线相连,第三衬垫 (pad 3) 与栅极 1003 之上的金属硅化物(图 5 未示出)通过金属线相连。

[0020] 需要说明的是,在图 5 所示测试结构中,要求栅极 1003 在 z 轴方向的长度 D 必须大于等于半导体衬底 1001 在 z 轴方向的长度 d ,这是因为:假设栅极 1003 在 z 轴方向的长

度D小于半导体衬底1001在z轴方向的长度d,由于金属硅化物是可导电的,半导体衬底上的所有金属硅化物相当于是连通的导体,即使在第一衬垫和第三衬垫之间施加电压后,第一衬垫和第三衬垫之间有电流流过,难以判定到底是栅极左侧还是右侧的侧壁层之上存在金属硅化物。可见,栅极1003在z轴方向的长度D必须大于等于半导体衬底1001在z轴方向的长度d,才能保证准确判定出金属硅化物到底存在于栅极1003左侧还是右侧的侧壁层1010之上。

[0021] 可见,上述现有技术的金属硅化物桥连测试结构和方法只能判定出金属硅化物存在于栅极左侧还是右侧的侧壁层之上,因此,根据上述测试的结果对工艺参数进行修正仅能够保证修正后的工艺参数使金属硅化物不会形成于栅极左侧和右侧的侧壁层之上。但是,在实际的半导体器件的生产过程中,如果工艺参数不恰当,金属硅化物还可能位于栅极前侧和后侧的侧壁层之上,现有技术中的上述测试结构方法难以同时检测金属硅化物是否位于栅极前、后、左和右的侧壁层之上。

发明内容

[0022] 有鉴于此,本发明提供一种金属硅化物桥连测试结构、形成方法和测试方法,能够同时检测金属硅化物是否位于栅极前、后、左和右的侧壁层之上。

[0023] 为解决上述技术问题,本发明的技术方案是这样实现的:

[0024] 一种金属硅化物桥连测试结构,该结构包括:

[0025] 位于半导体衬底内的第一、二、三、四有源区,所述第一、二、三、四有源区均以隔离区彼此相隔、

[0026] 位于半导体衬底之上的栅极结构,所述栅极结构与所述第一、二、三、四有源区均存在重叠部分、

[0027] 位于半导体衬底之上、且分别位于栅极结构前、后、左、右侧的第一、二、三、四侧壁层,每相邻侧壁层均未相连、

[0028] 覆盖在所述第一、二、三、四有源区之上的金属硅化物,以及覆盖在所述栅极结构之上的金属硅化物、

[0029] 分别与所述第一、二、三、四有源区的金属硅化物相连的第一、二、三、四金属线,所述第一、二、三、四金属线末端分别连接有第一、二、三、四衬垫。

[0030] 所述栅极结构包括:栅极以及栅极下方的栅氧化层。

[0031] 一种金属硅化物桥连测试结构形成方法,该方法包括:

[0032] 提供一半导体衬底,在半导体衬底内定义第一、二、三、四有源区和隔离区,所述第一、二、三、四有源区均以所述隔离区彼此相隔;

[0033] 在半导体衬底之上形成栅极结构,所述栅极结构与所述第一、二、三、四有源区均存在重叠部分;

[0034] 在半导体衬底之上形成第一、二、三、四侧壁层,所述第一、二、三、四侧壁层分别位于所述栅极结构前、后、左、右侧,并对第一、二、三、四侧壁层进行刻蚀,使得每相邻侧壁层均未相连;

[0035] 形成金属硅化物,所述金属硅化物覆盖在所述第一、二、三、四有源区之上,以及覆盖在所述栅极结构之上;

[0036] 分别在所述第一、二、三、四有源区的金属硅化物之上连接第一、二、三、四金属线，所述第一、二、三、四金属线末端分别连接第一、二、三、四衬垫。

[0037] 所述栅极结构的形成方法包括：

[0038] 在半导体衬底之上形成栅氧化层；

[0039] 在所述栅氧化层之上形成栅极。

[0040] 所述金属硅化物的形成方法包括：

[0041] 沉积金属；

[0042] 进行快速退火处理。

[0043] 所述沉积的金属为镍 Ni、钛 Ti 或者钴 Co；

[0044] 所述金属硅化物为镍基硅化物、钛基硅化物或钴基硅化物。

[0045] 所述第一、二、三、四侧壁层包括：二氧化硅和氮化硅；

[0046] 所述对第一、二、三、四侧壁层进行刻蚀的方法包括：采用氢氟酸 HF 对二氧化硅进行刻蚀，采用磷酸 H_3PO_4 对氮化硅进行刻蚀。

[0047] 一种金属硅化物桥连测试方法，该方法包括：依次在每相邻的两个衬垫之间施加电压，如果所述两个相邻衬垫之间的电流值大于 0，则判定所述两个相邻衬垫之间的侧壁层之上存在金属硅化物；如果所述两个相邻衬垫之间的电流值等于 0，则判定所述两个相邻衬垫之间的侧壁层之上不存在金属硅化物。

[0048] 可见，基于本发明所提供的金属硅化物桥连测试结构，依次在每相邻的两个衬垫之间施加电压，如果两个相邻衬垫之间的电流值大于 0，则判定两个相邻衬垫之间的侧壁层之上存在金属硅化物；如果两个相邻衬垫之间的电流值等于 0，则判定两个相邻衬垫之间的侧壁层之上不存在金属硅化物，因此，采用本发明的方案能够同时检测金属硅化物是否位于栅极前、后、左和右的侧壁层之上。

附图说明

[0049] 图 1 ~ 图 4 为现有技术中金属硅化物桥连测试方法的过程剖面示意图。

[0050] 图 5 为现有技术中金属硅化物桥连测试结构的俯视图。

[0051] 图 6 为本发明所提供的金属硅化物桥连测试结构实施例的俯视图。

具体实施方式

[0052] 为使本发明的目的、技术方案及优点更加清楚明白，以下参照附图并举实施例，对本发明所述方案作进一步地详细说明。

[0053] 图 6 为本发明所提供的金属硅化物桥连测试结构实施例的俯视图，如图 6 所示，测试结构包括：

[0054] 位于半导体衬底内的第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区 1015，所述第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区 1015 均以隔离区 1011 彼此相隔；

[0055] 位于半导体衬底之上的栅极结构，所述栅极结构与所述第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区 1015 均存在重叠部分，其中，栅极结构包括栅极 1003 和位于栅极 1003 之下的栅氧化层（图 6 未示出）；

[0056] 位于半导体衬底之上、且分别位于栅极结构前、后、左、右侧的第一侧壁层 1016、第二侧壁层 1017、第三侧壁层 1018 和第四侧壁层 1019, 每相邻侧壁层均未相连;

[0057] 覆盖在所述第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区 1015 之上的金属硅化物(图 6 未示出), 以及覆盖在栅极结构之上的金属硅化物(图 6 未示出);

[0058] 分别与第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区 1015 的金属硅化物相连的第一金属线、第二金属线、第三金属线和第四金属线(图 6 未示出), 所述第一金属线、第二金属线、第三金属线和第四金属线分别连接有第一衬垫(pad 1)、第二衬垫(pad 2)、第三衬垫(pad 3) 和第四衬垫(pad 4)。

[0059] 基于图 6 所示金属硅化物桥连测试结构实施例, 本发明所提供的金属硅化物桥连测试结构形成方法的实施例主要包括如下步骤:

[0060] 步骤 201, 提供一半导体衬底 1001, 在半导体衬底 1001 内定义第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区 1015 所在的区域, 第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区 1015 以隔离区 1011 彼此相隔。

[0061] 这四个有源区彼此之间均存在隔离区 1011 相隔, 例如, 第一有源区 1012 与第二有源区 1013 存在隔离区 1011 相隔、第一有源区 1012 与第三有源区 1014 存在隔离区 1011 相隔, 且第一有源区 1012 与和第四有源区 1015 存在隔离区 1011 相隔。

[0062] 步骤 202, 在半导体衬底 1001 表面生长栅氧化层 1002, 并沉积多晶硅, 利用光刻、刻蚀和离子注入等工艺形成栅极结构, 栅极结构包括栅极 1003 和位于栅极 1003 之下的栅氧化层 1002, 栅极结构与第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区 1015 均存在重叠部分。

[0063] 步骤 203, 在栅极结构前、后、左、右侧形成第一侧壁层 1016、第二侧壁层 1017、第三侧壁层 1018 和第四侧壁层 1019, 并对第一侧壁层 1016、第二侧壁层 1017、第三侧壁层 1018 和第四侧壁层 1019 进行刻蚀, 使刻蚀后的每相邻两个侧壁层均不相连。

[0064] 侧壁层的形成方法可参考现有技术的内容, 此处不再详述。

[0065] 需要说明的是, 需保证每相邻侧壁层均未相连, 否则后续难以判定究竟在哪个侧壁层之上覆盖有金属硅化物。保证每相邻侧壁层均未相连的方法为: 本领域技术人员可以理解, 在栅极结构前、后、左、右侧形成第一侧壁层 1016、第二侧壁层 1017、第三侧壁层 1018 和第四侧壁层 1019 为环绕栅极结构的环状结构, 然后对该环状结构进行刻蚀, 使每相邻两个侧壁层均不相连。

[0066] 刻蚀的方法可以为湿法, 例如, 当侧壁层包括二氧化硅和氮化硅时, 采用氢氟酸(HF) 对二氧化硅进行刻蚀, 采用磷酸(H_3PO_4) 对氮化硅进行刻蚀。

[0067] 当然, 当侧壁层为其他结构或成分时, 可采用现有技术中的相应方法进行刻蚀, 此处不再一一举例说明。

[0068] 步骤 204, 沉积金属, 然后进行快速退火处理(RTA), 金属只会与暴露出硅发生反应形成金属硅化物 1006, 在恰当的工艺参数下, 金属硅化物不可能形成于侧壁层之上, 因此, 在理想情况下, 金属硅化物 1006 覆盖在第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区 1015 之上, 以及覆盖在栅极 1003 之上。

[0069] 步骤 205, 在第一有源区 1012、第二有源区 1013、第三有源区 1014 和第四有源区

1015 之上的金属硅化物分别连接第一金属线、第二金属线、第三金属线和第四金属线,第一金属线、第二金属线、第三金属线和第四金属线分别连的末端分别为第一衬垫 (pad 1)、第二衬垫 (pad 2)、第三衬垫 (pad3) 和第四衬垫 (pad 4)。

[0070] 其中,金属线的连接方法以及衬垫制作方法为现有技术的内容,此处不予赘述。

[0071] 至此,本流程结束。

[0072] 基于上述金属硅化物桥连测试结构实施例、金属硅化物桥连测试结构形成方法的实施例,下面对本发明所提供的金属硅化物桥连测试方法进行说明。

[0073] 本发明所提供的金属硅化物桥连测试方法包括:依次在每相邻的两个衬垫之间施加电压,如果所述两个相邻衬垫之间的电流值大于 0,则判定所述两个相邻衬垫之间的侧壁层之上存在金属硅化物;如果所述两个相邻衬垫之间的电流值等于 0,则判定所述两个相邻衬垫之间的侧壁层之上不存在金属硅化物。

[0074] 举例说明,假设在第三衬垫和第四衬垫之间施加电压,如果栅极 1003 前侧的第一侧壁层 1016 之上存在金属硅化物,则第三有源区 1014 上的金属硅化物、栅极前侧的第一侧壁层 1016 之上的金属硅化物、以及第四有源区 1015 上的金属硅化物将形成一通路,且有电流流过,因此,通过检测第三衬垫和第四衬垫之间是否有电流,可判定栅极 1003 前侧的第一侧壁层 1016 之上是否存在金属硅化物。

[0075] 按照这种方法能够依次判断出四个侧壁层之上是否存在金属硅化物。

[0076] 综上,基于本发明所提供的金属硅化物桥连测试结构,依次在每相邻的两个衬垫之间施加电压,如果两个相邻衬垫之间的电流值大于 0,则判定两个相邻衬垫之间的侧壁层之上存在金属硅化物;如果两个相邻衬垫之间的电流值等于 0,则判定两个相邻衬垫之间的侧壁层之上不存在金属硅化物,因此,采用本发明的方案能够同时检测金属硅化物是否位于栅极前、后、左和右的侧壁层之上。

[0077] 以上所述,仅为本发明的较佳实施例而已,并非用于限定本发明的保护范围。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

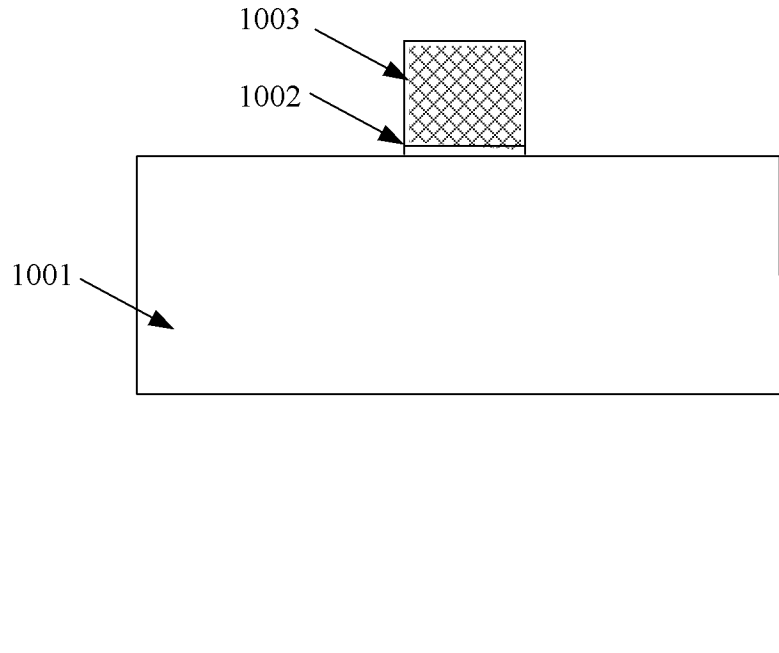


图 1

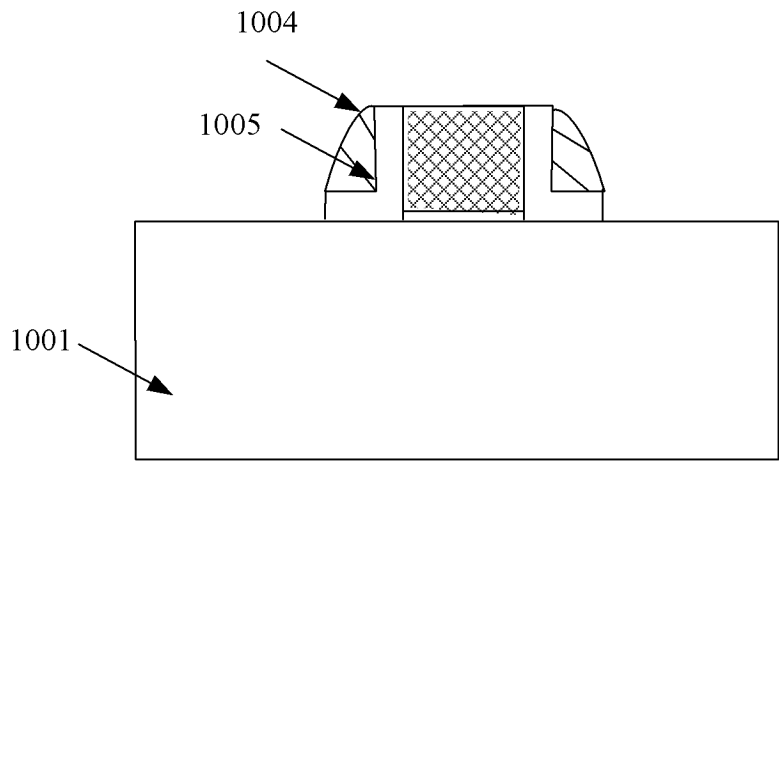


图 2

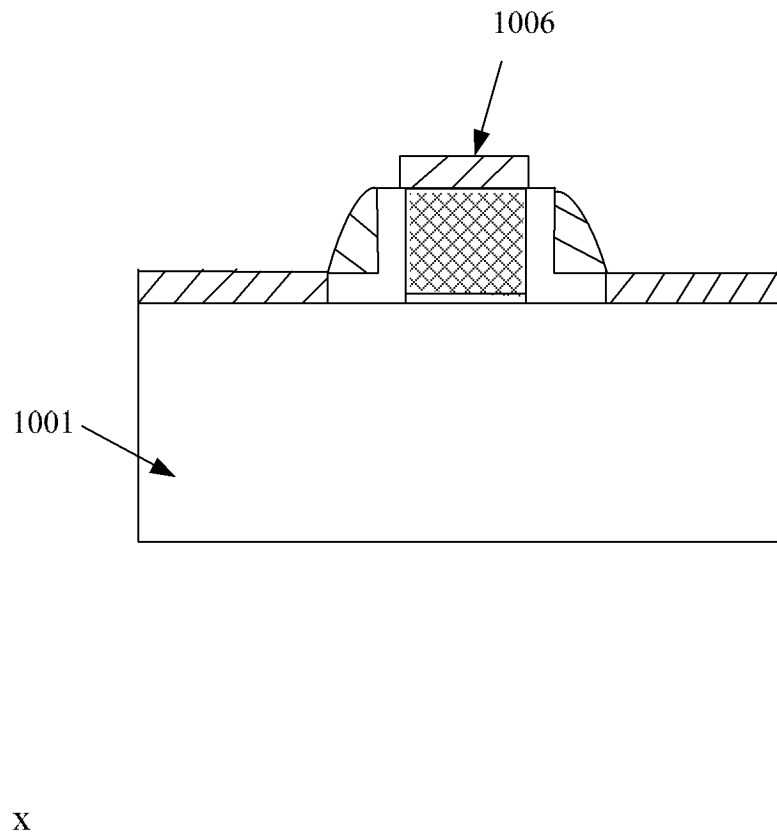


图 3

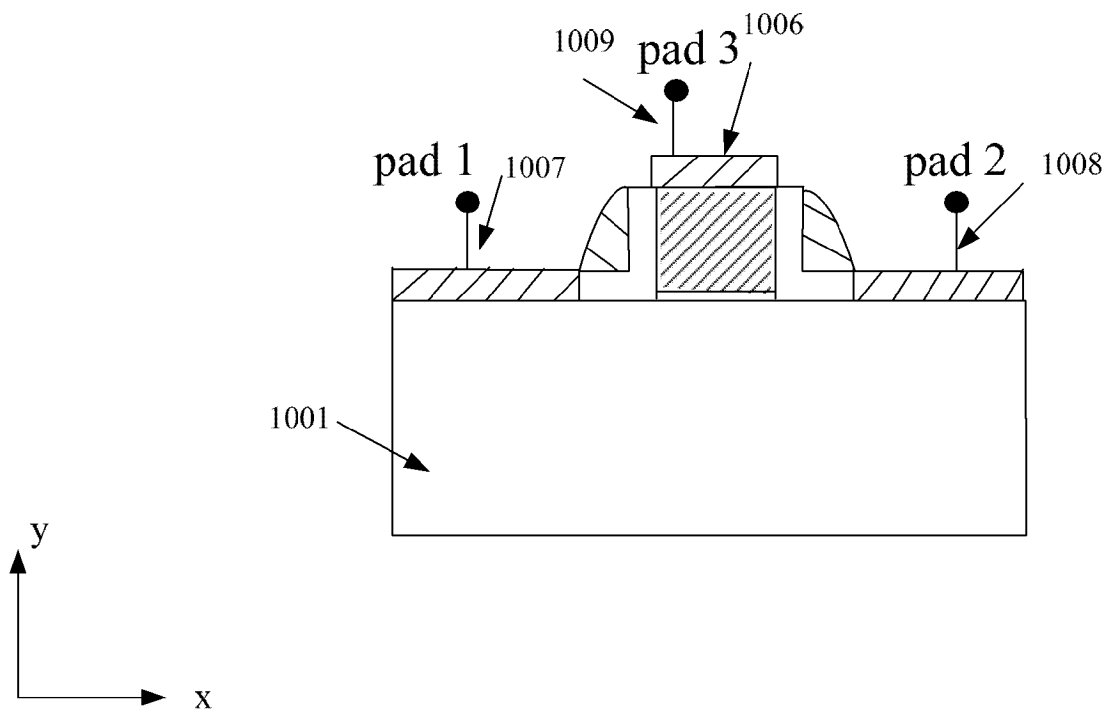


图 4

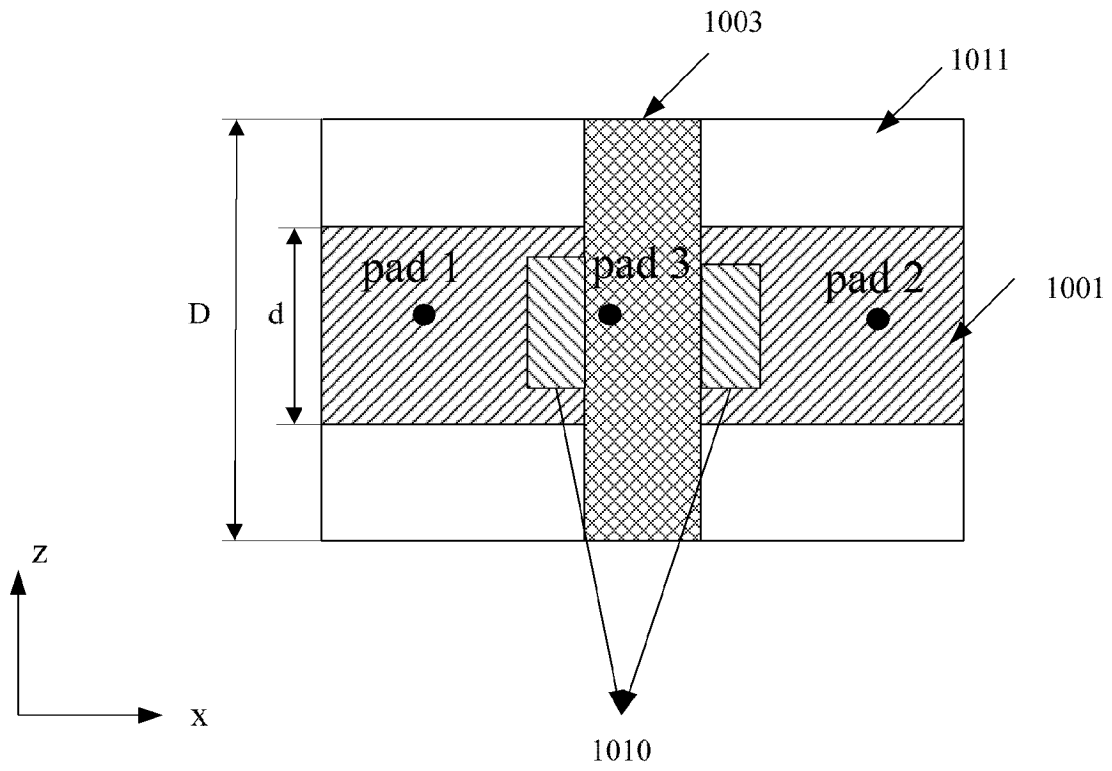


图 5

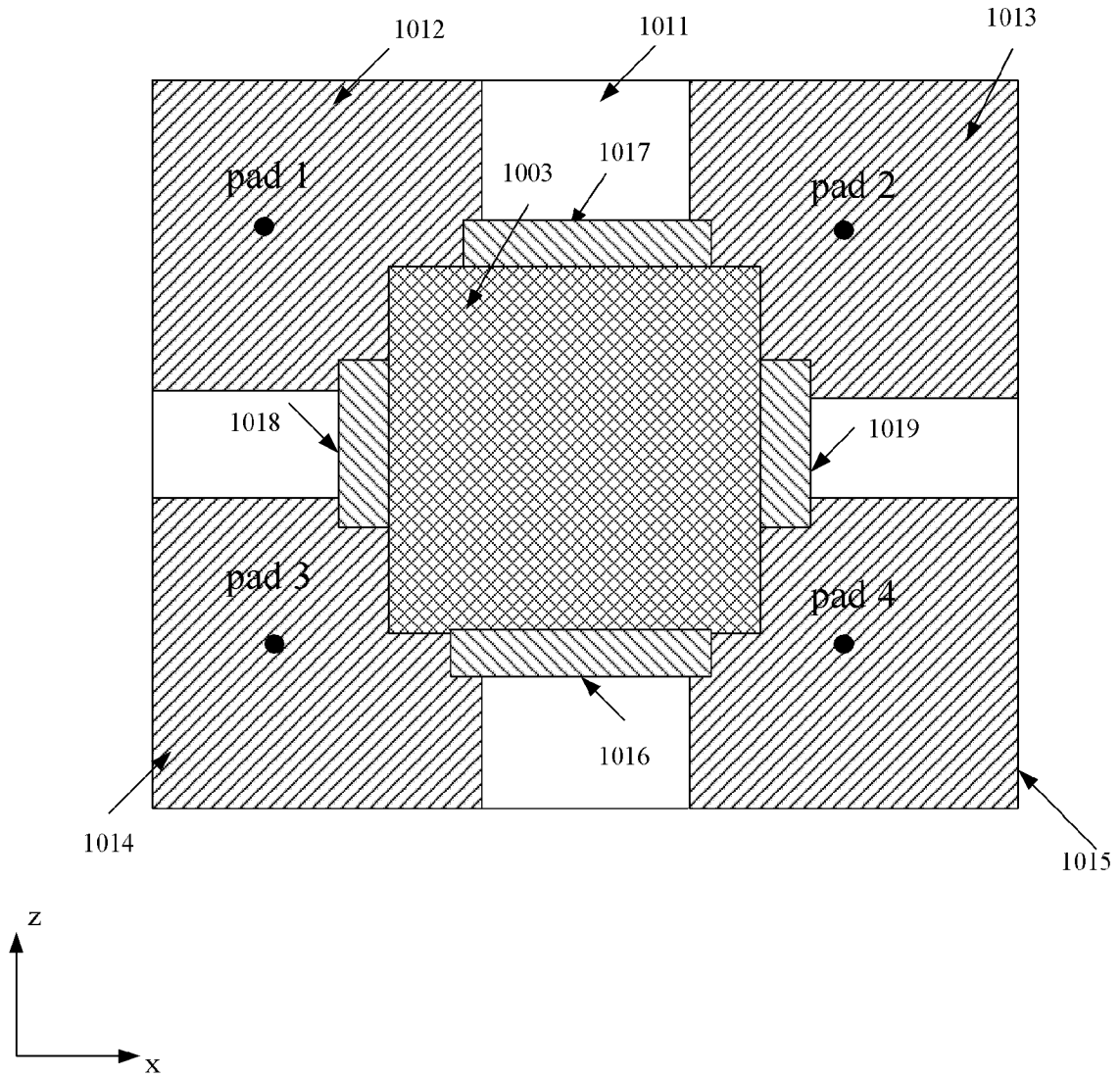


图 6