



(12) 发明专利申请

(10) 申请公布号 CN 105183131 A

(43) 申请公布日 2015. 12. 23

(21) 申请号 2015105071114. X

(22) 申请日 2015. 08. 18

(71) 申请人 江苏钜芯集成电路技术有限公司
地址 214125 江苏省无锡市新区震泽路 18 号国家软件园巨蟹座 A 幢一层

(72) 发明人 徐卫军

(74) 专利代理机构 无锡市大为专利商标事务所
(普通合伙) 32104

代理人 曹祖良 张涛

(51) Int. Cl.
G06F 1/32(2006. 01)

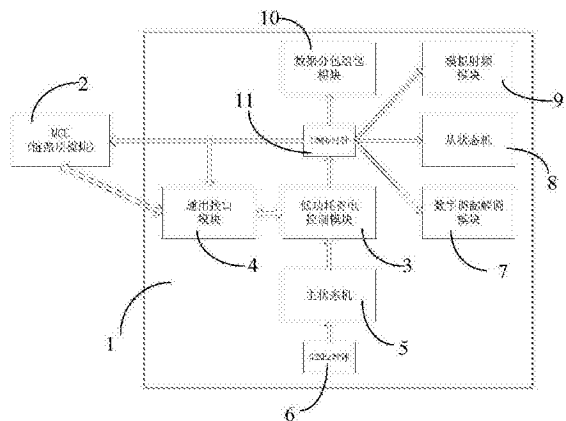
权利要求书1页 说明书4页 附图2页

(54) 发明名称

一种低功耗的 BT40 芯片

(57) 摘要

本发明涉及一种低功耗蓝牙芯片,尤其是一种低功耗的 BT40 芯片,属于蓝牙芯片的技术领域。按照本发明提供的技术方案,所述低功耗的 BT40 芯片,包括用于实现基带处理能力以及蓝牙射频能力的蓝牙功能电路以及用于实现链路管理能力的微控制模块,所述微控制模块与蓝牙功能电路连接,且能配置所述蓝牙功能电路的工作状态;所述蓝牙功能电路内包括能使得蓝牙功能电路处于主状态工作的主状态机以及能使得蓝牙功能电路处于从状态工作的从状态机,且蓝牙功能电路内还包括用于驱动主状态机的 32KHz 时钟电路以及用于驱动从状态机的 12MHz 时钟电路,所述微控制模块的时钟端与 12MHz 时钟电路连接。本发明结构紧凑,能有效再降低蓝牙 4.0 的功耗,适应性好,安全可靠。



1. 一种低功耗的 BT40 芯片,其特征是 :包括用于实现基带处理能力以及蓝牙射频能力的蓝牙功能电路(1) 以及用于实现链路管理能力的微控制模块(2),所述微控制模块(2)与蓝牙功能电路(1) 连接,且能配置所述蓝牙功能电路(1) 的工作状态 ;

所述蓝牙功能电路(1) 内包括能使得蓝牙功能电路(1) 处于主状态工作的主状态机(5) 以及能使得蓝牙功能电路(1) 处于从状态工作的从状态机(8),且蓝牙功能电路(1) 内还包括用于驱动主状态机(5) 的 32KHz 时钟电路(6) 以及用于驱动从状态机(8) 的 12MHz 时钟电路(11),所述微控制模块(2) 的时钟端与 12MHz 时钟电路(11) 连接。

2. 根据权利要求 1 所述的低功耗的 BT40 芯片,其特征是 :所述微控制模块(2) 置于蓝牙功能电路(1) 外,主状态机(5) 通过低功耗省电控制模块(3) 与 12MHz 时钟电路(11) 连接,微控制模块(2) 还通过蓝牙功能电路(1) 内的通用接口模块(4) 与低功耗省电控制模块(3) 连接,通用接口模块(4) 的时钟端与 12MHz 时钟电路(11) 连接。

3. 根据权利要求 2 所述的低功耗的 BT40 芯片,其特征是 :所述 12MHz 时钟电路(11) 还分别与数据分包组包模块(10)、模拟射频模块(9) 以及数字调制解调模块(7) 相对应的时钟端连接。

4. 根据权利要求 3 所述的低功耗的 BT40 芯片,其特征是 :所述蓝牙功能电路(1) 的主状态包括待机状态、广播状态、扫描状态、发起状态、主链接状态或从链接状态 ;微控制模块(2) 还能通过低功耗省电控制模块(3) 使得蓝牙功能电路(1) 处于正常工作模式或省电睡眠模式,在蓝牙功能电路(1) 处于省电睡眠模式时,关闭驱动从状态机(8) 的 12MHz 时钟电路(11),且关闭与 12MHz 时钟电路(11) 连接的数字调制解调模块(7)、模拟射频模块(9) 以及数据分包组包模块(10)。

一种低功耗的 BT40 芯片

技术领域

[0001] 本发明涉及一种低功耗蓝牙芯片,尤其是一种低功耗的 BT40 芯片,属于蓝牙芯片的技术领域。

背景技术

[0002] 蓝牙 4.0 (BT40) 技术和之前版本的蓝牙技术相比,最显著的优点是大幅降低了待机功耗,用一颗纽扣电池即可使用超过一年时间,因此也被称为低功耗蓝牙 (BLE : Bluetooth Low Energy)。低功耗蓝牙技术被广泛地用作消费类电子产品无线传输的解决方案,例如智能手机、可穿戴式设备等。但现有的蓝牙芯片仍然难以满足对功耗要求特别严格的应用中。

发明内容

[0003] 本发明的目的是克服现有技术中存在的不足,提供一种低功耗的 BT40 芯片,其结构紧凑,能有效再降低蓝牙 4.0 的功耗,适应性好,安全可靠。

[0004] 按照本发明提供的技术方案,所述低功耗的 BT40 芯片,包括用于实现基带处理能力以及蓝牙射频能力的蓝牙功能电路以及用于实现链路管理能力的微控制模块,所述微控制模块与蓝牙功能电路连接,且能配置所述蓝牙功能电路的工作状态;

所述蓝牙功能电路内包括能使得蓝牙功能电路处于主状态工作的主状态机以及能使得蓝牙功能电路处于从状态工作的从状态机,且蓝牙功能电路内还包括用于驱动主状态机的 32KHz 时钟电路以及用于驱动从状态机的 12MHz 时钟电路,所述微控制模块的时钟端与 12MHz 时钟电路连接。

[0005] 所述微控制模块置于蓝牙功能电路外,主状态机通过低功耗省电控制模块与 12MHz 时钟电路连接,微控制模块还通过蓝牙功能电路内的通用接口模块与低功耗省电控制模块连接,通用接口模块的时钟端与 12MHz 时钟电路连接。

[0006] 所述 12MHz 时钟电路还分别与数据分包组包模块、模拟射频模块以及数字调制解调模块相对应的时钟端连接。

[0007] 所述蓝牙功能电路的主状态包括待机状态、广播状态、扫描状态、发起状态、主链接状态或从链接状态;微控制模块还能通过低功耗省电控制模块使得蓝牙功能电路处于正常工作模式或省电睡眠模式,在蓝牙功能电路处于省电睡眠模式时,关闭驱动从状态机的 12MHz 时钟电路,且关闭与 12MHz 时钟电路连接的数字调制解调模块、模拟射频模块以及数据分包组包模块。

[0008] 本发明的优点:蓝牙功能电路内通过 32KHz 时钟电路驱动主状态机,通过 12MHz 时钟电路驱动从状态机,微控制器还能配置蓝牙功能电路处于正常工作模式或省电睡眠模式,当蓝牙功能电路处于省电睡眠模式时,关闭 12MHz 时钟电路,以降低整个芯片的功耗,提高适应范围,安全可靠。

附图说明

[0009] 图 1 为本发明的结构框图。

[0010] 图 2 为本发明 32KHz 时钟电路控制主状态机的示意图。

[0011] 图 3 为本发明 12MHz 时钟电路控制从状态机的示意图。

[0012] 附图标记说明：1- 蓝牙功能电路、2- 微控制模块、3- 低功耗省电控制模块、4- 通用接口模块、5- 主状态机、6- 32KHz 时钟电路、7- 数字调制解调模块、8- 从状态机、9- 模拟射频模块、10- 数据分包组包模块以及 11- 12MHz 时钟电路。

具体实施方式

[0013] 下面结合具体附图和实施例对本发明作进一步说明。

[0014] 如图 1 所示：为了能有效再降低蓝牙 4.0 的功耗，提高芯片的适应性，本发明包括用于实现基带处理能力以及蓝牙射频能力的蓝牙功能电路 1 以及用于实现链路管理能力的微控制模块 2，所述微控制模块 2 与蓝牙功能电路 1 连接，且能配置所述蓝牙功能电路 1 的工作状态；

所述蓝牙功能电路 1 内包括能使得蓝牙功能电路 1 处于主状态工作的主状态机 5 以及能使得蓝牙功能电路 1 处于从状态工作的从状态机 8，且蓝牙功能电路 1 内还包括用于驱动主状态机 5 的 32KHz 时钟电路 6 以及用于驱动从状态机 8 的 12MHz 时钟电路 11，所述微控制模块 2 的时钟端与 12MHz 时钟电路 11 连接。

[0015] 具体地，微控制模块 2 可以采用常用的微处理芯片，练练管理能力以协议栈的形式在微控制模块 2 内实现，不仅使用灵活而且省电。蓝牙功能电路 1 能实现基带处理以及蓝牙射频能力，蓝牙功能电路 1 的具体实现形式为本技术领域人员所熟知，此处不再赘述。

[0016] 主状态机 5 由 32KHz 时钟电路 6 驱动，根据微控制模块 2 的配置能让蓝牙功能电路 1 工作于待机状态，广播状态，扫描状态，发起状态，主链接状态，从链接状态等主状态，而且主状态机 5 以及 32KHz 时钟电路 6 不能进入省电睡眠模式，必须一直正常工作，除非断电不工作。从状态机 8 由 12MHz 时钟电路 11 驱动，控制当主状态机 5 处于前述的各个主状态时内部更精细的工作子状态。

[0017] 进一步地，所述微控制模块 2 置于蓝牙功能电路 1 外，主状态机 5 通过低功耗省电控制模块 3 与 12MHz 时钟电路 11 连接，微控制模块 2 还通过蓝牙功能电路 1 内的通用接口模块 4 与低功耗省电控制模块 3 连接，通用接口模块 4 的时钟端与 12MHz 时钟电路 11 连接。

[0018] 所述 12MHz 时钟电路 11 还分别与数据分包组包模块 10、模拟射频模块 9 以及数字调制解调模块 7 相对应的时钟端连接。

[0019] 本发明实施例中，数字调制解调模块 7、主状态机 5、模拟射频模块 9、数据组包分包模块 10、通用接口模块 5 以及低功耗省电控制模块 3 由 RTL 硬件电路实现，且其具体实现结构为本技术领域常用的结构形式，具体为本技术领域人员所熟知。

[0020] 所述蓝牙功能电路 1 的主状态包括待机状态、广播状态、扫描状态、发起状态、主链接状态或从链接状态；微控制模块 2 还能通过低功耗省电控制模块 3 使得蓝牙功能电路 1 处于正常工作模式或省电睡眠模式，在蓝牙功能电路 1 处于省电睡眠模式时，关闭驱动从状态机 8 的 12MHz 时钟电路 11，且关闭与 12MHz 时钟电路 11 连接的数字调制解调模块 7、模拟射频模块 9 以及数据分包组包模块 10。

[0021] 本发明实施例中,之所以同时使用 32KHz 时钟电路 6 和 12MHz 时钟电路 11,是根据蓝牙 4.0 协议,广播模式和数据链接模式的时间间隔是 625 微秒的整数倍,而 32KHz 时钟电路 6 的周期是 31.25 微秒,正好是 32KHz 时钟的周期的 20 倍,所以用 32KHz 时钟电路 6 提供主状态机 5 的驱动时钟能更好的实现硬件结构和节省硬件资源。蓝牙功能电路 1 其他部分由 12MHz 提供驱动时钟是因为蓝牙 4.0 协议的基带数据符号率为 1Mb/s,而蓝牙功能电路 1 在进行数字调制解调时需要的最低时钟频率是 12MHz。32KHz 时钟电路 6 驱动主状态机 5 而且其频率很低所以功耗很小,而 12MHz 时钟电路 11 驱动部分功耗比较大,但是由 12MHz 时钟电路 11 驱动部分的较长时间内处于省电睡眠状态。当蓝牙功能电路 1 处于广播状态、扫描状态、发起状态等广播模式时,一般每隔一段比较长的时间只会开一个小的时间窗让蓝牙功能电路 1 的广播数据包或者发起链接请求或者搜索广播包,而其余的时间让蓝牙功能电路 1 的绝大部分模块处于省电模式。当蓝牙功能电路 1 处于主链接状态或者从链接状态等链接模式时,蓝牙功能电路 1 也是每一个连接事件时间间隔只有一个时间窗用于传送和接收数据包。蓝牙 4.0 协议的基带数据符号率为 1Mb/s。

[0022] 根据蓝牙 4.0 协议最长的数据包的长度为 376 微秒,空包的长度为 80 微秒。蓝牙功能电路 1 处于从链接状态和 IPAD 连接时,每个连接事件的时间间隔为 20 毫秒,通常发送两对数据包,每对数据包的时间间隔为 150 微秒,每一对数据包包含接收一个数据包和发送一个数据包,两个数据包的时间间隔为 150 微秒,通常两个数据包其中一个为空包,而且模拟射频模块 9 的稳定时间为 120 微秒,另外考虑蓝牙功能电路 1 和远端蓝牙芯片的时钟频率差带来的提前搜索量 1250 微秒,每个连接事件中蓝牙功能电路 1 最长的工作的时间为 $(376+150+80)*2+150+120+1250=2732$ 微秒 = 2.732 毫秒。这就意味着,每 20 毫秒内 12MHz 时钟电路 11 以及其驱动的除主状态机 5 之外的其余模块以及微控制模块 2 在 17.268 毫秒内处于睡眠状态,而 32KHz 时钟电路 6 以及其驱动的主状态机 5 必须一直工作。

[0023] 本发明实施例中,微控制模块 2 能配置蓝牙功能电路 1 处于正常工作模式或省电睡眠模式,其中,当处于正常工作状态时,以上描述的所有模块都正常工作,12MHz 时钟电路 11 和 32KHz 时钟电路 6 都保持正常运行。而当处于省电睡眠模式时,除了主状态机 5 的 32KHz 时钟电路 6 保持正常,其他由 12MHz 时钟电路 11 驱动的部分以及 12MHz 时钟电路 11 均处于关断状态。

[0024] 12MHz 时钟电路 11 和 32KHz 时钟电路 6 都打开的工作的时间是 2.732 毫秒,而睡眠的时间是 17.268 毫秒,因此,通过分配给 12MHz 时钟电路 11 和 32KHz 时钟电路 6 的工作范围,可以达到使得整个蓝牙功能电路 1 在按照 BT40 协议工作的平均功耗较小。

[0025] 本发明蓝牙功能电路 1 的睡眠的工作流程和步骤如下:深度睡眠时,要关闭 12MHz 时钟电路 11,使 12MHz 时钟电路 11 的时钟输入端口维持在高或低电平,睡眠的顺序是微控制模块 2 先从 SPI 口写入 SLEEP_MODE 寄存器为 '1',这使能蓝牙功能电路 1 进入睡眠程序,蓝牙功能电路 1 在处理完子状态中的任务以后就使状态机进入睡眠状态,睡眠状态的状态机会输出使 12MHz 时钟电路 11 的晶振震荡关闭的使能信号。所述 SLEEP_MODE 寄存器配置值在外部唤醒中断或电平触发唤醒程序的同时会被清零。

[0026] 本发明实施例中,唤醒的工作流程和步骤如下:从睡眠状态中唤醒的时间点必须比远端的芯片开始发送的时间点保持一定的提前量(N 个 625 微妙),这是因为模拟射频模块 9 从正常上电和提供时钟到稳定的工作状态需要一个固定的时间,而且由于远端的芯片

和本地蓝牙功能电路 1 的时钟频率有固定的误差,所以当处于扫描状态、从连接状态等主状态时,搜索窗必须提前一定的时间。

[0027] 如图 2 所示,本发明实施例中,32KHz 时钟电路 6 控制的状态变化都是从 ST_STANDBY (待命状态)到各个子状态的,由于 32KHz 时钟电路 6 是一直有的时钟,主状态机 5 的星形结构的设计可以在 12MHz 时钟电路 11 的工作时钟域中的任何一个信号的变化都能够被 32KHz 时钟电路 6 采样并反映到主状态机 5 的变化当中。即由 12MHz 时钟电路 11 驱动的主状态机 8 以及相应的电路模块可以专注于各个子状态中的工作,而把主状态的变化交给 32KHz 时钟电路 6 驱动,避免了由于 12MHz 时钟电路 11 不稳定导致主状态的不稳定,继而导致的系统不稳定,同时主状态运行的电路的功耗也是最低的。

[0028] 如图 3 所示,12MHz 时钟电路 11 驱动的主状态机 8 是 32KHz 时钟电路 6 驱动的主状态机 5 中的子状态,子状态的初始跳转依赖于主状态当前所处的位置,然后 12MHz 时钟电路 11 驱动的主状态机 8 就专心完成当前的主状态要求子状态完成的工作,同时子状态的输出也能影响主状态的跳转,子状态也输出控制 12MHz 时钟电路 11 的使能信号,当所述使能信号为 0 时,关闭 12MHz 时钟电路 11,否则 12MHz 时钟电路 11 处于工作状态。由于 12MHz 时钟电路 11 的打开和关闭都是由主状态机 8 控制,所以对系统的影响比较有限,同时时间控制可以比较灵活,方便系统的低功耗设计。

[0029] 本发明蓝牙功能电路 1 内通过 32KHz 时钟电路 6 驱动主状态机 5,通过 12MHz 时钟电路 11 驱动主状态机 8,微控制器 2 还能配置蓝牙功能电路 1 处于正常工作模式或省电睡眠模式,当蓝牙功能电路 1 处于省电睡眠模式时,关闭 12MHz 时钟电路 11,以降低整个芯片的功耗,提高适应范围,安全可靠。

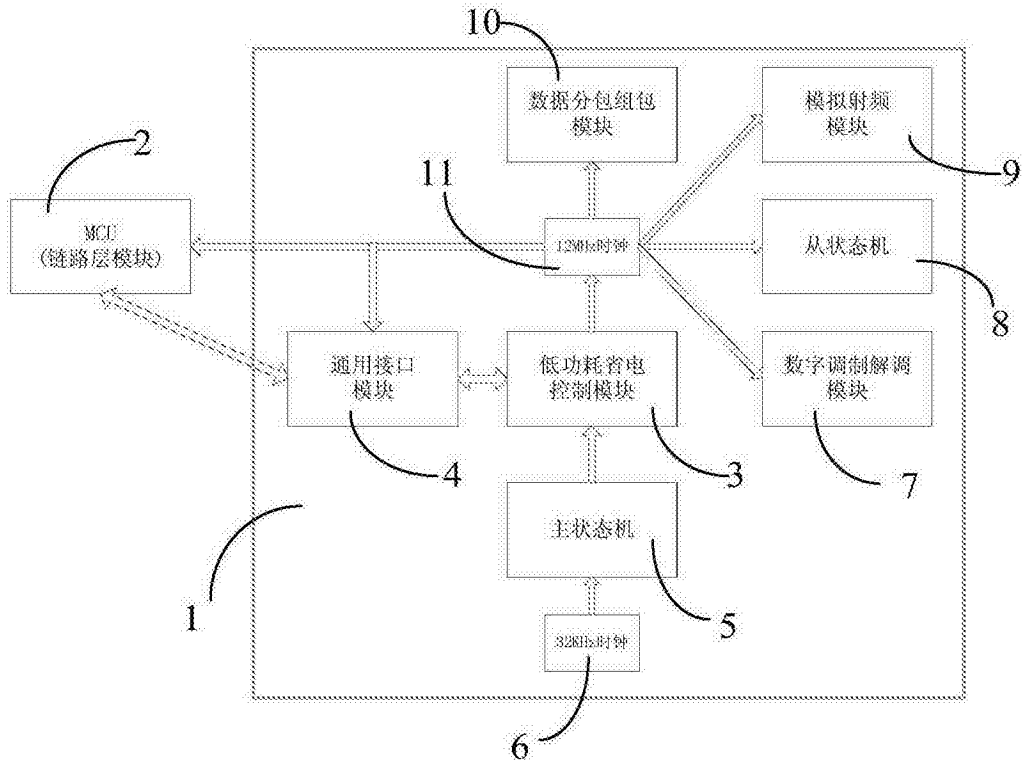


图 1

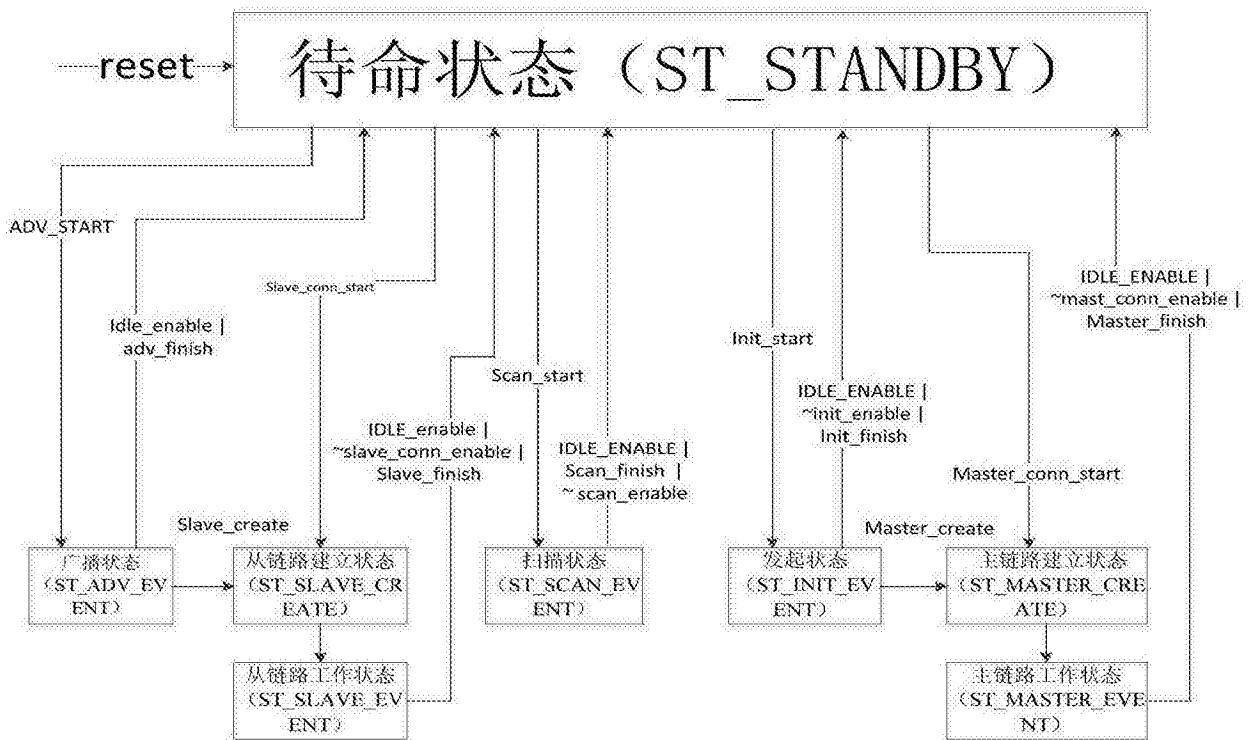


图 2

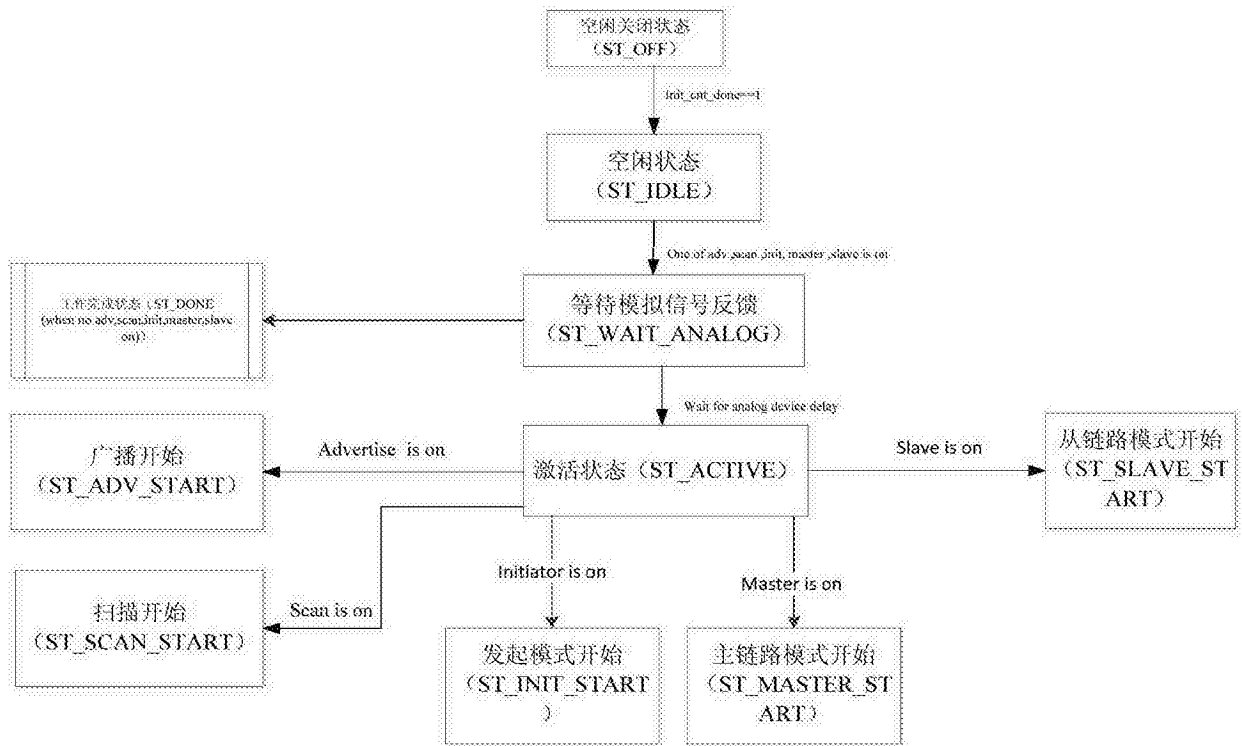


图 3