

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5064693号
(P5064693)

(45) 発行日 平成24年10月31日(2012.10.31)

(24) 登録日 平成24年8月17日(2012.8.17)

(51) Int.Cl. F I
 H O 1 L 27/12 (2006.01) H O 1 L 27/12 B
 H O 1 L 21/02 (2006.01)

請求項の数 6 (全 9 頁)

(21) 出願番号	特願2006-34863 (P2006-34863)	(73) 特許権者	000002060
(22) 出願日	平成18年2月13日 (2006.2.13)		信越化学工業株式会社
(65) 公開番号	特開2007-214478 (P2007-214478A)		東京都千代田区大手町二丁目6番1号
(43) 公開日	平成19年8月23日 (2007.8.23)	(74) 代理人	230104019
審査請求日	平成20年12月24日 (2008.12.24)		弁護士 大野 聖二
		(74) 代理人	100106840
			弁理士 森田 耕司
		(74) 代理人	100117444
			弁理士 片山 健一
		(72) 発明者	秋山 昌次
			群馬県安中市磯部2-13-1 信越化学工業株式会社 精密機能材料研究所内
		(72) 発明者	久保田 芳宏
			群馬県安中市磯部2-13-1 信越化学工業株式会社 精密機能材料研究所内
			最終頁に続く

(54) 【発明の名称】 SOI基板の製造方法

(57) 【特許請求の範囲】

【請求項1】

一貫して300 以下の低温処理のみを施してSOI基板を製造するための方法であって、

単結晶シリコン基板である第1の基板の表面側にドーズ量 $8 \times 10^{16} \sim 4 \times 10^{17}$ atoms/cm²の水素を注入して水素イオン注入層を形成する第1のステップと、

石英基板である第2の基板の表面及び前記第1の基板の表面の少なくとも一方に表面活性化処理を施す第2のステップと、

前記第1の基板の表面と前記第2の基板の表面とを貼り合わせる第3のステップと、

前記貼り合わせた基板を150 以上300 以下の温度で加熱する第4のステップと

10

、
前記加熱処理後の貼り合せ基板の前記第1の基板から300 以下の温度でシリコン層を剥離して前記第2の基板の表面上にSOI層を形成する第5のステップと、
を備えていることを特徴とするSOI基板の製造方法。

【請求項2】

前記第2のステップの表面活性化処理は、プラズマ処理又はオゾン処理の少なくとも一方で実行されることを特徴とする請求項1に記載のSOI基板の製造方法。

【請求項3】

前記第5のステップは、前記水素イオン注入層の端部から300 以下の温度で機械的衝撃を付与することにより実行されることを特徴とする請求項1または2に記載のSOI

20

基板の製造方法。

【請求項 4】

前記第 5 のステップは、前記貼り合わされた基板に 300 以下の温度で振動衝撃を付与することにより実行されることを特徴とする請求項 1 または 2 に記載の SOI 基板の製造方法。

【請求項 5】

前記第 5 のステップは、前記貼り合わされた基板に 300 以下の温度で熱衝撃を付与することにより実行されることを特徴とする請求項 1 または 2 に記載の SOI 基板の製造方法。

【請求項 6】

前記第 1 の基板は、表面側に酸化膜を有する単結晶シリコン基板であることを特徴とする請求項 1 乃至 5 の何れか 1 項に記載の SOI 基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、透明絶縁性基板である石英基板上に単結晶シリコン薄膜を有する SOI 基板の製造方法に関する。

【背景技術】

【0002】

石英基板上にシリコン薄膜を有する SOQ 基板 (Silicon on Quartz) は、光学デバイス、例えば TFT 液晶モニタ製造用デバイスなどへの応用が期待されている SOI 基板であり、SOQ 基板の製造方法としてシリコン基板と石英基板という異種材料の基板同士の貼り合わせによる方法が提案されている。

【0003】

従来より、基板を貼り合わせて SOI 基板を製造するための方法として、SmartCut 法や SiGen 法などが知られている。このうち、SmartCut 法は、貼り合せ面側に水素イオンを注入して「水素プリスタ」と呼ばれる「気泡」を高密度で発生させたシリコン基板と、支持基板 (ハンドルウエーハ) とを貼り合わせ、400 以上 (例えば 500) の熱処理を施して「水素プリスタ」を「成長」させ、この「気泡成長」を利用してシリコン薄膜を熱剥離することで SOI 基板を得る方法である (例えば、特許文献 1 や非特許文献 1)。

【0004】

また、SiGen 法は、貼り合せ面側に水素イオンを注入したシリコン基板とシリコン基板あるいは他の材料の基板とを貼り合わせる前に、これらの基板の貼り合せ面をプラズマ処理し、表面が活性化された状態で両基板を貼り合わせ、低温 (例えば、100 ~ 300) で熱処理を施して接合強度を高めた後に、常温で機械的に剥離して SOI 基板を得る方法である (例えば、特許文献 2 ~ 4)。

【特許文献 1】特許第 3048201 号公報

【特許文献 2】米国特許第 6263941 号明細書

【特許文献 3】米国特許第 6513564 号明細書

【特許文献 4】米国特許第 6582999 号明細書

【非特許文献 1】A. J. Auberton-Herve et al., "SMART CUT TECHNOLOGY: INDUSTRIAL STATUS of SOI WAFER PRODUCTION and NEW MATERIAL DEVELOPMENTS" (Electrochemical Society Proceedings Volume 99-3 (1999) p.93-106).

【発明の開示】

【発明が解決しようとする課題】

【0005】

これら 2 つの方法の相違点は、主としてシリコン薄膜の剥離プロセスにあり、SmartCut 法はシリコン薄膜の剥離のために高温での処理を必要とするが、SiGen 法は常温での剥離が可能である。

10

20

30

40

50

【0006】

S O Q基板をシリコン基板と石英基板との貼り合わせにより製造する場合、これら異種材料同士は熱膨張率や固有耐熱温度などにおいて相違するから、製造工程中で貼り合わせ基板に施される熱処理の温度が高くなると、両基板間の熱的諸特性の相違に起因して、割れや局所的なクラックなどが生じ易くなる。このような観点からは、シリコン薄膜の剥離に高温を要するSmartCut法は、貼り合わせによるS O Q基板の製造方法として好ましいものとはいえない。

【0007】

一方、低温剥離が可能なSiGen法は、上述したような熱的諸特性の相違に起因した割れや局所的クラックは生じ難いものの、シリコン薄膜剥離のための外力を機械的に付与してシリコン原子の結合を切断することで薄膜剥離を実行するこの手法では、当該剥離工程中に過剰な外力が付与され易く、基板の接着面が剥がれたり剥離痕が生じたり或いはシリコン薄膜に機械的なダメージが導入され易いという問題がある。

10

【0008】

本発明は、このような問題に鑑みてなされたものであり、その目的とするところは、単結晶シリコン基板と石英基板とを貼り合わせてS O Q基板を製造する工程において、基板間の熱的諸特性の相違に起因する割れや局所的クラック等および機械的ダメージのシリコン薄膜層(S O I層)への導入を回避し、もって膜厚均一性、結晶性、電気的諸特性(キャリア移動度など)に優れたS O I層を有するS O Q基板を提供することにある。

【課題を解決するための手段】

20

【0009】

本発明は、このような課題を解決するために、請求項1に記載の発明は、S O I基板の製造方法であって、単結晶シリコン基板である第1の基板の表面側にドーズ量 $8 \times 10^{16} \sim 4 \times 10^{17} \text{ atoms/cm}^2$ の水素を注入して水素イオン注入層を形成する第1のステップと、石英基板である第2の基板の表面及び前記第1の基板の表面の少なくとも一方に表面活性化処理を施す第2のステップと、前記第1の基板の表面と前記第2の基板の表面とを貼り合わせる第3のステップと、前記貼り合わせた基板を150以上300以下の温度で加熱する第4のステップと、前記加熱処理後の貼り合せ基板の前記第1の基板からシリコン層を剥離して前記第2の基板の表面上にS O I層を形成する第5のステップとを備えていることを特徴とする。

30

【0010】

請求項2に記載の発明は、請求項1に記載のS O I基板の製造方法において、前記第2のステップの表面活性化処理は、プラズマ処理又はオゾン処理の少なくとも一方で行われることを特徴とする。

【0011】

請求項3に記載の発明は、請求項1または2に記載のS O I基板の製造方法において、前記第5のステップは、前記水素イオン注入層の端部から機械的衝撃を付与することにより実行されることを特徴とする。

【0012】

請求項4に記載の発明は、請求項1または2に記載のS O I基板の製造方法において、前記第5のステップは、前記貼り合わされた基板に振動衝撃を付与することにより実行されることを特徴とする。

40

【0013】

請求項5に記載の発明は、請求項1または2に記載のS O I基板の製造方法において、前記第5のステップは、前記貼り合わされた基板に熱衝撃を付与することにより実行されることを特徴とする。

【0014】

請求項6に記載の発明は、請求項1乃至5の何れか1項に記載のS O I基板の製造方法において、前記第1の基板は、表面側に酸化膜を有する単結晶シリコン基板であることを特徴とする。

50

【発明の効果】

【0015】

本発明によれば、従来と比較して高濃度の水素をシリコン基板にイオン注入した貼り合せ基板に比較的低温の熱処理を施して両基板間の熱膨張係数差に起因する熱応力を生じさせてイオン注入層内のシリコン原子の化学結合を弱化させることとしたので、シリコン薄膜の剥離に必要とされる外部からの衝撃レベルを著しく低減させることが可能となる。これにより、基板間の熱的諸特性の相違に起因する割れや局所的クラック等および機械的ダメージのシリコン基板の表面領域から剥離されるシリコン薄膜への導入が回避され、その結果、膜厚均一性、結晶性、電気的諸特性（キャリア移動度など）に優れたSOI層を有するSOI基板を提供することが可能となる。

10

【発明を実施するための最良の形態】

【0016】

以下に、図面を参照して本発明を実施するための最良の形態について説明する。

【0017】

図1は、本発明のSOI基板の製造方法のプロセス例を説明するための図で、図1(A)に図示された第1の基板10は単結晶Si基板、第2の基板20は石英基板である。ここで、単結晶Si基板10は、例えば、CZ法（チョクラルスキ法）により育成された一般に市販されているSi基板であり、その導電型や比抵抗率などの電気特性値や結晶方位や結晶径は、本発明の方法で製造されるSOI基板が供されるデバイスの設計値やプロセスあるいは製造されるデバイスの表示面積などに依存して適宜選択される。また、この単結晶Si基板10はその表面（貼り合せ面）に予め酸化膜が形成された状態のものであってもよい。

20

【0018】

なお、これらの基板の直径は同一であり、後のデバイス形成プロセスの便宜のため、石英基板20にも単結晶Si基板10に設けられているオリエンテーション・フラット（OF）と同様のOFを設けておき、これらのOF同士を一致させて貼り合わせるようにすると好都合である。

【0019】

まず、第1の基板（単結晶Si基）10の表面に水素イオンを注入し、水素イオン注入層を形成する（図1(B)）。このイオン注入面が後の「接合面（貼り合せ面）」となる。この水素イオン注入により、単結晶Si基板10の表面近傍の所定の深さ（平均イオン注入深さL）に均一なイオン注入層11が形成され、単結晶Si基板10の表面領域での平均イオン注入深さLに対応する領域には、当該領域に局在する「微小気泡層」が形成される（図1(C)）。

30

【0020】

本発明においては、水素のイオン注入量を従来法であるSmartCut法で採用されている値に比較して高く設定し、ドーズ量 $8 \times 10^{16} \sim 4 \times 10^{17} \text{ atoms/cm}^2$ とする。従来、SmartCut法でSOI基板を作製する場合には、水素イオンのドーズ量が $1 \times 10^{17} \text{ atoms/cm}^2$ を越えるとその後得られるSOI層の表面荒れが生じるとされ、 $7 \times 10^{16} \text{ atoms/cm}^2$ 程度のドーズ量に設定するのが一般的であった。しかしながら、本発明者らの検討によれば、従来法において生じる上記イオン注入条件で生じるSOI層の表面荒れの原因は、水素イオンのドーズ量そのものではなく、シリコン薄膜を剥離してSOI層を得るために採用されている比較的高温（例えば500）の熱処理工程にあることが明らかとなった。

40

【0021】

上述したように、SmartCut法でSOI基板を作製する際には、シリコン基板の貼り合せ面側に水素イオンを注入して「水素プリスタ」と呼ばれる「気泡」を高密度で発生させ、比較的高温の熱処理により生じる「水素プリスタ」の「気泡成長」を利用してシリコン薄膜を熱剥離している。ここで、「気泡成長」は水素原子の拡散現象に他ならないから、高ドーズ条件で形成されることとなる極めて高密度の「気泡」が「成長」する過程において

50

は水素原子の拡散が顕著に生じていることとなる。そして、このような原子拡散現象がS O I層の表面荒れを生じさせることとなるとの解釈が可能である。

【0022】

したがって、シリコン薄膜の低温での剥離を可能とすれば、当該剥離処理工程中での水素原子の拡散は著しく抑制されることとなり、高いドーズ量の水素イオン注入を施したとしてもS O I層の表面荒れを生じさせることはないはずである。

【0023】

本発明者らはこのような仮設に立ち、種々のドーズ量で水素イオン注入を施してS O I層の表面荒れへの影響を調査したが、後述する低温剥離工程(350以下)を採用する限り、少なくとも 4×10^{17} atoms/cm²までのドーズ量での表面荒れは認められなかった。

10

【0024】

イオン注入層11の単結晶Si基板10表面からの深さ(平均イオン注入深さL)はイオン注入時の加速電圧により制御され、どの程度の厚さのS O I層を剥離させるかに依存して決定されるが、例えば、平均イオン注入深さLを0.5 μm以下とし、加速電圧50~100 keVなどとする。なお、Si結晶中へのイオン注入プロセスにおいて注入イオンのチャネリング抑制のために通常行われているように、単結晶Si基板10のイオン注入面に予め酸化膜等の絶縁膜を形成させておき、この絶縁膜を通してイオン注入を施すようにしてもよい。

【0025】

20

このようにしてイオン注入層11を形成した単結晶Si基板10と石英基板20のそれぞれの接合面に、表面清浄化や表面活性化などを目的としたプラズマ処理やオゾン処理を施す(図1(D))。なお、このような表面処理は、接合面となる表面の有機物除去や表面上のOH基を増大させて表面活性化を図るなどの目的で行われるものであり、単結晶Si基板10と石英基板20の双方の接合面に処理を施す必要は必ずしもなく、何れか一方の接合面にのみ施すこととしてもよい。

【0026】

この表面処理をプラズマ処理により実行する場合には、予めRCA洗浄等を施した表面清浄な単結晶Si基板および/または石英基板を真空チャンバ内の試料ステージに載置し、当該真空チャンバ内にプラズマ用ガスを所定の真空度となるように導入する。なお、ここで用いられるプラズマ用ガス種としては、単結晶Si基板の表面処理用として、酸素ガス、水素ガス、アルゴンガス、またはこれらの混合ガス、あるいは水素ガスとヘリウムガスの混合ガスなどがあり、単結晶Si基板の表面状態や目的などにより適宜変更され得る。

30

【0027】

また、当該表面処理が単結晶Si表面を酸化させることをも目的とするような場合には、少なくとも酸素ガスを含むものをプラズマ用ガスとして用いる。なお、石英基板はその表面が酸化状態にあるため、このようなプラズマ用ガス種の選定に特別な制限はない。プラズマ用ガスの導入後、100W程度の電力の高周波プラズマを発生させ、プラズマ処理される単結晶Si基板および/または石英基板の表面に5~10秒程度の処理を施して終了する。

40

【0028】

表面処理をオゾン処理で実行する場合には、予めRCA洗浄等を施した表面清浄な単結晶Si基板および/または石英基板を酸素含有の雰囲気とされたチャンバ内の試料ステージに載置し、当該チャンバ内に窒素ガスやアルゴンガスなどのプラズマ用ガスを導入した後、所定の電力の高周波プラズマを発生させ、当該プラズマにより雰囲気中の酸素をオゾンに変換させ、処理される単結晶Si基板および/または石英基板の表面に所定の時間の処理が施される。

【0029】

このような表面処理が施された単結晶Si基板10と石英基板20の表面を接合面とし

50

て密着させて貼り合わせる（図1（E））。上述したように、単結晶Si基板10と石英基板20の少なくとも一方の表面（接合面）は、プラズマ処理やオゾン処理などにより表面処理が施されて活性化しているために、室温で密着（貼り合せ）した状態でも後工程での機械的剥離や機械研磨に十分耐え得るレベルの接合強度を得ることができる。

【0030】

これに続いて、貼り合わせた状態の基板を150 以上300 以下の比較的低い温度で加熱する（図1（F））。この加熱処理は、シリコン基板10と石英基板20の両基板間の熱膨張係数差に起因する熱応力を生じさせてイオン注入層11内のシリコン原子の化学結合を弱化させることを目的とするものである。

【0031】

上述したように、本発明においては、比較的高いドーズ量 $8 \times 10^{16} \sim 4 \times 10^{17}$ atoms/cm² で水素イオンを注入しているから、イオン注入層11内にはSi-H結合や不對結合手を有するSi原子が高密度で発生している。この状態で高温での熱処理を施してしまうと拡散現象によって表面荒れが生じることとなるため、熱処理温度を300 以下に設定している。

【0032】

貼り合せ基板にこのような熱処理が施されると、シリコン結晶が石英よりも大きな熱膨張係数をもつことに起因して、貼り合せ基板の全面において両基板間に大きな応力が発生する。イオン注入層11内の平均イオン注入深さLに対応する領域に局在する「微小気泡層」には不對結合手をもつSi原子や高密度のSi-H結合が発生して原子結合状態は局部的に脆弱化された状態にあるから、この状態のイオン注入層11に上述した基板間熱膨張係数差に起因する応力が付加されると、もともと脆弱な状態の化学結合は容易に切断されることとなってイオン注入層11内のシリコン原子の化学結合は著しく弱化することとなる。しかも、300 以下という温度はシリコン結晶中での水素原子の拡散が顕著には生じない程度の低温であるから、従来法で問題とされていたSOI層の表面荒れが生じることもない。

【0033】

本発明において熱処理温度を300 以下に設定するもう一つの理由は、単結晶Siと石英との熱膨張係数差と当該熱膨張係数差に起因する歪量、およびこの歪量と単結晶Si基板10ならびに石英基板20の厚みを考慮したことによる。単結晶Si基板10と石英基板20の厚みが概ね同程度である場合、単結晶Siの熱膨張係数 (2.33×10^{-6}) と石英の熱膨張係数 (0.6×10^{-6}) の間に大きな差異があるために、320~350 を超える温度で熱処理を施した場合には、両基板間の剛性差に起因して、熱歪によるクラックや接合面における剥離などが生じたり、極端な場合には単結晶Si基板や石英基板が割れてしまうということが生じ得る。このような観点からも、熱処理温度の上限を300 と選択している。なお、熱処理温度が150 未満の場合には、イオン注入層11内のシリコン原子の化学結合の弱化に有効な程度の熱応力を得ることは困難であるため、熱処理温度の下限値を150 と選択している。

【0034】

このような熱処理に続いて、貼り合わされた基板に何らかの手法により外部衝撃を付与してシリコン薄膜を剥離し（図1（G））、石英基板20上にSOI層12を得る（図1（H））。

【0035】

ここで、シリコン薄膜の剥離のための外部からの衝撃付与の手法としては種々のものがあり得るが、150~300 の上記熱処理によりイオン注入層11内のシリコン原子の化学結合は既に弱化しているため、何れの手法を採用するにしてもその衝撃レベルは従来法に比較して著しく低いもので十分である。したがって、シリコン薄膜の機械的剥離によるダメージの導入は回避されることとなる。

【0036】

図2は、シリコン薄膜剥離のための種々の手法を例示するための概念図で、図2（A）

10

20

30

40

50

は熱衝撃により剥離を行う例、図2(B)は機械的衝撃により剥離を行う例、そして図2(C)は振動衝撃により剥離を行う例を図示している。

【0037】

図2(A)において、符号30は加熱部であり、この図では、ホットプレート31の上に平滑面を有する加熱板32を載せ、この加熱板32の平滑面を、石英基板20と貼り合わされた単結晶Si基板10の裏面に密着させるようにしている。加熱板32にはダミーのシリコン基板を用いているが、平滑面が得られやすいもの(半導体基板やセラミック基板)であれば特に材料的な制限はない。シリコンゴムなども加熱板材料として用いることも可能ではあるが、耐熱温度は250程度と考えられるのでそれ以上の温度での使用には適さない。また、ホットプレート31の面が十分に平滑であれば特別に加熱板32を用いることなく、ホットプレート31そのものを「加熱板」としてもよい。

10

【0038】

加熱板32の温度を例えば300の温度に保持し、この加熱板32に石英基板20と貼り合わされた単結晶Si基板10の裏面を密着させると熱伝導により単結晶Si基板10が加熱され、石英基板20との間に温度差が生じる。上述したように、シリコン基板の熱膨張係数は石英基板の熱膨張係数よりも大きいため、貼り合わされた状態の単結晶Si基板10が裏面から加熱されると、単結晶Si基板10側の急激な膨張によって両基板間で大きな応力が発生し、この応力によってシリコン薄膜の剥離が生じることとなる。

【0039】

図2(B)に図示した例では、機械的衝撃付与のために流体の噴出を利用しており、ガスや液体などの流体をノズル40の先端部41からジェット状に噴出させて単結晶Si基板10の側面から吹き付けることで衝撃を与えている。この他にも、ブレードの先端部をイオン注入層11の近傍領域に押し当てるなどして衝撃を付与するなどの手法によることもできる。

20

【0040】

さらに、図2(C)に図示したように、超音波発振器の振動板50から発振される超音波で振動衝撃を付与してシリコン薄膜の剥離を生じさせるようにしてもよい。

【0041】

このような一連のプロセスに従って得られたSOI基板の表面状態を評価したところ、局所的なシリコン薄膜の剥がれや剥離痕あるいは未転写領域といった欠陥もなく、極めて平坦な状態を呈していた。剥離後のSOI層表面の $10\mu\text{m} \times 10\mu\text{m}$ の領域を原子間力顕微鏡(AFM)で測定したところ、RMSの平均値は5nm以下と良好であった。また、SOI層の基板面内バラつき(PV:Peak-to-Valley)は4nm以下であった。

30

【0042】

このように、本発明においては、単結晶Si基板10と石英基板20との接合工程およびSOI層の剥離工程の何れの工程においても、SOI層にダメージが導入される虞のある機械的剥離処理を必要とせず、しかも、一貫して低温(300以下)での処理が可能であるため、膜厚均一性、結晶性、電気的諸特性(キャリア移動度など)に優れたSOI層を有するSOI基板を提供することが可能となることに加え、SOI基板の製造工程の安定化と簡易化の観点から極めて有利である。

40

【産業上の利用可能性】

【0043】

本発明によれば、単結晶シリコン基板と石英基板とを貼り合わせてSOI基板(SOQ基板)を製造する工程において、基板間の熱的諸特性の相違に起因する割れや局所的クラック等および機械的ダメージのSOI層への導入を回避することが可能となる。その結果、膜厚均一性、結晶性、電気的諸特性(キャリア移動度など)に優れたSOI層を有するSOI基板を提供することが可能となる。

【図面の簡単な説明】

【0044】

【図1】本発明のSOI基板の製造プロセス例を説明するための図である。

50

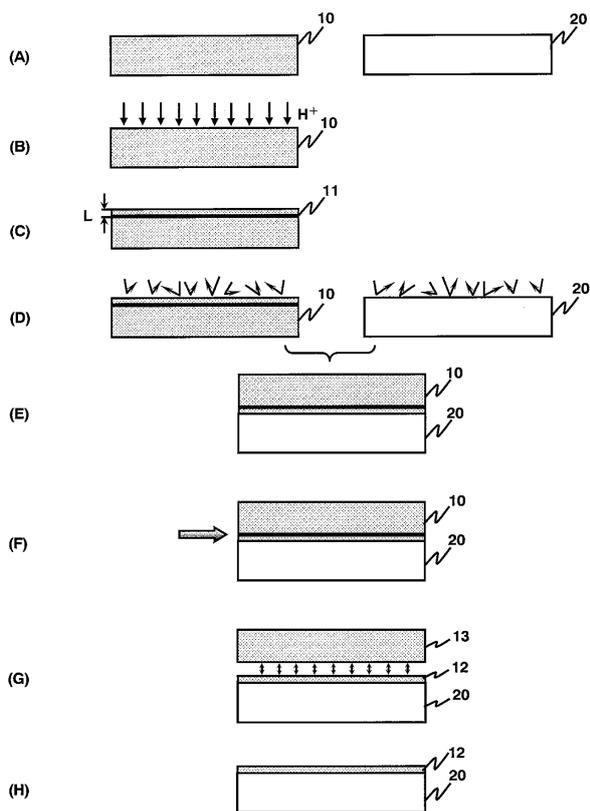
【図2】シリコン薄膜剥離のための熱処理の様子を説明するための概念図である。

【符号の説明】

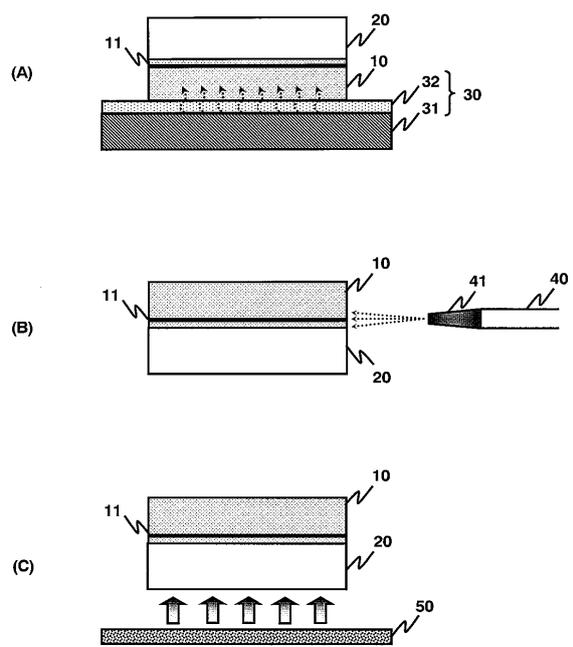
【0045】

- 10 単結晶Si基板
- 11 イオン注入層
- 12 SOI層
- 13 バルク部
- 20 石英基板
- 30 加熱部
- 31 ホットプレート
- 32 加熱板
- 40 ノズル
- 41 ノズル先端部
- 50 超音波発振器の振動板

【図1】



【図2】



フロントページの続き

- (72)発明者 伊藤 厚雄
東京都千代田区大手町二丁目6番1号 信越化学工業株式会社内
- (72)発明者 川合 信
群馬県安中市磯部2-13-1 信越化学工業株式会社 精密機能材料研究所内
- (72)発明者 飛坂 優二
群馬県安中市磯部2-13-1 信越化学工業株式会社 精密機能材料研究所内
- (72)発明者 田中 好一
群馬県安中市磯部2-13-1 信越化学工業株式会社 精密機能材料研究所内

審査官 加藤 俊哉

- (56)参考文献 特開2005-166911(JP,A)
特開2005-142524(JP,A)
特表2001-525991(JP,A)
特表2001-507525(JP,A)
国際公開第2005/029576(WO,A1)

- (58)調査した分野(Int.Cl., DB名)
H01L 21/02
H01L 27/12