

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3936619号

(P3936619)

(45) 発行日 平成19年6月27日(2007.6.27)

(24) 登録日 平成19年3月30日(2007.3.30)

(51) Int. Cl.

H01L 23/12 (2006.01)

F I

H01L 23/12 301Z

H01L 23/12 B

請求項の数 3 (全 6 頁)

(21) 出願番号 特願2002-122375 (P2002-122375)
 (22) 出願日 平成14年4月24日(2002.4.24)
 (65) 公開番号 特開2003-318320 (P2003-318320A)
 (43) 公開日 平成15年11月7日(2003.11.7)
 審査請求日 平成17年3月10日(2005.3.10)

(73) 特許権者 000204284
 太陽誘電株式会社
 東京都台東区上野6丁目16番20号
 (74) 代理人 100071054
 弁理士 木村 高久
 (72) 発明者 太田 謙一
 東京都台東区上野6丁目16番20号 太陽誘電株式会社内
 (72) 発明者 藤本 正之
 東京都台東区上野6丁目16番20号 太陽誘電株式会社内

審査官 菅野 智子

最終頁に続く

(54) 【発明の名称】 高周波モジュール

(57) 【特許請求の範囲】

【請求項1】

バイアス回路を有する高周波回路を搭載した高周波モジュールにおいて、
 前記バイアス回路は、
 半導体基板上に形成されたコンデンサと、
 該コンデンサ上に形成されたインダクタと
 を具備し、
 前記高周波回路の配線層は、
 前記バイアス回路上に配設され、
 前記バイアス回路と前記高周波回路の配線層との間の少なくとも前記コンデンサ及び前記インダクタ上に、前記高周波回路の配線層を前記バイアス回路から電磁氣的に分離する磁性体薄膜を形成した
 ことを特徴とする高周波モジュール。

【請求項2】

前記コンデンサは、
 前記半導体基板上に異種材料の薄膜を積層して形成される
 ことを特徴とする請求項1記載の高周波モジュール。

【請求項3】

前記インダクタは、
 前記磁性体薄膜により磁束が閉じ込められる磁性体薄膜装荷型インダクタとして機能す

10

20

る

ことを特徴とする請求項1記載の高周波モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高周波モジュールに関し、特に、小型化を図ることが可能な高周波モジュールに関する。

【0002】

【従来の技術】

携帯電話機やPDA(Personal Digital Assistant)など、様々な移動体携帯通信端末が我々の日常生活に欠かせないものとなっている。 10

【0003】

そして、このような端末には、多機能、小型化、低消費電力化などが求められており、また、このような要求に対応するため、これらの端末の主要部品であるパワーアンプなどの高周波モジュールに対しても、さらなる高周波化、小型化、低消費電力化、低価格化などが求められている。

【0004】

ところで、このような高周波モジュールは、従来、アルミナや樹脂基板上に様々な部品を実装して構成されていた。

【0005】

これに対して近年、従来は、基板上に実装していた部品を半導体基板に組み込み、高周波モジュールを構成するといったアプローチが試みられている。 20

【0006】

【発明が解決しようとする課題】

しかし、基板上に実装していた各部品を素子や回路として半導体基板に組み込む方法では、各部品を実装した高周波モジュールに比べて小型化が図れるものの、バイアス回路や高周波回路の配線、素子など、半導体基板に並列に配設されるため、半導体基板の面積を縮小するには限界があった。

【0007】

また、バイアス回路上に高周波回路の配線や素子などを積層して形成することにより、半導体基板の面積を抑える構成も考えられているが、この構成の場合、バイアス回路のインダクタやコンデンサから生じる電界や磁界が高周波回路の配線に影響を与え、特性の劣化が生じるという問題があった。 30

【0008】

このため、バイアス回路と配線層との間に、このような影響を防止するに十分な距離を設ける必要があり、これが高周波モジュールの小型化を妨げていた。

【0009】

そこで本発明では、高周波回路の面積及び厚みを抑え、小型化を図ることが可能な高周波モジュールを提供することを目的とする。

【0010】

【課題を解決するための手段】

本発明に係る高周波モジュールは、バイアス回路を有する高周波回路を搭載した高周波モジュールにおいて、バイアス回路は、半導体基板上に形成されたコンデンサと、該コンデンサ上に形成されたインダクタとを具備し、高周波回路の配線層は、バイアス回路上に配設され、バイアス回路と高周波回路の配線層との間の少なくとも前記コンデンサ及び前記インダクタ上に、高周波回路の配線層をバイアス回路から電磁氣的に分離する磁性体薄膜を設ける。

【0011】

この構成では、バイアス回路を構成するインダクタやコンデンサから生じる電界や磁界が、バイアス回路上に配設されている高周波回路の配線等に与える影響を妨げ、特性の劣化 50

防止を図ることができる。

【0012】

また、コンデンサは、半導体基板上に異種材料の薄膜を積層して形成される。

【0013】

また、インダクタは、磁性体薄膜により磁束が閉じ込められる磁性体薄膜装荷型インダクタとして機能することにより、チョークコイルの磁束を閉じ込め、インダクタのインダクタンス値を上昇させることができる。

【0014】

【発明の実施の形態】

以下、本発明に係わる高周波モジュールの実施の形態を添付図面を参照して詳細に説明する。 10

【0015】

図1は、本発明に係わる高周波モジュールの一実施の形態の構成を概念的に示した図である。

【0016】

図1において、高周波モジュール1は、半導体基板(Si基板)2をプラットフォームとして、その上に異種材料の薄膜を利用したバイアス回路3を有し、さらに、バイアス回路3上に高周波回路の配線層4が積層されている。

【0017】

また、バイアス回路3と配線層4との間には、ナノグラニューラ磁性体薄膜など、高周波磁性体膜である磁性体薄膜5が設けられている。 20

【0018】

そして、バイアス回路3には、高周波大容量コンデンサ6、及び高周波チョークコイル7が設けられている。

【0019】

ここで、高周波大容量コンデンサ6は、後に詳述するように、金属、容量絶縁膜、金属、例えば、Pt/SrTiO₃/Ptの多層構造からなるMIMキャパシタとして形成され、高周波チョークコイル7は、インダクタ配線である。

【0020】

また、配線層4には、GND電極8、及び高周波回路の配線9が設けられている。 30

【0021】

このように、本実施の形態における高周波モジュールは、バイアス回路と配線層との間に、ナノグラニューラなど、数GHzまで対応可能な高周波磁性体材料からなる磁性体薄膜が設けられている。

【0022】

このため、高周波回路の配線等に電磁界的な影響を及ぼし特性を劣化させるバイアス回路のインダクタやコンデンサから生じる電界や磁界を遮断することが可能で、バイアス回路の上に形成する配線等のレイアウトに制約がなくなると同時に、回路特性の向上や高周波モジュールの小型化ができる。

【0023】

さらに、この磁性体膜は、通常、導電性を有するため、チョークコイルの磁束を閉じ込め、インダクタのインダクタンス値を上昇させることができる。 40

【0024】

次に、本発明に係る高周波モジュールの製造方法の一例を図2を参照して説明する。

【0025】

まず、Siなどの半導体からなる半導体基板2上に、図示しないSiO₂膜を成膜する。

【0026】

そして、SiO₂膜上に、下部電極となるPt電極膜を形成し、このPt電極膜上に、強誘電体材料であるSrTiO₃膜をゾルゲル法、スパッタ法、CVD法等によって形成し、その上に上部電極となるPt電極膜を形成して、図2(a)に示すように、Pt電極膜/S 50

rTiO₃膜 / Pt 電極膜の多層構造からなる大容量MIMキャパシタをコンデンサ6として形成する。

【0027】

また、SiO₂膜及びコンデンサ6上に絶縁性材料であるポリイミドを塗布して第1の層間絶縁膜10を形成し、さらに、第1の層間絶縁膜10上に、チョークコイル7をパターンニングして、図3(b)に示すように、コンデンサ6及びチョークコイル7からなるバイアス回路3を形成する。

【0028】

次に、チョークコイル7上にポリイミドを塗布して第2の層間絶縁膜11を成膜し、図3(c)に示すように、この第2の層間絶縁膜状の全面にナノグラニューラ磁性体材料からなる磁性体薄膜5を形成する。

10

【0029】

また、磁性体薄膜5上に、ポリイミドを塗布して第3の層間絶縁膜12を形成し、この第3の層間絶縁膜12上に、図3(d)に示すように、A1からなる高周波回路のGND配線8を形成する。

【0030】

そして、GND配線8上にポリイミドを塗布して第4の層間絶縁層13を形成し、この第4の層間絶縁層13上に高周波回路の配線9及び図示しない高周波回路の素子を形成して、図3(e)に示すように、GND配線8及び配線9からなる高周波回路の配線層4を形成する。

20

【0031】

なお、第2の層間絶縁膜は、バイアス回路と磁性体薄膜との距離が最適となる厚みを有し、また、第3の層間絶縁膜は、GND配線と磁性体薄膜、及びGND配線とバイアス回路との距離が適切となる厚みを有する。

【0032】

また、第2の層間絶縁膜上の少なくともバイアス回路に対応する領域、好ましくは、第2の層間絶縁膜上の全面に磁性体薄膜を形成し、バイアス回路を遮蔽することにより、バイアス回路のインダクタ及びコンデンサと配線層とを電磁的に分離して、バイアス回路から生じる電界や磁界による高周波回路の配線等への影響を防止する。

【0033】

30

【発明の効果】

本発明では、搭載する高周波回路の面積及び厚みを抑えた高周波モジュールを作成することができる。

【図面の簡単な説明】

【図1】 本発明に係わる高周波モジュールの構成を概念的に示す断面図

【図2】 本発明に係わる高周波モジュールの製造方法を示す断面図

【符号の説明】

1 ... 高周波モジュール

2 ... 半導体基板

3 ... バイアス回路

40

4 ... 配線層

5 ... 磁性体薄膜

6 ... コンデンサ

7 ... チョークコイル

8 ... GND電極

9 ... 配線

10 ... 第1の層間絶縁膜

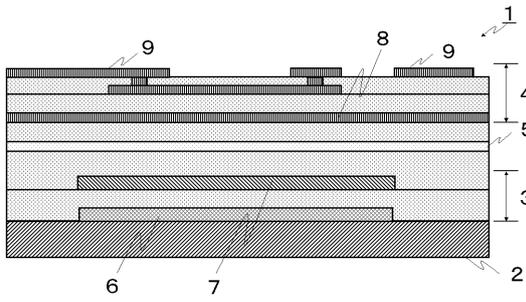
11 ... 第2の層間絶縁膜

12 ... 第3の層間絶縁膜

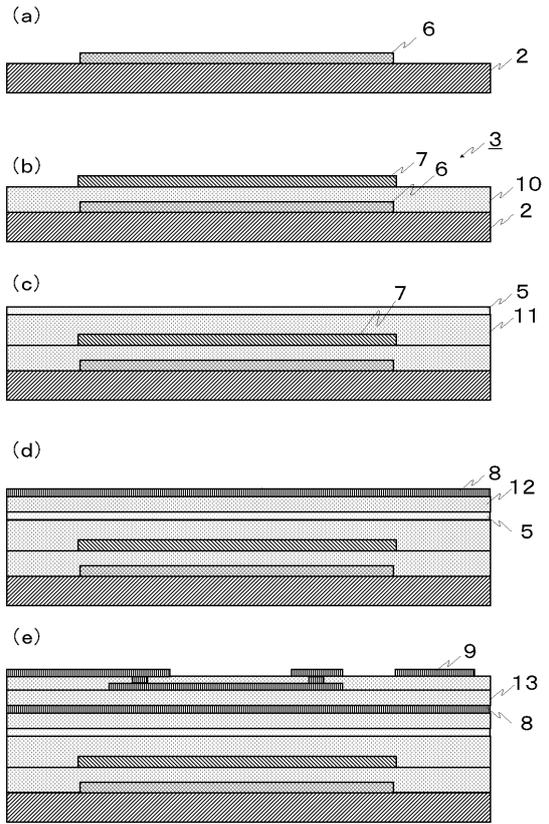
13 ... 第4の層間絶縁層

50

【 図 1 】



【 図 2 】



フロントページの続き

- (56)参考文献 特開平07 - 307440 (JP, A)
実開平03 - 021857 (JP, U)
特開平08 - 032028 (JP, A)
特開平05 - 182853 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/12

H01L 27/04