

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02019/078267

発行日 令和2年9月24日(2020.9.24)

(43) 国際公開日 平成31年4月25日(2019.4.25)

(51) Int.Cl.	F I	テーマコード(参考)
HO1L 29/786 (2006.01)	HO1L 29/78 613Z	2H192
HO1L 21/336 (2006.01)	HO1L 29/78 618B	5C094
GO9F 9/30 (2006.01)	HO1L 29/78 612Z	5F110
GO2F 1/1368 (2006.01)	HO1L 29/78 619A	
	GO9F 9/30 338	

審査請求 未請求 予備審査請求 未請求 (全 24 頁) 最終頁に続く

出願番号 特願2019-549323 (P2019-549323)	(71) 出願人 000003193 凸版印刷株式会社 東京都台東区台東1丁目5番1号
(21) 国際出願番号 PCT/JP2018/038701	
(22) 国際出願日 平成30年10月17日(2018.10.17)	
(31) 優先権主張番号 特願2017-202751 (P2017-202751)	(74) 代理人 110001276 特許業務法人 小笠原特許事務所
(32) 優先日 平成29年10月19日(2017.10.19)	
(33) 優先権主張国・地域又は機関 日本国(JP)	(72) 発明者 池田 典昭 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
	Fターム(参考) 2H192 AA24 BC31 CB06 CB36 DA12 DA43 DA52 DA63 DA65 EA66 EA74 5C094 AA21 AA22 BA03 BA27 BA43 BA75 CA19 DA13 DB01 DB04 FA02 FB01 FB14 GB01 JA01

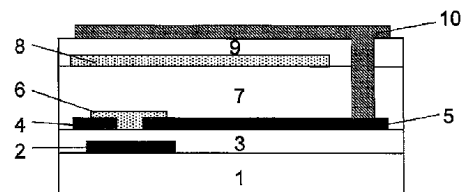
最終頁に続く

(54) 【発明の名称】有機薄膜トランジスタ、その製造方法、アクティブマトリクスアレイおよび画像表示装置

(57) 【要約】

フィールドシールドピクセル型ボトムゲート構造の有機薄膜トランジスタにおいて、十分な静電容量を確保しつつ、半導体特性を維持しながら安定的に駆動可能な有機薄膜トランジスタ、その製造方法、アクティブマトリクスアレイおよび画像表示装置を提供する。有機薄膜トランジスタは、基板と、基板上のゲート電極と、基板およびゲート電極を覆うように形成された第一の絶縁層と、第一の絶縁層上のソース電極、ドレイン電極、および有機半導体材料を含む半導体層と、少なくとも半導体層ソース電極、およびドレイン電極の一部を覆う第二の絶縁層と、第二の絶縁層上に、平面視において少なくとも半導体層に重なる第一のキャパシタ電極と、第二の絶縁層および第一のキャパシタ電極を覆う、ドレイン電極と電気的に接続された第三の絶縁層と、第三の絶縁層上に形成された上部画素電極とを含む。

100



【特許請求の範囲】

【請求項 1】

絶縁性の基板と、
 前記基板上に形成されたゲート電極と、
 前記基板および前記ゲート電極を覆うように形成された第一の絶縁層と、
 前記第一の絶縁層上に形成されたソース電極、ドレイン電極、および有機半導体材料を含む半導体層と、
 少なくとも前記半導体層、前記ソース電極、および前記ドレイン電極の一部を覆うように形成された第二の絶縁層と、
 前記第二の絶縁層上に、平面視において少なくとも前記半導体層に重なるように形成された第一のキャパシタ電極と、
 前記第二の絶縁層および前記第一のキャパシタ電極を覆うように形成された第三の絶縁層と、
 前記第三の絶縁層上に形成された、前記ドレイン電極と電気的に接続された上部画素電極とを含む有機薄膜トランジスタ。

10

【請求項 2】

前記絶縁性の基板上に、前記ゲート電極と同層に第二のキャパシタ電極をさらに有する、請求項 1 に記載の有機薄膜トランジスタ。

【請求項 3】

前記第二の絶縁層の膜厚が前記第一の絶縁層および前記第三の絶縁層の膜厚よりも厚い、請求項 1 または 2 に記載の有機薄膜トランジスタ。

20

【請求項 4】

前記第三の絶縁層の膜厚が前記第一の絶縁層および前記第二の絶縁層の膜厚よりも薄い、請求項 1 ないし 3 の何れかに記載の有機薄膜トランジスタ。

【請求項 5】

前記第三の絶縁層の比誘電率が前記第二の絶縁層の比誘電率よりも大きい、請求項 1 ないし 4 の何れかに記載の有機薄膜トランジスタ。

【請求項 6】

前記第一のキャパシタ電極と、前記上部画素電極とが平面視において重なった領域の面積が前記上部画素電極の面積の 80% 以上である、請求項 1 ないし 5 の何れかに記載の有機薄膜トランジスタ。

30

【請求項 7】

前記第一のキャパシタ電極の面積が前記基板の面積の 85% 以上であることを特徴とする請求項 1 ないし 6 のいずれかに記載の有機薄膜トランジスタ。

【請求項 8】

前記第一のキャパシタ電極は、前記第二の絶縁層と前記第三の絶縁層とを連通するビアホールを備え、平面視において前記ビアホール以外の領域において前記第二の絶縁層の上面全体を覆っている、請求項 1 ないし 7 のいずれかに記載の有機薄膜トランジスタ。

【請求項 9】

絶縁性の基板上にゲート電極を設ける工程と、
 前記ゲート電極上に第一の絶縁層を設ける工程と、
 前記第一の絶縁層上にソース電極およびドレイン電極を離間して設ける工程と、
 前記ソース電極と前記ドレイン電極との間に有機半導体材料を含む半導体層を設ける工程と、
 少なくとも前記半導体層、前記ソース電極、および前記ドレイン電極の一部の上に第二の絶縁層を設ける工程と、
 前記第二の絶縁層上に、平面視において少なくとも前記半導体層に重なるように第一のキャパシタ電極を設ける工程と、
 前記第二の絶縁層および前記第一のキャパシタ電極上に第三の絶縁層を設ける工程と、
 前記第三の絶縁層上に、前記ドレイン電極と電気的に接続された上部画素電極を設ける

40

50

工程とを含む、有機薄膜トランジスタの製造方法。

【請求項 10】

請求項 1 ないし 8 の何れかに記載の有機薄膜トランジスタを配列したアクティブマトリクスアレイであって、

当該アクティブマトリクスアレイにおける前記有機薄膜トランジスタの第一のキャパシタ電極が周囲の隣接した 4 つ以上の有機薄膜トランジスタの前記第一のキャパシタ電極と接続されている、アクティブマトリクスアレイ。

【請求項 11】

請求項 1 ないし 8 の何れかに記載の有機薄膜トランジスタを配列したアクティブマトリクスアレイであって、

当該アクティブマトリクスアレイにおける前記有機薄膜トランジスタにおいて、隣接するすべての有機薄膜トランジスタの第一のキャパシタ電極同士が接続されている、アクティブマトリクスアレイ。

【請求項 12】

請求項 10 または 11 に記載のアクティブマトリクスアレイを用いた画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機薄膜トランジスタ、その製造方法、アクティブマトリクスアレイおよび画像表示装置に関するものである。

【背景技術】

【0002】

薄膜トランジスタは液晶表示装置 (LCD)、有機エレクトロルミネッセンス (EL) 表示装置、電子ペーパー表示装置などの、アクティブマトリクス方式の表示装置やセンサーなどに広く使用されている。

【0003】

薄膜トランジスタに用いられる半導体材料としては、非晶質シリコンや多結晶シリコンあるいは酸化物半導体などを用いたものが主流となっており、これらの半導体材料を用いた薄膜トランジスタは、真空成膜法を用いて成膜した後にフォトリソグラフィ法などによりパターニングを行い製造されることが一般的である。

【0004】

近年、半導体材料として有機材料を用いた有機薄膜トランジスタが注目を集めている。有機薄膜トランジスタにおいては、半導体材料、導電性材料および絶縁性材料などの溶液を塗布・印刷技術などのウェット成膜法を用いることにより、低温でのプラスチック基板上へのデバイス形成、および低コストでのデバイス製造の可能性がある。また、印刷法を用いることで成膜とパターニングの工程とを同時に行うことが可能となり、従来のフォトリソグラフィプロセスを用いる真空成膜プロセスと比較して、材料利用効率を高くできる。さらに、現像、エッチング工程を必要としないことから、環境負荷が少ないという点でも期待されている (非特許文献 1)。

【先行技術文献】

【非特許文献】

【0005】

【非特許文献 1】 T. Minari, M. Kano, T. Miyadera, S. D. Wang, Y. Aoyagi, and K. Tsukagoshi, "Surface selective deposition of molecular semiconductors for solution-based integration of organic field-effect transistors", Applied Physics Letters, 94, 093307 (2009)

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】

【0006】

薄膜トランジスタの素子構造としては、一般的に、半導体層上に絶縁層を介してゲート電極を形成するトップゲート構造とゲート電極上に絶縁層を形成し、その上に半導体層を形成する構成のボトムゲート構造の2つが知られている。薄膜トランジスタの作製という点では、半導体層が薄膜トランジスタ作製工程の初期に形成されるトップゲート構造よりも、ゲート電極、絶縁層、ソース電極、ドレイン電極の形成された後に半導体層を形成するボトムゲート構造の方が、薄膜トランジスタ作製工程における半導体層への熱負荷などのダメージが小さく好ましい。またボトムゲート構造の方が、素子構成が簡易である。このような点から、印刷法による薄膜トランジスタの作製には、ボトムゲート構造を採用することが好ましい。

10

【0007】

また、印刷法によって形成される薄膜トランジスタにおいては、従来のフォトリソグラフィプロセスと比較してアライメント精度やパターンニング精度の面で劣るため、歩留まりを考慮して、薄膜トランジスタの各層の寸法に余裕を持たせて設計することが好ましい。

【0008】

しかしながら、薄膜トランジスタの各層の寸法に余裕を持たせて設計すると、薄膜トランジスタの面積が大きくなる。このような薄膜トランジスタをアクティブマトリクス方式の画像表示装置の駆動に用いた場合、補助容量として機能するキャパシタ電極に使用可能な領域が制限されるため、十分な静電容量を得ることが困難となる。その結果、画像表示装置の電圧保持率が低下し、画像表示装置の表示要素の書き換えが困難となるため、表示品位の低下または書き換え回数の増加にともなう書き換え時間の増加および消費電力の増大などの問題が生じる。

20

【0009】

また、有機薄膜トランジスタにおいては、その半導体層が酸化物半導体などと比較して半導体層の特性（移動度）が小さいことから、より高い素子特性（半導体特性）を得るためには、大きなサイズのチャネル領域が必要となる。さらに前述したように印刷寸法精度に余裕を持たせて有機薄膜トランジスタを作製し、画像表示装置とする場合は、その開口率を大きく保つために、フィールドシールドピクセル構造と呼ばれる、上部画素電極を有する薄膜トランジスタ構造が好適に用いられる。

30

【0010】

しかしながら、フィールドシールドピクセル構造を採用した場合、ドレイン電極に接続されている上部画素電極に印加される電圧が、半導体層のチャネル領域におけるバックチャネル部に影響し、有機薄膜トランジスタの素子特性に変化が生じてしまう。特に、大きな駆動電圧で動作させる素子として利用する場合は、その影響は顕著となり、有機薄膜トランジスタの順方向特性と逆方向特性とに変化を生じさせることとなる。

【0011】

本発明は、以上の点を鑑みなされたものであり、フィールドシールドピクセル型ボトムゲート構造の有機薄膜トランジスタにおいて、十分な静電容量を確保しつつ、半導体特性を維持しながら安定的に駆動可能な有機薄膜トランジスタ、その製造方法、アクティブマトリクスアレイおよび画像表示装置を提供することを目的とする。

40

【課題を解決するための手段】

【0012】

上記課題を解決するための本発明の一面は、絶縁性の基板と、基板上に形成されたゲート電極と、基板およびゲート電極を覆うように形成された第一の絶縁層と、第一の絶縁層上に形成されたソース電極、ドレイン電極、および有機半導体材料を含む半導体層と、少なくとも半導体層、ソース電極、およびドレイン電極の一部を覆うように形成され第二の絶縁層と、第二の絶縁層上に、平面視において少なくとも半導体層に重なるように形成された第一のキャパシタ電極と、第二の絶縁層および第一のキャパシタ電極を覆うように形成された第三の絶縁層と、第三の絶縁層上に形成された、ドレイン電極と電氣的に接続

50

された上部画素電極とを含む有機薄膜トランジスタである。

【0013】

また、絶縁性の基板の上に、ゲート電極と同層に第二のキャパシタ電極をさらに有してもよい。

【0014】

また、第二の絶縁層の膜厚が第一の絶縁層および第三の絶縁層の膜厚よりも厚くてもよい。

【0015】

また、第三の絶縁層の膜厚が第一の絶縁層および第二の絶縁層の膜厚よりも薄くてもよい。

【0016】

また、第三の絶縁層の比誘電率が第二の絶縁層の比誘電率よりも大きくてもよい。

【0017】

また、第一のキャパシタ電極と、上部画素電極とが平面視において重なった領域の面積が上部画素電極の面積の80%以上であってもよい。

【0018】

また、第一のキャパシタ電極と、基板とが平面視において重なる面積が基板の面積の85%以上であってもよい。

【0019】

第一のキャパシタ電極は、第二の絶縁層と第三の絶縁層とを連通するビアホールを備え、平面視においてビアホール以外の領域において第二の絶縁層の上面全体を覆っていてもよい。

【0020】

また、本発明の他の局面は、絶縁性の基板の上にゲート電極を設ける工程と、ゲート電極上に第一の絶縁層を設ける工程と、第一の絶縁層上にソース電極およびドレイン電極を離間して設ける工程と、ソース電極とドレイン電極との間に有機半導体材料を含む半導体層を設ける工程と、少なくとも半導体層、ソース電極、およびドレイン電極の一部の上に第二の絶縁層を設ける工程と、第二の絶縁層上に、平面視において少なくとも半導体層に重なるように第一のキャパシタ電極を設ける工程と、第二の絶縁層および第一のキャパシタ電極上に第三の絶縁層を設ける工程と、第三の絶縁層上に、ドレイン電極と電気的に接続された上部画素電極を設ける工程とを含む、有機薄膜トランジスタの製造方法である。

【0021】

また、本発明の他の局面は、上述の有機薄膜トランジスタを配列したアクティブマトリクスアレイであって、当該アクティブマトリクスアレイにおける有機薄膜トランジスタの第一のキャパシタ電極が周囲の隣接した4つ以上の有機薄膜トランジスタの第一のキャパシタ電極と接続されている、アクティブマトリクスアレイである。

【0022】

また、本発明の他の局面は、上述の有機薄膜トランジスタを配列したアクティブマトリクスアレイであって、当該アクティブマトリクスアレイにおける有機薄膜トランジスタにおいて、隣接するすべての有機薄膜トランジスタの第一のキャパシタ電極同士が接続されている、アクティブマトリクスアレイである。

【0023】

また、本発明の他の局面は、上述のアクティブマトリクスアレイを用いた画像表示装置である。

【発明の効果】

【0024】

本発明によれば、フィールドシールドピクセル型ボトムゲート構造の有機薄膜トランジスタにおいて、十分な静電容量を確保しつつ、半導体特性を維持しながら安定的に駆動可能な有機薄膜トランジスタ、その製造方法、アクティブマトリクスアレイおよび画像表示装置を提供することが可能となる。

10

20

30

40

50

【図面の簡単な説明】

【0025】

【図1】図1は、本発明の第1の実施の形態に係る有機薄膜トランジスタの概略断面図である。

【図2】図2は、本発明の第2の実施の形態に係る有機薄膜トランジスタの概略断面図である。

【図3】図3は、本発明の第3の実施の形態に係る有機薄膜トランジスタの概略断面図である。

【図4】図4は、比較例に係る有機薄膜トランジスタの概略断面図である。

【図5】図5は、実施例1および比較例に係る有機薄膜トランジスタの伝達特性のグラフである。

10

【図6】図6は、本発明の第1の実施の形態に係るアクティブマトリクスアレイの概略平面図である。

【図7】図7は、本発明の第2の実施の形態および第3の実施の形態に係るアクティブマトリクスアレイの概略平面図である。

【発明を実施するための形態】

【0026】

以下、本発明の実施の形態を、図面を参照しつつ、説明する。なお各実施の形態において、同一または対応する構成要素については、同一の符号を付け、実施の形態の間において重複する説明は省略する。

20

【0027】

図1は、本発明の第1の実施の形態に係る有機薄膜トランジスタ100を示す概略断面図であり、図2は、本発明の第2の実施の形態に係る有機薄膜トランジスタ101を示す概略断面図であり、図3は本発明の第3の実施の形態に係る有機薄膜トランジスタ102を示す概略断面図である。

【0028】

有機薄膜トランジスタ100、101、102は、絶縁性の基板1の上に形成されたゲート電極2と、第一の絶縁層3と、ソース電極4、ドレイン電極5、および有機半導体材料を含む半導体層6と、第二の絶縁層7と、第一のキャパシタ電極8と、第三の絶縁層9と、上部画素電極10とを少なくとも備えている。

30

【0029】

また、有機薄膜トランジスタ102は有機薄膜トランジスタ100の構成に加え、第二のキャパシタ電極11をさらに備えている。

【0030】

図1～図3に示すように、有機薄膜トランジスタ100、101、102は、基板1上にゲート電極2が形成されており、基板1およびゲート電極2上に第一の絶縁層3が形成されており、第一の絶縁層3上にソース電極4、ドレイン電極5、および半導体層6が形成されており、ソース電極4、ドレイン電極5の少なくとも一部、および半導体層6上に第二の絶縁層7が形成されており、第二の絶縁層上7に第一のキャパシタ電極8が形成されており、第一のキャパシタ電極8上の少なくとも一部に第三の絶縁層9が形成されており、第三の絶縁層9上にドレイン電極5と電気的に接続されている上部画素電極10が形成されている。第一のキャパシタ電極8は、平面視において上部画素電極10の少なくとも一部と重なっている。このように、第一のキャパシタ電極8を形成する位置を他の電極が設けられていない第二の絶縁層7上とすることで、第一のキャパシタ電極8を広い面積で形成できる。このため、第一のキャパシタ電極8と上部画素電極10との間で大きな静電容量を生じさせることが可能になる。また、第一のキャパシタ電極8は平面視において少なくとも前記半導体層6に重なるように形成されている。これにより、上部画素電極10に印加される電圧の、半導体層6のバックチャネル部への影響を遮断できるため、有機薄膜トランジスタ100、101、102を大きな駆動電圧で動作させた場合の順方向特性と逆方向特性との変化を抑制することができる。

40

50

【0031】

図1に示すように、有機薄膜トランジスタ100では、ドレイン電極5と上部画素電極10とは、第二の絶縁層7および第三の絶縁層9に形成されたビアホールを介して接続されている。また、図2、図3に示すように、有機薄膜トランジスタ101、102では、ドレイン電極5と上部画素電極10とは、第二の絶縁層7、第一のキャパシタ電極8、および第三の絶縁層9に形成されたビアホールを介して接続されている。そして、図2、図3に示すように、有機薄膜トランジスタ101、102では、第一のキャパシタ電極8は、平面視においてビアホール以外の領域において第二の絶縁層7の上面全体を覆うように形成されている。これにより、第一のキャパシタ電極8をより広い面積で形成できるため、第一のキャパシタ電極8と上部画素電極10との間に生じる静電容量をより大きくすることができる。

10

【0032】

図3に示すように、有機薄膜トランジスタ102は、基板1上に第二のキャパシタ電極11がさらに形成され、第二のキャパシタ電極11は、第一の絶縁層3を挟んで平面視において、ドレイン電極5の少なくとも一部と重なっている。

【0033】

図6は、本発明の第1の実施の形態に係るアクティブマトリクスアレイ110の概略平面図である。なお、図6では、第一のキャパシタ電極8の形状を明確にするため、第三の絶縁層9および上部画素電極10の記載は省略する。アクティブマトリクスアレイ110は、有機薄膜トランジスタ100をマトリクス状に配列して形成される。図6に示すように、アクティブマトリクスアレイ110において、各有機薄膜トランジスタ100の第一のキャパシタ電極8は隣接する4つの有機薄膜トランジスタ100の第一のキャパシタ電極8と配線を介して電氣的に接続されて形成されている。

20

【0034】

図7は、本発明の第2の実施の形態および第3の実施の形態に係るアクティブマトリクスアレイ111、112の概略平面図である。なお、図7でも、第一のキャパシタ電極8の形状を明確にするため、第三の絶縁層9および上部画素電極10の記載は省略する。アクティブマトリクスアレイ111、112は、それぞれ有機薄膜トランジスタ101、有機薄膜トランジスタ102をマトリクス状に配列して形成される。上述のように、有機薄膜トランジスタ101、102では、第一のキャパシタ電極8は、平面視においてビアホール以外の領域において第二の絶縁層7を覆うように形成されている。このため、図7に示すように、アクティブマトリクスアレイ111、112において、各有機薄膜トランジスタ101、102の第一のキャパシタ電極8は隣接する全ての有機薄膜トランジスタ100、101の第一のキャパシタ電極8と接することにより電氣的に接続されて形成されている。

30

【0035】

有機薄膜トランジスタ100、101と有機薄膜トランジスタ102との相違点は、第二のキャパシタ電極11の有無である。図3に示すように、有機薄膜トランジスタ102に第二のキャパシタ電極11を形成することにより、ドレイン電極5と第二のキャパシタ電極11との間に静電容量が生じるため、有機薄膜トランジスタの画素電極の静電容量をさらに大きくすることが可能となる。

40

【0036】

また、有機薄膜トランジスタ100、101、102、またはこれを用いたアクティブマトリクスアレイ110、111、112に、図示しない表示要素と、図示しない対向電極と、図示しない第二の基板とを設けることにより、画像表示装置とすることができる。対向電極および第二の基板は使用する表示要素の種類により、その構造は適宜変更することができる。

【0037】

以下、有機薄膜トランジスタ100、101、102の各構成要素について、有機薄膜トランジスタ100、101、102の製造工程に沿って説明する。

50

【0038】

初めに、基板1を準備する。基板1の材料としては、ポリカーボネート、ポリエチレンサルファイド、ポリエーテルスルホン、ポリエチレンテレフタレート、ポリエチレンナフタレート、シクロオレフィンポリマー、トリアセチルセルロース、ポリビニルフルオリドフィルム、エチレン-テトラフルオロエチレン共重合樹脂、耐候性ポリエチレンテレフタレート、耐候性ポリプロピレン、ガラス繊維強化アクリル樹脂フィルム、ガラス繊維強化ポリカーボネート、ポリイミド、フッ素系樹脂、環状ポリオレフィン系樹脂、ガラス、石英ガラスなどを使用することができるが、これらに限定されるものではない。これらは単独で使用してもよいが、2種以上を積層した複合の基板1として使用することもできる。

10

【0039】

基板1が有機物フィルムである場合は、有機薄膜トランジスタ100、101、102の耐久性を向上させるために透明のガスバリア層(図示せず)を形成することもできる。ガスバリア層の材料としては酸化アルミニウム(Al_2O_3)、酸化珪素(SiO)、窒化珪素(SiN)、酸化窒化珪素($SiON$)、炭化珪素(SiC)およびダイヤモンドライクカーボン(DLC)などが挙げられるがこれらに限定されるものではない。また、これらのガスバリア層は2層以上積層して使用することもできる。ガスバリア層は有機物フィルムを用いた基板1の片面だけに形成してもよいし、両面に形成しても構わない。ガスバリア層は真空蒸着法、イオンプレーティング法、スパッタリング法、レーザーアブレーション法、プラズマCVD(Chemical Vapor Deposition)法、ホットワイヤーCVD法およびゾル-ゲル法などを用いて形成することができるが本発明ではこれらに限定されるものではない。

20

【0040】

また、基板1上に接して形成されるゲート電極2および第一の絶縁層3と基板1との密着性を向上させるために密着層を設けることもできるし、基板1の表面に表面処理などを施しても良い。

【0041】

次に、基板1上に、ゲート電極2を形成する。ゲート電極2、ソース電極4、ドレイン電極5、第一のキャパシタ電極8、および第二のキャパシタ電極11は、電極部分と配線部分とが明確に分かれている必要はなく、以下では特に各有機薄膜トランジスタ100、101の構成要素として電極と呼称している。

30

【0042】

ゲート電極2には、アルミニウム(Al)、銅(Cu)、モリブデン(Mo)、銀(Ag)、クロム(Cr)、チタン(Ti)、金(Au)、白金(Pt)、タングステン(W)、マンガン(Mn)、ニオブ(Nb)、タンタル(Ta)などの金属材料や、酸化インジウム(InO)、酸化スズ(SnO)、酸化亜鉛(ZnO)、酸化インジウムスズ(ITO)、酸化インジウム亜鉛(IZO)などの導電性金属酸化物材料を用いることができるが、これらに限定されるものではない。これらの材料は単層で用いても構わないし、積層および合金として用いても構わない。

40

【0043】

ゲート電極2の形成には、真空蒸着法、スパッタ法などの真空成膜法や、導電性材料の前駆体などを使用するゾル-ゲル法やナノ粒子を使用する方法、それらをインク化して、スクリーン印刷、凸版印刷、インクジェット法などのウェット成膜法で形成する方法などが使用できるが、これらに限定されず、公知一般の方法を用いることができる。パターンニングは、例えばフォトリソグラフィ法を用いてパターン形成部分をレジストなどにより保護し、エッチングによって不要部分を除去して行うこともできるし、印刷法などを用いて直接パターンニングすることもできるが、これについてもこれらの方法に限定されず、公知一般のパターンニング方法を用いることができる。

【0044】

さらに、有機薄膜トランジスタ102では、上述のように、有機薄膜トランジスタのキ

50

ャパシタ容量を大きくするために、第二のキャパシタ電極 11 を基板 1 上に設ける。第二のキャパシタ電極 11 は、ゲート電極 2 と同様の材料および方法によって形成することができるが、別の材料および方法などを用いて形成しても良い。

【0045】

次に、第一の絶縁層 3 を形成する。第一の絶縁層 3 は、ゲート電極 2、ソース電極 4、およびドレイン電極 5 などの電極との間を電氣的に絶縁するために、少なくともゲート電極 2 上に設けられるが、ゲート電極 2 の外部およびその他の電極との接続に使用される配線部やパッド部を除いて基板 1 全面に設けても良い。

【0046】

第一の絶縁層 3 には、酸化珪素 (SiO_x)、酸化アルミニウム (AlO_x)、酸化 tantalum (TaO_x)、酸化イットリウム (YO_x)、酸化ジルコニウム (ZrO_x)、酸化ハフニウム (HfO_x) などの酸化物系絶縁材料や窒化珪素 (SiN_x)、酸化窒化珪素 (SiON) や、ポリメチルメタクリレート (PMMA) 等のポリアクリレート、ポリビニルアルコール (PVA)、ポリビニルフェノール (PVP) などの有機系絶縁材料などを使用することができるが、これらに限定されるものではない。これらは単層または 2 層以上積層してもよいし、無機系 - 有機系のハイブリッド薄膜としてもよいし、成長方向に向けて組成を傾斜したものでも構わない。

【0047】

第一の絶縁層 3 は、有機薄膜トランジスタ 100、101、102 におけるリーク電流を抑えるために、その抵抗率が 10^{11} cm 以上、より好ましくは 10^{14} cm 以上であることが望ましい。

【0048】

次に、ソース電極 4 およびドレイン電極 5 を形成する。ソース電極 4 およびドレイン電極 5 は、離間して形成されており、ソース電極 4 とドレイン電極 5 とをそれぞれ別の工程および別の材料で形成しても良いが、第一の絶縁層 3 上に同層に形成される場合には、ソース電極 4 およびドレイン電極 5 を同時に形成することが好ましい。

【0049】

ソース電極 4 およびドレイン電極 5 は、ゲート電極 2 と同様の導電性材料を用いることができる。また、それらは積層して用いてもよいし、合金などとして用いることもできる。

【0050】

ソース電極 4 およびドレイン電極 5 の形成には、真空蒸着法、スパッタ法などの真空成膜法や、導電性材料の前駆体などを使用するゾル - ゲル法やナノ粒子を使用する方法、それらをインク化して、スクリーン印刷、凸版印刷、インクジェット法などのウェット成膜法で形成する方法などが使用できるが、これらに限定されず、公知一般の方法を用いることができる。パターンニングは、例えばフォトリソグラフィ法を用いてパターン形成部分をレジストなどにより保護し、エッチングによって不要部分を除去して行うこともできるし、印刷法などを用いて直接パターンニングすることもできるが、これについてもこれらの方法に限定されず、公知一般のパターンニング方法を用いることができる。

【0051】

ソース電極 4 およびドレイン電極 5 については、半導体層 6 よりもソース電極 4 およびドレイン電極 5 を先に形成するボトムコンタクト構造としてもよいし、半導体層 6 の形成後に、ソース電極 4 およびドレイン電極 5 を形成するトップコンタクト構造としてもよい。

【0052】

また、ボトムコンタクト構造を適用する場合においては、ソース電極 4 およびドレイン電極 5 は、半導体層 6 との電氣的接続における接触抵抗を低下させるために、表面処理などを用いることができる。具体的には、ソース電極 4 およびドレイン電極 5 表面に自己組織化単分子膜 (SAM: Self-Assembled-Monolayer) のような分子膜を形成することにより、電極表面の仕事関数を変化させることが可能である。

10

20

30

40

50

【0053】

次に、ソース電極4およびドレイン電極5を接続するように、ソース電極4とドレイン電極5との間に半導体層6が形成される。ソース電極4およびドレイン電極5を半導体層6で接続し、有機薄膜トランジスタとして機能する半導体層6の領域をチャンネル領域と呼称することが一般的であり、本発明においてもこのような名称を使用することがある。

【0054】

半導体層6には、ペンタセンのような低分子有機半導体材料、およびそれらの誘導体や、ポリチオフェン、ポリアリルアミン、フルオレンピチオフェン共重合体のような高分子有機半導体材料、およびそれらの誘導体などを用いることができるが、これらに限定されるものではない。

10

【0055】

半導体層6は、有機半導体材料を溶解または分散させた溶液をインクとして用いる凸版印刷、スクリーン印刷、インクジェット、ノズルプリンティングなどのウェット成膜方法で形成することもできるし、有機半導体材料の粉末や結晶を真空状態で蒸着する方法などで形成することもできる。半導体層6の形成方法は、これらに限定されるものではなく、公知一般の方法を使用することも可能である。ウェット成膜（印刷）を行った場合、半導体層6を形成するために乾燥、焼成を行うことがある。本願では、乾燥を含めて焼成と言うことがある。

【0056】

また、本発明の実施の形態には図示していないが、半導体層6上には、半導体層6を保護するための保護層を設けることもできる。

20

【0057】

次に、少なくとも半導体層6のチャンネル領域を覆うように第二の絶縁層7を形成する。第二の絶縁層7は、有機薄膜トランジスタ100、101、102における各電極の絶縁性の確保のため、チャンネル領域以外にもソース電極4とその配線およびドレイン電極5などの電極上の外部や他の電極との接続部を除く、第一の絶縁層3全面に形成することもできるし、適宜形成する領域を調整することができる。

【0058】

第二の絶縁層7には、酸化珪素(SiO_x)、酸化アルミニウム(AlO_x)、酸化 tantalum (TaO_x)、酸化イットリウム(YO_x)、酸化ジルコニウム(ZrO_x)、酸化ハフニウム(HfO_x)などの酸化物系絶縁材料や窒化珪素(SiN_x)、酸化窒化珪素(SiON)や、ポリメチルメタクリレート(PMMA)等のポリアクリレート、ポリビニルアルコール(PVA)、ポリビニルフェノール(PVP)、フッ素樹脂などの有機系絶縁材料などを使用することができるが、これらに限定されるものではない。これらは単層または2層以上積層してもよいし、無機系・有機系のハイブリッド薄膜としても良いし、成長方向に向けて組成を傾斜したものでも構わない。

30

【0059】

第二の絶縁層7は、有機薄膜トランジスタ100、101、102におけるリーク電流を抑えるために、その抵抗率が 10^{11} cm以上、より好ましくは 10^{14} cm以上であることが望ましい。

40

【0060】

第二の絶縁層7の膜厚は、第一の絶縁層3および第三の絶縁層9よりも厚い膜厚で形成されることが好ましい。第一のキャパシタ電極8は上部画素電極10に印加される電圧の、半導体層6のバックチャンネル部への影響を遮断する効果を有するものであり、本発明の有機薄膜トランジスタ100、101、102においては、第一の絶縁層3を介してゲート電極2に印加される電圧により半導体層6に流れる電流を制御するが、第二の絶縁層7の膜厚が第一の絶縁層3よりも薄い膜厚で形成された場合、半導体層6と第一のキャパシタ電極8の間に生じる静電容量が、ゲート電極2と半導体層6の間に生じる静電容量より大きくなる可能性があり、第一のキャパシタ電極8に印加される電圧によっては、それが半導体層6のバックチャンネル部に作用し、有機薄膜トランジスタ100、101、102

50

の素子特性が変化してしまう可能性がある。したがって、半導体層 6 の導電性をゲート電極 2 の電圧で確実に制御するためには、第二の絶縁層 7 の膜厚を第一の絶縁層 3 よりも厚い膜厚で形成することが好ましい。

【0061】

第二の絶縁層 7 の比誘電率について、比誘電率の小さい材料を選択することにより、第一のキャパシタ電極 8 に印加される電圧が半導体層 6 のバックチャネル部に与える影響をより小さくすることが可能である。一般的に、絶縁材料の比誘電率が小さいほうが、その絶縁層に蓄えられる静電容量は小さくなるため、第一のキャパシタ電極 8 と半導体層 6 の間に生じる静電容量を小さくし、半導体層 6 への影響を低減するためには、第二の絶縁層 7 の比誘電率は、5 以下、さらに好ましくは、4 以下であることが好ましい。

10

【0062】

また、本発明の有機薄膜トランジスタ 100、101、102 を用いる画像表示装置においては、安定的な駆動を実現するのに十分な補助容量を有することが好ましく、本発明の薄膜トランジスタ 100、101、102 の構造においては、第一のキャパシタ電極 8 とドレイン電極 5 および上部画素電極 10 との間に生じる静電容量を補助容量として用いることとなる。しかしながら、前記の理由により第 2 の絶縁層 7 の膜厚は、有機薄膜トランジスタ 100、101、102 の素子特性を安定させるという面から考慮すると、膜厚が厚い方が好ましく、その結果、第一のキャパシタ電極 8 とドレイン電極 5 の間に生じる静電容量は低下することとなる。したがって、十分な補助容量を確保するためには、第一のキャパシタ電極 8 と上部画素電極 10 の間で生じる静電容量を大きくする必要があるので、第三の絶縁層 9 の膜厚を第二の絶縁層 7 の膜厚と比べてより薄くすることが好ましい。

20

【0063】

第二の絶縁層 7 の形成方法は、真空蒸着法、スパッタ法などの真空成膜法や、金属錯体などを前駆体として使用するゾル-ゲル法やナノ粒子などを分散したインクをスリットコート、スピンコート、スクリーン印刷、凸版印刷、インクジェットなどのウェット成膜法で形成する方法などが使用できるが、これらに限定されず、公知一般の方法を用いることができる。

【0064】

次に、第二の絶縁層 7 上の、平面視において少なくともチャネル領域と重なる領域に第一のキャパシタ電極 8 を形成する。第一のキャパシタ電極 8 は、先に示したゲート電極 2、ソース電極 4 およびドレイン電極 5 と同様の材料および方法によって形成することができる。

30

【0065】

第一のキャパシタ電極 8 は、有機薄膜トランジスタ 100、101、102 の上部画素電極 10 に印加される電圧が半導体 6 のチャネル領域に与える影響を遮断する目的で、平面視において少なくとも半導体層 6 に重なることにより、第一のキャパシタ電極 8 の少なくとも一部によって、チャネル領域が覆われるように形成される。

【0066】

第一のキャパシタ電極 8 は、当該有機薄膜トランジスタ 100、101、102 を配列してアクティブマトリクスアレイ 110、111、112 を形成する際には、ゲート電極 2 やソース電極 4 と同様に配線などによって隣接する有機薄膜トランジスタ 100、101、102 の第一のキャパシタ電極 8 と接続される。特に本発明においては、第一のキャパシタ電極 8 は周囲の隣接した 4 つ以上の有機薄膜トランジスタの第一のキャパシタ電極 8 と接続されることが好ましく、さらに好ましくは、周囲の隣接する全ての有機薄膜トランジスタの第一のキャパシタ電極 8 同士が接続される。第一のキャパシタ電極 8 同士の接続は、特に配線部や電極部などに分かれている必要はなく、有機薄膜トランジスタの構造に合わせて適宜その形状は調整することができる。

40

【0067】

このようにして周囲の隣接する有機薄膜トランジスタ 100、101、102 の第一の

50

キャパシタ電極 8 同士を接続することにより、第一のキャパシタ電極 8 を作製する際に一部の第一のキャパシタ電極 8 のパターンに不良が生じた場合においても、アクティブマトリクスアレイ 110、111、112 において断線することなく、第一のキャパシタ電極 8 同士の接続が確保される。

【0068】

また、上述のようにアクティブマトリクスアレイ 110 では、第一のキャパシタ電極 8 は隣接する 4 つの有機薄膜トランジスタ 100 の第一のキャパシタ電極 8 と配線を介して電氣的に接続されている。このように形成された各有機薄膜トランジスタ 100 は 4 つの配線のうちの少なくとも 1 箇所が接続されていれば有機薄膜トランジスタとして動作することができる。したがって、アクティブマトリクスアレイ 110 は第一のキャパシタ電極 8 間の配線が断線することによる有機薄膜トランジスタの動作不良を抑制することができる。

10

【0069】

したがって、このような構成にすることで、第二の絶縁層 7 にフッ素系樹脂のような密着性の低い材料を用いた場合においても、上記のような理由から第一のキャパシタ電極 8 の断線を防止するか、有機薄膜トランジスタの動作不良を抑制することが可能となる。特に印刷法のような手法では、上記のように第一のキャパシタ電極 8 を形成することにより、顕著な効果が得られる。

【0070】

第一のキャパシタ電極 8 は、上部画素電極 10 に印加される電圧の影響をより効率的に遮断するため、および上部画素電極 10 との間により大きな静電容量を生じるように、その面積が基板 1 の面積の 85% 以上になるよう形成されることが好ましい。

20

【0071】

次に、少なくとも第一のキャパシタ電極 8 の上に、第三の絶縁層 9 を形成する。第三の絶縁層 9 は、有機薄膜トランジスタ 100、101、102 における第一のキャパシタ電極 8 と上部画素電極 10 との間の絶縁性の確保のために設けられるが、第一のキャパシタ電極 8 上以外にも外部や他の電極との接続部を除く、第二の絶縁層 7 上に形成することもできるし、適宜形成する領域を調整することができる。

【0072】

第三の絶縁層 9 には、酸化珪素 (SiO_x)、酸化アルミニウム (AlO_x)、酸化 tantalum (TaO_x)、酸化イットリウム (YO_x)、酸化ジルコニウム (ZrO_x)、酸化ハフニウム (HfO_x) などの酸化物系絶縁材料や窒化珪素 (SiNx)、酸化窒化珪素 (SiON) や、ポリメチルメタクリレート (PMMA) 等のポリアクリレート、ポリビニルアルコール (PVA)、ポリビニルフェノール (PVP)、フッ素樹脂などの有機系絶縁材料などを使用することができるが、これらに限定されるものではない。これらは単層または 2 層以上積層してもよいし、無機系 - 有機系のハイブリッド薄膜としてもよいし、成長方向に向けて組成を傾斜したものでも構わない。

30

【0073】

第三の絶縁層 9 の形成方法は、真空蒸着法、スパッタ法などの真空成膜法や、金属錯体などを前駆体として使用するゾル - ゲル法やナノ粒子を分散したインクをスリットコート、スピコート、スクリーン印刷、凸版印刷、インクジェットなどのウェット成膜法で形成する方法などが使用できるが、これらに限定されず、公知一般の方法を用いることができる。

40

【0074】

第三の絶縁層 9 は、第一のキャパシタ電極 8 および上部画素電極 10 の間に形成され、第一のキャパシタ電極 8 および上部画素電極 10 が、平面視において重なった領域において静電容量を生じさせる目的で形成されている。一般的に、絶縁層の材料として、比誘電率の大きな材料を用いることで、同一膜厚においても、より大きな静電容量を得ることが可能となる。また、前述のとおり、第二の絶縁層 7 については、半導体層 6 に影響する電圧の影響を考慮すると、第二の絶縁層 7 の比誘電率は小さい方が好ましいため、第三の絶

50

縁層 9 の比誘電率は、第二の絶縁層 7 の比誘電率より大きい方が好ましい。その比誘電率は、3.0 以上、好ましくは 5 以上、さらに好ましくは、20 以上であることが好ましいが、これらに限定されるものではない。さらに、第三の絶縁層 9 の膜厚は、第一のキャパシタ電極 8 と上部画素電極 10 の間により大きな静電容量を生じるために、第一の絶縁層 3 及び第二の絶縁層 7 の膜厚よりも薄い方が好ましいが、第三の絶縁層 9 の絶縁性、有機薄膜トランジスタ 100、101、102 としての信頼性および作製工程の難易度などを考慮して、適宜調整することができる。

【0075】

次に、画像表示装置の開口率を向上させることと、先に述べた第一のキャパシタ電極 8 と第三の絶縁層 9 と共に、静電容量を生じさせる目的で、第三の絶縁層 9 の上にドレイン電極 5 と電氣的に接続された上部画素電極 10 が形成される。

10

【0076】

上部画素電極 10 と第一のキャパシタ電極 8 の重なり面積は、すなわち画像表示装置の補助容量として機能するキャパシタ面積であり、重なり面積が大きいほど、大きなキャパシタ容量を有し、画素電圧の電圧保持率を高く保つことが可能となる。一方、上部画素電極 10 と第一のキャパシタ電極 8 の重なり面積が小さく、キャパシタ容量が小さい場合は、電圧保持率が小さいため、本発明の有機薄膜トランジスタ 100、101、102 を画像表示装置とした際に、上部画素電極によって表示要素に印加される画素電圧が選択時間中に減衰し、画素電圧が低下した分だけ画像表示要素に印加される電圧が低下するため、その書き換え効率は低下し、表示品位が低下する。また、表示品位を保つためには書き換え回数を増やすという対策が可能ではあるが、画像書き換え回数の増加は、結果として、画像切り替え速度の低下や駆動時間の増加による消費電力の増大を招くこととなる。本発明の上部画素電極 10 は、第一のキャパシタ電極 8 との平面視における重なり面積が、50% 以上であれば、画像表示装置としての使用は可能な範囲ではあるが、より大きな補助容量を有し、画像表示装置としての表示品位を保ちつつ、より安定的に駆動させるためには、上部画素電極 10 と第一のキャパシタ電極 8 の重なり面積は、80% 以上、さらに好ましくは 85% 以上となるように形成されることが好ましい。

20

【0077】

上部画素電極 10 は、先に示したゲート電極 2、ソース電極 4、ドレイン電極 5 および第一のキャパシタ電極 8 と同様の材料および方法によって形成することができるが、これらに限定されず、公知一般の方法を用いることができる。

30

【0078】

有機薄膜トランジスタ 100、101、102 を用いて画像表示装置とする際は、図示しない表示要素、図示しない対向電極、図示しない対向基板が好適に設けられる。

【0079】

表示要素は、液晶、電気泳動粒子、または電気泳動粒子を含んだマイクロカプセルや有機エレクトロルミネッセンスなどが使用できる。画像表示装置においては、反射型、透過型のどちらかに限定されることなく、これら公知一般の表示要素を使用することが可能である。また、使用する表示要素によっては、1画素内に有機薄膜トランジスタ 100、101、102 を複数設置する構成を利用することも可能である。

40

【0080】

表示要素は、対向電極を形成した対向基板上に形成した後に、画素電極 10 を設けた有機薄膜トランジスタ 100、101、102 と合わせて、画像表示装置としても良いし、画素電極 10 上に形成した後に、対向電極および対向基板を積層して画像表示装置としても良く、使用する表示要素に合わせて、その工程を選択することが可能である。

【実施例 1】

【0081】

実施例 1 として、図 1 に示す有機薄膜トランジスタ 100 からなるアクティブマトリクスアレイ 110 を作製した。

【0082】

50

基板 1 として厚さ 0.7 mm の無アルカリガラスを使用した。基板 1 上に銀 (Ag) のナノ粒子を分散させた溶液をインクとしてインクジェット法を用いて、所望の形状にパターンニングし、180 で 1 時間焼成し、ゲート電極 2 を形成した。

【0083】

ゲート電極 2 を形成した基板 1 に、熱硬化性樹脂を塗布し、焼成して第一の絶縁層 3 を形成した。第一の絶縁層 3 の比誘電率は、3.3、膜厚は 1.0 μm である。

【0084】

その後、インクジェット法により、ゲート電極 2 と同様の方法によりソース電極 4 およびドレイン電極 5 を形成した。

【0085】

ソース電極 4 およびドレイン電極 5 を形成した基板に、有機半導体材料として、6,13-ビス(トリイソプロピルシリルエチニル)ペンタセン(TIPS-ペンタセン)を 0.1 重量パーセント濃度で溶解させたメシチレン溶液をインクジェット法によりパターンニングして焼成し、半導体層 6 を形成した。

【0086】

その後、フッ素樹脂をインクジェット法で塗布、焼成し、第二の絶縁層 7 を形成した。第二の絶縁層 7 の比誘電率は 2.4 であり、膜厚は 3.0 μm である。

【0087】

続いて、銀ナノ粒子を分散させた溶液をインクとして、ゲート電極 2、ソース電極 4 およびドレイン電極 5 と同様の方法により、第二の絶縁層 7 上に第一のキャパシタ電極 8 を形成した。

【0088】

第一のキャパシタ電極 8 上に感光性樹脂材料を塗布、露光、現像を行い、第三の絶縁層 9 を形成した。第三の絶縁層 9 の膜厚は 0.5 μm、比誘電率は 3.5 である。

【0089】

各第一のキャパシタ電極 8 は、図 6 に示すように、隣接する 4 つの有機薄膜トランジスタ 100 の第一のキャパシタ電極 8 と配線を介して接続され、導通するよう形成した。

【0090】

最後にスクリーン印刷法を用いて、第三の絶縁層 9 上に上部画素電極 10 を形成し、実施例 1 に係る有機薄膜トランジスタ 100 からなるアクティブマトリクスアレイ 110 を作製した。

【実施例 2】

【0091】

実施例 2 として、図 2 に示す有機薄膜トランジスタ 101 からなるアクティブマトリクスアレイ 111 を作製した。

【0092】

基板 1 として厚さ 0.7 mm の無アルカリガラスを使用した。基板 1 上に銀 (Ag) のナノ粒子を分散させた溶液をインクとしてインクジェット法を用いて、所望の形状にパターンニングし、180 で 1 時間焼成し、ゲート電極 2 を形成した。

【0093】

ゲート電極 2 を形成した基板 1 に、熱硬化性樹脂を塗布し、焼成して第一の絶縁層 3 を形成した。第一の絶縁層 3 の比誘電率は、3.3、膜厚は 1.0 μm である。

【0094】

その後、インクジェット法により、ゲート電極 2 と同様の方法によりソース電極 4 およびドレイン電極 5 を形成した。

【0095】

ソース電極 4 およびドレイン電極 5 を形成した基板に、有機半導体材料として、TIPS-ペンタセンを 0.1 重量パーセント濃度で溶解させたメシチレン溶液をインクジェット法によりパターンニングして焼成し、半導体層 6 を形成した。

【0096】

10

20

30

40

50

その後、フッ素樹脂をインクジェット法で塗布し、第二の絶縁層 7 を形成した。第二の絶縁層 7 の比誘電率は 2.4 であり、膜厚は 3.0 μm である。

【0097】

続いて、銀ナノ粒子を分散させた溶液をインクとして、ゲート電極 2、ソース電極 4 およびドレイン電極 5 と同様の方法により、第二の絶縁層 7 上に第一のキャパシタ電極 8 を形成した。

【0098】

各第一のキャパシタ電極 8 は、図 7 に示すように、隣接する全ての有機薄膜トランジスタ 101 の第一のキャパシタ電極 8 と接続され、導通するよう形成した。

【0099】

第一のキャパシタ電極 8 上に感光性樹脂材料を塗布、露光、現像を行い、第三の絶縁層 9 を形成した。第三の絶縁層 9 の膜厚は 0.5 μm 、比誘電率は 3.5 である。

【0100】

最後にスクリーン印刷法を用いて、第三の絶縁層 9 上に上部画素電極 10 を形成し、実施例 2 に係る有機薄膜トランジスタ 101 からなるアクティブマトリクスアレイ 111 を作製した。

【実施例 3】

【0101】

実施例 3 として、図 3 に示す有機薄膜トランジスタ 102 からなるアクティブマトリクスアレイ 112 を作製した。

【0102】

基板 1 として厚さ 0.7 mm の無アルカリガラスを使用した。基板 1 上に銀 (Ag) のナノ粒子を分散させた溶液をインクとしてインクジェット法を用いて、所望の形状にパターニングし、180 $^{\circ}\text{C}$ で 1 時間焼成し、ゲート電極 2 および第二のキャパシタ電極 11 を形成した。

【0103】

ゲート電極 2 および第二のキャパシタ電極 11 を形成した基板 1 に、熱硬化性樹脂を塗布し、焼成して第一の絶縁層 3 を形成した。第一の絶縁層 3 の比誘電率は、3.3、膜厚は 1.0 μm である。

【0104】

その後、ゲート電極 2 および第二のキャパシタ電極 11 と同様の方法により、インクジェット法でソース電極 4 およびドレイン電極 5 を形成した。

【0105】

ソース電極 4 およびドレイン電極 5 を形成した基板に、有機半導体材料として、TIPS-ペンタセンを 0.1 重量パーセント濃度で溶解させたメシチレン溶液をインクジェット法によりパターニングして焼成し、半導体層 6 を形成した。

【0106】

その後、フッ素樹脂をインクジェット法で塗布し、第二の絶縁層 7 を形成した。第二の絶縁層 7 の比誘電率は 2.4 であり、膜厚は 3.0 μm である。

【0107】

続いて、銀ナノ粒子を分散させた溶液をインクとして、ゲート電極 2、ソース電極 4 およびドレイン電極 5 と同様の方法により、第二の絶縁層 7 上に第一のキャパシタ電極 8 を形成した。

【0108】

各第一のキャパシタ電極 8 は、実施例 2 と同様に隣接する全ての有機薄膜トランジスタ 102 の第一のキャパシタ電極 8 と接続され、導通するよう形成した。

【0109】

第一のキャパシタ電極 8 上に感光性樹脂材料を塗布、露光、現像を行い、第三の絶縁層 9 を形成した。第三の絶縁層 9 の膜厚は 0.5 μm 、比誘電率は 3.5 である。

【0110】

10

20

30

40

50

最後にスクリーン印刷法を用いて、第三の絶縁層 9 上に上部画素電極 10 を形成し、実施例 3 に係る有機薄膜トランジスタ 102 からなるアクティブマトリクスアレイ 112 を作製した。

【比較例】

【0111】

比較例として図 4 に示す有機薄膜トランジスタ 200 からなる図示しないアクティブマトリクスアレイを作製した。

【0112】

基板 21 として厚さ 0.7 mm の無アルカリガラスを使用した。基板 21 上に銀 (Ag) のナノ粒子を分散させた溶液をインクとしてインクジェット法を用いて、所望の形状にパターニングし、180 で 1 時間焼成し、ゲート電極 22 および第一のキャパシタ電極 28 を形成した。

【0113】

ゲート電極 22 および第一のキャパシタ電極 28 を形成した基板に、熱硬化性樹脂を塗布し、焼成して第一の絶縁層 23 を形成した。第一の絶縁層 23 の比誘電率は、3.3、膜厚は 1.0 μm である。

【0114】

その後、ゲート電極 22 および第一のキャパシタ電極 28 と同様の方法により、インクジェット法でソース電極 24 およびドレイン電極 25 を形成した。

【0115】

ソース電極 24 およびドレイン電極 25 を形成した基板に、有機半導体材料として、ポリ(3-ヘキシルチオフェン)を 0.1 重量パーセント濃度で溶解させたメシチレン溶液をインクジェット法によりパターニングして焼成し、半導体層 26 を形成した。

【0116】

その後、フッ素樹脂をインクジェット法で塗布し、第二の絶縁層 27 を形成した。第二の絶縁層 7 の比誘電率は 2.4 であり、膜厚は 3.0 μm である。

【0117】

第二の絶縁層 27 上にスクリーン印刷法により上部画素電極 30 を形成し、比較例に係る有機薄膜トランジスタ 200 からなるアクティブマトリクスアレイを作製した。

【0118】

以上の工程により、実施例 1、2、3 および比較例に係るアクティブマトリクスアレイを作製した。実施例 1、実施例 2 および実施例 3 においては、第一のキャパシタ電極 8 を第二の絶縁層 7 上に、平面視において有機薄膜トランジスタ 100、101、102 のチャンネル領域を覆うように配置した。

【0119】

図 5 に、作製した実施例 1 および比較例に係る有機薄膜トランジスタの伝達特性の測定結果を示す。図 5 に示した有機薄膜トランジスタの伝達特性のグラフからも明らかのように、比較例に係る有機薄膜トランジスタ 200 においては、その伝達特性におけるオン電流の立ち上がりがデプレッション側(正側)となっているが、実施例 1 に係る有機薄膜トランジスタ 100 においては、よりエンハンスメント側(負側)になっている。これらの伝達特性におけるオン電流の立ち上がり電圧の差は、上部画素電極 10、30 に印加される電圧の半導体層 6、26 への影響の差であり、図 5 に示す結果は、本発明の実施例 1 に係る有機薄膜トランジスタ 100 においては、上部画素電極 10 の電圧の半導体層 6 への影響を効果的に遮断できていることを明確に示している。

【0120】

これにより、フィールドシールドピクセル型のボトムゲート構造の有機薄膜トランジスタ 100 において、第一のキャパシタ電極 8 を設けることにより、十分なキャパシタ電極面積を有することになるため、十分な静電容量を確保しながら、かつ上部画素電極 10 からの半導体層への影響を遮断することが可能となり、半導体特性を維持しながら安定的に駆動可能な有機薄膜トランジスタ 100 を形成することができた。

10

20

30

40

50

【 0 1 2 1 】

表 1 に実施例 1 ~ 3 及び比較例に係る有機薄膜トランジスタを用いて作製したアクティブマトリクスアレイの、上部画素電極の面積に対する第一のキャパシタ電極と上部画素電極とが平面視において重なった領域の面積の比、第一のキャパシタ電極による静電容量、および電圧保持率 (Voltage Holding Ratio: VHR) の値を示す。なお、静電容量の計算は式 (1) により行い、電圧保持率の計算は式 (2) により行った。

【 0 1 2 2 】

【表 1】

	第一のキャパシタ電極と 上部画素電極の 重なり面積比	第一のキャパシタ電極 による静電容量	電圧保持率
実施例 1	80%	1.81 pF	0.85
実施例 2	85%	2.13 pF	0.87
実施例 3	85%	2.34 pF	0.90
比較例	—	0.35 pF	0.48

10

【 0 1 2 3 】

【数 1】

$$C_s = \frac{\epsilon_0 \epsilon_r}{d} S_s \quad \dots \text{式(1)}$$

C_s : キャパシタ容量

ϵ_0 : 真空の誘電率

ϵ_r : 絶縁層の比誘電率

d : 絶縁層の膜厚

S_s : キャパシタ面積

30

【 0 1 2 4 】

【数 2】

$$VHR = \exp \left\{ \frac{R_p (C_s + C_p)}{T_f} \right\} \quad \dots \text{式(2)}$$

C_s : キャパシタ容量

T_f : 選択時間

C_p : 表示要素の 1 画素あたりの容量

R_p : 表示要素の 1 画素あたりの抵抗

40

【 0 1 2 5 】

実施例 1 の有機薄膜トランジスタ 100 からなるアクティブマトリクスアレイ 110 と実施例 2 の有機薄膜トランジスタ 101 からなるアクティブマトリクスアレイ 111 との違いは、図 6 および図 7 に示したように、第一のキャパシタ電極 8 が隣接した有機薄膜トランジスタの第一のキャパシタ電極 8 に接続されている数と、各々の有機薄膜トランジスタにおける上部画素電極 10 の面積に対する第一のキャパシタ電極 8 と上部画素電極 10 とが平面視において重なった領域の面積の比である。より多くの隣接する有機薄膜トラン

50

ジスタと接続するように第一のキャパシタ電極 8 を形成し、上部画素電極 10 の面積に対する第一のキャパシタ電極 8 と上部画素電極 10 とが平面視において重なる領域の面積の比を大きくすることにより、より大きな静電容量を得ることが可能となり、その結果、電圧保持率を高く保つことが可能となることが確認できた。

【0126】

また、実施例 3 においては、第二のキャパシタ電極 11 を形成することにより、さらに有機薄膜トランジスタ 102 の静電容量を増加させることができた。

【0127】

何れの実施例においても、第一のキャパシタ電極 8 を備えることにより、フィールドシールドピクセル型のボトムゲート構造の有機薄膜トランジスタにおいて、十分なキャパシタ電極面積を有することができるため、十分な静電容量を確保し、かつ上部画素電極電圧による半導体層への影響を遮断することができる。したがって、半導体特性を維持しながら、安定的に駆動可能な有機薄膜トランジスタ 100、101、102 が得られ、有機薄膜トランジスタ 100、101、102 を用いたアクティブマトリクスアレイの作製および画像表示装置の駆動を実現することが可能となった。

10

【0128】

以上説明したように、有機薄膜トランジスタ 100、101、102 は、第二の絶縁層 7 上に、平面視において少なくとも半導体層 6 に重なるように第一のキャパシタ電極 8 を形成することで、キャパシタ電極の面積を大きく保ち、十分な静電容量を得ることが可能となる。また、第一のキャパシタ電極 8 により半導体層 6 のチャネル領域への上部画素電極 10 に印加される電圧の影響を遮断することができるため、有機薄膜トランジスタの特性変化を抑制することが可能となる。

20

【0129】

したがって、本発明によれば、フィールドシールドピクセル型ボトムゲート構造の有機薄膜トランジスタにおいて、十分なキャパシタ電極面積を有し、十分な静電容量を確保でき、かつ上部画素電極に印加される電圧のチャネル領域における半導体層バックチャネル部への影響を遮断することで、半導体特性を維持しながら安定的に駆動可能な有機薄膜トランジスタ、その製造方法、アクティブマトリクスアレイおよび画像表示装置を提供することが可能である。

30

【産業上の利用可能性】

【0130】

本発明は、画像表示装置、または各種センサーなどに好適に利用可能である。

【符号の説明】

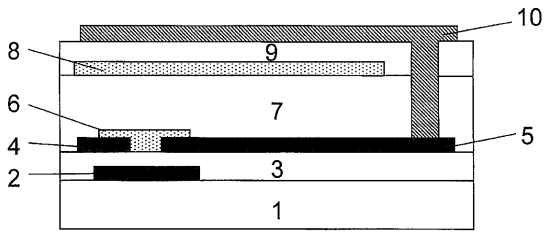
【0131】

- 1、21 基板
- 2、22 ゲート電極
- 3、23 第一の絶縁層
- 4、24 ソース電極
- 5、25 ドレイン電極
- 6、26 半導体層
- 7、27 第二の絶縁層
- 8、28 第一のキャパシタ電極
- 9 第三の絶縁層
- 10、30 上部画素電極
- 11 第二のキャパシタ電極
- 100、101、102、200 有機薄膜トランジスタ
- 110、111、112 アクティブマトリクスアレイ

40

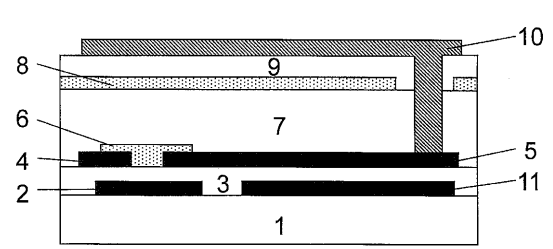
【 図 1 】

100



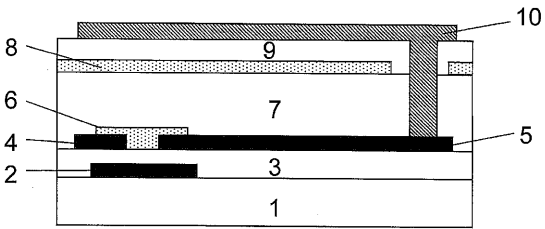
【 図 3 】

102



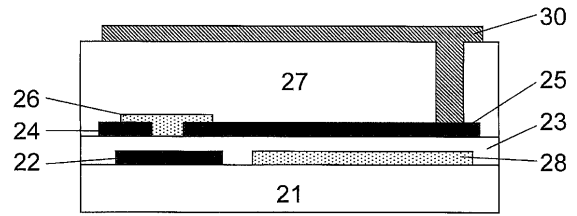
【 図 2 】

101

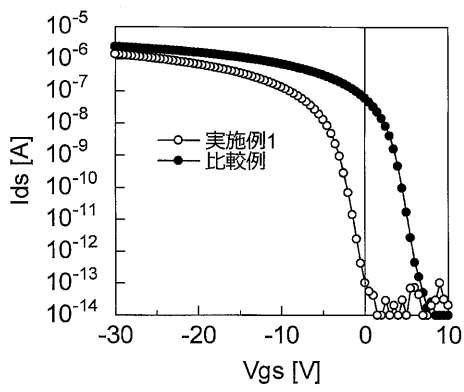


【 図 4 】

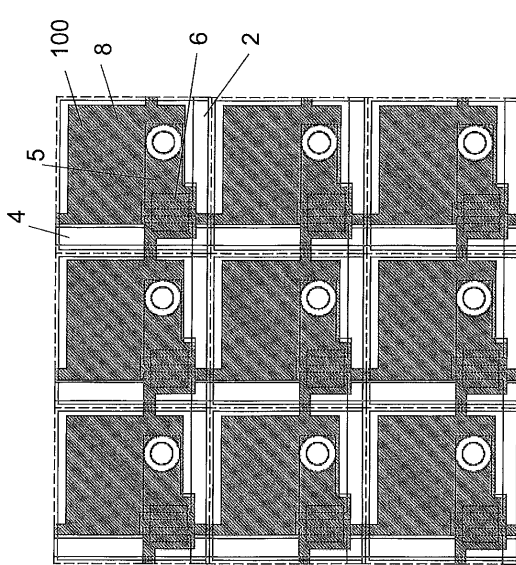
200



【 図 5 】

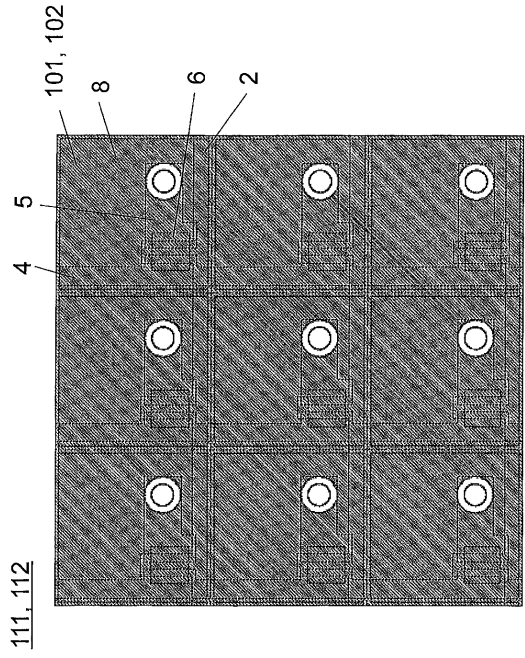


【 図 6 】



110

【 図 7 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2018/038701
A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. H01L29/786(2006.01)i, G09F9/30(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) Int.Cl. H01L29/786, G09F9/30		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Published examined utility model applications of Japan	1922-1996	
Published unexamined utility model applications of Japan	1971-2018	
Registered utility model specifications of Japan	1996-2018	
Published registered utility model applications of Japan	1994-2018	
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 10-91099 A (TOSHIBA CORP.) 10 April 1998, paragraphs [0039]-[0064], fig. 4, 5 (Family: none)	1-2
Y	WO 2008/084697 A1 (SONY CORP.) 17 July 2008, paragraph [0020], fig. 2 & JP 2008-171907 A & US 2010/0176381 A1, paragraph [0048], fig. 2 & KR 10-2009-0101225 A & CN 101595567 A & TW 200843117 A	1-2
Y	JP 2008-277370 A (SONY CORP.) 13 November 2008, paragraph [0030], fig. 5 (Family: none)	1-2
Y	WO 2013/099697 A1 (SHARP CORP.) 04 July 2013, paragraphs [0049]-[0065], fig. 3 & US 2014/0346504 A1, paragraphs [0058]-[0074], fig. 3 & CN 104011587 A & TW 201331687 A	3-5
Y	JP 9-318972 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 12 December 1997, paragraphs [0044]-[0103], fig. 3 & US 6771342 B1, column 7, line 7 to column 11, line 47, fig. 3B & KR 10-0442898 B1	3-5
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 19 December 2018 (19.12.2018)		Date of mailing of the international search report 08 January 2019 (08.01.2019)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.

国際調査報告		国際出願番号 PCT/J P 2 0 1 8 / 0 3 8 7 0 1	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01L29/786(2006.01)i, G09F9/30(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01L29/786, G09F9/30			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2018年 日本国実用新案登録公報 1996-2018年 日本国登録実用新案公報 1994-2018年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y	JP 10-91099 A (株式会社東芝) 1998.04.10, 段落[0039]-[0064], [図4], [図5] (ファミリーなし)	1-12	
Y	WO 2008/084697 A1 (ソニー株式会社) 2008.07.17, 段落[0020], [図2] & JP 2008-171907 A & US 2010/0176381 A1, 段落[0048], 図2 & KR 10-2009-0101225 A & CN 101595567 A & TW 200843117 A	1-12	
Y	JP 2008-277370 A (ソニー株式会社) 2008.11.13, 段落[0030], [図5] (ファミリーなし)	1-12	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー		の日の後に公表された文献	
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの	
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献	
「P」国際出願日前で、かつ優先権の主張の基礎となる出願			
国際調査を完了した日 19.12.2018		国際調査報告の発送日 08.01.2019	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 脇水 佳弘	5 F 3464
		電話番号 03-3581-1101 内線 3516	

国際調査報告		国際出願番号 PCT/J P 2 0 1 8 / 0 3 8 7 0 1
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2013/099697 A1 (シャープ株式会社) 2013.07.04, 段落 [0049]-[0065], [図3] & US 2014/0346504 A1, 段落[0058]-[0074], 図3 & CN 104011587 A & TW 201331687 A	3-5
Y	JP 9-318972 A (株式会社半導体エネルギー研究所) 1997.12.12, 段 落[0044]-[0103], [図3] & US 6771342 B1, 第7欄第7行-第11欄 第47行, 図3B & KR 10-0442898 B1	3-5

フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 2 F 1/1368

(81) 指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

Fターム(参考) 5F110 CC03 DD01 DD02 DD03 DD12 DD13 DD14 DD18 EE02 EE03
 EE04 EE06 EE07 EE14 EE42 EE43 EE44 FF01 FF02 FF03
 FF04 FF05 GG05 GG42 HK02 HK03 HK04 HK06 HK07 HK32
 HK33 HK42 HL02 HL03 HL04 HL06 HL07 NN02 NN03 NN04
 NN22 NN23 NN27 NN28 NN33 NN34 NN36 NN73 QQ08

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。