



(12) 发明专利

(10) 授权公告号 CN 111724745 B

(45) 授权公告日 2023. 11. 28

(21) 申请号 202010681405.1

(22) 申请日 2020.07.15

(65) 同一申请的已公布的文献号
申请公布号 CN 111724745 A

(43) 申请公布日 2020.09.29

(73) 专利权人 武汉华星光电半导体显示技术有限公司

地址 430079 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72) 发明人 王选芸 赵晟焕 戴超

(74) 专利代理机构 深圳紫藤知识产权代理有限公司 44570

专利代理师 张晓薇

(51) Int.Cl.

G09G 3/3233 (2016.01)

(56) 对比文件

CN 212724668 U, 2021.03.16

CN 103021360 A, 2013.04.03

CN 104916262 A, 2015.09.16

CN 105139822 A, 2015.12.09

CN 105304008 A, 2016.02.03

JP 2014032399 A, 2014.02.20

审查员 彭镇

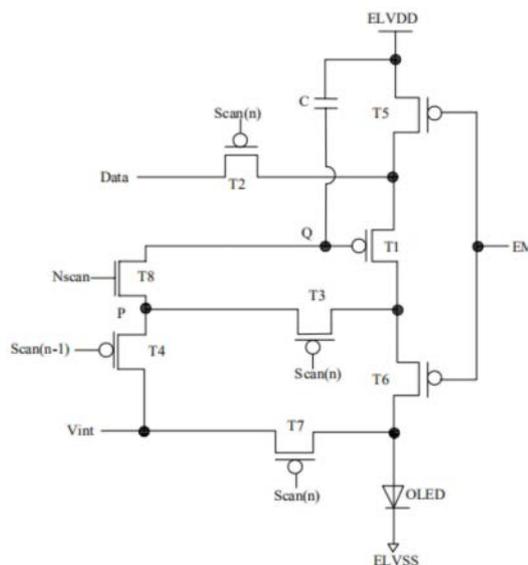
权利要求书4页 说明书11页 附图5页

(54) 发明名称

像素电路及其驱动方法、显示装置

(57) 摘要

本申请提供一种像素电路及其驱动方法、显示装置,通过在驱动晶体管的栅极和初始化晶体管之间、驱动晶体管的栅极和补偿晶体管之间增设防漏电晶体管,防漏电晶体管包括具有氧化物半导体的有源层,利用金属氧化物晶体管的低漏电特性以抑制发光二极管发光过程中驱动晶体管的栅极的电位变化,防止初始化晶体管以及补偿晶体管出现漏电,有利于降低功耗和低频显示。



1. 一种像素电路,其特征在于,所述像素电路包括:

发光二极管,包括有机发光二极管;

驱动晶体管,所述驱动晶体管的第一端与所述发光二极管电性连接,所述驱动晶体管的控制端与第一节点连接,用于根据所述第一节点的电位控制所述发光二极管的工作状态;

防漏电晶体管,所述防漏电晶体管的第一端与所述第一节点连接,所述防漏电晶体管的第二端与第二节点连接,所述防漏电晶体管包括具有氧化物半导体的有源层,在所述发光二极管处于发光状态时处于关闭状态;

初始化晶体管,所述初始化晶体管的第一端与所述第二节点连接,所述初始化晶体管的第二端与初始化信号线连接,用于将所述初始化信号线输入的初始化信号传输至所述第一节点,所述初始化晶体管包括多晶硅有源层;以及,

补偿晶体管,所述补偿晶体管的第一端与所述驱动晶体管的所述第一端连接,所述补偿晶体管的第二端与所述第二节点连接,用于使所述驱动晶体管的第一端以及所述驱动晶体管的控制端电性连接,所述补偿晶体管包括多晶硅有源层。

2. 根据权利要求1所述的像素电路,其特征在于,所述像素电路还包括重置晶体管,所述重置晶体管的第一端与所述第二节点连接,所述重置晶体管的第二端与所述初始化信号线连接,用于所述发光二极管处于发光状态时根据第一控制信号导通且将所述初始化信号线输入的固定参考电压传输至所述第二节点。

3. 根据权利要求2所述的像素电路,其特征在于,所述重置晶体管包括具有低温多晶硅的有源层。

4. 根据权利要求2或3所述的像素电路,其特征在于,所述防漏电晶体管用于所述发光二极管处于发光状态时根据所述第一控制信号处于关闭状态,

所述防漏电晶体管为N型晶体管,所述重置晶体管为P型晶体管。

5. 根据权利要求2所述的像素电路,其特征在于,所述防漏电晶体管用于所述发光二极管处于发光状态时根据第二控制信号处于关闭状态;

所述初始化晶体管用于根据第三控制信号将所述初始化信号线输入的初始化信号传输至所述第一节点;

所述补偿晶体管用于根据第四控制信号使所述驱动晶体管的第一端以及所述驱动晶体管的控制端电性连接,

所述第一控制信号、所述第二控制信号、所述第三控制信号以及所述第四控制信号互相不同。

6. 根据权利要求1所述的像素电路,其特征在于,所述像素电路还包括复位晶体管,所述复位晶体管的第一端连接所述发光二极管的阳极,所述复位晶体管的第二端连接所述初始化晶体管的第一端以及所述第二节点,用于根据第三控制信号将所述初始化信号传输至所述发光二极管的阳极;

所述初始化晶体管用于根据所述第三控制信号将所述初始化信号传输至所述复位晶体管的第二端以及所述第一节点。

7. 根据权利要求1所述的像素电路,其特征在于,所述像素电路还包括复位晶体管,所述复位晶体管的第一端连接所述发光二极管的阳极,所述复位晶体管的第二端连接所述初

始化信号线,用于根据第四控制信号将所述初始化信号线输入的复位信号传输至所述发光二极管的阳极;

所述补偿晶体管用于根据所述第四控制信号使所述驱动晶体管的第一端以及所述驱动晶体管的控制端电性连接。

8. 根据权利要求1所述的像素电路,其特征在于,所述像素电路还包括:

开关晶体管,所述开关晶体管的第一端与所述驱动晶体管的第二端连接,所述开关晶体管的第二端与数据信号线连接,用于根据第四控制信号将所述数据信号线输入的数据信号传输至所述驱动晶体管的第二端;

第一发光控制晶体管,所述第一发光控制晶体管的第一端与所述驱动晶体管的第二端连接,所述第一发光控制晶体管的第二端与电源电压信号线连接,所述第一发光控制晶体管的控制端与发光控制信号线连接,用于根据所述发光控制信号线输入的发光控制信号将所述电源电压信号线输入的电源电压传输至所述驱动晶体管的第二端;

第二发光控制晶体管,第二发光控制晶体管的第一端与所述驱动晶体管的第一端连接,第二发光控制晶体管的第二端与发光二极管的阳极连接,第二发光控制晶体管的控制端与所述发光控制信号线连接,用于根据所述发光控制信号将所述驱动晶体管输出的驱动电流传输至所述发光二极管;

存储电容器,所述存储电容器的第一端与第一节点连接,所述存储电容器的第二端与所述电源电压信号线连接。

9. 根据权利要求8所述的像素电路,其特征在于,所述驱动晶体管、所述开关晶体管、所述第一发光控制晶体管以及所述第二发光控制晶体管均为P型且具有多晶硅有源层的晶体管,所述补偿晶体管以及所述初始化晶体管均为P型晶体管。

10. 一种如权利要求1所述像素电路的驱动方法,其特征在于,所述方法包括如下步骤:

在初始化阶段,所述防漏电晶体管导通,所述初始化晶体管导通且将初始化信号传输至所述第一节点;

在阈值电压补偿及数据写入阶段,所述防漏电晶体管导通,所述补偿晶体管导通且使所述驱动晶体管的第一端以及所述驱动晶体管的控制端电性连接;

在发光阶段,所述防漏电晶体管、所述补偿晶体管以及所述初始化晶体管均关闭,所述驱动晶体管导通且控制所述发光二极管处于发光状态。

11. 一种显示装置,其特征在于,所述显示装置包括:

发光二极管,包括有机发光二极管;

驱动晶体管,用于将驱动电流传输至所述发光二极管;

初始化晶体管,用于将初始化信号传输至所述驱动晶体管的控制端,所述初始化晶体管包括多晶硅有源层;

补偿晶体管,用于将具有补偿的阈值电压的数据信号传输至所述驱动晶体管的控制端,所述补偿晶体管包括多晶硅有源层;以及

防漏电晶体管,连接于所述驱动晶体管的控制端和所述初始化晶体管之间,且连接于所述驱动晶体管的控制端和所述补偿晶体管之间,所述防漏电晶体管包括具有氧化物半导体的有源层。

12. 根据权利要求11所述的显示装置,其特征在于,所述防漏电晶体管包括与所述驱动

晶体管的控制端连接的第一端以及与所述初始化晶体管以及所述补偿晶体管连接的第二端，

所述显示装置还包括重置晶体管，所述重置晶体管与所述防漏电晶体管的第二端连接，用于根据第一控制信号导通且将固定参考电压信号传输至所述防漏电晶体管的第二端。

13. 根据权利要求12所述的显示装置，其特征在于，所述防漏电晶体管用于根据所述第一控制信号处于关闭状态，

所述防漏电晶体管为N型晶体管，所述重置晶体管为P型晶体管。

14. 根据权利要求12或13所述的显示装置，其特征在于，所述重置晶体管的控制端与发光控制信号线连接，所述第一控制信号为所述发光控制信号线输入的发光控制信号。

15. 根据权利要求12所述的显示装置，其特征在于，所述重置晶体管包括具有低温多晶硅的有源层。

16. 根据权利要求12所述的显示装置，其特征在于，所述防漏电晶体管用于所述发光二极管处于发光状态时根据第二控制信号处于关闭状态；

所述初始化晶体管用于根据第三控制信号将初始化信号传输至所述驱动晶体的控制端；

所述补偿晶体管用于根据第四控制信号将具有补偿的阈值电压的数据信号传输至所述驱动晶体的控制端，

所述第一控制信号、所述第二控制信号、所述第三控制信号以及所述第四控制信号互相不同。

17. 根据权利要求11所述的显示装置，其特征在于，所述像素电路还包括复位晶体管，所述复位晶体管的第一端连接所述发光二极管的阳极，所述复位晶体的第二端与初始化晶体管的第一端连接，所述复位晶体的控制端用于接收第三控制信号；

所述初始化晶体管的第一端与所述复位晶体的第二端连接，所述初始化晶体的控制端用于接收所述第三控制信号，所述初始化晶体的第二端用于接收初始化信号。

18. 根据权利要求11所述的显示装置，其特征在于，所述像素电路还包括复位晶体管，所述复位晶体管的第一端连接所述发光二极管的阳极，所述复位晶体的第二端连接初始化信号线，所述复位晶体的控制端用于接收第四控制信号，所述初始化晶体的控制端用于接收第三控制信号。

19. 根据权利要求11所述的显示装置，所述显示装置还包括：

开关晶体管，所述开关晶体管与所述驱动晶体管连接，所述开关晶体的第二端与数据信号线连接，所述开关晶体的控制端用于接收第四控制信号；

第一发光控制晶体管，连接于所述驱动晶体管和电源电压信号线之间，且所述第一发光控制晶体的控制端与发光控制信号线连接；

第二发光控制晶体管，连接于所述驱动晶体管和所述发光二极管的阳极之间，且所述第二发光控制晶体的控制端与所述发光控制信号线连接；

存储电容器，连接于电源电压信号线和所述驱动晶体的控制端之间。

20. 根据权利要求19所述的显示装置，所述开关晶体管、所述第一发光控制晶体管以及所述第二发光控制晶体管均为P型且具有多晶硅有源层的晶体管，所述补偿晶体管以及所

述初始化晶体管均为P型晶体管。

像素电路及其驱动方法、显示装置

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种像素电路及其驱动方法、显示装置。

背景技术

[0002] 如图1所示,其为传统单个像素的像素电路的等效电路图。单个像素的像素电路包括驱动晶体管T1、开关晶体管T2、补偿晶体管T3、初始化晶体管T4、第一发光控制晶体管T5、第二发光控制晶体管T6、复位晶体管T7、存储电容器C以及有机发光二极管OLED。驱动晶体管T1的控制端与存储电容器C的第一端、补偿晶体管T3的第一端以及初始化晶体管T4的第一端连接,驱动晶体管T1的第一端通过第一发光控制晶体管T5连接至第一电源电压端ELVDD,驱动晶体管T1的第二端通过第二发光控制晶体管T6连接至有机发光二极管OLED的阳极。开关晶体管T2的第一端连接数据信号端Data,开关晶体管T2的第二端连接驱动晶体管T1的第一端,开关晶体管T2的控制端连接第n扫描信号端Scan(n),n为大于或等于2的整数。补偿晶体管T3的控制端连接第n扫描信号端Scan(n),补偿晶体管T3的第一端与驱动晶体管T1的控制端连接,补偿晶体管T3的第二端与驱动晶体管T1的第二端连接。初始化晶体管T4的控制端与第n-1扫描驱信号端Scan(n-1)连接,初始化晶体管T4的第一端与驱动晶体管T1的控制端连接,初始化晶体管T4的第二端与初始化信号端Vint连接。第一发光控制晶体管T5的控制端和第二发光控制晶体管T6的控制端均与发光控制信号端EM连接。复位晶体管T7的控制端与第n扫描信号端Scan(n)连接,复位晶体管T7的第一端与有机发光二极管OLED的阳极连接,复位晶体管T7的第二端与初始化信号端Vint连接。有机发光二极管OLED的阴极与第二电源电压端ELVSS连接。其中,驱动晶体管T1、开关晶体管T2、补偿晶体管T3、初始化晶体管T4、第一发光控制晶体管T5、第二发光控制晶体管T6以及复位晶体管T7均为P型且具有低温多晶硅有源层的薄膜晶体管,低温多晶硅薄膜晶体管存在一个致命弱点就是漏电流较大,尽管补偿晶体管T3以及初始化晶体管T4均为双栅晶体管,双栅晶体管比普通单个晶体管具有更小的漏电流。然而,驱动晶体管T1驱动有机发光二极管过程中,补偿晶体管T3以及初始化晶体管T4均为双栅晶体管被关断时仍然会有漏电流流过补偿晶体管T3以及初始化晶体管T4而导致驱动晶体管T1的栅极电压变化,尤其是在低频显示时漏电流会导致闪烁严重的问题。

[0003] 因此,有必要提出一种技术方案以解决补偿晶体管T3以及初始化晶体管T4关断时漏电导致驱动晶体管T1的栅极电压变化而不利于实现低频显示的问题。

发明内容

[0004] 本申请的目的在于提供一种像素电路及其驱动方法、显示装置,以解决补偿晶体管以及初始化晶体管关断时漏电导致驱动晶体管的栅极电压变化而不利于实现低频显示的问题。

[0005] 为实现上述目的,本申请提供一种像素电路,所述像素电路包括:

[0006] 发光二极管;

[0007] 驱动晶体管,所述驱动晶体管的第一端与所述发光二极管电性连接,所述驱动晶体管的控制端与第一节点连接,用于根据所述第一节点的电位控制所述发光二极管的工作状态;

[0008] 防漏电晶体管,所述防漏电晶体管的第一端与所述第一节点连接,所述防漏电晶体管的第二端与第二节点连接,所述防漏电晶体管包括具有氧化物半导体的有源层,在所述发光二极管处于发光状态时处于关闭状态;

[0009] 初始化晶体管,所述初始化晶体管的第一端与所述第二节点连接,所述初始化晶体管的第二端与初始化信号线连接,用于将所述初始化信号线输入的初始化信号传输至所述第一节点;以及,

[0010] 补偿晶体管,所述补偿晶体管的第一端与所述驱动晶体管的所述第一端连接,所述补偿晶体管的第二端与所述第二节点连接,用于使所述驱动晶体管的第一端以及所述驱动晶体管的控制端电性连接。

[0011] 在上述像素电路中,所述像素电路还包括重置晶体管,所述重置晶体管的第一端与所述第二节点连接,所述重置晶体管的第二端与所述初始化信号线连接,用于所述发光二极管处于发光状态时根据第一控制信号导通且将所述初始化信号线输入的固定参考电压传输至所述第二节点。

[0012] 在上述像素电路中,所述重置晶体管包括具有低温多晶硅的有源层。

[0013] 在上述像素电路中,所述防漏电晶体管用于所述发光二极管处于发光状态时根据所述第一控制信号处于关闭状态,

[0014] 所述防漏电晶体管为N型晶体管,所述重置晶体管为P型晶体管。

[0015] 在上述像素电路中,所述防漏电晶体管用于所述发光二极管处于发光状态时根据第二控制信号处于关闭状态;

[0016] 所述初始化晶体管用于根据第三控制信号将所述初始化信号线输入的初始化信号传输至所述第一节点;

[0017] 所述补偿晶体管用于根据第四控制信号使所述驱动晶体管的第一端以及所述驱动晶体管的控制端电性连接,

[0018] 所述第一控制信号、所述第二控制信号、所述第三控制信号以及所述第四控制信号互相不同。

[0019] 在上述像素电路中,所述像素电路还包括复位晶体管,所述复位晶体管的第一端连接所述发光二极管的阳极,所述复位晶体管的第二端连接所述初始化晶体管的第一端以及所述第二节点,用于根据第三控制信号将所述初始化信号传输至所述发光二极管的阳极;

[0020] 所述初始化晶体管用于根据所述第三控制信号将所述初始化信号传输至所述复位晶体管的第二端以及所述第一节点。

[0021] 在上述像素电路中,所述像素电路还包括复位晶体管,所述复位晶体管的第一端连接所述发光二极管的阳极,所述复位晶体管的第二端连接所述初始化信号线,用于根据第四控制信号将所述初始化信号线输入的复位信号传输至所述发光二极管的阳极;

[0022] 所述补偿晶体管用于根据所述第四控制信号使所述驱动晶体管的第一端以及所述驱动晶体管的控制端电性连接。

[0023] 在上述像素电路中,所述像素电路还包括:

[0024] 开关晶体管,所述开关晶体管的第一端与所述驱动晶体管的第二端连接,所述开关晶体管的第二端与数据信号线连接,用于根据第四控制信号将所述数据信号线输入的数据信号传输至所述驱动晶体管的第二端;

[0025] 第一发光控制晶体管,所述第一发光控制晶体管的第一端与所述驱动晶体管的第二端连接,所述第一发光控制晶体管的第二端与电源电压信号线连接,所述第一发光控制晶体管的控制端与发光控制信号线连接,用于根据所述发光控制信号线输入的发光控制信号将所述电源电压信号线输入的电源电压传输至所述驱动晶体管的第二端;

[0026] 第二发光控制晶体管,第二发光控制晶体管的第一端与所述驱动晶体管的第一端连接,第二发光控制晶体管的第二端与发光二极管的阳极连接,第二发光控制晶体管的控制端与所述发光控制信号线连接,用于根据所述发光控制信号将所述驱动晶体管输出的驱动电流传输至所述发光二极管;

[0027] 存储电容器,所述存储电容器的第一端与第一节点连接,所述存储电容器的第二端与所述电源电压信号线连接。

[0028] 在上述像素电路中,所述驱动晶体管、所述开关晶体管、所述补偿晶体管、所述初始化晶体管、所述第一发光控制晶体管以及所述第二发光控制晶体管均为P型且具有多晶硅有源层的晶体管。

[0029] 一种上述像素电路的驱动方法,所述方法包括如下步骤:

[0030] 在初始化阶段,所述防漏电晶体管导通,所述初始化晶体管导通且将初始化信号传输至所述第一节点;

[0031] 在阈值电压补偿及数据写入阶段,所述防漏电晶体管导通,所述补偿晶体管导通且使所述驱动晶体管的第一端以及所述驱动晶体的控制端电性连接;

[0032] 在发光阶段,所述防漏电晶体管、所述补偿晶体管以及所述初始化晶体管均关闭,所述驱动晶体管导通且控制所述发光二极管处于发光状态。

[0033] 一种显示装置,所述显示装置包括:

[0034] 发光二极管;

[0035] 驱动晶体管,用于将驱动电流传输至所述发光二极管;

[0036] 初始化晶体管,用于将初始化信号传输至所述驱动晶体的控制端;

[0037] 补偿晶体管,用于将具有补偿的阈值电压的数据信号传输至所述驱动晶体的控制端;以及

[0038] 防漏电晶体管,连接于所述驱动晶体的控制端和所述初始化晶体管之间,且连接于所述驱动晶体的控制端和所述补偿晶体管之间,所述防漏电晶体管包括具有氧化物半导体的有源层。

[0039] 在上述显示装置中,所述防漏电晶体管包括与所述驱动晶体的控制端连接的第一端以及与所述初始化晶体管以及所述补偿晶体管连接的第二端,

[0040] 所述显示装置还包括重置晶体管,所述重置晶体管与所述防漏电晶体管的第二端连接,用于根据第一控制信号导通且将固定参考电压信号传输至所述防漏电晶体管的第二端。

[0041] 在上述显示装置中,所述防漏电晶体管用于根据所述第一控制信号处于关闭状

态，

[0042] 所述防漏电晶体管为N型晶体管，所述重置晶体管为P型晶体管。

[0043] 在上述显示装置中，所述重置晶体管的控制端与发光控制信号线连接，所述第一控制信号为所述发光控制信号线输入的发光控制信号。

[0044] 在上述显示装置中，所述重置晶体管包括具有低温多晶硅的有源层。

[0045] 在上述显示装置中，所述防漏电晶体管用于所述发光二极管处于发光状态时根据第二控制信号处于关闭状态；

[0046] 所述初始化晶体管用于根据第三控制信号将初始化信号传输至所述驱动晶体管的控制端；

[0047] 所述补偿晶体管用于根据第四控制信号将具有补偿的阈值电压的数据信号传输至所述驱动晶体管的控制端，

[0048] 所述第一控制信号、所述第二控制信号、所述第三控制信号以及所述第四控制信号互相不同。

[0049] 在上述显示装置中，所述像素电路还包括复位晶体管，所述复位晶体管的第一端连接所述发光二极管的阳极，所述复位晶体的第二端与初始化晶体管的第一端连接，所述复位晶体的控制端用于接收第三控制信号；

[0050] 所述初始化晶体管的第一端与所述复位晶体的第二端连接，所述初始化晶体的控制端用于接收所述第三控制信号，所述初始化晶体的第二端用于接收初始化信号。

[0051] 在上述显示装置中，所述像素电路还包括复位晶体管，所述复位晶体管的第一端连接所述发光二极管的阳极，所述复位晶体的第二端连接初始化信号线，所述复位晶体的控制端用于接收第四控制信号，所述初始化晶体的控制端用于接收第三控制信号。

[0052] 在上述显示装置中，所述显示装置还包括：

[0053] 开关晶体管，所述开关晶体管与所述驱动晶体管连接，所述开关晶体的第二端与数据信号线连接，所述开关晶体的控制端用于接收第四控制信号，

[0054] 第一发光控制晶体管，连接于所述驱动晶体管和电源电压信号线之间，且所述第一发光控制晶体的控制端与发光控制信号线连接；

[0055] 第二发光控制晶体管，连接于所述驱动晶体管和所述发光二极管的阳极之间，且所述第二发光控制晶体的控制端与所述发光控制信号线连接；

[0056] 存储电容器，连接于电源电压信号线和所述驱动晶体的控制端之间。

[0057] 在上述显示装置中，所述开关晶体管、所述补偿晶体管、所述初始化晶体管、所述第一发光控制晶体管以及所述第二发光控制晶体管均为P型且具有多晶硅有源层的晶体管。

[0058] 有益效果：本申请提供一种像素电路及其驱动方法、显示装置，通过在驱动晶体的栅极和初始化晶体管之间、驱动晶体的栅极和补偿晶体管之间增设防漏电晶体管，防漏电晶体管包括具有氧化物半导体的有源层，利用金属氧化物晶体的低漏电特性以抑制发光二极管发光过程中驱动晶体的栅极的电位变化，有利于降低功耗和低频显示。

附图说明

[0059] 图1为传统单个像素的像素电路的等效电路图；

- [0060] 图2为本申请第一实施例单个像素的像素电路的等效电路图；
- [0061] 图3为图2所示等效电路图对应的驱动时序图；
- [0062] 图4为本申请第二实施例单个像素的像素电路的等效电路图；
- [0063] 图5为本申请第三实施例单个像素的像素电路的等效电路图；
- [0064] 图6为本申请第四实施例单个像素的像素电路的等效电路图。

具体实施方式

[0065] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述。显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0066] 本申请提供一种显示装置。显示装置为有机发光二极管显示装置。显示装置包括数据驱动器以及有机发光二极管显示面板。有机发光二极管显示面板包括显示区以及位于显示区外围的边框区。

[0067] 有机发光二极管显示面板的显示区设置有多个像素电路、多条扫描信号线、多条数据线、多条初始化信号线、多条发光控制信号线以及多条电源信号线。有机发光二极管显示面板的边框区设置于栅极驱动电路,栅极驱动电路用于输出扫描信号,栅极驱动电路与扫描信号线连接以将扫描信号输出至扫描信号线。数据驱动器用于输出数据信号,数据驱动器与数据线连接以将数据信号输出至数据线,用于输出发光控制信号的驱动电路也设置于有机发光二极管显示面板的边框区。

[0068] 初始化信号线用于传输初始化信号等信号。发光控制信号线用于传输发光控制信号。电源信号线包括第一电源电压信号线以及第二电源电压信号线,第一电源电压信号线用于传输第一电源电压信号,第二电源电压信号线用于传输第二电源电压信号。

[0069] 每个像素电路用于驱动一个子像素发光。每个子像素为一个有机发光二极管。每个像素电路与数据线、扫描信号线、初始化信号线、电源信号线以及发光控制信号线连接。

[0070] 在本实施例,每个像素电路包括发光二极管、驱动晶体管、开关晶体管、补偿晶体管、初始化晶体管、第一发光控制晶体管、第二发光控制晶体管、防漏电晶体管、复位晶体管以及存储电容器。驱动晶体管、开关晶体管、补偿晶体管、初始化晶体管、第一发光控制晶体管、第二发光控制晶体管、防漏电晶体管、复位晶体管中的任意一者均包括第一端、第二端以及控制端,其中,第一端为源极或者漏极中的一者,第二端为源极或者漏极中的另一者,控制端为栅极。驱动晶体管、开关晶体管、补偿晶体管、初始化晶体管、第一发光控制晶体管、第二发光控制晶体管以及复位晶体管均为P型且具有低温多晶硅有源层的晶体管。防漏电晶体管为N型且具有氧化物半导体有源层的晶体管。相对于多晶硅晶体管处于关闭状态时有较大的漏电流,氧化物半导体晶体管处于关闭状态时具有低漏电特性。

[0071] 发光二极管为有机发光二极管,发光二极管包括阳极、阴极以及位于阴极和阳极之间的有机发光层。发光二极管的阴极与第二电源电压信号线连接。

[0072] 开关晶体管的第一端与驱动晶体管连接,开关晶体管的第二端与数据信号线连接,开关晶体的控制端用于接收第四控制信号,开关晶体管用于根据第四控制信号将数据信号线输入的数据信号传输至驱动晶体管。第四控制信号由第二扫描线输出,开关晶体

管的控制端与第二扫描信号线连接。

[0073] 驱动晶体管用于将驱动电流传输至发光二极管,以使发光二极管发光。驱动晶体管的控制端与存储电容器的第一端以及防漏电晶体管的第一端连接,驱动晶体管的第一端通过第二发光控制晶体管与发光二极管的阳极连接,驱动晶体管的第二端通过第一发光控制晶体管与第一电源电压信号线连接。

[0074] 补偿晶体管,用于将具有补偿的阈值电压的数据信号传输至驱动晶体管的控制端。具体地,补偿晶体管的第一端与驱动晶体管的第一端连接,补偿晶体管的第二端与防漏电晶体管的第二端连接,补偿晶体管的控制端与第二扫描信号线连接,补偿晶体管用于根据第二扫描信号线输入的第四控制信号使驱动晶体管的控制端以及驱动晶体管的第一端连接。

[0075] 防漏电晶体管,连接于驱动晶体管的控制端和初始化晶体管之间,且连接于驱动晶体管的控制端和补偿晶体管之间,防漏电晶体管包括具有氧化物半导体的有源层。发光二极管处于发光状态时,防漏电晶体管处于关闭状态,防漏电晶体管由于具有氧化物半导体有源层,使得其处于关闭状态具有较低的漏电流,避免驱动晶体管的控制端的电位通过处于关闭状态的防漏电晶体管漏电,驱动晶体管的控制端的电位通过存储电容器维持一帧的时间,有利于降低功耗和低频显示。

[0076] 具体地,防漏电晶体管包括与驱动晶体管的控制端连接的第一端以及与初始化晶体管以及补偿晶体管连接的第二端。防漏电晶体管可以用于发光二极管处于发光状态时根据第二控制信号处于关闭状态,第二控制信号由第三扫描线输出,防漏电晶体管的控制端可以与第三扫描信号线连接。防漏电晶体管也可以用于根据第一控制信号处于关闭状态,即与重置晶体管的控制信号相同。

[0077] 重置晶体管与防漏电晶体管的第二端连接,用于根据第一控制信号导通且将固定参考电压信号传输至防漏电晶体管的第二端,以改善防漏电晶体管的第二端在发光二极管处于发光状态时的浮置状态。

[0078] 具体地,重置晶体管的控制端与发光控制信号线连接,第一控制信号为发光控制信号线输入的发光控制信号,以避免引入其他信号线。重置晶体管包括具有低温多晶硅的有源层且为P型晶体管。

[0079] 在本实施例中,复位晶体管的第一端连接发光二极管的阳极,复位晶体管的第二端与初始化晶体管的第一端连接,复位晶体管的控制端用于接收第三控制信号,复位晶体管用于根据第三控制信号对发光二极管的阳极复位;初始化晶体管的第一端与防漏电晶体管的第二端以及复位晶体管的第二端连接,初始化晶体管的第二端用于接收初始化信号,初始化晶体管的控制端用于接收第三控制信号,初始化晶体管用于根据第三控制信号将初始化信号传输至驱动晶体管的控制端,以使得驱动晶体管的控制端被初始化,使得发光二极管的阳极的复位和驱动晶体管的控制端的初始化同时进行。第三控制信号由第一扫描线输出,复位晶体管的控制端以及初始化晶体管的控制端与第一扫描线连接。

[0080] 在其他实施例中,复位晶体管的第一端连接发光二极管的阳极,复位晶体管的第二端连接初始化信号线,复位晶体管的控制端用于接收第四控制信号,复位晶体管用于根据第四控制信号对发光二极管的阳极复位;初始化晶体管的第一端与防漏电晶体管的第二端连接,初始化晶体管的第二端与初始化信号线连接,初始化晶体管的控制端用于接收第

三控制信号,初始化晶体管用于根据第三控制信号对驱动晶体的控制端进行初始化,初始化晶体的控制端与第一扫描信号线连接。

[0081] 在本实施例中,第一控制信号、第二控制信号、第三控制信号以及第四控制信号互相不同时,防漏电晶体管由独立的控制信号控制。

[0082] 第一发光控制晶体管连接于驱动晶体管和第一电源电压信号线之间,且第一发光控制晶体的控制端与发光控制信号线连接。第一发光控制晶体管用于根据发光控制信号线输入的发光控制信号控制第一电源电压信号线输入的第一电源电压输出至驱动晶体的时间。

[0083] 第二发光控制晶体管,连接于驱动晶体管和发光二极管的阳极之间,且第二发光控制晶体的控制端与发光控制信号线连接。第二发光控制晶体管用于根据发光控制信号线输入的发光控制信号控制驱动晶体输出的驱动电流输出至发光二极管的时间。

[0084] 存储电容器,连接于第一电源电压信号线和驱动晶体的控制端之间,用于保持第一电源电压和驱动晶体的控制端的电压之间的电压差。

[0085] 以下结合具体实施例对上述像素电路进行详述。

[0086] 第一实施例

[0087] 如图2所示,其为本申请第一实施例单个像素像素电路的等效电路图。像素电路包括驱动晶体管T1、开关晶体管T2、补偿晶体管T3、初始化晶体管T4、第一发光控制晶体管T5、第二发光控制晶体管T6、复位晶体管T7、防漏电晶体管T8、存储电容器C以及有机发光二极管OLED。

[0088] 有机发光二极管OLED包括阳极以及阴极,有机发光二极管OLED的阳极与第二发光控制晶体管T6的第二端、复位晶体管T7的第二端连接。有机发光二极管OLED的阴极与第二电源电压端ELVSS连接。第二电源电压端ELVSS用于载入第二电源电压,第二电源电压端ELVSS与第二电源电压信号线连接。

[0089] 存储电容器C的第一端与第一节点Q连接,存储电容器C的第二端与第一电源电压端ELVDD连接,第一电源电压端ELVDD用于载入第一电源电压,第一电源电压端ELVDD与第一电源电压信号线连接。存储电容器C用于保持第一节点Q的电位,使有机发光二极管OLED在一帧时间内发光。

[0090] 驱动晶体管T1的第一端通过第二发光控制晶体管T6与有机发光二极管OLED的阳极连接,以使驱动晶体管T1的第一端与有机发光二极管OLED电性连接。驱动晶体管T1的控制端与第一节点Q、存储电容器C的第一端以及防漏电晶体管T8的第一端连接。驱动晶体管T1的第二端通过第一发光控制晶体管T5与第一电源电压端ELVDD连接,且驱动晶体管T1的第二端与开关晶体管T1的第一端连接。驱动晶体管T1用于根据第一节点Q的电位控制有机发光二极管OLED的工作状态。

[0091] 开关晶体管T2的控制端与第二扫描信号端Scan(n)连接,开关晶体管T2的第一端与驱动晶体管T1的第二端连接,开关晶体管T2的第二端与数据信号端Data连接,第二扫描信号端Scan(n)与第二扫描线连接且用于载入第二扫描信号,数据信号端Data与数据线连接且用于载入数据信号,n为大于或等于2的整数。开关晶体管T2用于根据第二扫描信号将数据信号传输至驱动晶体管T1的第二端。

[0092] 补偿晶体管T3的控制端与第二扫描信号端Scan(n)连接,补偿晶体管T3的第一端

与驱动晶体管T1的第一端连接,补偿晶体管T3的第二端与第二节点P连接。补偿晶体管T3用于根据第二扫描信号线输入的第二扫描信号以使驱动晶体管T1的第一端以及控制端电性连接。

[0093] 初始化晶体管T4的控制端与第一扫描信号端Scan(n-1)连接,初始化晶体管T4的第一端与第二节点P连接,初始化晶体管T4的第二端与初始化信号端Vint连接,第一扫描信号端Scan(n-1)与第一扫描信号线连接且用于载入第一扫描信号,初始化信号端Vint与初始化信号线连接且用于载入初始化信号。初始化晶体管T4用于根据第一扫描信号将初始化信号通过导通的防漏电晶体管T8传输至第一节点Q,以使第一节点Q的电位初始化。

[0094] 第一发光控制晶体管T5的控制端与发光控制信号端EM连接,第一发光控制晶体管T5的第一端与驱动晶体管T1的第二端连接,第一发光控制晶体管T5的第二端与第一电源电压端ELVDD连接,发光控制信号端EM与发光控制信号线连接且用于载入发光控制信号。第一发光控制晶体管T5用于根据发光控制信号将第一电源电压传输至驱动晶体管T1的第二端。

[0095] 第二发光控制晶体管T6的控制端与发光控制信号端EM连接,第二发光控制晶体管T6的第一端与驱动晶体管T1的第一端连接,第二发光控制晶体管T6的第二端与有机发光二极管OLED的阳极连接。第二发光控制晶体管T6用于根据发光控制信号线输入的发光控制信号将驱动晶体管T1输出的驱动电流传输至有机发光二极管OLED。

[0096] 复位晶体管T7的控制端连接第二扫描信号端Scan(n),复位晶体管T7的第一端连接有机发光二极管OLED的阳极,复位晶体管T7的第二端连接初始化信号端Vint。复位晶体管T7用于根据第二扫描信号线输入的第二扫描信号将复位信号传输至有机发光二极管的阳极。初始化信号端Vint与初始化信号线连接且还用于输入复位信号。

[0097] 防漏电晶体管T8的控制端与发光控制信号端EM连接,防漏电晶体管T8的第一端与第一节点Q连接,防漏电晶体管T8的第二端与第二节点P连接,即防漏电晶体管T8连接于驱动晶体管T1的控制端与初始化晶体管T4之间,且连接于驱动晶体管T1的控制端与补偿晶体管T3之间。防漏电晶体管T8用于在发光二极管处于发光状态时根据发光控制信号线输入的发光控制信号处于关闭状态。防漏电晶体管T8包括具有氧化物半导体的有源层,由于氧化物半导体薄膜晶体管关闭时具有低漏电特性,可以抑制驱动晶体管T1驱动有机发光二极管OLED发光时第一节点Q的电位变化,且避免初始化晶体管T4以及补偿晶体管T3漏电而导致第一节点Q的电位变化。

[0098] 在本实施例中,驱动晶体管T1、开关晶体管T2、补偿晶体管T3、初始化晶体管T4、第一发光控制晶体管T5、第二发光控制晶体管T6以及复位晶体管T7均为P型且具有多晶硅有源层的晶体管。防漏电晶体管T8为N型晶体管。N型晶体的控制端输入高电平导通,而输入低电平关闭。P型晶体的控制端输入高电平关闭,而输入低电平导通。

[0099] 请参阅图3,其为图2所示等效电路图对应的驱动时序图。图2所示像素电路的驱动方法包括如下步骤:

[0100] 在初始化阶段t1,第一扫描信号线将低电平的第一扫描信号scan(n-1)传输至第一扫描信号端Scan(n-1),第二扫描信号线将高电平的第二扫描信号scan(n)传输至第二扫描信号端Scan(n),发光控制信号线将高电平的发光控制信号em(n)传输至发光控制信号端EM,初始化晶体管T4以及防漏电晶体管T8导通,驱动晶体管T1、开关晶体管T2、补偿晶体管T3、第一发光控制晶体管T5、第二发光控制晶体管T6以及复位晶体管T7均关闭,初始化晶体

管T4将初始化信号线输入的初始化信号通过导通的防漏电晶体管T8传输至第一节点Q,以实现第一节点Q的初始化。

[0101] 在阈值电压补偿以及数据写入阶段 t_2 ,第一扫描信号线将高电平的第一扫描信号scan(n-1)传输至第一扫描信号端Scan(n-1),第二扫描信号线将低电平的第二扫描信号scan(n)传输至第二扫描信号端Scan(n),发光控制信号线将高电平的发光控制信号em(n)传输至发光控制信号端EM,补偿晶体管T3、开关晶体管T2、复位晶体管T7以及防漏电晶体管T8均导通,驱动晶体管T1、初始化晶体管T4、第一发光控制晶体管T5以及第二发光控制晶体管T6均关闭。由于补偿晶体管T3以及防漏电晶体管T8均导通,驱动晶体管T1的第一端以及驱动晶体管的控制端通过导通的补偿晶体管T3以及导通的防漏电晶体管T8电性连接。开关晶体管T2将数据信号端Data输入的数据信号传输至驱动晶体管T1的第二端。复位晶体管T7将初始化信号端Vint输入的复位信号传输至有机发光二极管OLED的阳极,以使有机发光二极管OLED的阳极复位。

[0102] 在发光阶段 t_3 ,第一扫描信号线将高电平的第一扫描信号scan(n-1)传输至第一扫描信号端Scan(n-1),第二扫描信号线将高电平的第二扫描信号scan(n)传输至第二扫描信号端Scan(n),发光控制信号线将低电平的发光控制信号em(n)传输至发光控制信号端EM,开关晶体管T2、初始晶体管T4、补偿晶体管T3、复位晶体管T7以及防漏电晶体管T8均关闭,第一发光控制晶体管T5以及第二发光控制晶体管T6导通。驱动晶体管T1在第一节点Q的电压和驱动晶体管T1的第二端的电压的电压差的作用下而产生驱动电流,驱动电流经过第二发光控制晶体管T6传输至有机发光二极管OLED,有机发光二极管OLED发光,在有机发光二极管OLED发光过程中,电容器C保持第一节点Q的电位。

[0103] 本实施例像素电路通过在驱动晶体管的栅极和初始化晶体管之间、驱动晶体管的栅极和补偿晶体管之间增设防漏电晶体管,防漏电晶体管包括具有氧化物半导体的有源层,利用金属氧化物晶体管关闭时具有低漏电特性,配合防漏电晶体管的位置设置以及防漏电晶体管在有机发光二极管处于发光状态时处于关闭状态,以抑制发光二极管发光过程中驱动晶体管的栅极的电位变化,防止驱动晶体管的栅极通过初始化晶体管以及补偿晶体管出现漏电,有利于降低功耗和实现低频显示,避免显示装置显示时出现闪烁问题,提高显示装置的显示效果。另外,防漏电晶体管选择为N型且防漏电晶体管的控制信号为发光控制信号使得本实施例像素电路的第一发光控制晶体管T5、第二发光控制晶体管T6以及防漏电晶体管T8的控制信号相同,可以采用同一输出发光控制信号的驱动电路进行驱动以减少驱动电路的数目,一般输出发光控制信号的驱动电路设置于显示装置的边框处,减少驱动电路的数目有利于减少显示装置的边框所需布设空间,有利于实现窄边框。

[0104] 第二实施例

[0105] 请参阅图4,其为本申请第二实施例单个像素的像素电路的等效电路图。第二实施例像素电路与第一实施例像素电路基本相似,不同之处在于,像素电路还包括重置晶体管T9,重置晶体管T9的控制端与第一控制信号输入端连接,重置晶体管T9的第一端与第二节点P连接,重置晶体管T9的第二端与初始化信号端Vint连接,初始化信号端Vint与初始化信号线连接。重置晶体管T9用于有机发光二极管OLED处于发光状态时根据第一控制信号导通且将固定参考电压传输至第二节点P。

[0106] 在本实施例中,重置晶体管T9包括具有低温多晶硅的有源层,且重置晶体管T9为P

型晶体管。

[0107] 在本实施例中,第一控制信号输入端为发光控制信号端EM,第一控制信号为发光控制信号,发光控制信号端EM与发光控制信号线连接。通过发光控制信号控制重置晶体管T9导通且控制防漏电晶体管T8关闭,有利于本实施例像素电路中控制重置晶体管T9以及防漏电晶体管T8的发光控制信号均由同一个驱动电路输出,有利于显示装置实现窄边框。

[0108] 由于像素电路驱动过程中,第二节点P的电位会随着周围晶体管(T3、T4以及T8)的工作状态发生变化,有机发光二极管OLED处于发光状态时,第二节点P的电位可能会处于浮置状态,通过重置晶体管T9在发光二极管OLED处于发光状态时将第二节点P的电位设定为固定参考电压,可以避免第二节点P的电位处于浮置状态而导致防漏电晶体管T8导通从而导致第一节点Q通过初始化晶体管T4以及补偿晶体管T3而漏电,进一步避免有机发光二极管发光过程中出现闪烁问题。

[0109] 本实施例像素电路的驱动时序与图3相同,驱动过程还包括在发光阶段t3,重置晶体管T9导通,且将初始化信号端Vint输入的固定参考电压传输至第二节点P,以使得第二节点P的电位固定,避免第二节点P的电位处于浮置状态。

[0110] 第三实施例

[0111] 请参阅图5,其为本申请第三实施例单个像素的像素电路的等效电路图。第三实施例的像素电路与第一实施例的像素电路基本相似,不同之处在于,复位晶体管T7以及初始化晶体管T4的连接方式不同。复位晶体管T7的控制端与第一扫描信号端Scan(n-1)连接,复位晶体管T7的第一端连接有机发光二极管OLED的阳极,复晶体管T7的第二端连接初始化晶体管T4的第一端以及第二节点P。复位晶体管T7用于根据第一扫描信号端输入的第一扫描信号将初始化信号传输至有机发光二极管的阳极。

[0112] 本申请实施例像素电路的驱动过程与第一实施例的像素电路驱动过程基本相似,不同之处在于,复位晶体管T7在初始化阶段阶段导通且将初始化晶体管T4传输至复位晶体管T7的第二端的初始化信号传输至有机发光二极管OLED的阳极。

[0113] 需要说明的是,本实施例的方案也可以应用于第一实施例以及第二实施例中。

[0114] 第四实施例

[0115] 请参阅图6,其为本申请第四实施例单个像素的像素电路的等效电路图。第四实施例的像素电路与第一实施例的像素电路基本相似,不同之处在于,防漏电晶体管T8的控制端与第三扫描信号端Nscan连接,第三扫描信号端Nscan与第三扫描信号线连接以输入第三扫描信号,即防漏电晶体管T8的控制端与第三扫描信号线连接。第三扫描信号为高电平时,防漏电晶体管T8导通;第三扫描信号为低电平时,防漏电晶体管T8关闭。

[0116] 在本实施例中,第三扫描信号、第一扫描信号、第二扫描信号以及发光控制信号互相不同。

[0117] 本实施例像素电路对应的驱动时序与第一实施例基本相似,不同之处在于,第三扫描信号在初始化阶段t1为高电平,在阈值电压补偿以及数据写入阶段t2为高电平,在发光阶段t3为低电平。

[0118] 由第一实施例至第四实施例可知,防漏电晶体管T8可以由独立的控制信号控制,也可以由发光控制信号控制。

[0119] 以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想;本领域的

普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例的技术方案的范围。

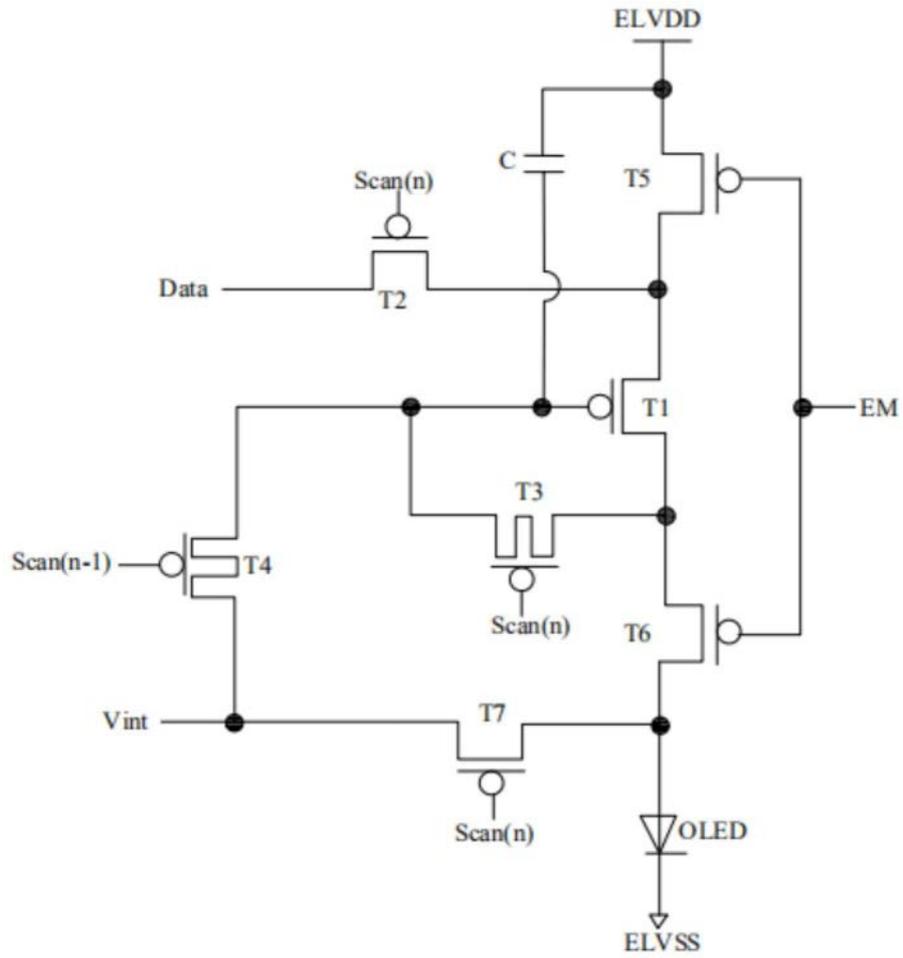


图1

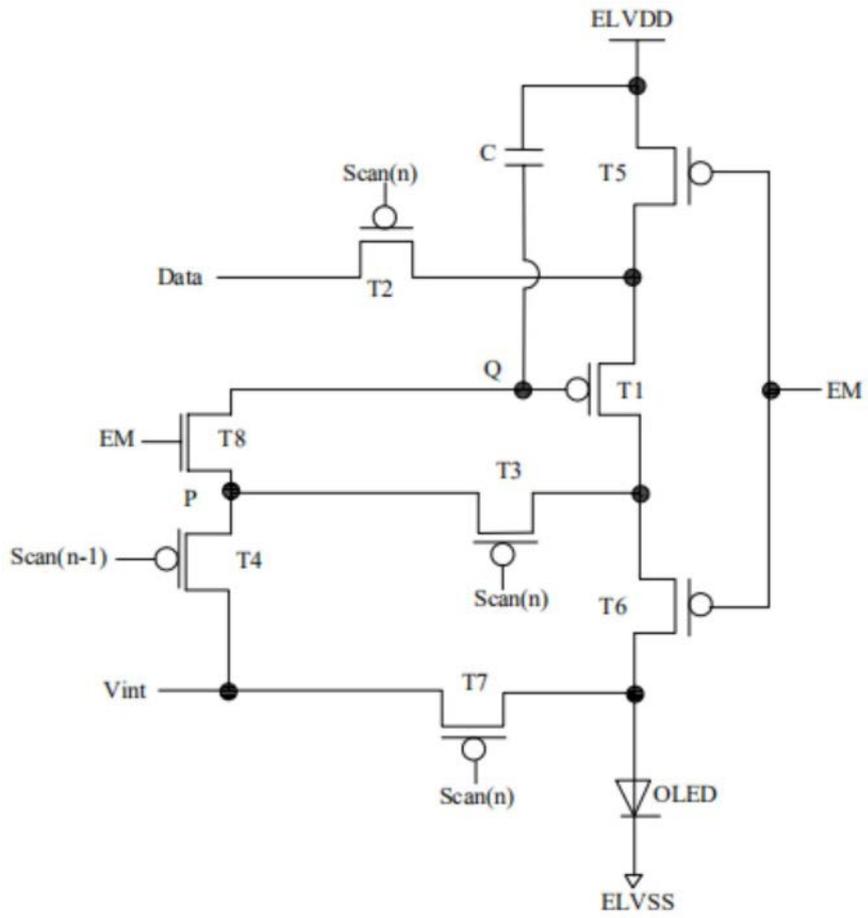


图2

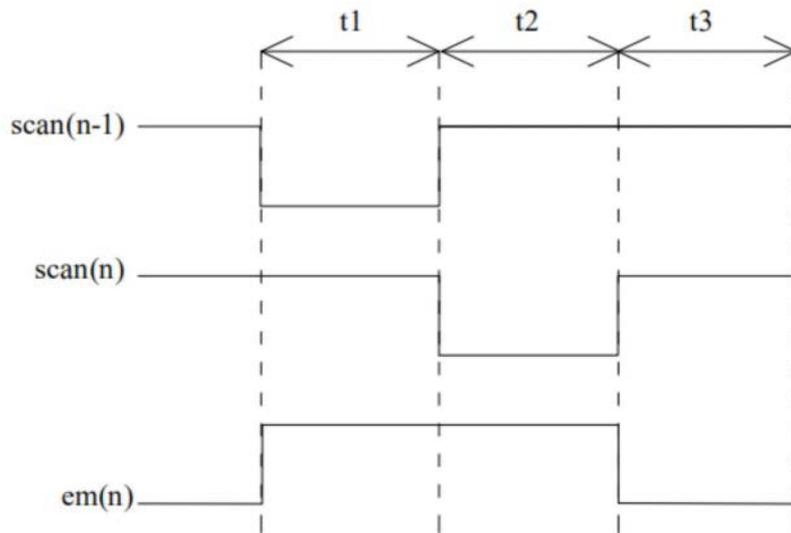


图3

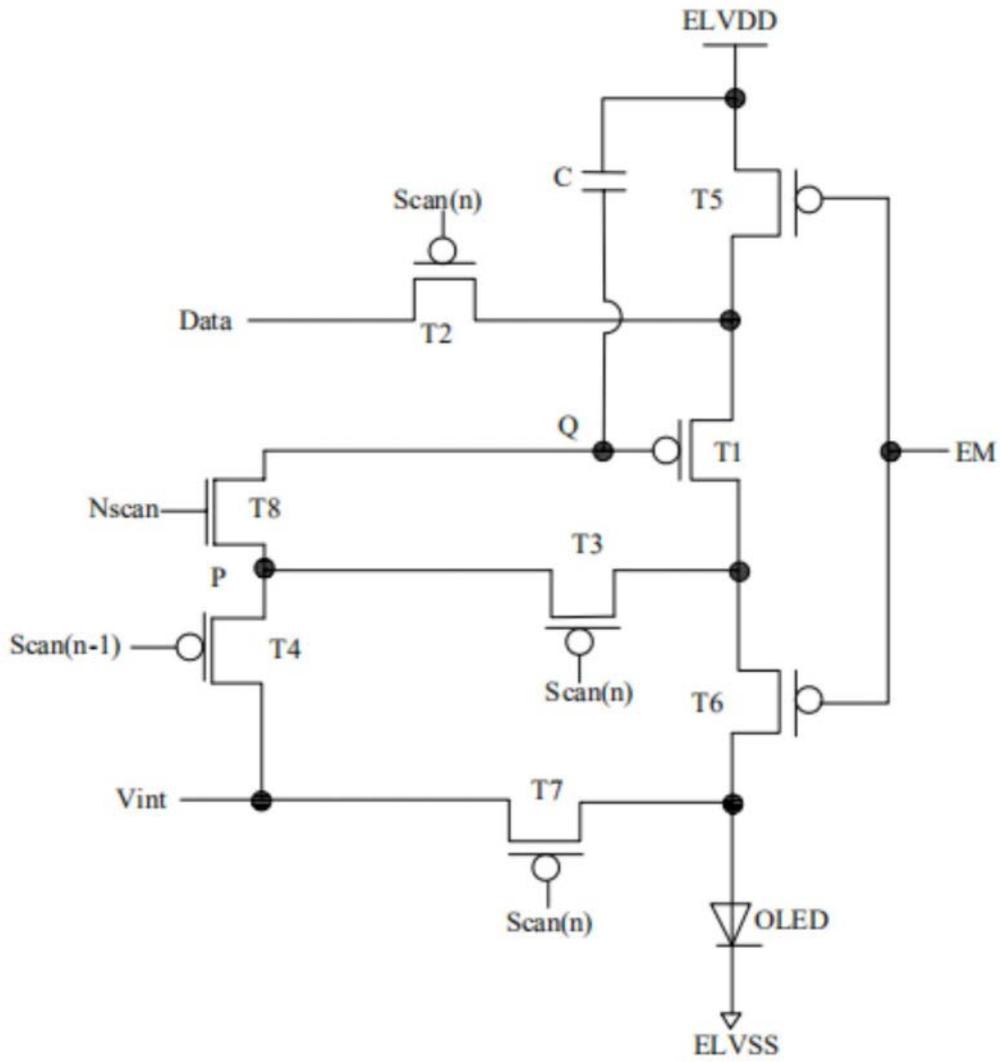


图6