



(21) 申請案號：097134993

(22) 申請日：中華民國 97 (2008) 年 09 月 12 日

(51) Int. Cl. : H01G4/33 (2006.01)

H01C7/10 (2006.01)

(30) 優先權：2007/09/18 德國

102007044453.4

(71) 申請人：E P C O S A G 集團股份公司 (德國) EPCOS AG (DE)

德國

(72) 發明人：潘西娜 艾克索爾 PECINA, AXEL (DE)；史奇拉爾 葛倫勞德 SCHLAUER, GERALD (AT)；費爾 葛梅特 FEIEL, GERNOT (AT)

(74) 代理人：洪武雄；陳昭誠

(56) 參考文獻：

JP 2-304910A

US 6545857B2

US 6900978B2

US 2006/0215350A1

審查人員：王以萱

申請專利範圍項數：26 項 圖式數：2 共 0 頁

(54) 名稱

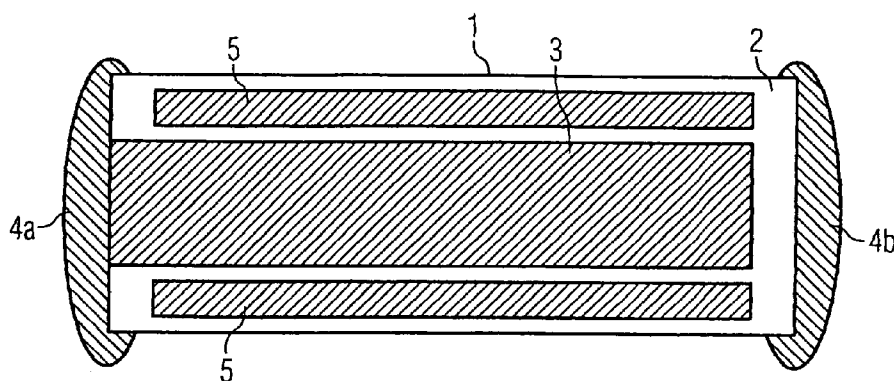
電子式多層組件

ELECTRICAL MULTI-LAYER-COMPONENT

(57) 摘要

一種電子式多層組件之特徵在於：一個介電層(2)和電極層(3)設置在彼此之上端，其中電性隔離硬直元件(5)戴上與電極層相同的介電層而具有至少一個電極層距離，以及該硬直元件當其環繞介電材料時具有較高之彎曲強度。

An electrical multi-layer-component is stated featuring one stack (1) of dielectric layers (2) and electrode layers (3) placed on top of each other, where an electrically isolating stiffening element (5) is put on the same dielectric layer as the electrode layer with at least one electrode layer distance and the stiffening element has a higher bending strength as its surrounding dielectric material.



1 . . . 介電層和電極層之堆疊

2 . . . 介電層

3 . . . 電極層

4a . . . 第一外部接觸

4b . . . 第二外部接觸

5 . . . 硬直元件

第1圖

發明專利說明書

公告本

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：97134993

※申請日：97.9.12

※IPC 分類：

~~H01G4/33~~ (2006.01)

H01C7/10 (2006.01)

一、發明名稱：(中文/英文)

電子式多層組件

ELECTRICAL MULTI-LAYER-COMPONENT

二、中文發明摘要：

一種電子式多層組件之特徵在於：一個介電層 (2) 和電極層 (3) 設置在彼此之上端，其中電性隔離硬直元件 (5) 戴上與電極層相同的介電層而具有至少一個電極層距離，以及該硬直元件當其環繞介電材料時具有較高之彎曲強度。

三、英文發明摘要：

An electrical multi-layer-component is stated featuring one stack (1) of dielectric layers (2) and electrode layers (3) placed on top of each other, where an electrically isolating stiffening element (5) is put on the same dielectric layer as the electrode layer with at least one electrode layer distance and the stiffening element has a higher bending strength as its surrounding dielectric material.

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

- 1 介電層和電極層之堆疊
- 2 介電層
- 3 電極層
- 4a 第一外部接觸
- 4b 第二外部接觸
- 5 硬直元件

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：
無。

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種具有高彎曲強度之電子式多層組件。

【先前技術】

由日本專利 JP 09-266126 已知一種電子式多層組件。

欲解決之問題是詳細說明一種具有增加彎曲強度之多層組件。

【發明內容】

一種電子式多層組件被詳細說明具有介電層和電極層之堆疊彼此放置在頂端，其中電性隔離硬直元件 (stiffening element) 放置與電極層相同的介電層而具有至少一個電極層距離。該硬直元件較其環繞介電材料具有較高之彎曲強度。

該多層組件顯示增加之彎曲強度尤其在其厚度方向。此意味著若其面對著正面，該等正面能夠彼此橫向移位並引起剪切效應 (shearing effect)，則該多層組件將稍微彎曲。

在多層組件之堆疊中一個電極層平面內附加上一個或多個電性非主動增強元件使得能獲得稍微低的容量值同時避免減少該多層組件之彎曲強度。

以此說明之結構提供具有低數量之電極層和尤其薄的介電層之多層組件，同時該多層組件具有高的彎曲強度。若不需增加介電層之數目，則增加該多層組件之彎曲

強度。

多層組件之增加的彎曲強度於輸送或製造期間尤其有用，尤其其被暴露於正面力（frontal force）處。當組件被拿來用於輸送或用來組合於導體板上時，此也許發生。增加的彎曲強度導致對損害（像是例如介電或電極層之偏移或斷裂）增加的抵抗。

因為硬直元件能在與一個電極層之相同製造步驟中被應用於堆疊，因此甚至能夠減少所需的製造步驟。

至少一個硬直元件之形狀較佳縱長的平行於安裝在相同介電層上電極層。尤其其能夠構造成帶狀。除了他的電隔離特性外，硬直元件較佳於所有側不具有接觸處或由個別的介電材料所環繞。

依照一個實施例，一個硬直元件被應用為在一個介電層上之層。但是其亦能被埋置於一個介電層內。

依照一個實施例，多層組件具有在其電極層上形成為層之接觸處，用一個共用的電接腳接觸該等接觸處。但是亦能夠有接腳或導線形狀之外部接觸。

於鄰接連同一個介電層之相對端之電極層之堆疊方向，能夠形成電容器。相反充電之電極層能夠相對彼此於堆疊方向以梳狀設置，並特徵構造重疊區於正交突出。各電極層連接至一個外部接觸於一端並與在另一端之相對外部接觸間隔開。

在各電極層側能配置數個硬直元件於同一介電層上。例如，有一個硬直元件在多層組件之一個腮側（cheek）

上，並於另一個腮側上有另一個硬直元件。於二個腮側上可以配置數個硬直元件彼此間隔開。腮側為那個沒有外部接觸的元件。

由此能夠避免外部接觸與相反極化之電極層之間之可能的短路。

依照多層組件之一個實施例，硬直元件包含與電極層相同的材料。此能夠像是金屬之導電材料。根據在硬直元件內之導電材料之量，其必須分別與電極層和外部接觸分離或間隔開。

若另一方面硬直元件高度隔離，則距電極層和外部接觸之距離可以縮小。此種情況具有硬直元件能夠具有較高表面和因此多層組件具有甚至較高彎曲強度之優點。再者硬直元件與電極層或外部接觸之間之電性串音之可能性能夠減少。

硬直元件尤其具有抗熱材料性。較佳承受 900°C 至 1300°C 之溫度。尤其硬直元件於製造期間使用像是燒結之熱處理其結構和硬度將予維持。

依照一個實施例該硬直元件較佳包含具有較其周圍之介電層材料之彎曲強度為高之彎曲強度之電性隔離陶瓷。硬直元件之材料之燒結收縮特性較佳分別與其載體材料或介電材料之燒結收縮特性匹配，該硬直元件係配置或埋置於該載體材料或介電材料中。

除了單獨電極材料像是例如銀、鈹化銀、鉑化銀、鈹、鉑、鎳或銅之外，硬直元件亦能夠包含其他的材料。例如，

層堆疊之陶瓷基之材料(意指使用於堆疊之陶瓷層的陶瓷)能夠連同用於硬直元件之電極材料使用。因此，添加物能夠是下列材料鈦酸鋇 (barium titanate)、鈦酸鋇鈷 (barium-neodymtitanate)、氧化鋅 (zinc oxide)、鈷錳尖晶石 (cobalt-manganese-spinel) 其中之一種。再者，能夠使用陶瓷基材料之非化學計量性的轉化 (non-stoichiometric variant) (例如修改他們的燒結收縮) 作為用於燒結元件之添加物。於是能夠在層堆疊內誘發選擇的內部張力。較理想情況是，誘發拉張的張力，意味著硬直元件或其轉印於陶瓷添加物上顯示了較堆疊之陶瓷基之材料稍為高些之縮小。

先進形式之多層組件規定接地電極附加於堆疊之一個介電層並連接一端至配置在堆疊之一個腮側上的接地接觸。接地接觸能被配置於與附接於電極層之外部接觸的多層組件之相同腮側。能夠有分別配置於並列配置介電層或電極層之間之數個接地接觸。為了多層組件之較佳濾波特性和優點，能夠使用一個接地接觸，於此該接地接觸轉向電湧或高頻失真而因此保護多層組件不會受到過度的伸張。在每個接地電極旁邊可以有一個硬直元件。

依照一個實施例該堆疊之腮側係至少部分被鈍化。堆疊之鈍態對保護堆疊之材料 (例如其介電層、電極層或功能層) 不受到外部化學或材料之影響具有優點。因此能夠達成多層組件之更固定之電氣特性。

依照一個實施例該堆疊或多層組件能夠分別被鈍

化，至少於使用包含玻璃材料之一側。鈍態亦可以使用陶瓷於堆疊之表面而達成。陶瓷層較佳包含下列材料其中一種： ZrO_x 、 MgO 、 AlO_x ，其中 x 是大於或等於 1 之數目。

電子式多層組件之電極層較佳包含下列材料或這些材料之合金：銀、鈹、鎳、銅。外部接點較佳亦包含與用於電極層相同的材料，以支援外部接點與電極層之間的接觸。

依照多層組件之一個實施例，該介電層包含電容器陶瓷，例如來自 X7R 或 COG 之族群。以此種方式導電和與電極層並排配置之介電層能夠形成多層電容器。

依照多層組件之一個實施例，該介電層包含變阻器陶瓷。以此種方式導電和與電極層並排配置之介電層之堆疊能夠形成多層變阻器。該變阻器陶瓷較佳包含氧化鋅 (ZnO)。

介電層較佳實施具有少於 $1 \mu m$ 高至約 $30 \mu m$ 之厚度。

依照電子式多層組件之一個實施例，數個電極層之堆疊被並排配置，其中不同堆疊之電極層能被配置於相同之介電層。以此構造多層組件特徵結構為多層結構之陣列，該多層結構之陣列能夠全然配置在相同的多層組件內。因為多層組件較佳以單塊的方式配置，此意味著數個多層結構能夠以單塊的方式配置為於一個堆疊或主體內之陣列。在各多層結構的電極層旁邊能夠配置該說明種類之一個或多個硬直元件。尤其對於具有多層結構之陣列之多層組

件，電極層之堆疊配置在彼此旁邊，而因此多層組件之表面積較大，其對於給予使用硬直元件之多層組件較強的彎曲強度具有優點。

能夠配置電極層之堆疊於長度方向以及於側向。

例如對於在一個多層組件內之多層結構能夠有多層電容器和多層變阻器。

整合電阻器和電極層以及包含配置為陣列之變阻器陶瓷之介電層，多層組件能夠建立為 Π 濾波器。

依照一個實施例，該介電層包含非線性電阻材料，像是 NTC 或 PCT 材料。若這些介電層之數種介電層與電極層並排配置，則能夠創造多層 NTC 結構或多層 PCT 結構，這些多層結構能夠與之前提及之在一個多層組件內之多層結構結合。

上述整合於多層結構之一個堆疊內之介電層（其介電層包含變阻器陶瓷、電容器陶瓷或 NTC 或 PCT 材料）能夠創造電子式多層組件，該電子式多層組件具有廣區域之電性功能同時保持小尺寸和高彎曲強度。

【實施方式】

第 1 圖為設計為多層電容器之多層組件之一個平面之剖面圖。多層組件包含設置在彼此之上端之介電層 2 和電極層 3 之堆疊 1。該電極層 3 構形為稍長的矩形並用相同極性之外部連接器 4a 和 4b 連接於各端。在各電極層 3 旁邊的是稍長的硬直元件 5，包含與電極層相同的材料，例如鈹或其與另一導電材料之合金。其範圍約從一個隔離區

(其中相反極性之電極層正交突出而不重疊)至多層組件之側向相對隔離區。於所有側上，硬直元件 5 由隔離材料所環繞，並能被看成為為“浮置的”硬直。顯示於上視圖之配置被重複至少部分在堆疊 1 之高度之上。於頂端或底部該堆疊分別能提供另一陶瓷層或含有玻璃之層（未顯示）用於鈍化。

第 2 圖為顯示於第 1 圖中多層組件之縱剖面圖，圖中顯示配置與電極層相同平面內之電極層 3 和介電層 2 以及硬直元件 5 之堆疊情況。亦顯示外部接觸 4a 和 4b，其能被烘烤成於條帶形式之腮側。或可取而代之，該外部連接器能夠抓住該多層組件之側邊因此其可能接觸於底部。

顯示箭號 F1 和 F2，該箭號 F1 和 F2 顯示不同的力影響該多層組件。若多層組件在力 F1 之影響下，相關於多層組件之橫向尺寸，於其第一半部，而較低或較高強度之力 F1 於其第二半部，則在該多層組件內將有機械張力，如此能夠損壞該多層組件或他的組件。力量可能分別來自不同方向之橫向地移位，或引導至不同的方向，像是例如於第一力於多層組件之頂部而第二力於多層組件之底部。因為硬直元件該多層組件顯示足夠強的彎曲強度以至少抵抗由製造或運送所造成的機械力，而不會有任何損壞。

【圖式簡單說明】

使用下列之圖式和設計實例，進一步解釋說明之目的。由此顯示：

第 1 圖：具有電性隔離硬直元件之多層組件之上視圖。

第 2 圖：於第 1 圖上視圖中所顯示之多層組件之剖面輪廓。

【主要元件符號說明】

- 1 介電層和電極層之堆疊
- 2 介電層
- 3 電極層
- 4a 第一外部接觸
- 4b 第二外部接觸
- 5 硬直元件
- F1 第一正面力
- F2 第二正面力

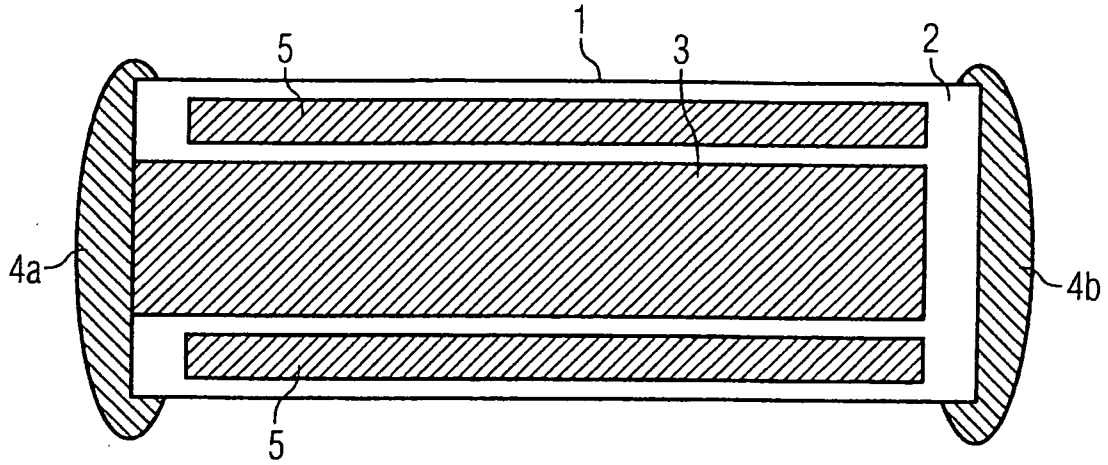
七、申請專利範圍：

1. 一種電子式多層組件，具有由介電層(2)和電極層(3)設置在彼此之上端而成之一個堆疊(1)，其中電性隔離硬直元件(5)在與電極層相同的介電層上設置至少一個電極層距離，以及該硬直元件相較於其環繞之介電材料顯示增加之彎曲強度。
2. 如申請專利範圍第1項之多層組件，其中，該硬直元件(5)較設置在其旁邊之該電極層(3)具有較高之彎曲強度。
3. 如申請專利範圍第1或2項之多層組件，其中，該硬直元件(5)包含電性隔離材料。
4. 如申請專利範圍第3項之多層組件，其中，該硬直元件(5)包含陶瓷材料。
5. 如申請專利範圍第1或2項之多層組件，其中，該硬直元件(5)包含導電材料並與該電極層(3)電性隔離。
6. 如申請專利範圍第5項之多層組件，其中，該硬直元件(5)包含與該電極層(3)相同的材料。
7. 如上述申請專利範圍之多層組件，其中，沿著一個電極層(3)之縱向側一個硬直元件(5)放置在長度方向。
8. 如上述申請專利範圍之多層組件，其中，沿著一個電極層(3)之縱向側數個硬直元件(5)放置在長度方向。

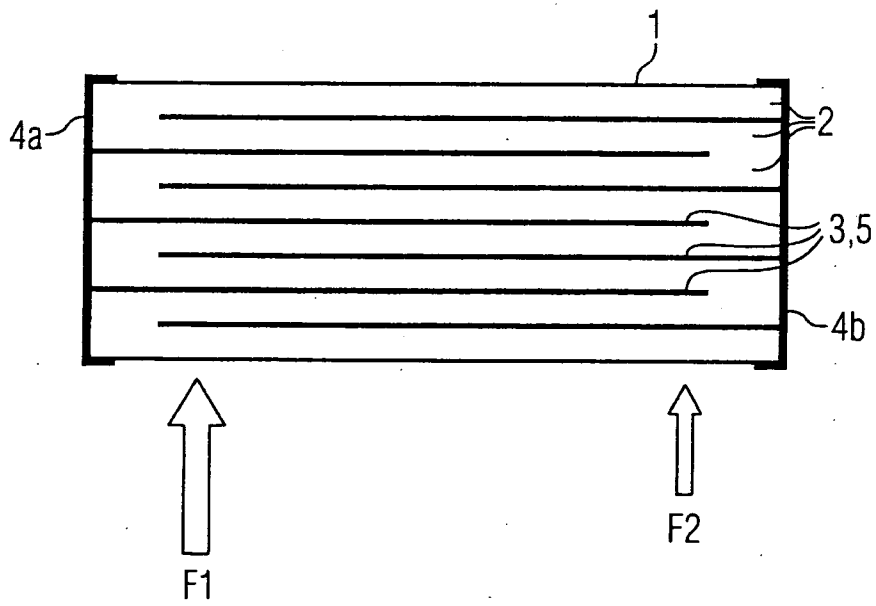
9. 如上述申請專利範圍之多層組件，其中，該硬直元件（5）應用為在介電層（2）上之層。
10. 如上述申請專利範圍之多層組件，其中，該硬直元件（5）埋置於介電層（2）內。
11. 如上述申請專利範圍之多層組件，其中，該硬直元件（5）為帶狀。
12. 如上述申請專利範圍之多層組件，其中，於該堆疊（1）之二側外部，連接器（4a、4b）係放置在各側成帶狀，並連接共用極之電極層（3）。
13. 如上述申請專利範圍之多層組件，其中，該介電層（2）包含電容器陶瓷。
14. 如申請專利範圍第 13 項之多層組件，該多層組件為電容器。
15. 如申請專利範圍第 1 至 12 項中之一項之多層組件，其中，該介電層（2）包含變阻器陶瓷。
16. 如申請專利範圍第 15 項之多層組件，該多層組件為多層變阻器。
17. 如申請專利範圍第 1 至 12 項中之一項之多層組件，包含數個多層結構，具有由電極層（3）和介電層（2）設置在彼此之上端而成之堆疊，其中該介電層包含不同功能之陶瓷之不同多層結構。
18. 如申請專利範圍第 17 項之多層組件，其中，一個多層結構特徵構造為介電層（2），各該介電層（2）包含一個電容器陶瓷，和包含多層電容器。

19. 如申請專利範圍第 17 或 18 項中之一項之多層組件，其中，一個多層結構介電層 (2)，各包含一個變阻器陶瓷，和包含多層變阻器。
20. 如申請專利範圍第 17 至 19 項中之一項之多層組件，其中，該多層結構設置在彼此側邊。
21. 如申請專利範圍第 17 至 20 項中之一項之多層組件，其中，該多層結構設置在彼此之上端和在彼此之側邊。
22. 如上述申請專利範圍之多層組件，其中，該介電層 (2)、該電極層 (3) 和至少一個硬直元件 (5) 被配置形成單塊體。
23. 如上述申請專利範圍之多層組件，其特徵結構至少一個接地電極配置在至少一個介電層 (2) 上，該介電層 (2) 連接一個配置於該多層組件之側邊之接地接觸。
24. 如上述申請專利範圍之多層組件，其中，該電極層 (3) 包含下列材料之至少其中一種：銀、鈮、鎳、銅。
25. 如上述申請專利範圍之多層組件，其中，該堆疊 (1) 之表面至少部分被鈍化。
26. 如申請專利範圍第 24 項之多層組件，其中，該堆疊 (1) 之表面被塗敷包含玻璃之層。

八、圖式：



第1圖



第2圖