



[12] 发明专利说明书

专利号 ZL 200580027928.8

[45] 授权公告日 2009 年 3 月 25 日

[11] 授权公告号 CN 100472761C

[22] 申请日 2005.8.8

US6369438B1 2002.4.9

[21] 申请号 200580027928.8

US6583437B2 2003.6.24

[30] 优先权

US6723541B2 2004.4.20

[32] 2004.8.17 [33] US [31] 10/919,952

CN1220489A 1999.6.23

[86] 国际申请 PCT/US2005/029113 2005.8.8

US6833332B2 2004.12.21

[87] 国际公布 WO2006/023492 英 2006.3.2

US6709909B2 2004.3.23

[85] 进入国家阶段日期 2007.2.15

US6562703B1 2003.5.13

[73] 专利权人 飞思卡尔半导体公司

US20030013305A1 2003.1.16

地址 美国得克萨斯

审查员 杨春光

[72] 发明人 马里亚姆·G·萨达卡

[74] 专利代理机构 中原信达知识产权代理有限公司

肖恩·G·托马斯 泰德·R·怀特

代理人 穆德骏 黄启行

刘春利 亚历山大·L·巴尔

比希-安·阮 翁-耶·希恩

[56] 参考文献

权利要求书 4 页 说明书 7 页 附图 2 页

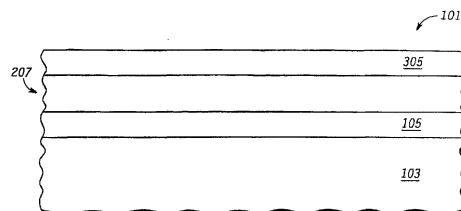
US6743651B2 2004.6.1

[54] 发明名称

缓变半导体层

[57] 摘要

一种用于形成半导体器件的工艺。该工艺包括形成模板层(207)，用于形成应变硅层(305)。在一个示例中，形成缓变的锗硅层(107)，其中锗在下面部分处具有较高的浓度，而在顶部部分处具有较低的浓度。当经历缩合工艺时，该层的顶部部分的锗扩散到锗硅层的剩余部分。由于锗硅层在下面部分处具有较高的锗浓度，因此可以减少缩合之后在锗硅层的剩余部分的上面部分处积累的锗。



1. 一种形成半导体结构的方法，包括：

提供具有绝缘体上半导体（SOI）配置的晶片，所述晶片包括绝缘体上的第一半导体层，所述第一半导体层由至少两个组分制成，第一半导体层包括覆盖第一半导体层的第二部分的第一部分，其中第一部分包括大于百分之零的第一浓度的至少两个组分中的第一组分，并且其中第二部分包括大于百分之零的第二浓度的至少两个组分中的第一组分，而且其中第一浓度小于第二浓度；以及

在提供晶片之后，在第一半导体层上执行缩合工艺，用于消耗一部分第一半导体层，并且用于在第一半导体层的剩余部分上形成包括至少两个组分中的第二组分的材料；

移除所述材料；

在移除所述材料之后，在剩余部分上形成包括第二组分的第二半导体层。

2. 权利要求 1 的方法，其中形成第二半导体层包括：使用第一半导体层的剩余部分作为模板层。

3. 权利要求 1 的方法，其中形成第一半导体层的方法如下：在晶片上以第一比例吹送含第一组分的气体和含第二组分的气体，随后在晶片上以第二比例吹送含第一组分的气体和含第二组分的气体，其中第一比例大于第二比例。

4. 权利要求 1 的方法，其中第二半导体层是外延生长层。

5. 权利要求 1 的方法，其中第一组分是锗，第二组分是硅。

6. 权利要求 5 的方法，其中在缩合工艺之后，锗在第一半导体层的剩余部分中缩合。

7. 权利要求 1 的方法，其中第一半导体层的剩余部分的特征在于，比执行缩合工艺之前的第一半导体层更加驰豫。

8. 权利要求 1 的方法，其中第一半导体层的第一和第二部分是第一组分的第一半导体层的后向缓变部分的一部分。

9. 权利要求 1 的方法，进一步包括：

形成晶体管，所述晶体管包括沟道区域，至少一部分沟道区域位于第二半导体层中。

10. 权利要求 1 的方法，其中剩余部分的浓度梯度包括第一组分的基本上均匀的分布。

11. 权利要求 1 的方法，其中，相比于第一组分的氧化物，缩合工艺更倾向于产生第二组分的氧化物。

12. 权利要求 1 的方法，其中第一半导体层包括第三部分，其位于第一部分和第二部分之间，所述第三部分包括大于百分之零的第三浓度的第一组分，其中第三浓度小于第二浓度，但是大于第一浓度。

13. 一种形成半导体结构的方法，包括：

提供具有绝缘体上半导体 (SOI) 配置的晶片，所述晶片包括第一半导体层，其中第一半导体层位于绝缘体上，其中第一半导体层包括硅和锗，并且其中第一半导体层包括具有大于百分之零的第一浓度的锗的第一部分，和具有大于百分之零的第二浓度的锗第二部分，其中第一部分覆盖第二部分，并且其中第一浓度小于第二浓度；

在提供晶片之后，在第一半导体层上执行缩合工艺，用于消耗一部分第一半导体层，并且用于在第一半导体层的剩余部分上形成包括硅的材料；

移除包括硅的材料；

在移除包括硅的材料之后，在剩余部分上形成包括硅的第二半导体层。

14. 权利要求 13 的方法，其中缩合工艺包括氧化工艺，其中包括硅的材料包括氧化硅。

15. 权利要求 13 的方法，其中形成第二半导体层进一步包括：使用第一半导体层的剩余部分作为模板层。

16. 权利要求 13 的方法，其中形成第一半导体层的方法如下：在晶片上以第一比例吹送含硅气体和含锗气体，并且随后在晶片上以第二比例吹送含硅气体和含锗气体，其中第二比例大于第一比例。

17. 权利要求 16 的方法，其中第一半导体层的剩余部分的特征在于，比执行缩合工艺之前的第一半导体层更加驰豫。

18. 权利要求 13 的方法，其中第一半导体层的第一和第二部分是第一半导体层的锗的后向缓变部分的一部分。

19. 权利要求 13 的方法，其中剩余部分的锗浓度梯度包括锗的基本上均匀的分布。

20. 权利要求 13 的方法，进一步包括：

形成晶体管，所述晶体管包括沟道区域，至少一部分沟道区域位于第二半导体层中。

21. 权利要求 13 的方法，其中第二半导体层的特征在于应变硅。

22. 权利要求 13 的方法，其中在执行缩合工艺的过程中，消耗第

一半导体层的第一部分。

23. 权利要求 13 的方法，其中第一半导体层包括第三部分，其位于第一部分和第二部分之间，所述第三部分包括大于百分之零的第三浓度的锗，其中第三浓度小于第二浓度，但是大于第一浓度。

24. 一种形成半导体器件的方法，包括：

提供具有绝缘体上半导体（SOI）配置的晶片，所述晶片包括绝缘体上的第一半导体层，所述第一半导体层包括锗和硅，第一半导体层包括覆盖第一半导体层的第二部分的第一半导体层的第一部分，其中第一部分包括大于百分之零的第一浓度的锗，并且其中第二部分包括大于百分之零的第二浓度的锗，而且其中第一浓度小于第二浓度；以及

在提供晶片之后，在第一半导体层上执行氧化工艺，用于消耗一部分第一半导体层，并且用于在第一半导体层的剩余部分上形成氧化物；

移除所述氧化物；

在移除所述氧化物之后，使用剩余部分作为模板层，在剩余部分上形成包括硅的第二半导体层；

形成包括沟道区域的晶体管，至少一部分沟道区域位于第二半导体层中。

25. 权利要求 24 的方法，其中第一半导体层包括第三部分，其位于第一部分和第二部分之间，所述第三部分包括大于百分之零的第三浓度的锗，其中第三浓度小于第二浓度，但是大于第一浓度。

缓变半导体层

技术领域

本发明通常涉及半导体器件，特别地，涉及形成具有应变沟道区域的半导体器件。

背景技术

通过利用应变硅（例如，具有双轴拉伸应变的硅）用于沟道区域，特别是用于由具有半导体或绝缘体配置（SOI）的晶片构造的器件，可以提高电子和空穴的迁移率。应变硅层可以通过在模板层上淀积硅层形成。在某些工艺中，在锗硅基板上执行缩合工艺，用于在淀积硅之前使层驰豫。缩合工艺的一个该示例包括锗硅基板层的氧化。通过该工艺，在基板层上面生长 SiO_2 层，所消耗的基板层部分的锗扩散到下面的锗硅层的剩余部分中，用于使该剩余部分富集。随后，在淀积应变硅之前，刻蚀掉该氧化物。

关于该方法可能遇到的一个问题是，锗不能充分地扩散到锗硅层的剩余部分中。因此，相比于锗硅层的下面部分的锗的浓度，在剩余层的顶部部分处可能存在相对高的锗的浓度。模板层中的该锗浓度的差异可能引起位错，其可能导致在位错区域中形成功能不良的半导体器件。

需要一种用于制造半导体器件的改进的工艺。

附图说明

通过参考附图，可以更好地理解本发明，并且使得本发明的许多目的、特征和优点对于本领域的技术人员来说显而易见。

图 1 是根据本发明的半导体器件的制造中的一个阶段中的晶片的

一个实施例的部分截面视图。

图 2 是根据本发明的半导体器件的制造中的另一阶段中的晶片的一个实施例的部分截面视图。

图 3 是根据本发明的半导体器件的制造中的另一阶段中的晶片的一个实施例的部分截面视图。

图 4 是根据本发明的半导体器件的制造中的另一阶段中的晶片的一个实施例的部分截面视图。

除非另外指出，否则不同的图中的相同的参考符号表示相同的事项。该附图不必依比例绘制。

具体实施方式

下文阐述了用于执行本发明的模式的详细描述。该描述的目的在于说明本发明，并且不应被视为限制。

已经发现，提供具有缓变锗浓度的模板层的材料层，可以在该层上执行缩合工艺之后，提供更加均匀的锗缓变。

图 1 是半导体器件的制造中的一个阶段中的晶片 101 的部分截面视图。在所示出的实施例中，晶片 101 包括半导体基板 103，以及位于基板 103 上的绝缘体层 105（例如，氧化物）。硅层 106（例如，100 Å）位于绝缘体层 105 上面。在一个实施例中，通过 SIMOX 工艺，或者通过将一个硅晶片键合在另一晶片的氧化物层上面，形成了层 106、层 105 和基板 103。在所示出的实施例中，晶片 101 具有绝缘体上半导体（SOI）配置。在其他实施例中，晶片 101 可以具有其他类型的 SOI 配置（例如，蓝宝石或者石英上的硅）。

在所示出的实施例中，在硅层 106 上形成锗硅层 107。在所示出的实施例中，层 107 的锗浓度从层 107 的下面部分处的高浓度缓变到层 107 的顶部部分处的较低的浓度。

在一个实施例中，通过化学气相淀积（CVD）工艺，外延生长层 107。对于该工艺的一个示例，利用锗气体相对含硅气体的第一比例，在层 106 上吹送含锗气体（例如，锗烷或者四氯化锗）和含硅气体（例如，硅烷或者二氯硅烷）。当形成了较高的层 107 的部分时，减少锗气体相对含硅气体的比例，以减少这些部分的锗浓度。

在一个示例中，在层 107 的底部处的锗浓度是 50%，并且逐渐减少到层 107 的顶部处的 10%。然而，其他的实施例可以具有其他的锗缓变分布。在其他的实施例中，层 107 的底部处的锗浓度的范围可以是 100%~10% 锗。层 107 的顶部部分处的锗浓度的范围是 0~20%。然而，在其他的实施例中，层 107 可以在顶部和底部部分处具有不同的锗浓度。

在一个实施例中，层 107 具有 700Å 的厚度，锗从底部的 30% 缓变到顶部的 10%。在其他的实施例中，层 107 可以具有其他的厚度。在某些实施例中，层 107 的厚度取决于层 107 的底部的锗浓度和层 107 的顶部的锗浓度，以及在 CVD 工艺过程中改变锗浓度的能力。

在所示出的实施例中，层 107 的锗浓度的特征为后向缓变，即，上面部分具有低于下面部分的锗浓度。然而，在某些实施例中，层 107 可以包括其中锗浓度并未后向缓变的部分。例如，在一个实施例中，层 107 可以形成在绝缘体层 105 上，其中锗浓度在最初时是零，但是迅速增加（例如，30%）。该上面部分的锗浓度将随后后向缓变到顶部的较低的浓度（例如，10%）。

在某些实施例中，可以线性地或者以分步的方式调节 CVD 工艺中的含锗气体相对含硅气体的比例。在某些实施例中，分步工艺的步骤的数目取决于所需的锗浓度的变化。

图 2 示出了在晶片 101 上执行缩合工艺之后的晶片 101 的部分截

面视图。在关于所示出的实施例的缩合工艺的过程中，层 107 的顶部部分（参看图 1）被消耗，用于在锗硅层的剩余部分 207 上生长氧化硅层 209。而且，在缩合工艺过程中，来自层 107 的锗扩散到层 106 中（诸如有效地同层 107 的剩余部分融合的层 106）。因此，在图 2 中，层 207 包括层 106 和层 107 的剩余部分。在其他的实施例中，可以利用其他类型的缩合操作，使层的剩余部分中的锗浓度增加。

在缩合工艺过程中，来自消耗的层 107 的顶部部分的锗扩散到剩余部分中（层 207）。由于层 107 是缓变的，因此层 207 中的锗浓度在缩合工艺之后是相对均匀的。与某些现有技术的工艺相比，相对地缺少在层 207 的顶部部分处积聚的锗。在一个实施例中，层 207 中的锗浓度在整个层 207 的厚度上约为 $35\% \pm 2\%$ 。然而，在其他的实施例中所得到的层 207 的锗浓度可以具有其他的值和/或其他的梯度。

在一个实施例中，在 1050°C 下利用 6% 的 HCl 气体（例如，在 6% 的浓度下）执行缩合工艺 30 分钟。然而，在其他温度（高达 1200°C 或更高）下，采用其他的时长，并且/或者在其他气体存在的情况下，执行其他的缩合工艺。在一个实施例中，层 207 具有 40nm 的厚度。

使用不同浓度的锗硅的另一优点在于，可以允许较低温度（例如，相对于某些示例中的 1200°C 的工艺，采用 1050°C ）下和/或较短的缩合时间的缩合工艺。在一个实施例中，在层 107 的底部部分处具有较高的锗浓度，提供了用于扩散的第二驱动力，其中由于层 107 的较高部分处的较低的锗浓度，锗原子在层 107 中向上扩散。用于扩散的该第二驱动力作为由于缩合而消耗的层 107 的顶部部分中的锗的锗扩散驱动力的补充。在较低的温度下执行缩合工艺的一个优点在于，可以避免在层 207 中可能发生的熔融。对于某些实施例，较高的锗浓度减小了锗硅的熔点。因此，在较低的温度下执行缩合工艺的能力是有利的。

在某些实施例中，可以在层 107 的缩合之前，在锗硅层 107 上面

形成硅帽层（未示出）。

图 3 是在移除氧化物层 209（例如，通过 HF 湿法刻蚀）和在锗硅层 207 上外延生长应变硅层 305 之后的晶片 101 的截面视图。层 207 用作用于淀积层 305 的模板层，其中层 305 的晶格通常具有与层 207 相同的晶格常数。在一个实施例中，层 305 具有 200Å 的厚度，但是在其他的实施例中，其具有其他的厚度。

在一个实施例中，在缩合工艺之后使层 207 驰豫。因此，硅层 305 的晶格将具有拉伸应力，以便于同层 207 的晶格常数匹配。在其他的实施例中，层 207 可以具有另外的应变特性（例如，部分驰豫）。层 207 的应变特性相比于层 107 的应变浓度更加驰豫。

在某些实施例中，可以在层 305 上执行其他的工艺，包括与本申请一同提交的共同受让于本申请人的题为“Template Layer Formation”的申请（美国代理人卷号 SC12851ZP P01）中阐述的工艺，该申请的整体内容在此处并入作为参考。另外的工艺的示例包括利用含氯气体的后烘。

图 4 示出了形成晶体管 401 之后的晶片 101 的部分截面视图。晶体管 401 包括在栅氧化物 407 上形成的栅极 403。栅氧化物 407 是在应变硅层 305 上形成的。晶体管 307 还包括在层 305 上形成的隔层。在所示出的实施例中，晶体管 401 包括源极/漏极区域 411 和 409，其是例如，通过在选定区域处将掺杂剂注入到层 305 和 207 中而形成的。晶体管 401 包括沟道区域 413，其是在应变硅层 305 中形成的（在所示出的实施例中）。

在其他的实施例中，模板层材料可以包括其他的组分，诸如锗硅碳、硅锡和锗碳中的碳。晶片 101 可以包括其他的晶体管（未示出）。在某些实施例中，可以选择性地在晶片 101 的某些区域上形成层 107。

在其他的实施例中，在全部晶片 101 上形成层 107。而且，在某些实施例中，可以选择性地在全部层 107 上执行缩合工艺。在其他的实施例中，在晶片的选定区域上执行缩合工艺，其中晶片的其他区域被掩蔽。例如，对于层 305，理想的是，在 N 沟区域和 P 沟区域中具有不同的应变特性。

在一个实施例中，形成半导体结构的方法包括，提供具有绝缘体上半导体（SOI）配置的晶片。该晶片包括绝缘体上的第一半导体层。该第一半导体层由至少两个组分制成。第一半导体层包括覆盖第一半导体层的第二部分的第一部分。该第一部分包括第一浓度的至少两个组分中的第一组分，并且其中第二部分包括第二浓度的至少两个组分中的第一组分。第一浓度小于第二浓度。该方法进一步包括，在第一半导体层上执行缩合工艺，用于消耗一部分第一半导体层，并且用于在第一半导体层的剩余部分上形成包括至少两个组分中的第二组分的材料。该方法还包括，移除该材料，并且在移除该材料之后，在剩余部分上形成包括第二组分的第二半导体层。

在另一实施例中，形成半导体结构的方法包括提供晶片。该晶片包括第一半导体层。该第一半导体层包括硅和锗。该第一半导体层包括具有第一浓度的锗的第一部分，和具有第二浓度的锗第二部分。第一部分覆盖第二部分。第一浓度小于第二浓度。该方法还包括，在第一半导体层上执行缩合工艺，用于消耗一部分第一半导体层，并且用于在第一半导体层的剩余部分上形成包括硅的材料。该方法进一步包括，移除包括硅的材料，并且在移除包括硅的材料之后，在剩余部分上形成包括硅的第二半导体层。

在另一实施例中，形成半导体结构的方法包括，提供具有绝缘体上半导体（SOI）配置的晶片。该晶片包括绝缘体上的第一半导体层。该第一半导体层包括硅和锗。第一半导体层包括覆盖第一半导体层的第二部分的第一半导体层的第一部分。该第一部分包括第一浓度的锗，

并且其中该第二部分包括第二浓度的锗。第一浓度小于第二浓度。该方法还包括，在第一半导体层上执行氧化工艺，用于消耗一部分第一半导体层，并且用于在第一半导体层的剩余部分上形成氧化物。该方法进一步包括，移除氧化物，并且在移除氧化物之后，使用剩余部分作为模板层，在剩余部分上形成包括硅的第二半导体层。该方法还包括，形成包括沟道区域的晶体管。至少一部分沟道区域位于第二半导体层中。

尽管示出和描述了本发明的具体的实施例，但是本领域的技术人员应当认识到，基于此处的教授内容，在不偏离本发明及其更广泛的范围的前提下，可以进行进一步的变化和修改，并且因此所附权利要求的范围应涵盖处于本发明的真实精神和范围内的所有该修改和变化方案。

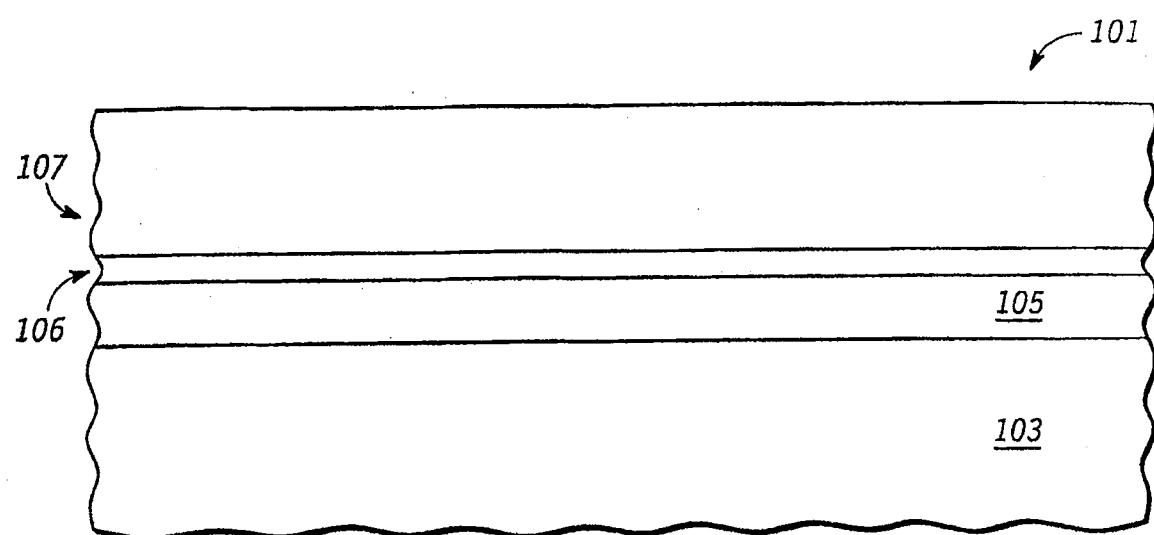


图1

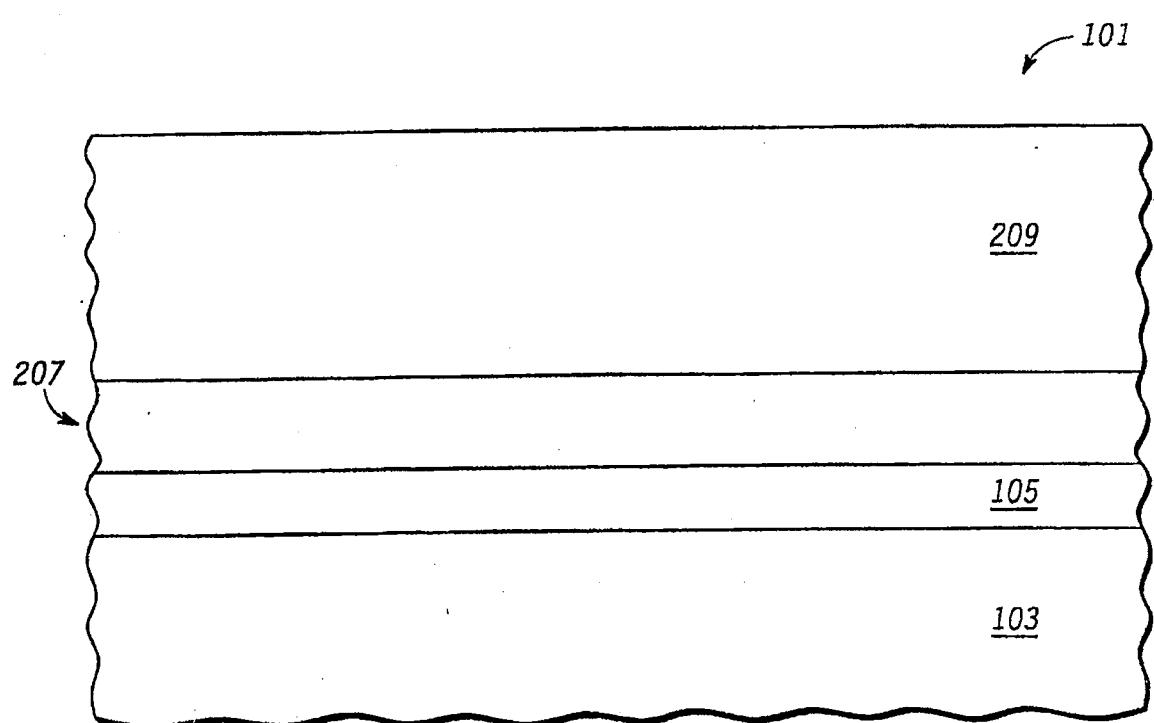


图2

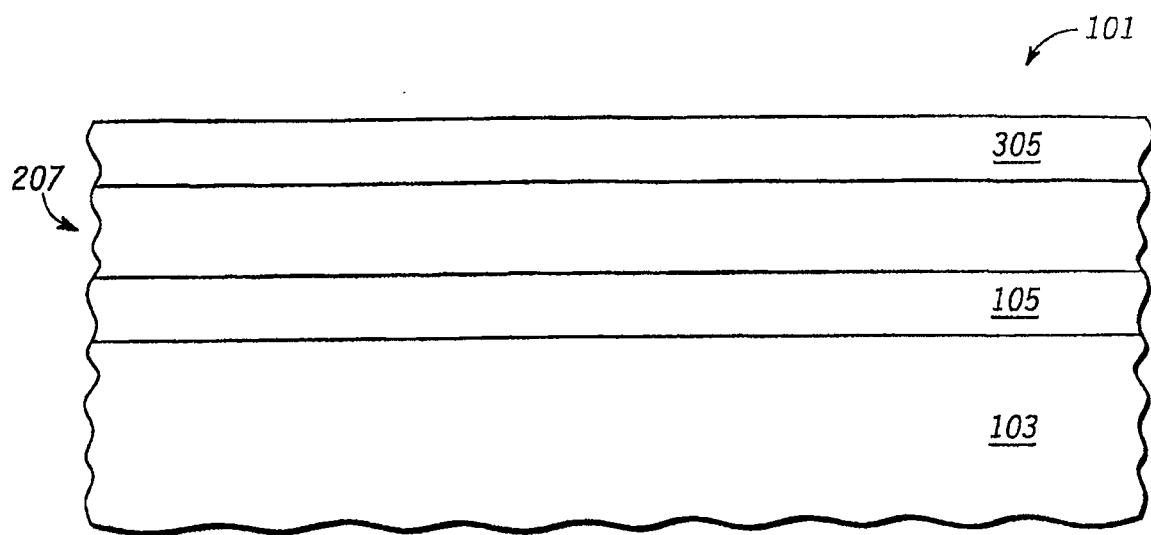


图3

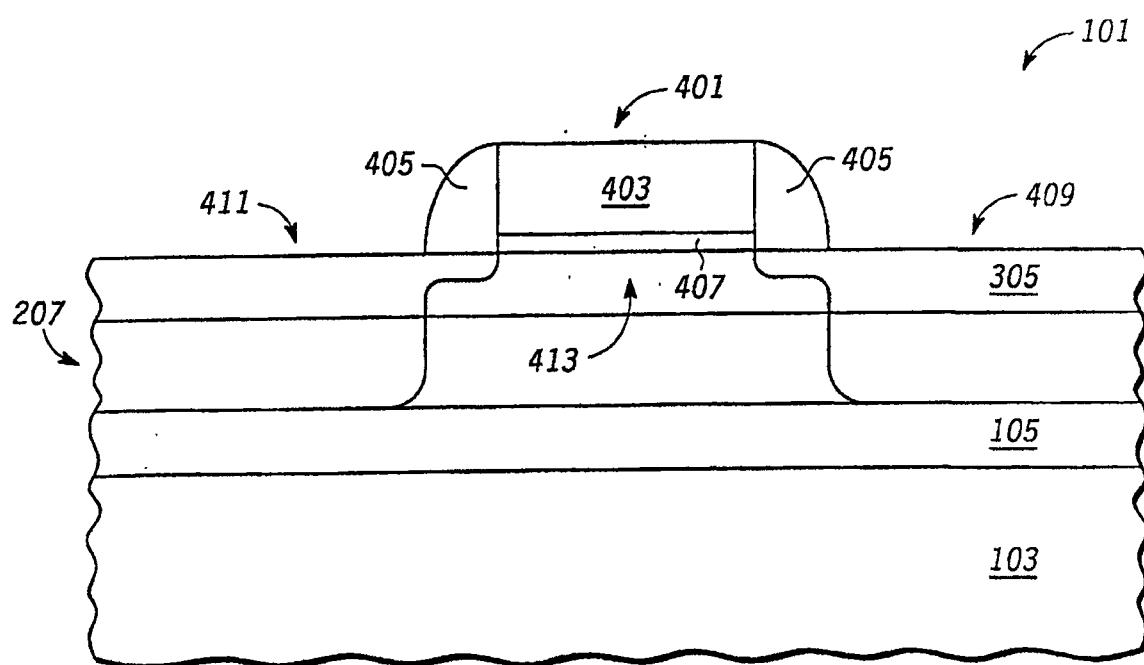


图4