

# 發明專利說明書

586138

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※申請案號：91121233 ※IPC分類：H01L 21/00, 21/58

※申請日期：91.9.17.

## 壹、發明名稱

(中文) 半導體積體電路、其製造方法及製造裝置

(英文) SEMICONDUCTOR INTEGRATED CIRCUIT, MANUFACTURING METHOD THEREOF, AND MANUFACTURING APPARATUS THEREOF

## 貳、發明人(共1人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文) 諫田 誠

(英文) MAKOTO KANDA

住居所地址：(中文) 日本國廣島縣福山市多治米町5-23-27-301

(英文) 5-23-27-301, TAJIME-CHO FUKUYAMA-SHI, HIROSHIMA 720-0824, JAPAN

國籍：(中文) 日本 (英文) JAPAN

## 參、申請人(共1人)

申請人 1 (如發明人超過一人，請填說明書申請人續頁)

姓名或名稱：(中文) 日商夏普股份有限公司

(英文) SHARP KABUSHIKI KAISHA

住居所或營業所地址：(中文) 日本國大阪府大阪市阿倍野區長池町22番22號

(英文) 22-22 NAGAIKE-CHO ABENO-KU, OSAKA 545-8522, JAPAN

國籍：(中文) 日本 (英文) JAPAN

代表人：(中文) 町田 勝彥

(英文) KATSUHIKO MACHIDA

## 捌、聲明事項

本案係符合專利法第二十條第一項  第一款但書或  第二款但書規定之期間，其日期為：\_\_\_\_\_

本案已向下列國家(地區)申請專利，申請日期及案號資料如下：

【格式請依：申請國家(地區)；申請日期；申請案號 順序註記】

1. 日本；2001年09月25日；特願2001-292278

主張專利法第二十四條第一項優先權：

【格式請依：受理國家(地區)；日期；案號 順序註記】

1. 日本；2001年09月25日；特願2001-292278

主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

熟習該項技術者易於獲得，不須寄存。

(1)

## 玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

### 發明所屬之技術領域

本發明係一種關於具有突起電極之半導體積體電路、其製造方法及製造裝置。

### 習知之技術

近年來的電子資訊產業中，所有的領域，以行動電話、行動資訊端末(Personal Data Assistant)領域為中心，都在進行半導體裝置之高密度化安裝。

進行高密度安裝時，必須將半導體元件(半導體裝置)所形成的微細電極焊墊，和安裝該電極焊墊之基板(安裝基板)上所形成的配線，以安定的電性且物理性之狀態連接。進行如此連接的方法之一，以利用電極焊墊部形成的金屬(Au)突起電極之方法為眾所周知。而且，將具有該突起電極之半導體積體電路安裝在安裝基板時，為了確保其連接強度和可靠性，使突起電極的高度均一為必要不可或缺者。

一般，半導體裝置上的上述突起電極係以電鍍法形成。該電鍍法大致分為「無電解電鍍法」和「電解電鍍法」2種方法。

首先，無電解電鍍法係一種藉由還原劑之動作，將電鍍金屬堆積在被電鍍物底部金屬之方法，不將電流流到電鍍液中的金屬離子。該方法中，由於不使用電流，具有不要電源(電鍍電源)等設備之優點。但，對於底部金屬和電鍍液之組合有限制，且電鍍成長速度緩慢。因此，對於形成

(2)

半導體裝置之突起電極時所要求的電鍍層，即形成從10數 $\mu\text{m}$ 至數10 $\mu\text{m}$ 之厚度，係一種不適當之方法。

另一方面，電解電鍍法係一種將底部金屬當作電極浸在電鍍液中，以流過電流的方式用電化學式(藉由電化學反應區域之電化學二重層(遷移區域)的離子輸送)進行電鍍之方法。

使用該方法時，對於上述無電解電鍍法中無法電鍍的底部金屬亦可電鍍。電鍍之成長速度比無電解電鍍法快很多，且，可容易地形成10 $\mu\text{m}$ 厚度之電鍍層。因而，電解電鍍法係一種適於在半導體裝置形成突起電極之方法。

以下將說明上述電解電鍍法之突起電極形成法概要。首先，在絕緣膜上，其裝設在組裝有半導體裝置之半導體基板(以下，稱為晶圓)，披覆底部金屬膜，用於擔任施加電流的電流膜(流過電流之膜)之任務。

接著，在上述底部金屬膜上進行抗蝕劑之塗佈，再者，以光蝕刻法將所定位置，即必須形成突起電極之位置的光阻劑膜開口，露出底部金屬膜。然後，將晶圓表面浸在電鍍液中，在底部金屬膜和另外裝設之陽極(陽極電極)之間施加電壓且流過電流(電鍍電流)，在光阻劑膜開口部將電鍍金屬析出且形成突起電極。

為了使晶圓上的突起電極高度在晶圓內均一地形成，習知以攪拌供給到晶圓表面的電鍍液之方式進行。該攪拌方法使用3種方法。

第1方法為日本特開平8-31834號公報(公佈日期：1996

(3)

發明說明書

年2月2日)所揭示之用多孔噴嘴(複數個噴嘴)使電鍍液噴流之方法，噴流在配設成和陽極相對的晶圓之被電鍍面。

圖6為上述方法使用的電鍍裝置之說明圖。如該圖所示，電鍍裝置101具備：電鍍液噴流幫浦102、電鍍液供給口103a、陽極(陽極電極)104、陰極(陰極電極)105及槽部107。然後，該電鍍裝置101裝設成以陰極電極105支持晶圓111，該晶圓111組裝有複數個不圖示之電晶體等半導體裝置。該裝設時，晶圓111之突起電極形成面裝設成朝向收容電鍍液106之槽部107側[晶圓裝設步驟]。

上述電鍍液106係，藉由電鍍液噴流幫浦102，一面從裝設在電鍍裝置101的複數個電鍍液供給口103a噴出，在電鍍裝置101的槽部107內攪拌，一面到達晶圓111的突起電極形成面[電鍍液攪拌步驟]。

然後，藉由將電壓施加在上述陽極電極104，和連接在晶圓111上的底部金屬膜112之陰極電極105之間的方式，使電鍍電流流到底部金屬膜112，析出電鍍液106之電鍍金屬且形成突起電極113[電極形成步驟]。

如圖7所示，第2方法係使用電鍍裝置131之方法，該電鍍裝置131裝設有在槽部107內部進行旋轉運動之旋轉攪拌部108。該裝置131中的電鍍液供給口103b，以單孔噴嘴形成。

使用該電鍍裝置131之方法中，晶圓裝設步驟、電極形成步驟與第1方法相同，但電鍍液攪拌步驟不同。具體而言，電鍍液106會從裝設在電鍍裝置131之電鍍液供給口

(4)

發明說明書

103b噴出，同時一面以進行旋轉運動之旋轉攪拌部108攪拌，一面到達晶圓111之突起電極形成面。

如圖8所示，第3方法為使用電鍍裝置141之方法，該電鍍裝置141裝設有在槽部107內部進行來回運動之來回攪拌部109。該裝置141中的電鍍液供給口103b和上述電鍍液供給口103b相同，以單孔噴嘴形成。

使用該電鍍裝置141之方法中，晶圓裝設步驟、電極形成步驟與第1、第2方法相同，但電鍍液攪拌步驟不同。具體而言，電鍍液106會從裝設在電鍍裝置141之電鍍液供給口103b噴出，同時一面以朝箭頭P方向進行來回運動之來回攪拌部109攪拌，一面到達晶圓111之突起電極形成面。

圖6至圖8所示之上述晶圓111上，裝設有絕緣膜114、電極焊墊115、保護膜116、底部金屬膜112及光阻劑膜117，其構成半導體基體電路121。空心箭頭表示噴流的電鍍液106之流動方向。

上述電極形成步驟中，未到達突起電極形成面的電鍍液106及未形成突起電極113的電鍍液106，從晶圓111周邊排出槽部107外側。

但第1方法中，以電鍍液噴流幫浦102噴出之電鍍液106，係藉由電鍍液供給口103a之複數噴嘴分歧。因此，從各噴嘴流出的電鍍液106之流量會發生差異，有時會使突起電極113之高度難以完全均一。

第2方法中，用於攪拌電鍍液之旋轉攪拌部108，會因為旋轉條件而發生洞蝕現象之微細氣泡(氣泡)。然後，該氣

(5)



泡附著在晶圓111上方時，電鍍液106不會到達必須形成突起電極113之處，有時會使突起電極113之高度難以完全均一。而且，有時亦難以形成突起電極113。

第3方法亦由於將來回攪拌部109裝設在槽部107內部，因此會發生氣泡，產生和第2方法相同的問題。

第2、第3方法中，由於在電鍍裝置131、141的槽部107裝設攪拌部(旋轉攪拌部108或來回攪拌部109)，故該電鍍裝置131、141之機構(攪拌機構)複雜。因此，除了電鍍裝置131、141之維護麻煩，且會招致電鍍裝置131、141本體成本高之問題。

#### 發明之概要

本發明之第1目的在提供一種半導體積體電路之製造裝置，該半導體積體電路具有均一高度之突起電極。本發明之第2目的在提供一種上述半導體積體電路之製造方法，再者，本發明之第3目的在提供上述半導體積體電路。

為了達成上述第1目的，本發明之半導體積體電路之製造裝置，其特徵為，以電解電鍍法使電流流到裝設在電鍍液上方之半導體基板的被電鍍面，且在該半導體基板形成突起電極，且其具備：陽極，裝設在儲存上述電鍍液之槽部；陰極，連接在上述半導體基板之被電鍍面；和基板振動機構，在形成上述突起電極時，使半導體基板朝上下方向振動。

本發明之半導體積體電路之製造裝置，具備陽極(陽極電極)、陰極(陰極電極)。

(6)



上述陰極電極形成連接在半導體基板之被電鍍面，且係以電解電鍍法吸引電鍍液(電解溶液)中的陽離子者(放出陰離子者)。因此，上述被電鍍面會發生構成電鍍液之金屬離子變成金屬之反應(例如， $Au^+ + e^- \rightarrow Au$ ；離子輸送)，可藉由該金屬之堆積而形成突起電極。

上述離子輸送係從電化學二重層所位在的被電鍍面表面，發生在薄的部分(數 $10\text{\AA}$ )之微小區域(微細區域)。

本發明之半導體積體電路之製造裝置，可一面使半導體基板上下振動，一面形成突起電極。即，可使形成突起電極之處(突起形成部)上下振動。因而，可將到達該突起形成部之電鍍液在上述微細區域充分地攪拌。因此，在該突起形成部活躍地進行離子輸送，可形成具有均一高度之突起電極。即，可製造一種半導體積體電路，其具備有均一高度之突起電極。

本發明之半導體積體電路之製造裝置，不如習知之半導體積體電路之製造裝置(習知裝置)般裝設複數噴嘴或電鍍液攪拌部，且可充分地攪拌電鍍液。即，不會發生因為複數噴嘴而產生的電鍍液流量差，及因為電鍍液攪拌部而產生的微細氣泡，其係習知裝置中，形成不均一高度之突起電極的原因。

以使半導體基板上下振動的方式，可朝電化學二重層的厚度方向攪拌電鍍液。因而，例如比橫向(左右方向)振動，可有效地防止離子輸送決定反應速度。

為了達成上述第1目的，本發明之半導體積體電路之製



(7)



造裝置，其中，以電解電鍍法使電流流到裝設在電鍍液上方之半導體基板的被電鍍面，在該半導體基板形成突起電極，且其具備：陽極，裝設在儲存上述電鍍液之槽部；陰極，連接在上述半導體基板之被電鍍面；感應線圈，以電磁力使上述半導體基板振動；和高頻電源，將高頻電流供給到上述感應線圈。

依據上述構成，具備感應線圈和高頻電源。從高頻電源將電流供給到感應線圈時，該感應線圈會發生磁場。然後，藉由該磁場和流到上述被電鍍面之電流而發生電磁力，藉由該電磁力，可使包含被電鍍面之半導體基板振動。其結果，可使到達突起形成部之電鍍液在上述微細區域充分地攪拌。因此，在該突起形成部活躍地進行離子輸送，可形成具有均一高度之突起電極。即，可製造一種半導體積體電路，其具備有均一高度之突起電極。

如此使用電磁力使半導體基板振動時，除了容易使該電磁力之場(電場)振幅、週期最適當化之外，由於不須個別地裝設可動部使該半導體基板振動，因此可抑制製造裝置本體發生故障、損壞。

且，僅以感應線圈、高頻電源之簡單裝置，即可使半導體基板上下振動。上述感應線圈裝設在磁場作用對半導體基板所及之範圍內。

本發明之半導體積體電路之製造裝置，不如習知裝置般裝設複數噴嘴，或電鍍液攪拌部，且可充分地攪拌電鍍液。即，不會發生因為複數噴嘴而產生的電鍍液流量差，

及因為電鍍液攪拌部而產生的微細氣泡，其係習知裝置中，形成不均一高度之突起電極的原因。

為了達成上述第2目的，本發明之半導體積體電路之製造方法，其中，包含：將電鍍液供給到半導體基板的被電鍍面之步驟；和一面使上述半導體基板朝上下方向振動，一面以電解電鍍法在上述被電鍍面形成突起電極之步驟。

電解電鍍法中，構成電鍍液之金屬離子變成金屬的反應(例如， $Au^+ + e^- \rightarrow Au$ ；離子輸送)係在上述被電鍍面發生，且堆積該金屬而形成突起電極。

然後，上述離子輸送係從電化學二重層所位在的被電鍍面表面，發生在薄的部分(數 $10\text{\AA}$ )之微小區域(微細區域)。

本發明之半導體積體電路之製造方法，可一面使半導體基板上下振動，一面形成突起電極。即，可使形成突起電極之處(突起形成部)振動。因而，可使到達該突起形成部之電鍍液在上述微細區域充分地攪拌，在該突起形成部活躍地進行離子輸送，可形成具有均一高度之突起電極。即，可製造一種半導體積體電路，其具備有均一高度之突起電極。

本發明之半導體積體電路之製造方法，不使用習知裝置，其裝設有複數噴嘴，或電鍍液攪拌部，且可充分地攪拌電鍍液。即，不會發生因為複數噴嘴而產生的電鍍液流量差，及因為電鍍液攪拌部而產生的微細氣泡，其係習知之半導體積體電路之製造方法(習知方法)中，形成不均一

(9)

高度之突起電極的原因。

藉由使半導體基板上下振動的方式，可朝電化學二重層的厚度方向攪拌電鍍液。因而，例如比橫向(左右方向)振動，可有效地防止離子輸送決定反應速度。

為了達成上述第2目的，本發明之半導體積體電路之製造方法，其中，包含：將電鍍液供給到半導體基板的被電鍍面之步驟；和一面以電磁力使上述半導體基板振動，一面以電解電鍍法在上述被電鍍面形成突起電極之步驟。

依據上述構成，本發明之半導體積體電路之製造方法，可一面使半導體基板振動，一面形成突起電極。即，可使形成突起電極之處(突起形成部)振動。因而，使到達該突起形成部之電鍍液在上述微細區域充分地攪拌，在該突起形成部活躍地進行離子輸送，可形成具有均一高度之突起電極。即，可製造一種半導體積體電路，其具備有均一高度之突起電極。

本發明之半導體積體電路之製造方法，不使用習知裝置，其裝設有複數噴嘴，或電鍍液攪拌部，且可充分地攪拌電鍍液。即，不會發生因為複數噴嘴而產生的電鍍液流量差，及因為電鍍液攪拌部而產生的微細氣泡，其係習知方法中，形成不均一高度之突起電極的原因。

如此使用電磁力使半導體基板振動時，除了容易使該電磁力之場(電場)振幅、週期最適當化之外，由於不須個別地裝設可動部使該半導體基板振動，因此可抑制製造裝置本體發生故障、損壞。

(10)



為了達成上述第3目的，本發明之半導體積體電路，以用上述半導體積體電路之製造方法製造為佳。

依據上述構成，半導體積體電路例如一面以電磁力使半導體基板上下振動，一面製造，因此形成一種半導體積體電路，其具備有均一高度之突起電極。

本發明進一步之其他目的、特徵及優點，依據以下所示之描述即可充分了解。且，本發明之優點，藉由以下參照附圖之說明即可明白。

#### 發明之最佳實施型態

如下述，用圖1至圖5說明本發明的一種實施型態。

圖1為本實施型態相關的半導體積體電路之製造裝置(本電鍍裝置)1的構成之說明圖。圖2為藉由上述本電鍍裝置1所製造的半導體積體電路21之說明圖。圖1中，亦圖示本電鍍裝置1所製造的半導體積體電路21。圖2中，為了方便性，將圖1所示之半導體積體電路21以上下顛倒的方式表示。

如圖1所示，本電鍍裝置1包含電鍍液噴流幫浦2、電鍍液供給口3、陽極(陽極電極)4、陰極(陰極電極)5、槽部7、感應線圈8(基板振動機構)及高頻電源9(基板振動機構)。

電鍍液噴流幫浦2係將電鍍液6供給到上述電鍍液供給口3之構件。電鍍液6係包含金屬(Au)之電解溶液。

電鍍液供給口3即噴嘴，其係將供給的上述電鍍液6朝向晶圓11(後述)表面(被電鍍面)噴流者。

陽極電極4係吸引電鍍液6中的陰離子者(放出陽離子

(11)



者)，陰極電極5係吸引電鍍液6的陽離子者(放出陰離子者)。

槽部7係儲存電鍍液6者。

感應線圈8係將導線捲繞成線圈形者，且以在該導線流過電流的方式，使磁場發生者。然後，藉由電磁感應作用發生電磁力，該電磁感應作用係藉由流過該磁場和晶圓11之底部金屬膜12(後述)的電流而形成。即，該感應線圈8係，使上述電磁力發生並使晶圓11振動者。且，該感應線圈8若在電磁感應作用所及之範圍內，裝設在晶圓11之任何位置均可。

高頻電源9係使高頻電流流過上述感應線圈8者。且高頻電流之頻率(電流頻率)、振幅係考量包含電鍍液6之黏度、電鍍液6中的金屬離子種類、濃度、晶圓11之尺寸、質量及晶圓11之底部金屬膜12、陽極電極4和電鍍液6系列的阻抗等(以下將其當作電解電鍍條件)而決定。

如圖2所示，半導體積體電路21包含晶圓11、絕緣膜14、電極焊墊15、保護膜16、底部金屬膜12、光阻劑膜17及突起電極13。

晶圓11係，例如以矽當作形成材料者，且係形成半導體積體電路21之基板者，該半導體積體電路21組裝有不圖示之半導體裝置。

絕緣膜14係，例如使上述晶圓11表面氧化(使矽氧化)之二氧化矽( $\text{SiO}_2$ )膜，位於上述晶圓11上方，且從外部絕緣者。

(12)



電極焊墊15係電性端子，組裝在晶圓11且包含半導體裝置之輸出入端子。該電極焊墊15係，在絕緣膜14上方以濺射法將鋁(Al)堆積大約1  $\mu\text{m}$ 的厚度之後，以光蝕刻法及蝕刻形成所要形狀。

保護膜16位在上述絕緣膜14、電極焊墊15上方，係保護該等表面之膜。該保護膜16係，以CVD法(Chemical Vapor Deposition法)使晶圓11(矽製的晶圓11)產生化學反應，由堆積大約1  $\mu\text{m}$ 程度的氧化矽( $\text{SiO}_2$ )或氮化矽( $\text{Si}_3\text{N}_4$ )形成。且，為了連接後述底部金屬膜12和電極焊墊15，上述電極焊墊15上部的保護膜16開孔(具有焊墊開孔部)。

底部金屬膜12係，在電解電鍍法中當作用於施加電流的電流膜(電流流過之膜)者。且，該底部金屬膜12係，在保護膜16、焊墊開孔部上方，以濺射法堆積單一金屬或由複數種構成的金屬(合金)者。

光阻劑膜17係，用於在底部金屬膜12上方所要位置(形成突起電極13之位置；突起形成部18)形成突起電極13時，擔負遮罩任務者。且，該光阻劑膜17係，以在底部金屬膜12上方用紫外線塗佈感光材料(光阻劑)，再在上述突起形成部18使該位置曝光後，進行顯像、蝕刻的方式而形成。即，光阻劑膜17係具有開孔部(光阻劑開孔部)用於露出突起形成部18之膜。

突起電極13係，用於將電極焊墊15和安裝基板上不圖示之配線，該安裝基板安裝有半導體積體電路21，以電性且物理性方式連接的電極。且，該突起電極13以金屬(Au)

(13)

發明說明書

當作形成材料，並以電解電鍍法形成。

上述電解電鍍法係，在電解液中加入陽極、陰極且通電，使電化學反應區域之電化學二重層(遷移區域)發生離子輸送，且將金屬離子堆積在陰極之方法。

即，在電鍍液6加入陽極電極4、陰極電極5且通電，使其發生 $Au^+ + e^- \rightarrow Au$ 反應，並將金屬(Au)堆積在連接在陰極電極5的底部金屬膜12上方(突起形成部18上方)，形成突起電極13。

且，由於電化學二重層之離子輸送會影響突起電極13的形成速度(電鍍形成速度)，因此亦影響該突起電極13之高度均一性。因而，以活躍地進行上述離子輸送之方式為佳。然後，該電化學二重層係，從底部金屬膜12表面存在於極薄的部分(數 $10\text{\AA}$ )。以下將上述薄的部分當作微細區域。

接著，說明用本電鍍裝置1形成半導體積體電路21中的突起電極13之步驟。

首先，晶圓11上方裝設有上述絕緣膜14、電極焊墊15、保護膜16、底部金屬膜12及光阻劑膜17。尤其，光阻劑膜17裝設有光阻劑開孔部。

然後，使從上述光阻劑開孔部露出之底部金屬膜12(焊墊形成部18)，朝向本電鍍裝置1之槽部7，裝設成以陰極電極5支持的狀態。此時，將陰極電極5和底部金屬膜12裝設成接觸(連接)狀態。

接著，高頻電源9將高頻電流供給到感應線圈8。感應線

圖8會發生電流造成的磁場，且晶圓11藉由該磁場造成的電磁感應作用而發生高頻振動。

然後，電鍍液噴流幫浦2介以電鍍液供給口3噴出電鍍液6。噴出之電鍍液6會到達裝設在晶圓11的突起形成部18。且，上述電鍍液6到達突起形成部18時，晶圓11由於高頻振動而攪拌該電鍍液6。

接著，在陽極電極4和陰極電極5之間施加電壓。由於底部金屬膜12和陰極電極5係以電性連接，而會在該底部金屬膜12和陽極電極4之間施加電壓。因此，電流(電鍍電流)流過底部金屬膜12，該電鍍電流會使到達底部金屬膜12的突起形成部18之上述電鍍液6變成金屬(Au)。即，堆積金屬(Au)，形成突起電極13。

藉由以上形成步驟，形成突起電極13。且，未到達突起電極形成面之電鍍液6及未形成突起電極13之電鍍液6，從晶圓11周邊排出槽部7外側。

此處，藉由感應線圈8，其係本電鍍裝置1之特徵性構成，用圖3(a)、圖3(b)、圖4(a)、圖4(b)說明關於晶圓11振動的方向。圖3(a)、圖4(a)係，從側面看圖1中的晶圓11和感應線圈8之說明圖。圖3(b)、圖4(b)係，從上方看晶圓11和感應線圈8之說明圖。這些圖式中表示方向時，○(空白圓圈)表示從紙面下方朝上方之方向，●(塗黑圓圈)表示從紙面上方朝下方之方向。箭頭B表示磁場方向，箭頭I表示電流方向，箭頭F表示電磁力方向。

圖3(a)係在晶圓11朝向平行方向配設感應線圈8，使電流



流到該感應線圈8，而發生箭頭B方向之磁場時。此時，如圖3(b)所示，藉由箭頭I方向之電流，其流過晶圓11的底部金屬膜(本圖中不圖示)中，和上述箭頭B方向的磁場之電磁感應作用，而發生箭頭F方向之電磁力，該晶圓11朝向該箭頭F方向振動(上下振動)。

圖4(a)為在晶圓11朝向垂直方向配設感應線圈8，使電流流到該感應線圈8，而發生箭頭B方向之磁場時。此時，如圖4(b)所示，藉由箭頭I方向之電流，其流過晶圓11的底部金屬膜(本圖中不圖示)中，和上述箭頭B方向的磁場之電磁感應作用，而發生箭頭F方向之電磁力，該晶圓11朝向該箭頭F方向振動(左右振動)。

本電鍍裝置1中，使晶圓11可上下振動，亦可左右振動，如上述之振動方向。且，上述振動中的頻率(振動頻率)並未特別限定，但以數10 Hz至數百萬Hz為佳，進一步以數10至20 KHz(聲音區域之頻率)更佳。振動頻率可依據高頻電源9流到感應線圈8的高頻電流之振幅、電流頻率而改變。

上述振動方向可用所謂的「佛來明左手定律」求出。

如上述，本電鍍裝置1可一面使晶圓11振動，一面形成突起電極13。而習知裝置101、131、141(參照圖6至圖8)中，由於以宏觀式攪拌電鍍液106，因此在金屬膜112上方形成突起電極113之位置(突起形成部)，即電化學二重層所位在之微小區域(微細區域)，會有未充分攪拌電鍍液106之情形。因此，離子輸送無法活躍地進行，除了突起

電極 113 之高度不均一之外，有時會難以形成突起電極 113。

但，本電鍍裝置 1 以裝設感應線圈 8、高頻電源 9 之簡單裝置的方式，可使晶圓 11 本體振動且充分地振動突起形成部 18。因而，可充分地攪拌到達突起形成部 18 之電鍍液 6 (可形成理想的攪拌狀態)。因此，在該突起形成部 18 活躍地進行離子輸送，可形成具有均一高度之突起電極 13。

尤其，本電鍍裝置 1 由於可使晶圓 11 上下振動，因此可朝電化學二重層的厚度方向攪拌電鍍液 6。因而，例如比橫向(左右方向)振動可有效地防止離子輸送決定反應速度。

且，如上述，本電鍍裝置 1 可用電磁力使晶圓 11 振動。如此，用電磁力使晶圓 11 振動時，除了容易使該電磁力之場(電場)振幅、週期最適當化之外，由於不須個別地裝設可動部用於使該晶圓 11 振動，因此可抑制本電鍍裝置本體發生故障、損壞。

圖 5 係，使用本發明之電鍍裝置(本發明裝置)和習知之電鍍裝置(習知裝置)在晶圓上方形成電極時，關於突起電極之高度不均，該平均值及範圍之圖表。如該圖表所示，得知晶圓直徑為 5 英吋時、6 英吋時、8 英吋時之任一情形中，以本發明裝置形成的突起電極之該高度不均少，獲得良好的結果。

本電鍍裝置 1 中的感應線圈 8，若在電磁感應作用所及之範圍內，裝設在晶圓 11 之任何位置均可。但，以裝設在晶

(17)

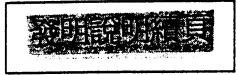


圖11的被電鍍面之反面側，且形成電鍍液6無法接觸之狀態為佳。

如此一來，本電鍍裝置1不如習知裝置131、141一般在槽部107內裝設攪拌部(旋轉攪拌部108或來回攪拌部109)。即，對應上述攪拌部108、109的感應線圈8，由於裝設在槽部7外部，而可避免發生因為電鍍液攪拌部108、109而產生的微細氣泡。此外，由於本電鍍裝置1之電鍍液攪拌機構簡單化，因此可抑制本電鍍裝置1本體的製造成本增加。

感應線圈8由於不和電鍍液6接觸，故不會污損。因而，亦減輕感應線圈8之維護。

且，本電鍍裝置1不會發生因為複數噴嘴而產生的電鍍液流量差，其係習知裝置101中的問題。

如圖1所示，感應線圈8以從晶圓11的被電鍍面之反面(未電鍍面)，裝設成保持間隔L的狀態為佳。

該間隔L係，以藉由電磁力上下振動的晶圓11和感應線圈8不會接觸的程度隔開。如此一來，可一面避免上述接觸，一面使晶圓11上下振動。

感應線圈8的形狀若在晶圓11之直徑以下，任何形狀均可。再者，該感應線圈8之個數並無特別限定，但以裝設複數個為佳。

如上述，裝設複數個感應線圈8時，其尺寸在晶圓11之直徑以下，比裝設1個時，可獲得更大的電磁力，且有效地使晶圓11振動。且，上述感應線圈8之尺寸，由於在晶



圖 11 之直徑尺寸以下，因此可謀求本電鍍裝置 1 之小型化。

高頻電源 9 可改變交流電流之頻率(電流頻率)、振幅。因此，可改變使上述晶圓 11 振動之振動頻率。因而，在各種電解電鍍條件，均可使電化學二重層所位在的微細區域更充分地振動。

獲得圖 5 所示之結果的本發明裝置(本電鍍裝置；參照圖 1)中，感應線圈 8 係，將直徑 2 cm 的被覆銅線在直徑大約 5 cm、高度大約 2 mm 的圓筒形絕緣物上大約旋轉捲繞 100 次者。且，將該感應線圈 8 裝設成從晶圓 11 的裡面側(不朝向本電鍍裝置 1 的槽部 7 之面側)，在大約隔開 1 cm 之位置，形成左右對稱的 2 個。高頻電源 9 在該感應線圈 8 施加調整過電壓(振幅)的交流，其形成頻率大約為 10 KHz、電流值大約為 100 mA。

本實施型態中，已說明關於為了使晶圓 11 振動，而利用感應線圈 8 之電磁感應作用時的情形，但不限定於此，亦可利用其他使晶圓 11 振動之作用。

本電鍍裝置 1 藉由可使晶圓 11 微細地振動之方式，在以電解電鍍法形成突起電極 13 中，可使電鍍液 6 形成理想的攪拌狀態，可謂得以改善突起電極 13 之高度均一性。

本發明以使用本電鍍裝置 1 之方式，在槽部 7 內不須裝設複雜的機構，而以直接攪拌電化學二重層之方式，其係底部金屬膜 12 之反應區域，可謂提供一種半導體積體電路之製造方法，其可形成均一高度之突起電極 13。

習知裝置 131、141 由於在槽部 107 內裝設攪拌部(旋轉攪

拌部108或來回攪拌部109)，因此該機構複雜，改造時會發生龐大的費用。因此，使用該習知裝置131、141形成突起電極113，成為半導體積體電路成本增加之要因。且，由於機構複雜，亦造成該習知裝置131、141龐大的維護勞力。

但，本電鍍裝置1由於在槽部7外側裝設當作攪拌部之感應線圈8，可謂改造費用少且易於維護。且，可謂將使用本電鍍裝置1形成突起電極13的半導體基體電路21之成本增加限制在最小範圍。

本發明可用以下半導體積體電路、該半導體積體電路之製造方法及半導體積體電路之製造裝置表現。

本發明半導體積體電路之製造裝置係，在金屬膜和陽極之間施加電壓，該金屬膜堆積在組裝有複數個半導體裝置之半導體基板表面全面，該陽極電極介以電鍍液與該半導體基板相對，且在進行電解電鍍之半導體積體電路的製造裝置中，為了使該半導體基板本體振動，亦可裝設感應線圈。

上述基板振動機構亦可具備感應線圈，以電磁力使上述半導體基板振動；和高頻電源，將高頻電流供給到上述感應線圈。

本發明半導體積體電路之製造裝置係，以電解電鍍法，使電流流到裝設在電鍍液上方之半導體基板的被電鍍面，且在該半導體基板形成突起電極，其亦可具備：陽極，裝設在儲存上述電鍍液之槽部；陰極，連接在上述半導體

該感應線圈，其尺寸在該半導體基板之直徑以下。

本發明半導體積體電路之製造方法，亦可使用一種半導體積體電路之製造裝置，其特徵為，具備：在金屬膜和陽極電極之間施加電壓之機構，該金屬膜堆積在組裝有複數個半導體積體電路裝置之半導體基板表面全面，該陽極電極介以電鍍液與該半導體基板相對；和為了使該半導體基板振動而裝設感應線圈，且在該感應線圈流過交流電流之機構。

本發明之半導體積體電路，亦可使用上述半導體積體電路之製造方法製造。再者，本發明之半導體積體電路，亦可使用上述半導體積體電路之製造裝置製造。

如上述，本發明半導體積體電路之製造裝置，其中，具備：陽極，裝設在儲存電鍍液之槽部；陰極，連接在半導體基板之被電鍍面，其係以電解電鍍法使電流流到裝設在上述電鍍液上方的半導體基板之上述被電鍍面，且在該半導體基板形成突起電極，形成上述突起電極時，具備使上述半導體基板朝上下方向振動之基板振動機構。

本發明半導體積體電路之製造裝置，具備陽極(陽極電極)、陰極(陰極電極)。

上述陰極電極形成連接在半導體基板之被電鍍面，係以電解電鍍法吸引電鍍液(電解溶液)中的陽離子者(放出陰離子者)。因此，上述被電鍍面會發生構成電鍍液之金屬離子變成金屬的反應(例如， $Au^+ + e^- \rightarrow Au$ ；離子輸送)，可藉由該金屬之堆積而形成突起電極。

(22)

上述離子輸送係從電化學二重層所位在的被電鍍面之表面，發生在薄的部分(數 $10\text{\AA}$ )之微小區域(微細區域)。

本發明半導體積體電路之製造裝置，可一面使半導體基板上下振動，一面形成突起電極。即，可使形成突起電極之處(突起形成部)上下振動。因而，可使到達該突起形成部之電鍍液在上述微細區域中充分地攪拌。因此，在該突起形成部活躍地進行離子輸送，可形成具有均一高度之突起電極。即，可製造一種半導體積體電路，其具備有均一高度之突起電極。

本發明半導體積體電路之製造裝置，不如習知之半導體積體電路之製造裝置(習知裝置)般裝設複數噴嘴或電鍍液攪拌部，且可充分地攪拌電鍍液。即，不會發生因為複數噴嘴而產生的電鍍液流量差，及因為電鍍液攪拌部而產生的微細氣泡，其係習知裝置中，形成不均一高度之突起電極的原因。

藉由使半導體基板上下振動的方式，可朝向電化學二重層之厚度方向攪拌電鍍液。因而，例如比朝橫向(左右方向)振動，可有效地防止離子輸送決定反應速度。

為了解決上述目的，本發明之半導體積體電路之製造裝置，其中，具備：陽極，裝設在儲存電鍍液之槽部；陰極，連接在半導體基板之被電鍍面，其係以電解電鍍法使電流流到裝設在上述電鍍液上方的半導體基板之上述被電鍍面，在該半導體基板形成突起電極，且其具備：感應線圈，以電磁力使上述半導體基板振動；和高頻電源，將高頻電

流供給到該感應線圈。

依據上述構成，具備感應線圈和高頻電源。且，從高頻電源將電流供給到感應線圈時，該感應線圈會發生磁場。藉由該磁場和流到上述被電鍍面之電流而發生電磁力，藉由該電磁力，可使包含被電鍍面之半導體基板振動。其結果為，可使到達突起形成部之電鍍液在上述微細區域中充分地攪拌。因此，在該突起形成部活躍地進行離子輸送，可形成具有均一高度之突起電極。即，可製造一種半導體積體電路，其具備有均一高度之突起電極。

如此使用電磁力使半導體基板振動時，除了容易使該電磁力之場(電場)振幅、週期最適當化之外，由於不須個別地裝設可動部使該半導體基板振動，因此可抑制製造裝置本體發生故障、損壞。

且，僅以感應線圈、高頻電源之簡單裝置，即可使半導體基板上下振動。然後，上述感應線圈裝設在磁場作用對半導體基板所及之範圍內。

本發明半導體積體電路之製造裝置，不如習知裝置般裝設複數噴嘴或電鍍液攪拌部，且可充分地攪拌電鍍液。即，不會發生因為複數噴嘴而產生的電鍍液流量差，及因為電鍍液攪拌部而產生的微細氣泡，其係習知裝置中，形成不均一高度之突起電極的原因。

本發明半導體積體電路之製造裝置中，除了上述構成之外，上述感應線圈以裝設在上述槽部之外側為佳。

依據上述構成，槽部之內部不裝設感應線圈，其係用於



攪拌電鍍液之構件。因此，攪拌電鍍液之機構簡單化。因而可抑制本發明半導體積體電路之製造裝置本體的製造成本增加。

此外，感應線圈不位在槽部之內部。因此，感應線圈由於不和電鍍液接觸，而不會污損。因而亦減輕感應線圈之維護。

本發明半導體積體電路之製造裝置中，除了上述構成之外，上述感應線圈以從上述半導體基板面，其和上述槽部側為反側，裝設成隔開所定間隔為佳。

依據上述構成，以電磁力振動的半導體基板和感應線圈不會接觸，可使半導體基板上下振動。

本發明半導體積體電路之製造裝置中，除了上述構成之外，上述感應線圈以裝設複數個且比上述半導體基板之尺寸小為佳。

依據上述構成，例如裝設有複數個感應線圈，其尺寸在圓形半導體基板之直徑以下。因此，比裝設1個時，可獲得更大的電磁力，並可有效地使半導體基板振動。由於上述感應線圈之尺寸，比半導體基板之尺寸小，因此可謀求本發明半導體積體電路之製造裝置小型化。

本發明半導體積體電路之製造裝置中，除了上述構成之外，上述高頻電源以可改變供給的交流電流之振幅及頻率為佳。

依據上述構成，可改變半導體基板之振動，即振動之振幅及振動頻率。即，上述振動會對應上述交流電流之振

幅、電流頻率而改變。因而，以各種電解電鍍條件，均可更充分地使電化學二重層所位在的微細區域振動。

為了解決上述目的，本發明半導體積體電路之製造方法，其中，將電鍍液供給到半導體基板之被電鍍面，以電解電鍍法在上述被電鍍面形成突起電極，且形成上述突起電極時，使上述半導體基板朝上下方向振動。

電解電鍍法中，構成電鍍液之金屬離子變成金屬之反應(例如， $Au^+ + e^- \rightarrow Au$ ；離子輸送)，係發生在上述被電鍍面，且該金屬堆積形成突起電極。

上述離子輸送係從電化學二重層所位在之被電鍍面之表面，發生在薄的部分(數 $10\text{\AA}$ )之微小區域(微細區域)。

本發明半導體積體電路之製造方法，可一面使半導體基板上下振動，一面形成突起電極。即，可使形成突起電極之處(突起形成部)上下振動。因而，可使到達該突起形成部之電鍍液在上述微細區域中充分地攪拌。因此，在該突起形成部活躍地進行離子輸送，可形成具有均一高度之突起電極。即，可製造一種半導體積體電路，其具備有均一高度之突起電極。

本發明半導體積體電路之製造方法，不使用裝設有複數噴嘴或電鍍液攪拌部之習知裝置，且可充分地攪拌電鍍液。即，不會發生因為複數噴嘴而產生的電鍍液流量差，及因為電鍍液攪拌部而產生的微細氣泡，其係習知之半導體積體電路之製造方法(習知方法)中，形成不均一高度之突起電極的原因。

且，藉由使半導體基板上下振動的方式，可朝向電化學二重層之厚度方向攪拌電鍍液。因而，例如比橫向(左右方向)振動，可有效地防止離子輸送決定反應速度。

為了解決上述目的，本發明之半導體積體電路之製造方法，其中，將電鍍液供給到半導體基板之被點鍍面，以電解電鍍法在上述被電鍍面形成突起電極，且形成上述突起電極時，以電磁力使上述半導體基板振動。

依據以上構成，本發明半導體積體電路之製造方法，可一面使半導體基板上下振動，一面形成突起電極。即，可使形成突起電極之處(突起形成部)振動。因而，使到達該突起形成部之電鍍液在上述微細區域中充分地攪拌，且在該突起形成部活躍地進行離子輸送，可形成具有均一高度之突起電極。即，可製造一種半導體積體電路，其具備有均一高度之突起電極。

本發明半導體積體電路之製造方法，不使用裝設有複數噴嘴或電鍍液攪拌部之習知裝置，且可充分地攪拌電鍍液。即，不會發生因為複數噴嘴而產生的電鍍液流量差，及因為電鍍液攪拌部而產生的微細氣泡，其係習知方法中，形成不均一高度之突起電極的原因。

如此使用電磁力使半導體基板振動時，除了容易使該電磁力之場(電場)振幅、週期最適當化之外，由於不須個別地裝設可動部使該半導體基板振動，因此可抑制製造裝置本體發生故障、損壞。

本發明半導體積體電路之製造方法，除了上述構成之

外，以將高頻電流供給到感應線圈而生成電磁力之方式為佳，該電磁力係用於使上述半導體基板振動。

依據上述構成，僅以感應線圈、高頻電源之簡單裝置生成磁場，其係藉由感應線圈而發生；和電磁力，其係藉由流到上述被電鍍面之電流而發生，並可用該電磁力使半導體基板振動。

本發明之半導體積體電路以藉由上述半導體積體電路之製造方法製造為佳。

依據上述構成，形成一種半導體積體電路，其係一面使半導體基板上下振動，一面製造，因此具有均一高度之突起電極。

發明之詳細說明項中所示之具體實施型態或實施例，當然係用於闡明本發明之技術內容者，但不必僅限定於該具體例而狹義地解釋，在本發明之精神和以下記載之申請專利範圍內，可作各種變更實施。

#### 圖式之簡單說明

圖1係本發明之一種實施型態所相關的半導體積體電路之製造裝置說明圖。

圖2係圖1之半導體積體電路之製造裝置所製造的半導體積體電路說明圖。

圖3(a)係從側面看圖1中的半導體積體電路之晶圓和感應線圈，該晶圓振動之一例的說明圖。

圖3(b)係從上方看圖3(a)的晶圓、感應線圈，該晶圓振動之說明圖。

(28)



圖 4(a)係圖 3(a)另一例之說明圖。

圖 4(b)係從上方看圖 4(a)的晶圓、感應線圈，該晶圓振動之說明圖。

圖 5係藉由本發明之半導體積體電路之製造裝置，和後述圖 6至圖 8習知之半導體積體電路之製造裝置(習知裝置)所形成的各突起電極之高度不均之圖表。

圖 6係習知之半導體積體電路之製造裝置說明圖。

圖 7係與圖 6之製造裝置相異的另一習知之半導體積體電路之製造裝置說明圖。

圖 8係與圖 6、圖 7之製造裝置相異之另一習知之半導體積體電路之製造裝置說明圖。

[元件符號之說明]

- |             |                        |
|-------------|------------------------|
| 1           | 半導體積體電路之製造裝置、<br>本電鍍裝置 |
| 2、102       | 電鍍液噴流幫浦                |
| 3、103a、103b | 電鍍液供給口                 |
| 4、104       | 陽極電極(陽極)               |
| 5、105       | 陰極電極(陰極)               |
| 6、106       | 電鍍液                    |
| 7、107       | 槽部                     |
| 8           | 感應線圈(基板振動機構)           |
| 9           | 高頻電源(基板振動機構)           |
| 11、111      | 晶圓(半導體基板)              |
| 12、112      | 底部金屬膜                  |



(29)

13、113	突起電極
14、114	絕緣膜
15、115	電極焊墊
16、116	保護膜
17、117	光阻劑膜
18	突起形成部
21、121	半導體積體電路
101	電鍍裝置、習知裝置
108	旋轉攪拌部
109	來回攪拌部
131、141	電鍍裝置
L	間隔
B	磁場方向
I	電流方向
F	電磁力方向
P	箭頭

#### 肆、中文發明摘要

本發明係一種半導體積體電路、其製造方法及製造裝置，半導體積體電路之製造裝置中，具備陽極電極，裝設在儲存電鍍液之槽部；和陰極電極，連接在晶圓之被電鍍面，此外，具備感應線圈和高頻電源。且，該半導體積體電路之製造裝置係，藉由上述感應線圈發生的磁場和上述被電鍍面之電流而發生電磁力，一面以該電磁力使上述晶圓振動，一面以電解電鍍法在該晶圓形成突起電極。

#### 伍、英文發明摘要

A manufacturing apparatus of a semiconductor integrated circuit, having an anode electrode which is provided in a tank section for storing a plating liquid, and a cathode electrode for connecting to a target plating surface of a wafer, further includes induction coils and a high-frequency power source. The manufacturing apparatus of a semiconductor integrated circuit can produce the magnetic field caused by the induction coils and electromagnetic force caused by the current passing through the target plating surface of the wafer, so as to form a bump electrode on the wafer by electrolytic plating method while vibrating the wafer through the electromagnetic force.

陸、(一)、本案指定代表圖為：第\_\_\_\_\_圖

(二)、本代表圖之元件代表符號簡單說明：

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：



拾壹、圖式

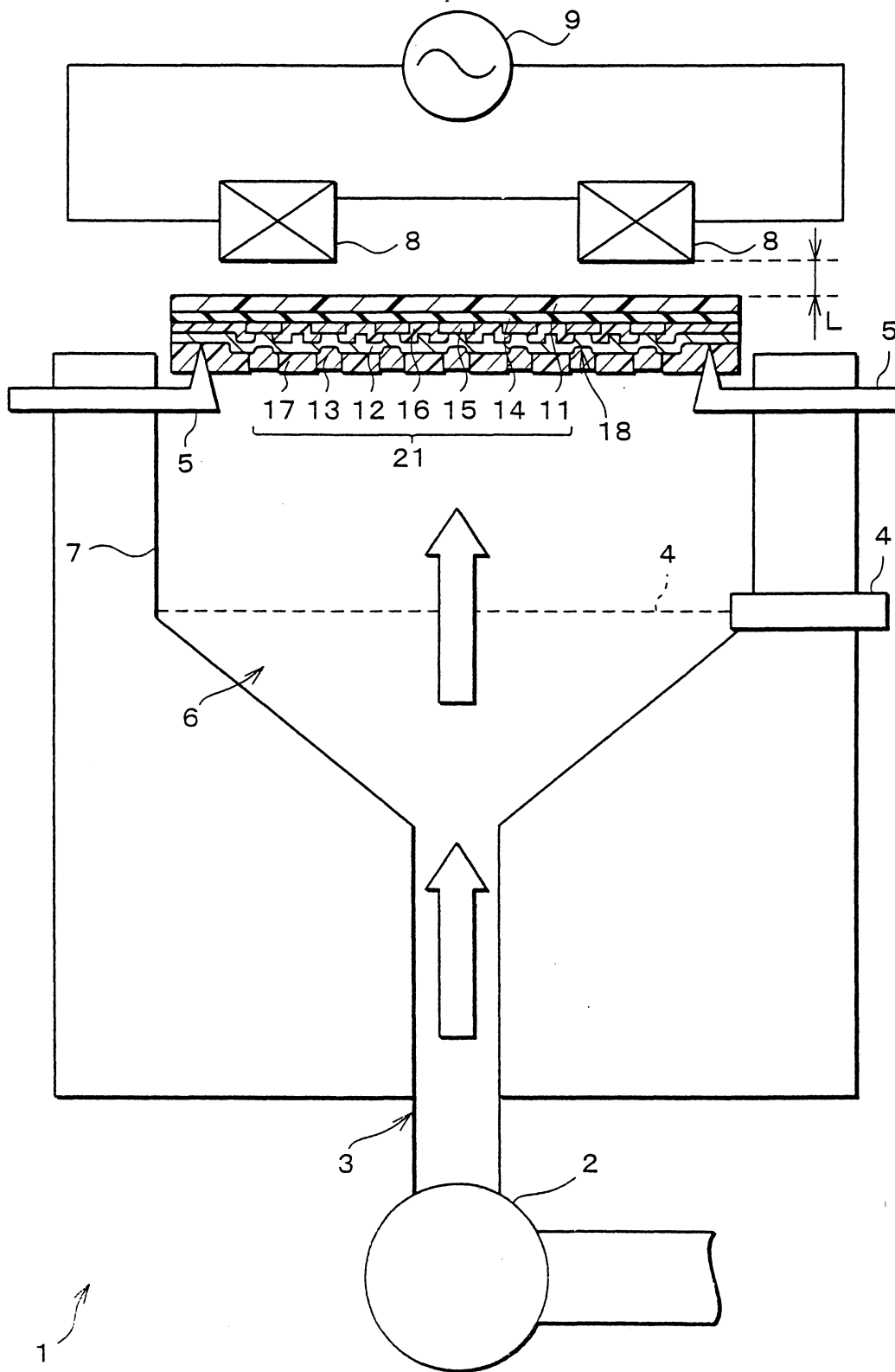


圖 1

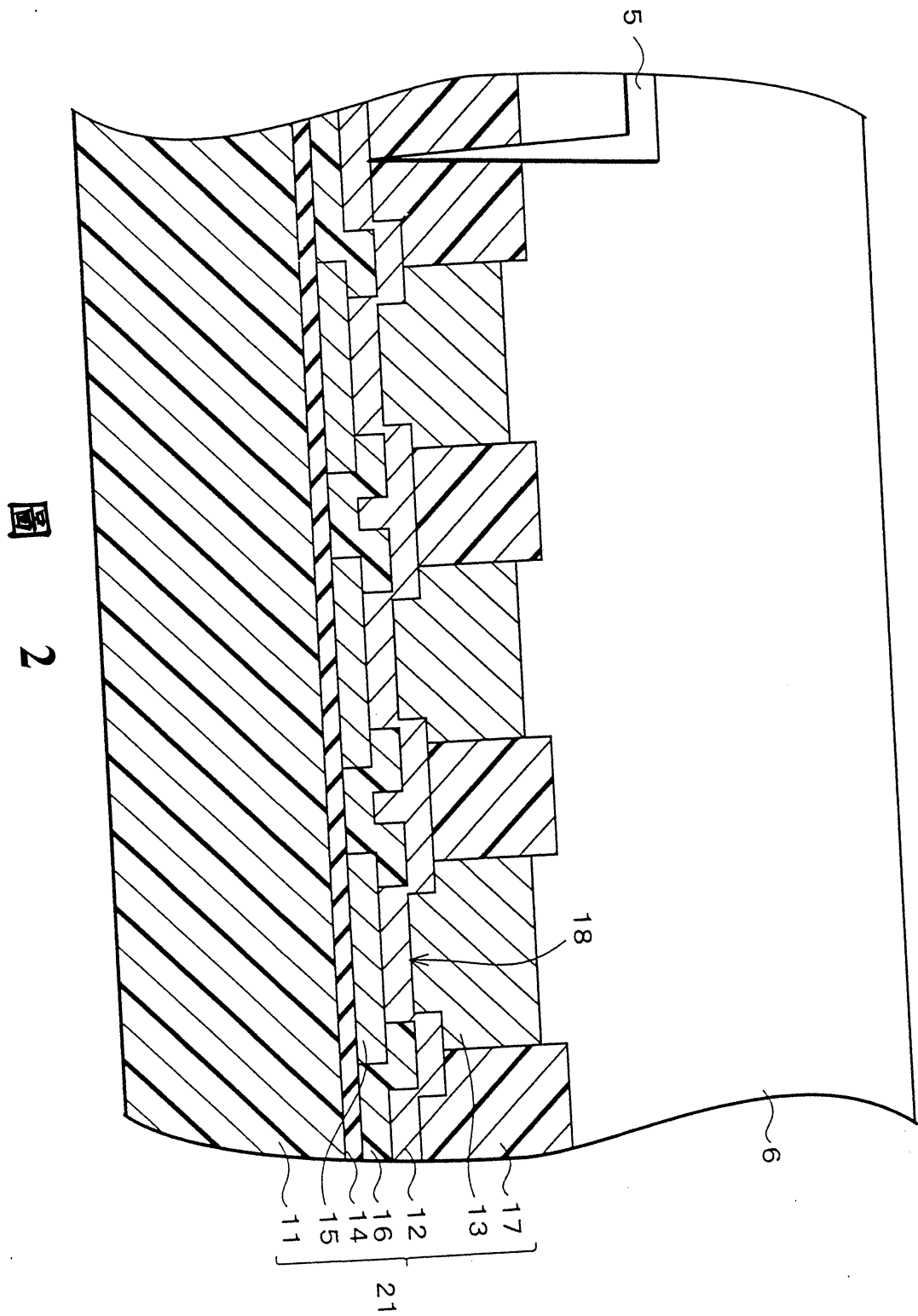


圖 2

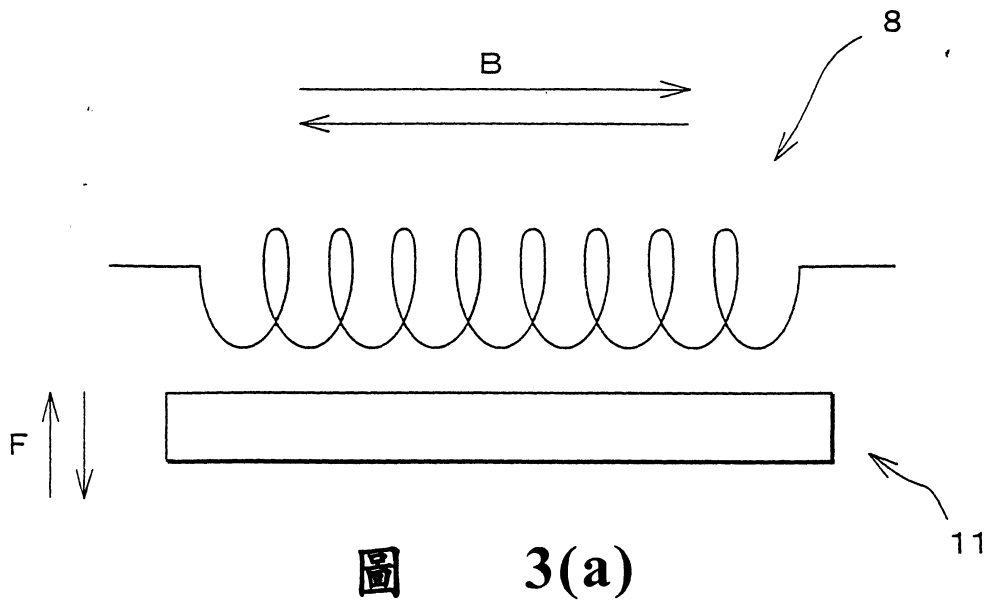


圖 3(a)

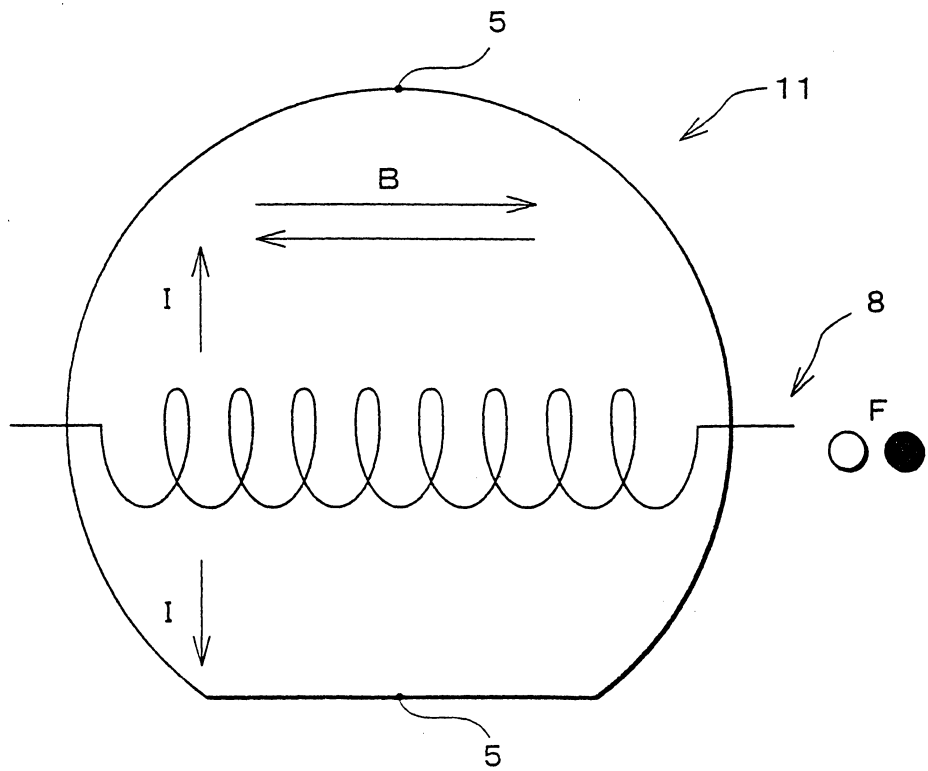


圖 3(b)

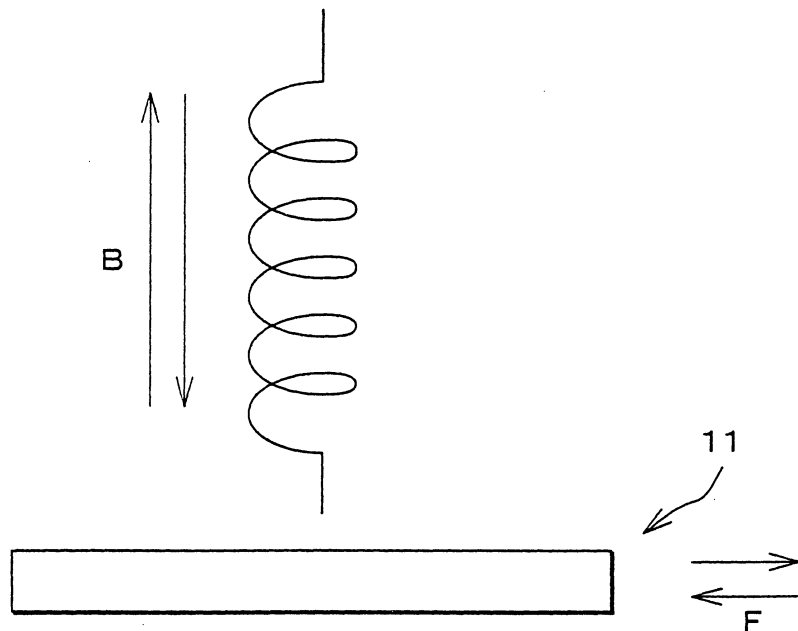


圖 4(a)

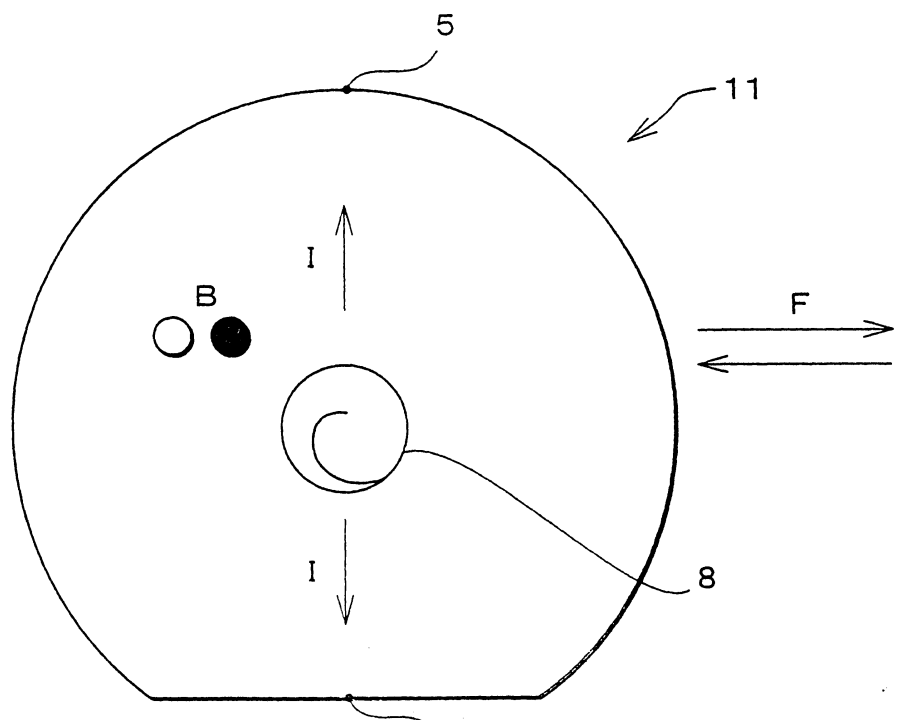


圖 4(b)

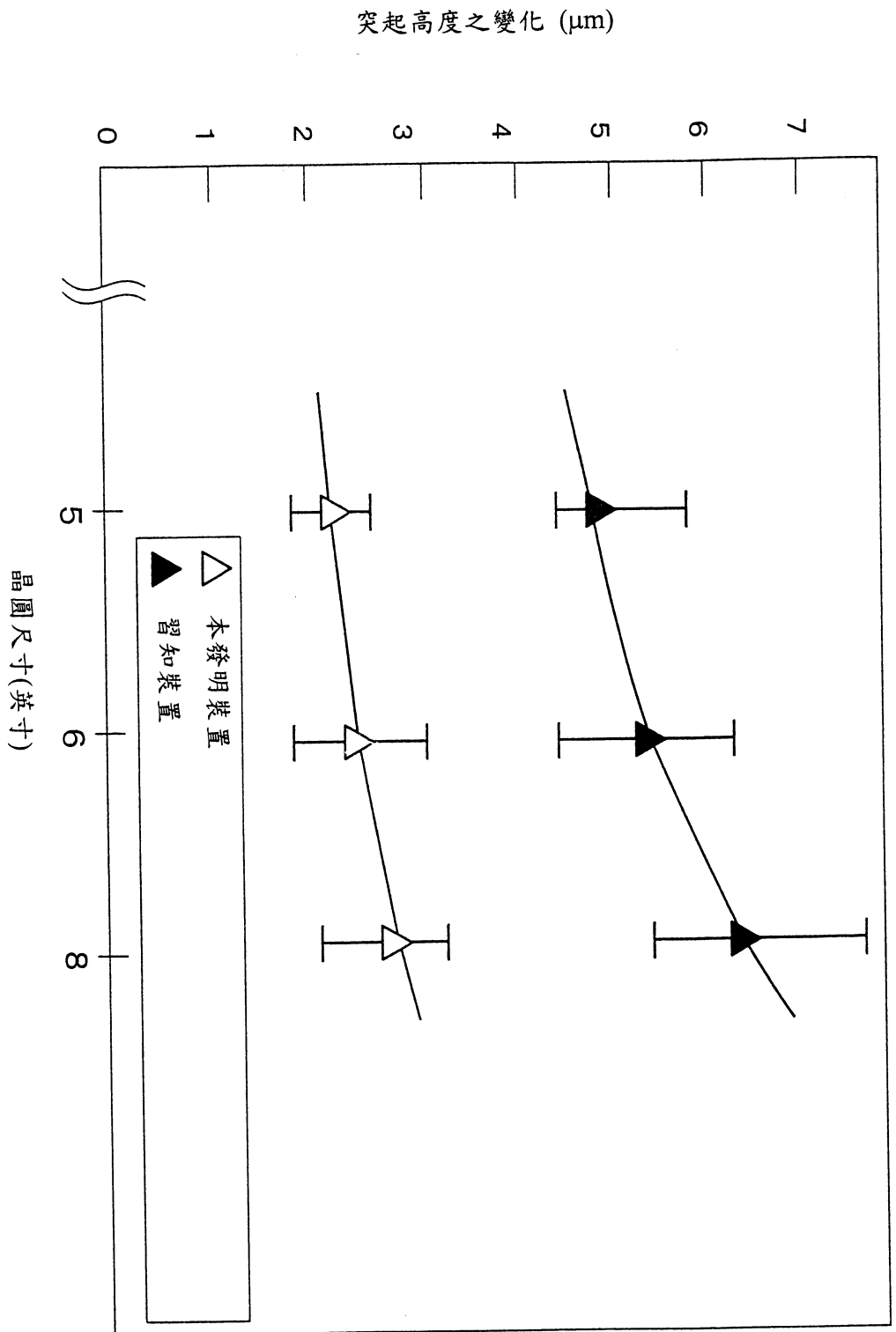


圖 5

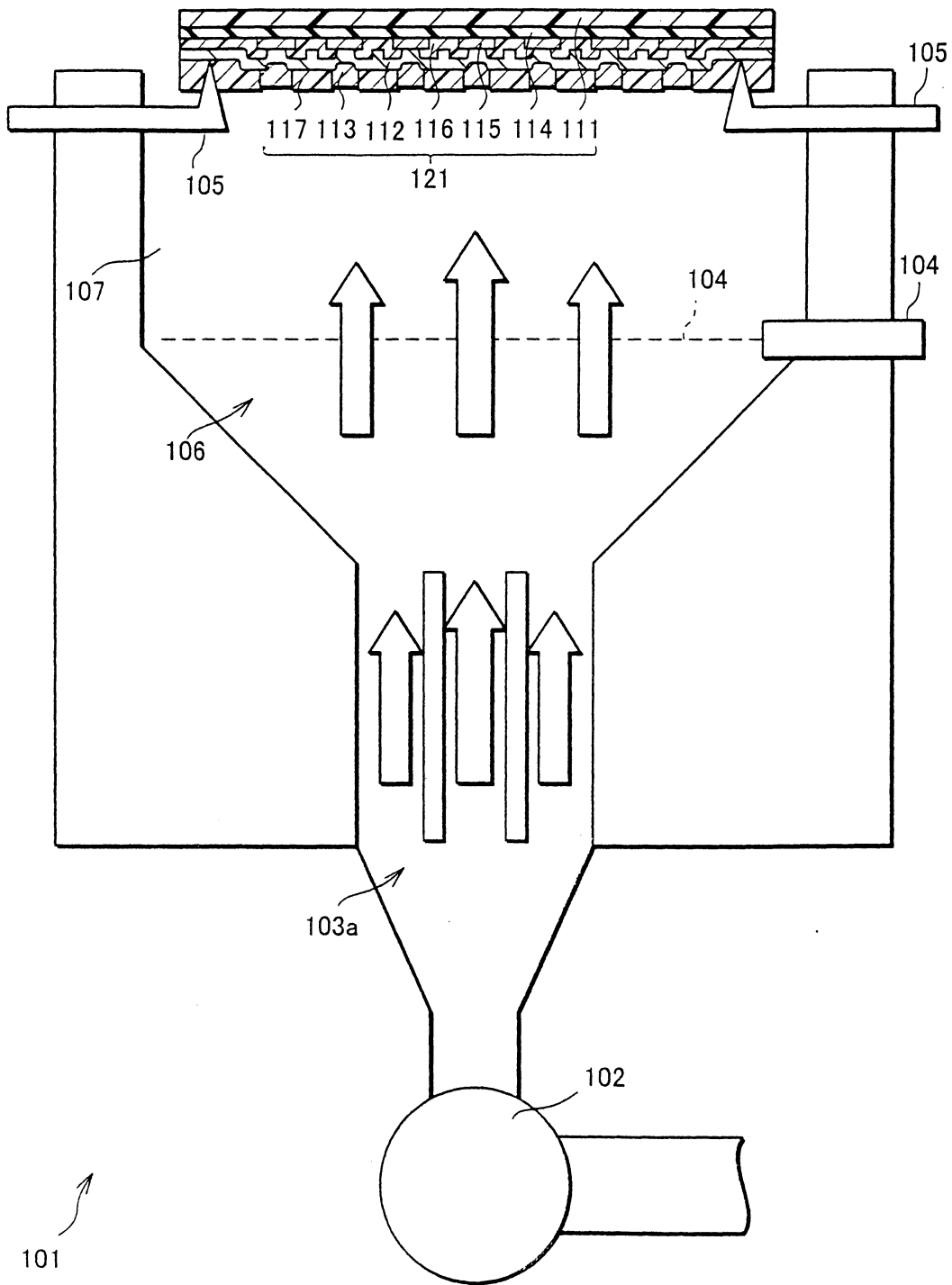


圖 6

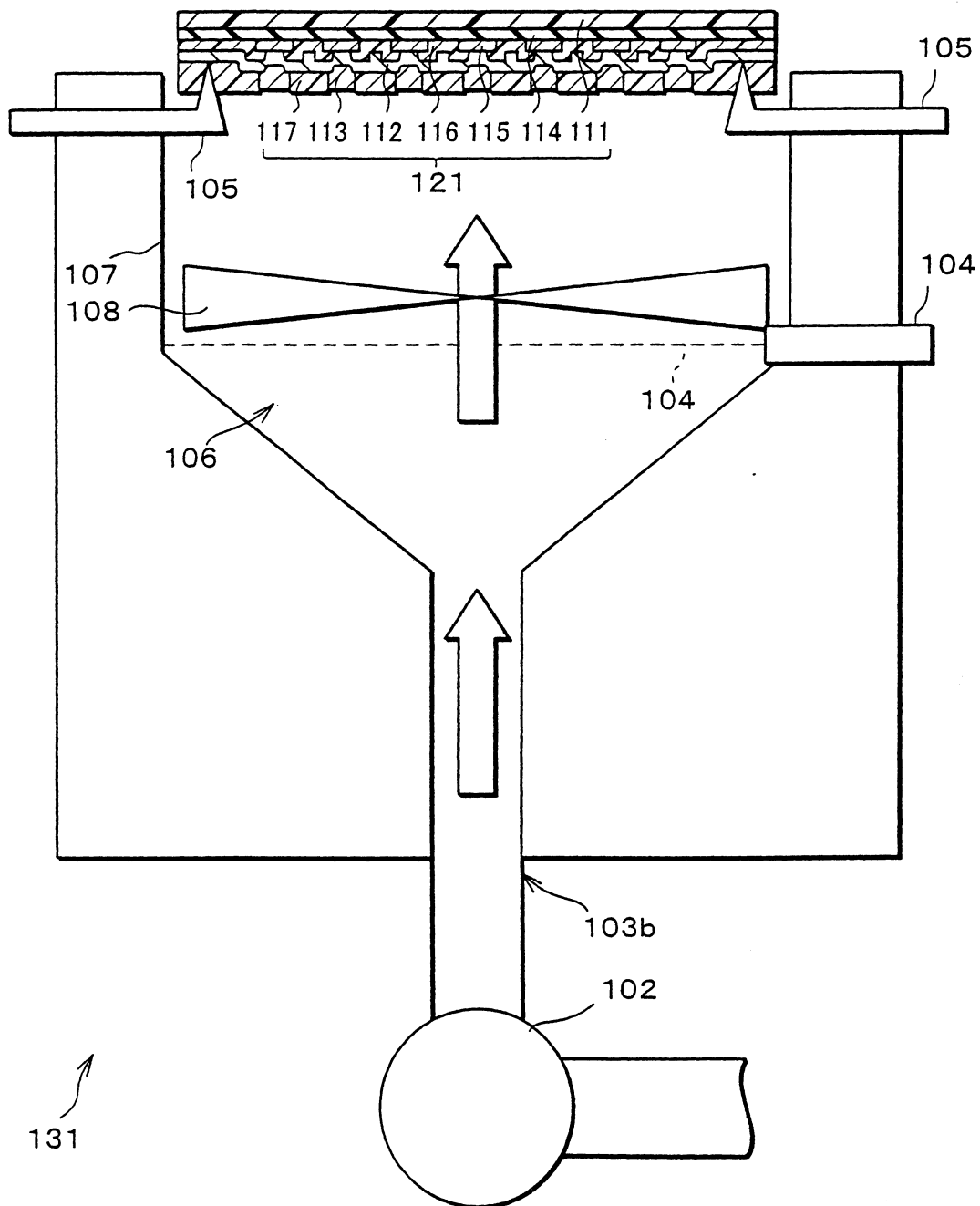


圖 7

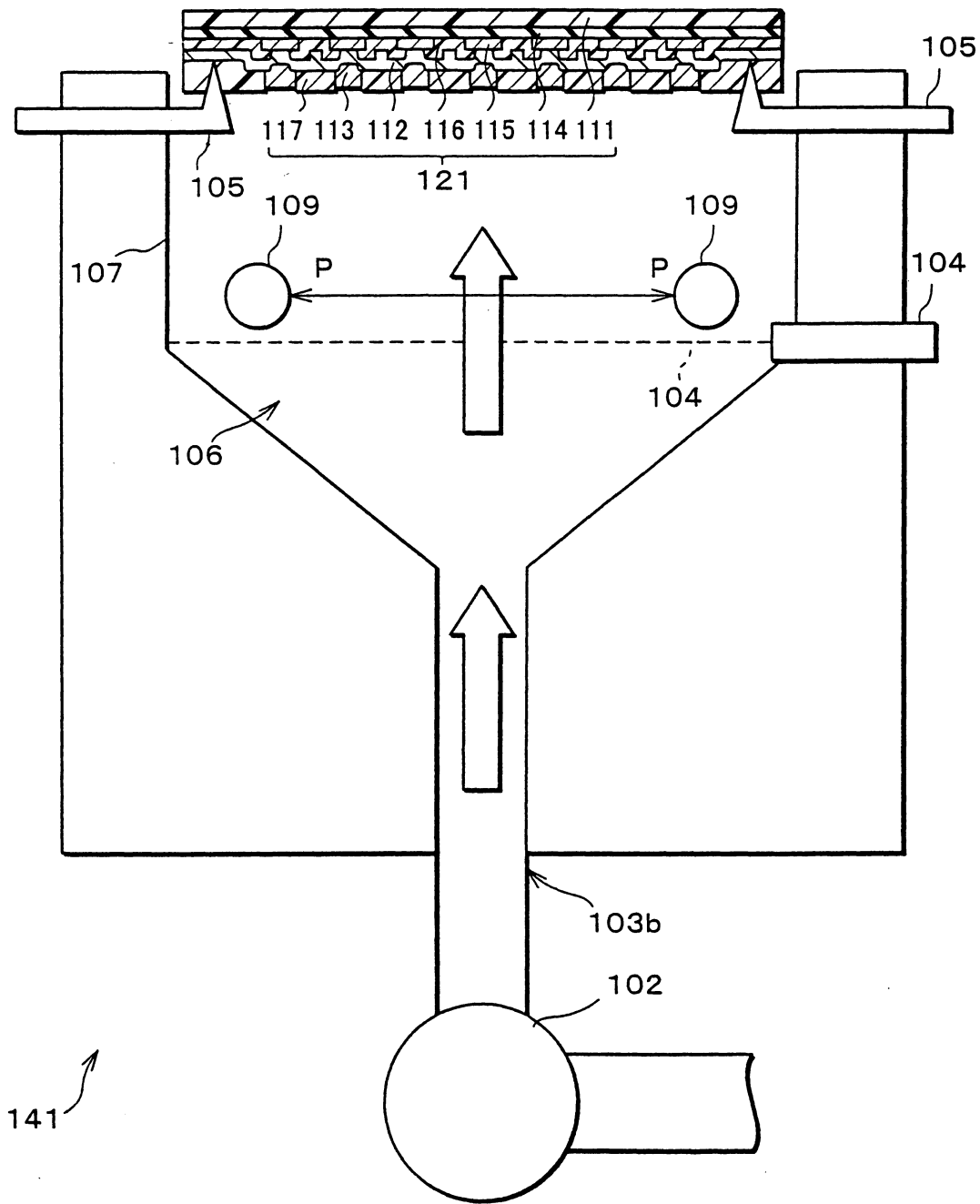


圖 8



93年8月15日 修正  
補充

(20)

第 091121233 號專利申請案  
中文說明書替換頁(92年8月)

發明說明續頁

基板之被電鍍面；和基板振動機構，在形成上述突起電極時，使半導體基板朝上下方向振動。

上述基板振動機構，亦可具備：感應線圈，以電磁力使上述半導體基板振動；和高頻電源，將高頻電流供給到上述感應線圈。

本發明半導體積體電路之製造裝置係，以電解電鍍法，使電流流到裝設在電鍍液上方之半導體基板的被電鍍面，在該半導體基板形成突起電極，且亦可具備：陽極，裝設在儲存上述電鍍液之槽部；陰極，連接在上述半導體基板之被電鍍面；感應線圈，以電磁力使上述半導體基板振動；和高頻電源，將高頻電流供給到上述感應線圈。

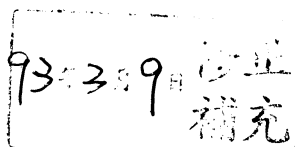
本發明半導體積體電路之製造裝置中，亦可將該感應線圈裝設在該感應線圈發生的磁場作用對該半導體基板所及之範圍內。

本發明半導體積體電路之製造裝置中，該感應線圈亦可裝設在該電鍍液外部。

本發明半導體積體電路之製造裝置中，該感應線圈亦可在該半導體基板裡面裝設成隔開所定間隔。

本發明半導體積體電路之製造裝置中，亦可使在該感應線圈供電的交流電流之振幅、頻率，以可改變方式，使該半導體基板之振幅可在電解電鍍法中的電化學二重層形成最適當化。

本發明半導體積體電路之製造裝置中，亦可裝設複數個



## 拾、申請專利範圍

1. 一種半導體積體電路之製造裝置，其特徵為，以電解電鍍法使電流流到裝設在電鍍液上方之半導體基板的被電鍍面，且在該半導體基板形成突起電極，且其具備：
  - 陽極，裝設在儲存上述電鍍液之槽部；
  - 陰極，連接在上述半導體基板之被電鍍面；和
  - 基板振動機構，在形成上述突起電極時，使半導體基板朝上下方向振動。
2. 一種半導體積體電路之製造裝置，其特徵為，以電解電鍍法使電流流到裝設在電鍍液上方之半導體基板的被電鍍面，且在該半導體基板形成突起電極，且其具備：
  - 陽極，裝設在儲存上述電鍍液之槽部；
  - 陰極，連接在上述半導體基板之被電鍍面；
  - 感應線圈，以電磁力使上述半導體基板振動；和
  - 高頻電源，將高頻電流供給到上述感應線圈。
3. 如申請專利範圍第1項之半導體積體電路之製造裝置，其中上述基板振動機構具備：
  - 感應線圈，以電磁力使上述半導體基板振動；和
  - 高頻電源，將高頻電流供給到上述感應線圈。
4. 如申請專利範圍第1項或第2項之半導體積體電路之製造裝置，其中上述振動之頻率為聲音區域之頻率。
5. 如申請專利範圍第2項或第3項之半導體積體電路之製造裝置，其中上述感應線圈裝設在上述槽部外側。
6. 如申請專利範圍第2項或第3項之半導體積體電路之製造

- 裝置，其中上述感應線圈裝設成從上述半導體基板面隔開所定間隔，上述半導體基板面在上述槽部側之反側。
7. 如申請專利範圍第2項或第3項之半導體積體電路之製造裝置，其中上述感應線圈比上述半導體基板之尺寸小，且裝設有複數個。
  8. 如申請專利範圍第2項或第3項之半導體積體電路之製造裝置，其中上述高頻電源可改變供給的交流電流之振幅及頻率。
  9. 一種半導體積體電路之製造方法，其特徵為包含：  
將電鍍液供給到半導體基板的被電鍍面之步驟；和  
一面使上述半導體基板朝上下方向振動，一面以電解電鍍法在上述被電鍍面形成突起電極之步驟。
  10. 一種半導體積體電路之製造方法，其特徵為包含：  
將電鍍液供給到半導體基板的被電鍍面之步驟；和  
一面以電磁力使上述半導體基板振動，一面以電解電鍍法在上述被電鍍面形成突起電極之步驟。
  11. 如申請專利範圍第9項之半導體積體電路之製造方法，其中形成上述突起電極時，以電磁力使上述半導體基板朝上下方向振動。
  12. 如申請專利範圍第9項或第10項之半導體積體電路之製造方法，其中上述振動之頻率為聲音區域之頻率。
  13. 如申請專利範圍第10項或第11項之半導體積體電路之製造方法，其中使上述半導體基板振動之電磁力，係藉由將高頻電流供給到感應線圈之方式生成。