



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0071845
(43) 공개일자 2024년05월23일

(51) 국제특허분류(Int. Cl.)
H04L 7/033 (2006.01)

(52) CPC특허분류
H04L 7/0331 (2022.02)

(21) 출원번호 10-2022-0153835

(22) 출원일자 2022년11월16일

심사청구일자 2022년11월16일

(71) 출원인

주식회사 로젠시스

경기도 의왕시 경수대로 391번길 17 (오전동)

(72) 발명자

백경욱

서울특별시 금천구 시흥대로 165, 101동 102호(시흥동, 남서울힐스테이트아파트)

(74) 대리인

특허법인 이노

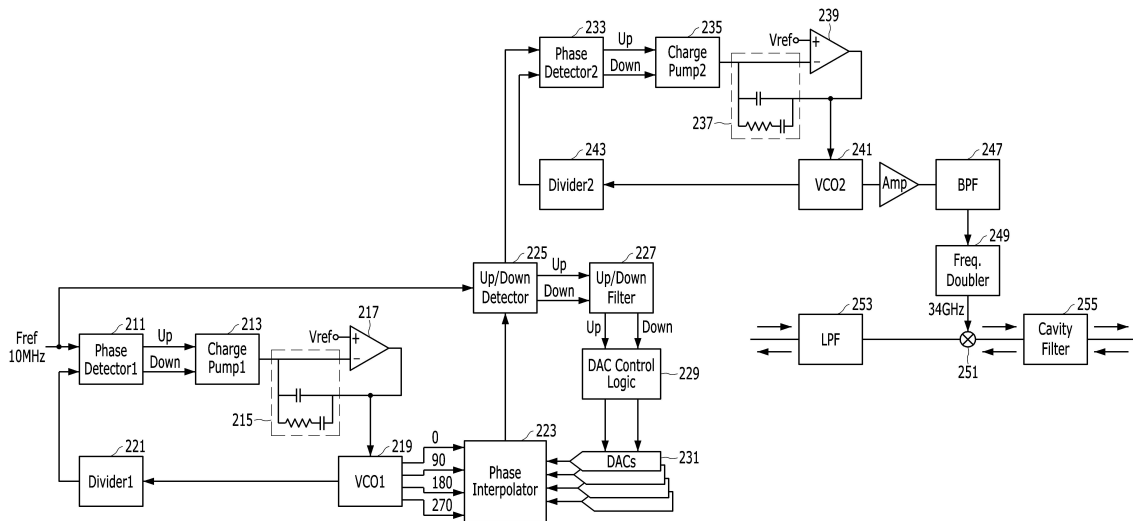
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터

(57) 요약

본 발명에 따른 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터는, 입력되는 기준주파수를 소정의 증배된 증배기준주파수를 출력하기 위한 제1 위상 고정 루프; 상기 제1 위상 고정 루프로부터 출력되는 증배기준주파수를 이용하여 상기 기준주파수의 클럭을 복구하기 위한 클럭 복구부; 상기 증배기준주파수를 입력받아 소정의 증배된 로컬기준주파수를 출력하기 위한 제2 위상 고정 루프; 및 상기 제2 위상 고정 루프로부터 출력되는 로컬기준주파수를 증폭 및 필터링하기 위한 증폭/필터링부를 포함한다.

대표도



이 발명을 지원한 국가연구개발사업

과제고유번호	1425164522
과제번호	S2975123
부처명	중소벤처기업부
과제관리(전문)기관명	중소기업기술정보진흥원
연구사업명	중소기업기술혁신개발사업(시장대응형)
연구과제명	XFP 타입의 아날로그 광 트랜시버를 이용한 IFoF 기반의 Beam Steering을 지원하는
5G mmWave 39GHz용 RF 트랜시버 Unit 기술개발	
기여율	1/1
과제수행기관명	(주)로젠시스
연구기간	2020.11.30 ~ 2022.11.29

명세서

청구범위

청구항 1

입력되는 기준주파수를 제1 증배된 증배기준주파수를 출력하기 위한 제1 위상 고정 루프;

상기 제1 위상 고정 루프로부터 출력되는 증배기준주파수를 이용하여 상기 기준주파수의 클럭을 복구하기 위한 클럭 복구부;

상기 증배기준주파수를 입력받아 제2 증배된 초고주파의 로컬 기준 신호를 출력하기 위한 제2 위상 고정 루프; 및

상기 제2 위상 고정 루프로부터 출력되는 로컬 기준 신호를 증폭 및 필터링하기 위한 증폭/필터링부를 포함하는 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터.

청구항 2

청구항 1에 있어서, 상기 제1 위상 고정 루프는,

상기 기준주파수와 제1 분주신호를 비교하고, 상기 기준주파수와 제1 분주신호의 위상차에 따라 변화하는 업신호와 다운신호를 출력하는 제1 위상 검출기;

상기 제1 위상 검출기로부터 출력되는 업신호와 다운신호의 변동에 따라 온/오프를 반복하고, 출력측의 부하 용량을 증방전하는 제1 차지 펌프;

저항 및 캐패시터로 구현되어 상기 제1 차지 펌프로부터 출력되는 신호를 필터링하는 제1 루프 필터;

소정의 기준전압과 제1 루프 필터의 출력을 입력받아 증폭하는 제1 연산증폭기;

제1 연산증폭기의 출력전압을 이용하여 제1 발진주파수를 출력하는 제1 전압제어발진기 - 상기 제1 전압제어발진기는 2단 차동 링 오실레이터로 구현되고, 각각 90도의 위상차를 가진 네 개의 위상 신호를 출력함 - ; 및

제1 전압제어발진기로부터 출력되는 위상 신호를 분주하여 제1 분주신호를 출력하는 제1 분주기

를 포함하는 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터.

청구항 3

청구항 2에 있어서, 상기 클럭 복구부는,

상기 제1 전압제어발진기로부터 출력되는 각각 90도의 위상차를 가진 네 개의 위상 신호를 공급받으면, 하기 DA 컨버터의 출력에 맞춰 상기 위상 신호를 보간하는 위상 보간기;

상기 기준주파수와 상기 위상 보간기의 출력을 비교하고, 고속 펄스의 업/다운 펄스를 발생하는 업/다운 검출기;

상기 업/다운 검출기로부터 출력되는 고속 펄스의 업/다운 펄스를 저속의 업/다운 명령으로 변환하는 업/다운 필터;

DA 컨버터를 제어하기 위한 명령을 발생하는 DAC 제어 로직; 및

상기 DAC 제어 로직로부터 출력되는 디지털 형태의 명령을 아날로그 값으로 변환하여 출력하는 DA 컨버터

를 포함하는 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터.

청구항 4

청구항 3에 있어서,

상기 업/다운 필터는 리플 카운터인 것을 특징으로 하는 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터.

청구항 5

청구항 4에 있어서, 상기 증폭/필터링부는,

상기 제2 위상 고정 루프 내 제2 전압제어발진기의 출력 레벨을 증폭하는 증폭기;

상기 증폭기의 출력에 대하여 불요파를 제거하는 대역 통과 필터;

상기 대역 통과 필터로부터 출력되는 주파수를 2배로 증배하여 증배된 로컬 기준 주파수를 출력하는 주파수 더블러;

일측에서 인가되는 하향 주파수와 로컬 기준 주파수를 결합하여 타측으로 상향 주파수와 로컬 기준 주파수를 출력하고, 타측에서 인가되는 상향 주파수와 로컬 기준 주파수를 결합하여 일측으로 하향 주파수와 로컬 기준 주파수를 출력하는 액티브 믹서;

상기 액티브 믹서로부터 출력되는 하향 주파수와 로컬 기준 주파수 중 하향 주파수를 통과시키고, 로컬 기준 주파수를 차단하는 저역 통과 필터; 및

상기 액티브 믹서로부터 출력되는 상향 주파수와 로컬 기준 주파수 중 상향 주파수를 통과시키고, 로컬 기준 주파수를 차단하는 캐비티 필터

를 포함하는 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터.

발명의 설명

기술 분야

[0001] 본 발명은 데이터 송수신용 트랜스미터에 관한 것으로, 더욱 상세하게는 복수의 위상 고정 루프를 이용하여 데이터를 초고속으로 송수신할 수 있는 트랜스미터에 관한 것이다.

배경 기술

[0003] 통신 시스템용 송신기 및 수신기는 일반적으로 광범위하게 변하는 대역폭을 가지며 특정 주파수 범위내에 속할 수 있는 다수의 신호중 한 신호를 송신 및 수신하도록 설계된다. 이러한 송신기 및 수신기가 각각 희망한 주파수 대역 내에서 전자가 방사선을 방사 또는, 차단한다는 것은 본 기술 분야의 기술자에게 명백할 것이다. 전자기 방사선은 안테나, 도파관, 동축 케이블 및 광섬유를 포함하는 여러 형태의 장치에 의해 각각 송신기 또는, 수신기로부터 출력 또는, 그들로 입력될 수 있다.

[0004] 이들 통신 시스템 송신기 및 수신기는 다수의 신호를 송신 및 수신할 수 있으나, 그러한 송신기 및 수신기는 일반적으로 서로 다른 주파수 또는, 대역폭을 가지며 송신 및 수신될 각각의 신호에 대해 복제되는 회로를 이용한다. 이러한 회로 복제는 각각의통신 채널용의 완전 독립 송신기 및/또는 수신기를 형성하는 것과 관련한 원가 추가 및 복잡성으로 인해 최선의 광학 다중 채널 통신 유니트 설계 구조체가 아니다.

[0005] 희망한 다중 채널 광 대역폭을 갖는 신호를 송신 및 또는 수신할 수 있는 또다른 송신기 및 수신기 구조체가 가능하다. 이러한 또다른 송신기 및 수신기는 희망한 대역폭의 신호가 나이키스트 관정에 따라 디지털화 될 수 있도록 하기에 충분한 정도로 충분히 높은 샘플링 속도로(예를 들면, 디지털화 될 대역폭의 적어도 두배와 동일한 샘플링 속도로 디지털화)작동하는 디지털라이저(digitizer)(예를 들면, 아날로그-디지털 컨버터)를 이용할 수도 있다. 후속적으로, 디지털화 신호는 디지털화된 대역 폭 내에서 다중 채널 사이에서 미분하기 위하여 디지털 신호 처리 기술을 이용하여 사전 또는, 사후 처리된다.

- [0006] 도 1에는 종래 기술의 송수신기(100)가 도시된다. 무선 주파수(RF) 신호는 안테나(102)에서 수신되고 RF 컨버터(104)를 통해 처리되며 아날로그-디지털 컨버터(106)에 의해 디지털화 된다. 디지털화 신호는 분산 푸리에 변환기(fourier transform)(DFT)(108), 채널 처리기(110)를 통하여 상기 채널 처리기(110)로부터 셀룰러 통신망 및 공중 전화망(PSTN)으로 처리된다. 송신 모두에서, 셀룰러 통신망으로부터 수신된 신호는 채널 처리기(110), 역 분산 푸리에 변환기(IDFT)(114) 및 디지털-아날로그 컨버터(116)를 통해 처리된다.
- [0007] 디지털-아날로그 컨버터(116)로부터의 아날로그 신호는 RF 업(up) 컨버터(118)에서 변환되고 안테나(120)로부터 방사된다.
- [0008] 이러한 또다른 형태의 통신 유니트의 단점은 상기 통신 유니트의 디지털 처리 부분이, 나이키스트 판정이 합성 수신된 전자기 방사선 대역폭을 형성하는 개별 통신 채널의 합과 동일한 수신된 전자기 방사선의 최대 대역폭에 대해 부합되도록 하기에 충분할 정도로 높은 샘플링 속도를 가져야만 한다는 점이다. 만약 합성 대역폭 신호가 충분히 넓으면 통신 유니트의 디지털 처리 부분은 매우 값비싼 수도 있으며, 상당한 양의 전력을 소비할 수도 있다. 또한, DFT 또는, IDFT 필터링 기술에 의해 개발된 채널은 전형적으로 서로 인접해 있어야만 한다.
- [0009] 위에 설명된 바와 같이, 동일 송신기 및 수신기 회로를 갖춘 대응 채널 내에 다수의 신호를 송신 및 수신할 수 있는 송신기 및 수신기와 같은 송신기 및 수신기에 대한 필요성이 존재한다. 그러나 이러한 송신기 및 수신기 회로는 상기 송수신기 구조체와 관련된 통신 유니트 설계의 속박을 감소시키는 것이 바람직하다. 그러한 송신기 및 수신기 구조체가 개발된다면, 이것은 무선 전화 통신 시스템에 이상적으로 적합할 것이다. 기지국은 전형적으로 넓은 주파수 대역폭 내에서 다중 채널을 송신 및 수신할 필요가 있다. 마찬가지로, 그러한 다중 채널 송신기 및 수신기 구조체는 각각의 기지국에 대해 (그들의 반대되는 서비스 영역보다) 좁은 서비스 영역을 가질 개인 통신 시스템에 매우 적합할 것이며 그러한 대응하는 다수의 기지국은 주어진 지리적 영역을 커버하는데 필요할 것이다. 기지국을 구입하는 운영자는 이상적으로, 그들의 라이선스 서비스 영역을 통해 설치하기에 덜 복잡하고 원가가 감축된 유니트를 갖기를 원할 것이다. 전통적 통신 유니트는 단일 정보 신호 코딩 및 채널화 표준 하에서 작동하도록 설계된다. 이와 대조적으로, 이러한 다중 채널 통신 유니트는 이러한 다중 채널 통신 유니트가 여러 정보 신호 코딩 및 표준중 어느것에 따라 작동할 수 있도록, 제조 처리 동안 소프트웨어를 통해서나 또는, 설치후 필드에서 의지에 따라 재프로그래밍될 수 있는 디지털 신호 처리 부분을 포함한다.

선행기술문헌

특허문헌

- [0011] (특허문헌 0001) 등록특허 10-0199316호 다중 채널 디지털 송수신기 및 방법
(특허문헌 0002) 등록특허 10-0574605호 송신시스템 및 방법

발명의 내용

해결하려는 과제

- [0012] 본 발명은 전압 제어 발진기를 사용하는 복수개의 위상 고정 루프와 복수개의 위상 고정 루프 사이에 클럭 복구 부를 배치하여 초고속으로 증배하는 경우에 발생하는 클럭의 무너짐을 바로 세울 수 있어 소정의 기준 신호를 초고속의 로컬 기준 신호로 증배함으로써 데이터를 초고속으로 송수신할 수 있는 트랜스미터를 제공함에 목적이 있다.
- [0013] 본 발명의 해결과제는 이상에서 언급한 것들에 한정되지 않으며, 언급되지 아니한 다른 해결과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0015] 본 발명에 따른 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터는, 입력되는 기준주파수를 제1 증배된 증배기준주파수를 출력하기 위한 제1 위상 고정 루프; 상기 제1 위상 고정 루프로부터 출력되는 증배기준

주파수를 이용하여 상기 기준주파수의 클럭을 복구하기 위한 클럭 복구부; 상기 증배기준주파수를 입력받아 제2 증배된 로컬기준주파수를 출력하기 위한 제2 위상 고정 루프; 및 상기 제2 위상 고정 루프로부터 출력되는 로컬 기준주파수를 증폭 및 필터링하기 위한 증폭/필터링부를 포함한다.

[0016] 바람직하게는, 상기 제1 위상 고정 루프는, 상기 기준주파수와 제1 분주신호를 비교하고, 상기 기준주파수와 제1 분주신호의 위상차에 따라 변화하는 업신호와 다운신호를 출력하는 제1 위상 검출기; 상기 제1 위상 검출기로부터 출력되는 업신호와 다운신호의 변동에 따라 온/오프를 반복하고, 출력측의 부하 용량을 충방전하는 제1 차지 펌프; 저항 및 캐패시터로 구현되어 상기 제1 차지 펌프로부터 출력되는 신호를 필터링하는 제1 루프 필터; 소정의 기준전압과 제1 루프 필터의 출력을 입력받아 증폭하는 제1 연산증폭기; 제1 연산증폭기의 출력전압을 이용하여 제1 발진주파수를 출력하는 제1 전압제어발진기 - 상기 제1 전압제어발진기는 2단 차동 링 오실레이터로 구현되고, 각각 90도의 위상차를 가진 네 개의 위상 신호를 출력함 - ; 및 제1 전압제어발진기로부터 출력되는 위상 신호를 분주하여 제1 분주신호를 출력하는 제1 분주기를 포함한다.

[0017] 바람직하게는, 상기 제1 전압제어발진기로부터 출력되는 각각 90도의 위상차를 가진 네 개의 위상 신호를 공급받으면, 하기 DA 컨버터의 출력에 맞춰 상기 위상 신호를 보간하는 위상 보간기; 상기 기준주파수와 상기 위상 보간기의 출력을 비교하고, 고속 펄스의 업/다운 펄스를 발생하는 업/다운 검출기; 상기 업/다운 검출기로부터 출력되는 고속 펄스의 업/다운 펄스를 저속의 업/다운 명령으로 변환하는 업/다운 필터; DA 컨버터를 제어하기 위한 명령을 발생하는 DAC 제어 로직; 및 상기 DAC 제어 로직으로부터 출력되는 디지털 형태의 명령을 아날로그 값으로 변환하여 출력하는 DA 컨버터를 포함한다.

[0018] 바람직하게는, 상기 업/다운 필터는 리플 카운터인 것을 특징으로 한다.

[0019] 바람직하게는, 상기 증폭/필터링부는, 상기 제2 위상 고정 루프 내 제2 전압제어발진기의 출력 레벨을 증폭하는 증폭기; 상기 증폭기의 출력에 대하여 불요파를 제거하는 대역 통과 필터; 상기 대역 통과 필터로부터 출력되는 주파수를 2배로 증배하여 증배된 로컬 기준 주파수를 출력하는 주파수 더블러; 일측에서 인가되는 하향 주파수와 로컬 기준 주파수를 결합하여 타측으로 상향 주파수와 로컬 기준 주파수를 출력하고, 타측에서 인가되는 상향 주파수와 로컬 기준 주파수를 결합하여 일측으로 하향 주파수와 로컬 기준 주파수를 출력하는 액티브 믹서; 상기 액티브 믹서로부터 출력되는 하향 주파수와 로컬 기준 주파수 중 하향 주파수를 통과시키고, 로컬 기준 주파수를 차단하는 저역 통과 필터; 및 상기 액티브 믹서로부터 출력되는 상향 주파수와 로컬 기준 주파수 중 상향 주파수를 통과시키고, 로컬 기준 주파수를 차단하는 캐비티 필터를 포함한다.

발명의 효과

[0021] 본 발명의 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터에 따르면, 전압 제어 발진기를 사용하는 복수개의 위상 고정 루프와 복수개의 위상 고정 루프 사이에 클럭 복구부를 배치하여 초고주파로 증배하는 경우에 발생하는 클럭의 무너짐을 바로 세울 수 있어 소정의 기준 신호를 초고주파의 로컬 기준 신호로 증배함으로써 데이터를 초고속으로 송수신할 수 있는 유리한 효과가 있다.

도면의 간단한 설명

[0023] 도 1은 종래기술의 다중 채널 송수신기 블록 선도,
 도 2는 본 발명의 일실시예에 따른 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터 회로도, 및
 도 3은 본 발명의 일실시예에 따른 DA 컨버터와 위상 보간기의 구체적인 다이어그램이다.

발명을 실시하기 위한 구체적인 내용

[0024] 본 발명의 추가적인 목적들, 특징들 및 장점들은 다음의 상세한 설명 및 첨부도면으로부터 보다 명료하게 이해될 수 있다.

[0025] 본 발명의 상세한 설명에 앞서, 본 발명은 다양한 변경을 도모할 수 있고, 여러 가지 실시 예를 가질 수 있는바, 아래에서 설명되고 도면에 도시된 예시들은 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

다.

- [0026] 어떤 구성요소가 다른 구성요소에 "연결되어" 있거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.
- [0027] 본 명세서에서 사용한 용어는 단지 특정한 실시 예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도는 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0028] 또한, 명세서에 기재된 "...부", "...유닛", "...모듈" 등의 용어는 적어도 하나의 기능이나 동작을 처리하는 단위를 의미하며, 이는 하드웨어나 소프트웨어 또는 하드웨어 및 소프트웨어의 결합으로 구현될 수 있다.
- [0029] 또한, 첨부 도면을 참조하여 설명함에 있어, 도면 부호에 관계없이 동일한 구성 요소는 동일한 참조부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.
- [0031] 도 2는 본 발명의 일실시예에 따른 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터 회로도이다.
- [0032] 본 발명의 일실시예에 따른 위상 고정 루프를 이용한 초고속 데이터 송수신용 트랜스미터는, 제1 위상 고정 루프(211, 213, 215, 217, 219, 221), 클럭 복구부(225, 227, 229, 231), 제2 위상 고정 루프(233, 235, 237, 239, 241, 243), 및 증폭/필터링부(245, 247, 249, 251, 253, 255)를 포함한다.
- [0033] 제1 위상 고정 루프(211, 213, 215, 217, 219, 221)는 입력되는 기준주파수(Fref.)을 제1 증배하여 증배된 증배기준주파수를 출력하기 위한 구성으로, 제1 위상 검출기(211), 제1 차지 펌프(213), 제1 루프 필터(215), 제1 연산증폭기(217), 제1 전압제어발진기(219), 및 제1 분주기(221)를 포함한다. 여기서, 제1 위상 고정 루프는 기준주파수를 10배 증배할 수 있다.
- [0034] 구체적으로, 제1 위상 검출기(211)는 기준주파수(Fref.)와 제1 분주기(221)로부터 출력되는 제1 분주신호를 비교하고, 기준주파수와 제1 분주신호의 위상차에 따라 변화하는 업신호(UP)와 다운신호(DOWN)를 출력한다.
- [0035] 제1 차지 펌프(213)는 제1 위상 검출기(211)로부터 출력되는 업신호(UP)와 다운신호(DOWN)의 변동에 따라 온/오프를 반복하고, 출력측의 부하 용량을 충방전한다.
- [0036] 제1 루프 필터(215)는 저항 및 캐패시터로 구현되어 제1 차지 펌프(213)로부터 출력되는 신호를 필터링한다.
- [0037] 제1 연산증폭기(217)는 기준전압(Vref)과 루프 필터(215)의 출력을 입력받아 증폭한다.
- [0038] 제1 전압제어발진기(219)는 제1 연산증폭기(217)의 출력전압을 이용하여 제1 발진주파수를 출력한다. 여기서, 제1 전압제어발진기(219)는 2단 차동 링 오실레이터로 구현될 수 있고, 각각 90도의 위상차를 가진 네 개의 위상 신호를 출력할 수 있다.
- [0039] 제1 분주기(220)는 제1 전압제어발진기(219)로부터 출력되는 위상 신호를 분주하여 제1 분주신호를 출력한다.
- [0040] 클럭 복구부(223, 225, 227, 229, 231)는 입력되는 기준주파수(Fref.)의 클럭을 복구하기 위한 구성으로, 위상 보간기(223), 업/다운 검출기(225), 업/다운 필터(227), DAC 제어 로직(229), DA 컨버터(231)를 포함한다.
- [0041] 위상 보간기(223)는 제1 전압제어발진기(219)로부터 출력되는 각각 90도의 위상차를 가진 네 개의 위상 신호를 공급받으면, DA 컨버터(231)에 맞춰 보간한다. 위상 보간기(223)의 구체 구성은 도 3에서 설명하기로 한다.
- [0042] 업/다운 검출기(225)는 기준주파수(Fref.)와 위상 보간기(223)로부터의 출력을 비교하고, 고속 펄스의 업/다운 펄스를 발생한다.
- [0043] 업/다운 필터(227)는 업/다운 검출기(225)로부터 출력되는 고속 펄스의 업/다운 펄스를 저속의 업/다운 명령으로 변환한다. 예컨대, 업/다운 필터(227)는 16번 입력될 때 1번 출력하는 리플 카운터를 이용하여 구현될 수 있다. 이는 소모되는 전력을 최소화하기 위해 필요하다.

- [0044] DAC 제어 로직(229)는 DA 컨버터(231)를 제어하기 위한 명령을 발생한다.
- [0045] DA 컨버터(231)는 DAC 제어 로직(229)로부터 출력되는 디지털 형태의 명령을 아날로그 값으로 변환하여 출력한다.
- [0046] 제2 위상 고정 루프(233, 235, 237, 239, 241, 243)는 증배기준주파수(10Fref., 100MHz)를 입력받아 제2 증배하여 증배된 로컬기준주파수를 출력하기 위한 구성으로, 제2 위상 검출기(233), 제2 차지 펌프(235), 제2 루프 필터(237), 제2 연산증폭기(239), 제2 전압제어발진기(241), 및 제2 분주기(243)를 포함한다. 여기서, 제2 위상 고정 루프는 증배기준주파수를 170배 증배할 수 있다.
- [0047] 제2 위상 검출기(233)는 증배기준주파수(10Fref., 100MHz)와 제2 분주기(243)로부터 출력되는 제2 분주신호를 비교하고, 증배기준주파수(10Fref.)와 제2 분주신호의 위상차에 따라 변화하는 업신호(UP)와 다운신호(DOWN)를 출력한다.
- [0048] 제2 차지 펌프(235)는 제2 위상 검출기(233)로부터 출력되는 업신호(UP)와 다운신호(DOWN)의 변동에 따라 온/오프를 반복하고, 출력측의 부하 용량을 증방진한다.
- [0049] 제2 루프 필터(237)는 저항 및 캐패시터로 구현되고, 제2 차지 펌프(235)로부터 출력되는 신호를 필터링한다.
- [0050] 제2 연산증폭기(239)는 기준전압(Vref)과 제2 루프 필터(237)의 출력을 입력받아 증폭한다.
- [0051] 제2 전압제어발진기(241)는 제2 연산증폭기(239)의 출력전압을 이용하여 제2 발진주파수를 출력한다. 여기서, 제2 전압제어발진기(241)는 2단 차동 링 오실레이터로 구현될 수 있고, 제2 전압제어발진기(241)로부터 출력되는 제2 발진주파수는 17GHz의 주파수를 가질 수 있다.
- [0052] 제2 분주기(243)는 제2 전압제어발진기(241)의 출력을 분주하여 제2 분주신호를 출력한다.
- [0053] 증폭/필터링부(245, 247, 249, 251, 253, 255)는 제2 위상 고정 루프로부터 출력되는 로컬기준주파수를 증폭 및 필터링하기 위한 구성으로, 증폭기(245), 대역 통과 필터(247), 주파수 더블러(249), 액티브 믹서(251), 저역 통과 필터(253), 및 캐비티 필터(255)를 포함한다.
- [0054] 증폭기(245)는 제2 전압제어발진기(241)의 출력 레벨을 증폭한다.
- [0055] 대역 통과 필터(247)는 증폭기(245)의 출력에 대하여 제2 고조파 성분 등 불요파를 제거한다.
- [0056] 주파수 더블러(249)는 대역 통과 필터(247)로부터 출력되는 주파수를 2배로 증배하여 증배된 로컬 기준 주파수를 출력한다. 예컨대, 대역 통과 필터(247)로부터 출력되는 17GHz의 주파수를 34GHz의 로컬 기준 주파수로 증배하여 출력한다.
- [0057] 액티브 믹서(251)는 일측에서 인가되는 3.3GHz 주파수와 로컬 기준 주파수(34GHz)를 결합하여 타측으로 37.3GHz 주파수와 로컬 기준 주파수(34GHz)를 출력하고, 타측에서 인가되는 37.3GHz 주파수와 로컬 기준 주파수(34GHz)를 결합하여 일측으로 3.3GHz 주파수와 로컬 기준 주파수(34GHz)를 출력한다.
- [0058] 저역 통과 필터(253)는 액티브 믹서(251)로부터 출력되는 3.3GHz 주파수와 로컬 기준 주파수(34GHz) 중 3.3GHz의 주파수를 통과시키고, 로컬 기준 주파수(34GHz)를 차단한다.
- [0059] 캐비티 필터(255)는 액티브 믹서(251)로부터 출력되는 37.3GHz 주파수와 로컬 기준 주파수(34GHz) 중 37.3GHz의 주파수를 통과시키고, 로컬 기준 주파수(34GHz)를 차단한다.
- [0061] 도 3은 본 발명의 일실시예에 따른 DA 컨버터와 위상 보간기의 구체적인 다이어그램이다.
- [0062] 본 발명의 일실시예에 따르면, DA 컨버터(231)가 위상 보간기(223)에 제1 전압 제어 발진기(219)에 의해 생성된 네 개의 위상 신호는 상응하는 증폭기(301, 303, 305, 307)에 의해 각각 증폭된다. 이후 증폭된 네 개의 위상 신호는 가산기(309)를 통해 가산된다. 개별 증폭기(301, 303, 305, 307)의 이득은 상응하는 DA 컨버터(311, 313, 315, 317) 중 어느 하나에 의해 제어된다.
- [0064] 본 명세서에서 설명되는 실시 예와 첨부된 도면은 본 발명에 포함되는 기술적 사상의 일부를 예시적으로 설명하는 것에 불과하다. 따라서, 본 명세서에 개시된 실시 예는 본 발명의 기술적 사상을 한정하기 위한 것이 아니라

설명하기 위한 것이므로, 이러한 실시 예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아님은 자명하다. 본 발명의 명세서 및 도면에 포함된 기술적 사상의 범위 내에서 당업자가 용이하게 유추할 수 있는 변형 예와 구체적인 실시 예는 모두 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0066]

211, 213, 215, 217, 219, 221: 제1 위상 고정 루프

211: 제1 위상 검출기

213: 제1 차지 펌프

215: 제1 루프 필터

217: 제1 연산증폭기

219: 제1 전압제어발진기

221: 제1 분주기

223, 225, 227, 229, 231: 클럭 복구부

223: 위상 보간기

225: 업/다운 검출기

227: 업/다운 필터

229: DAC 제어 로직

231: DA 컨버터

233, 235, 237, 239, 241, 243: 제2 위상 고정 루프

233: 제2 위상 검출기

235: 제2 차지 펌프

237: 제2 루프 필터

239: 제2 연산증폭기

241: 제2 전압제어발진기

243: 제2 분주기

245, 247, 249, 251, 253, 255: 증폭/필터링부

245: 증폭기

247: 대역 통과 필터

249: 주파수 더블러

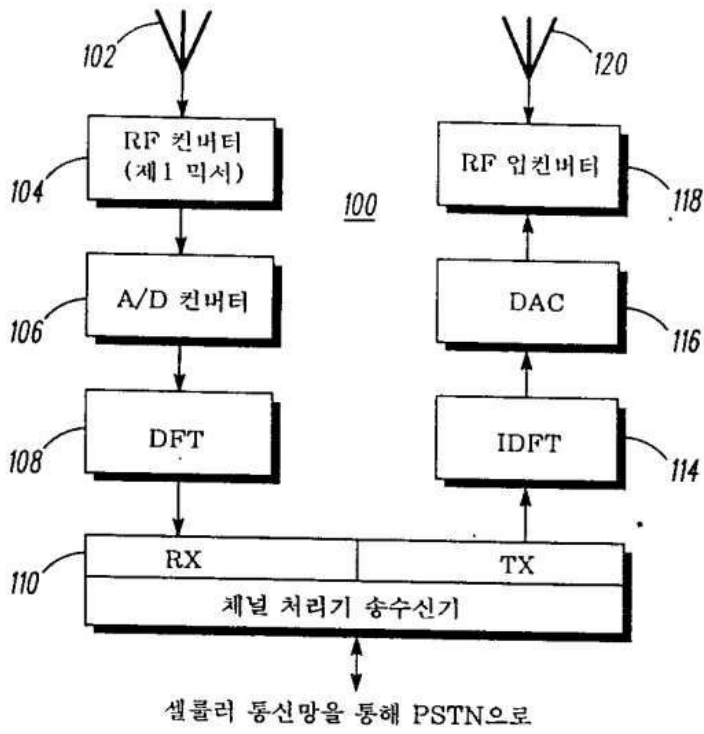
251: 액티브 믹서

253: 저역 통과 필터

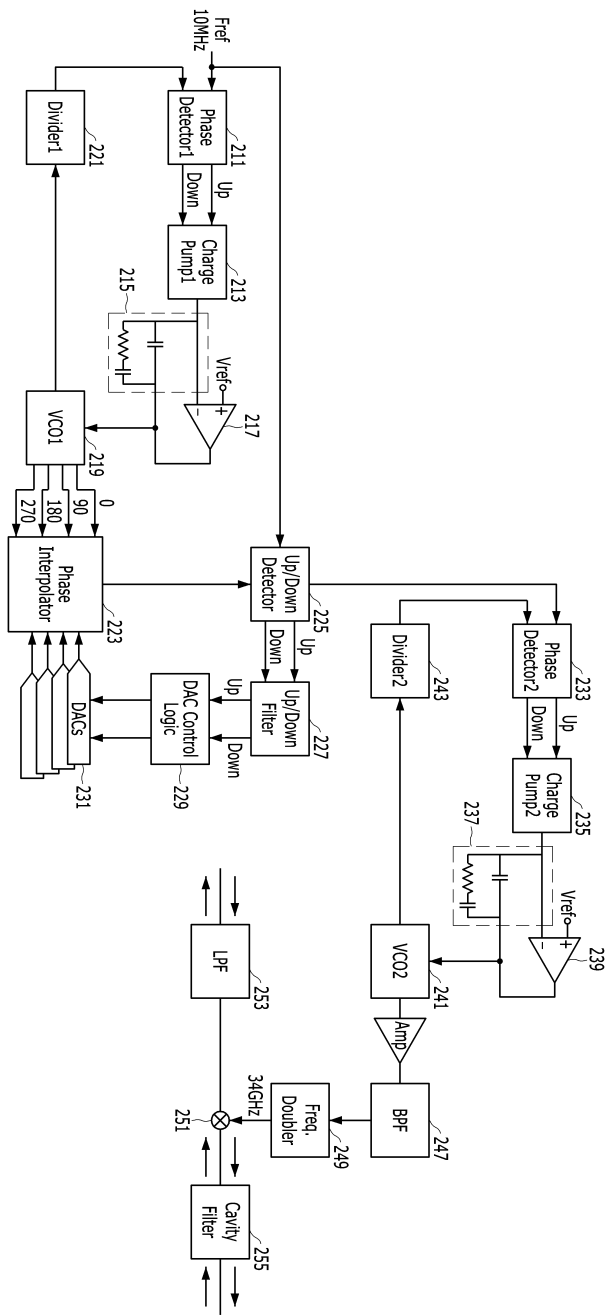
255: 캐비티 필터

도면

도면1



도면2



도면3

