

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁶

H01L 21/50

H01L 23/04 H01L 23/31

H01L 23/50

[12] 发明专利申请公开说明书

[21] 申请号 99106938.2

[43]公开日 1999年12月8日

[11]公开号 CN 1237785A

[22]申请日 99.6.1 [21]申请号 99106938.2

[30]优先权

[32]98.6.1 [33]JP [31]151254/98

[32]99.3.2 [33]JP [31]53969/99

[71]申请人 株式会社日立制作所

地址 日本东京

共同申请人 日立超大规模集成电路系统株式会社

[72]发明人 河田洋一 小泉浩二 杉山道昭

藤崎敦 中岛靖之 荻原孝俊

[74]专利代理机构 中国国际贸易促进委员会专利商标事务所

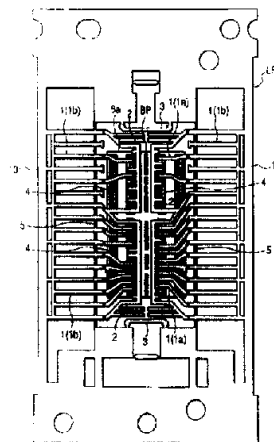
代理人 付建军

权利要求书 10 页 说明书 57 页 附图页数 53 页

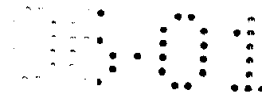
[54]发明名称 半导体器件和半导体器件的制作方法

[57]摘要

根据本发明的半导体器件—其中两个半导体芯片利用两个引线框由一个树脂体所封闭—包括沿着阻挡杆的宽度方向延伸的一个宽的部分,一个阻挡杆的宽度比另一个阻挡杆的宽度窄,且两个引线框在用树脂封闭了它们之后在树脂体之外通过焊接而被接合起来。



ISSN 1 0 0 8 - 4 2 7 4



权 利 要 求 书

1.一种半导体器件的制造方法，包括以下步骤：

提供包括一个主表面和与所述主表面相对的下表面的第一和第二半导体芯片，该主表面包括一个半导体元件和多个外部端，

提供包括由一种第一阻挡杆互连的外部部分和从所述外部部分延伸的内部部分的第一引线框，以及包括由一种第二阻挡杆互连的外部部分和从所述外部部分延伸的内部部分的第二引线框，其中在所述第二阻挡杆中形成有沿着宽度方向延伸的一个宽的部分，

把所述第一引线框的内部部分固定到所述第一半导体芯片的主表面上，把所述第一半导体芯片的外部端与所述第一引线框的内部部分电连接，把所述第二引线框的内部部分固定到所述第二半导体芯片的主表面上，以及把所述第二半导体芯片的外部端电连接到所述第二引线框的内部部分，

对所述第一半导体芯片和所述第二半导体芯片进行树脂模制从而使所述第一引线框和所述第二引线框以所述第一半导体芯片和所述第二半导体芯片的下表面彼此相对的方式重叠，以形成一个树脂体，以及

切割暴露在所述树脂体之外的所述第一阻挡杆和所述第二阻挡杆。

2.根据权利要求 1 的半导体器件制造方法，其中在提供所述第一和第二引线框的步骤中，所述第二阻挡杆的宽度小于所述第一阻挡杆的宽度。

3.根据权利要求 1 的半导体器件的制造方法，其中在提供所述第一和第二引线框的步骤中，所述第二引线框的外部部分终止于所述第二阻挡杆中。

4.根据权利要求 3 的半导体器件制造方法，其中在切割所述第一阻挡杆和所述第二阻挡杆的步骤中，所述第一引线框的外部部分沿着所述第二引线框的方向弯曲。



5.根据权利要求 1 的半导体器件制造方法, 其中所述第二阻挡杆的宽的部分形成在所述第二阻挡杆的一侧上。

6.根据权利要求 1 的半导体器件制造方法, 其中所述第二阻挡杆的宽的部分形成在所述第二阻挡杆的两侧上。

7.根据权利要求 1 的半导体器件制造方法, 其中在用于把所述第一和第二引线框的内部部分固定到所述第一和第二半导体芯片的主表面上的过程中, 在所述第一引线框的内部部分与所述第一半导体芯片的主表面之间以及所述第二引线框的内部部分与所述第二半导体芯片的主表面之间设置有一个绝缘膜。

8.根据权利要求 1 的半导体器件制造方法, 其中在提供所述第一和第二半导体芯片的过程中, 所述第一和第二半导体芯片具有相同的尺寸并具有相同的电路构造。

9.根据权利要求 1 的半导体器件制造方法, 包括在形成所述树脂体之后通过焊接接合所述第一引线框和所述第二引线框的步骤。

10.根据权利要求 3 的半导体器件制造方法, 包括在形成所述树脂体之后通过焊接所述第二引线框的端部使所述第一引线框和所述第二引线框接合。

11.根据权利要求 9 的半导体器件制造方法, 其中所述焊接是通过用激光从上方照射所述第一和第二引线框之一而进行的。

12.根据权利要求 11 的半导体器件制造方法, 其中所述激光的照射直径小于所述第一和第二引线框的接合处中的引线宽度。

13.一种半导体器件的制造方法, 包括以下步骤:

提供包括一个主表面和与所述主表面相对的下表面的第一和第二半导体芯片, 该主表面包括一个半导体元件和多个外部端,

提供包括由一种第一阻挡杆互连的外部部分和从所述外部部分延伸的内部部分的第一引线框, 以及包括由一种第二阻挡杆互连的外部部分和从所述外部部分延伸的内部部分的第二引线框,

把所述第一引线框的内部部分固定到所述第一半导体芯片的主表面上, 把所述第一半导体芯片的外部端与所述第一引线框的内部部分



电连接，把所述第二引线框的内部部分固定到所述第二半导体芯片的主表面上，以及把所述第二半导体芯片的外部端电连接到所述第二引线框的内部部分，

对所述第一半导体芯片和所述第二半导体芯片进行树脂模制从而使所述第一引线框和所述第二引线框重叠以形成一个树脂体，以及通过焊接接合所述第一引线框和第二引线框。

14.根据权利要求 13 的半导体器件制造方法，其中在提供所述第一和第二引线框的步骤中，所述第二阻挡杆的宽度小于所述第一阻挡杆的宽度。

15.根据权利要求 13 的半导体器件的制造方法，其中在提供所述第一和第二引线框的步骤中，所述第二引线框的外部部分终止于所述第二阻挡杆中。

16.根据权利要求 13 的半导体器件制造方法，其中在切割所述第一阻挡杆和所述第二阻挡杆的步骤中，所述第一引线框的外部部分沿着所述第二引线框的方向弯曲。

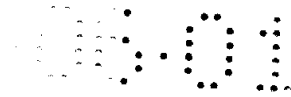
17.根据权利要求 13 的半导体器件制造方法，其中在用于把所述第一和第二引线框的内部部分固定到所述第一和第二半导体芯片的主表面上的过程中，在所述第一引线框的内部部分与所述第一半导体芯片的主表面之间以及所述第二引线框的内部部分与所述第二半导体芯片的主表面之间设置有一个绝缘膜。

18.根据权利要求 13 的半导体器件制造方法，其中在提供所述第一和第二半导体芯片的过程中，所述第一和第二半导体芯片具有相同的尺寸并具有相同的电路构造。

19.根据权利要求 15 的半导体器件制造方法，包括在形成所述树脂体之后通过焊接所述第二引线框的端部来接合所述第一引线框和所述第二引线框的步骤。

20.根据权利要求 13 的半导体器件制造方法，其中所述焊接是通过用激光从上方照射所述第一和第二引线框之一而进行的。

21.根据权利要求 20 的半导体器件制造方法，其中所述激光的



照射直径小于所述第一和第二引线框的接合处中的引线宽度。

22.一种半导体器件的制造方法，包括以下步骤：

提供第一和第二半导体芯片—它们每一个都包括一个主表面和与所述主表面相对的下表面，该主表面包括一个半导体元件和多个外部端，

提供包括由一种第一阻挡杆互连的外部部分和从所述外部部分延伸的内部部分的第一引线框，以及包括由一种第二阻挡杆互连的外部部分和从所述外部部分延伸的内部部分的第二引线框，

把所述第一引线框的内部部分固定到所述第一半导体芯片的主表面上，把所述第一半导体芯片的外部端与所述第一引线框的内部部分电连接，把所述第二引线框的内部部分固定到所述第二半导体芯片的主表面上，以及把所述第二半导体芯片的外部端电连接到所述第二引线框的内部部分，

对所述第一半导体芯片和所述第二半导体芯片进行树脂模制从而使所述第一引线框和所述第二引线框以所述第一半导体芯片和所述第二半导体芯片的下表面彼此相对的方式相重叠，以形成一个树脂体，以及

通过焊接接合所述第一引线框和第二引线框。

23.根据权利要求 22 的半导体器件制造方法，其中在提供所述第一和第二引线框的步骤中，所述第二阻挡杆的宽度小于所述第一阻挡杆的宽度。

24.根据权利要求 22 的半导体器件的制造方法，其中在提供所述第一和第二引线框的步骤中，所述第二引线框的外部部分终止于所述第二阻挡杆中。

25.根据权利要求 3 的半导体器件制造方法，其中在切割所述第二阻挡杆的步骤中，所述第一引线框的外部部分沿着所述第二引线框的方向弯曲。

26.根据权利要求 22 的半导体器件制造方法，其中在用于把所述第一和第二引线框的内部部分固定到所述第一和第二半导体芯片的



主表面上的过程中，在所述第一引线框的内部部分与所述第一半导体芯片的主表面之间以及所述第二引线框的内部部分与所述第二半导体芯片的主表面之间设置有一个绝缘膜。

27.根据权利要求 22 的半导体器件制造方法，其中在提供所述第一和第二半导体芯片的过程中，所述第一和第二半导体芯片具有相同的尺寸并具有相同的电路构造。

28.根据权利要求 24 的半导体器件制造方法，包括在形成所述树脂体之后通过在所述第二引线框的端部进行焊接来接合所述第一引线框和所述第二引线框的步骤。

29.根据权利要求 22 的半导体器件制造方法，其中所述焊接是通过用激光从上方照射所述第一和第二引线框之一而进行的。

30.根据权利要求 29 的半导体器件制造方法，其中所述激光的照射直径小于所述第一和第二引线框的接合处中的引线宽度。

31.一种半导体器件的制造方法，包括以下步骤：

提供第一和第二半导体芯片—它们每一个都包括一个主表面和分别与所述主表面相对的下表面，该主表面包括一个半导体元件和多个外部端，

提供包括支撑外部部分和从所述外部部分延伸的内部部分的框体的第一引线框，以及包括支撑外部部分和从所述外部部分延伸的内部部分的框体的第二引线框，

把所述第一引线框的内部部分固定到所述第一半导体芯片的主表面上，把所述第一半导体芯片的外部端与所述第一引线框的内部部分电连接，把所述第二引线框的内部部分固定到所述第二半导体芯片的主表面上，以及把所述第二半导体芯片的外部端电连接到所述第二引线框的内部部分，

对所述第一半导体芯片和所述第二半导体芯片进行树脂模制从而使所述第一引线框和所述第二引线框，以及

对所述第一引线框和所述第二引线框的所述外部部分进行电镀，其中



在所述封闭步骤之后和所述电镀步骤之前除去所述第二引线框的框体。

32.一种半导体器件的制造方法，包括以下步骤：

提供第一和第二半导体芯片—它们每一个都具有包括一个半导体元件和多个外部端的主表面以及分别与所述主表面相对的下表面，

提供包括由一个第一阻挡杆互连的外部部分和从所述外部部分延伸的内部部分的第一引线框，以及包括由一个第二阻挡杆互连的外部部分和从所述外部部分延伸的内部部分的第二引线框，

把所述第一引线框的内部部分固定到所述第一半导体芯片的主表面上，把所述第一半导体芯片的外部端与所述第一引线框的内部部分电连接，把所述第二引线框的内部部分固定到所述第二半导体芯片的主表面上，以及把所述第二半导体芯片的外部端电连接到所述第二引线框的内部部分，

对所述第一半导体芯片和所述第二半导体芯片进行树脂模制从而使所述第一引线框和所述第二引线框以所述第一半导体芯片和所述第二半导体芯片的下表面彼此相对的方式相重叠，以形成一个树脂体，以及

切割所述第一阻挡杆和所述第二阻挡杆，以及

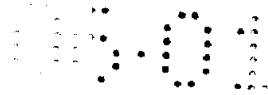
对所述第一引线框和所述第二引线框的外部部分进行电镀。

33.一种半导体器件的制造方法，包括以下步骤：

提供第一和第二半导体芯片—其中在一个上和下所中的上表面上形成有一个电极，

提供包括在由一个第一框体所围绕的一个区域中的多个第一引线的第二引线框—其中在所述第一框体中外外部部分的端部受到支撑，且中间部分被一个第一阻挡杆互连并在所述第一框体中受到所述第一阻挡杆的支撑，并进一步包括位于由所述第一框体围绕并受到所述第一框体支撑的一个区域中的后引线，

提供包括多个位于由一个第二框体围绕的一个区域中的多个第二引线的第二引线框，其中外部部分的端部由一个第二阻挡杆互连并在



所述第二框体中受到所述第二阻挡杆的支撑，

把所述第一引线框的内部部分接合到所述第一半导体芯片的表面，并把所述第二引线框的内部部分接合到所述第二半导体芯片的表面，

使所述第一半导体芯片的一个电极与所述第一引线框的内部部分电连接，并使所述第二半导体芯片的一个电极与所述第二引线框的内部部分电连接，以及

通过用树脂模制所述第一半导体芯片和所述第二半导体芯片、所述第一引线框的内部部分、所述第二引线框的内部部分和所述后引线的一部分而形成一个树脂体，其中所述第一引线框和第二引线框以所述第一半导体芯片和所述第二半导体芯片的下表面彼此相对的方式相重叠。

34. 如权利要求 33 所述的半导体器件的制造方法，其中，在所述提供所述第二引线框的步骤中，所述第二引线框包括所述第二阻挡杆和被所述第二引线框所支撑的加强引线。

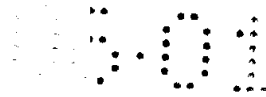
35. 一种半导体器件的制造方法，包括以下步骤：

提供第一和第二半导体芯片—它们每一个都包括一个主表面和与所述主表面相对的下表面，该主表面包括一个半导体元件和多个外部端，

提供包括外部部分和从所述外部部分延伸的内部部分的第一引线框，以及包括外部部分和从所述外部部分延伸的内部部分的第二引线框，

把所述第一引线框的内部部分固定到所述第一半导体芯片的主表面上，把所述第一半导体芯片的外部端与所述第一引线框的内部部分电连接，把所述第二引线框的内部部分固定到所述第二半导体芯片的主表面上，以及把所述第二半导体芯片的外部端电连接到所述第二引线框的内部部分，

对准所述第一半导体芯片和第二半导体芯片的下表面并用一种缓冲材料填充它们之间的空间，



把所述第一和第二半导体芯片以及所述第一引线框和所述第二引线框的内部部分置于一个模腔之内，以及

把包括填充剂的混合物的树脂压注到所述模腔中从而形成一个树脂体。

36.根据权利要求 35 的半导体器件制造方法，其中所述第一和第二半导体芯片之间以及所述第一和第二引线框的内部部分之间的电连接是通过导线实现的。

37.一种半导体器件的制造方法，包括以下步骤：

提供第一和第二半导体芯片—它们每一个都包括一个主表面和与所述主表面相对的下表面，该主表面包括一个半导体元件和多个外部端，

提供包括外部部分和从所述外部部分延伸的内部部分的第一引线框，以及包括外部部分和从所述外部部分延伸的内部部分的第二引线框，

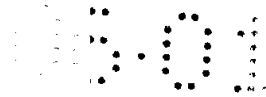
把所述第一引线框的内部部分固定到所述第一半导体芯片的主表面上，把所述第一半导体芯片的外部端与所述第一引线框的内部部分电连接，把所述第二引线框的内部部分固定到所述第二半导体芯片的主表面上，以及把所述第二半导体芯片的外部端电连接到所述第二引线框的内部部分，

把所述第一和第二半导体芯片以及所述第一引线框和所述第二引线框的内部部分置于一个模腔之内，从而使所述第一和第二半导体芯片的下表面彼此相对，以及

把包括填充剂的混合物的树脂压注到所述模腔中从而形成一个封装件，其中

所述第一半导体芯片的下表面与所述第二半导体芯片的下表面之间的间隙被保持在比所述填充剂的最大晶粒直径大的宽度。

38.根据权利要求 37 的半导体器件制造方法，其中所述第一和第二半导体芯片之间以及所述第一和第二引线框的内部部分之间的电连接是通过导线实现的。



39.一种半导体器件，包括：

第一和第二半导体芯片—它们包括一个主表面和与所述主表面相对的下表面，该主表面包括一个半导体元件和多个外部端，其中所述第一和第二半导体芯片以它们的下表面彼此相对的方式相重叠，

一个树脂体，它是通过在下表面彼此相对的状态下用树脂封闭所述第一和第二半导体芯片而形成的，

包括内部分的一个第一引线框—所述内部分被固定在所述第一半导体芯片的主表面上，以及包括多个内部分的一个第二引线框—所述内部分被固定在所述第二半导体芯片的主表面上，所述第一和第二引线框与形成在所述第一和第二半导体芯片上的外部端相电连接，所述第一和第二引线框包括分别从所述内部分延伸并被所述树脂体所暴露的外部部分，且所述外部部分包括显示它们已经借助阻挡杆得到连接的阻挡杆标记，

其中所述第二引线框的阻挡杆标记的宽度比所述第一引线框的阻挡杆标记的宽度窄。

40.根据权利要求 39 的半导体器件，其中所述第一引线框的一个外部部分沿着所述第二引线框的阻挡杆的方向弯曲。

41.根据权利要求 40 的半导体器件，其中所述第二引线框的外部部分的端部在所述第一引线框的一个外部部分的弯曲部分之内终止。

42.根据权利要求 39 的半导体器件，其中所述第一和第二半导体芯片具有相同的尺寸和相同的电路图案。

43.一种半导体器件，包括：

一个树脂体，

位于上和下表面中的上表面上的所述树脂体之内的第一半导体芯片和第二半导体芯片，

在所述树脂体之内和之外延伸并与所述第一半导体芯片电连接的一个第一引线，以及

在所述树脂体之内和之外延伸并与所述第二半导体芯片电连接的

一个第二引线，

其中所述第一引线和第二引线通过焊接被接合到所述树脂体之外。

44.根据权利要求 43 的半导体器件，其中所述第二引线比所述第一引线短，并通过焊接与所述第二引线的端部接合。

45.根据权利要求 44 的半导体器件，其中所述第一和第二半导体芯片通过叠置从而使它们的下表面彼此相对而得到树脂封闭。

46.根据权利要求 43 的半导体器件，其中所述第一半导体芯片和所述第一引线以及所述第二半导体芯片和所述第二引线通过导线而电连接。

47.根据权利要求 45 的半导体器件，其中所述第一和第二半导体芯片之间的空间用一种缓冲材料填充。

48.一种半导体器件，包括：

包括填充剂的混合物的一种树脂体，

位于所述树脂体之内在上和下表面中的上表面上的第一半导体芯片和第二半导体芯片，

在所述树脂体之内和之外延伸并与所述第一半导体芯片电连接的一个第一引线，以及

在所述树脂体之内和之外延伸并与所述第二半导体芯片电连接的一个第二引线，

其中所述第一半导体芯片和所述第二半导体芯片以它们的下表面彼此相对的方式叠置，它们下表面之间的一个间隙被保持为大于所述填充剂的最大晶粒直径。

49.根据权利要求 48 的半导体器件，其中所述第一半导体芯片和所述第一引线以及所述第二半导体芯片和第二引线分别用导线连接。



说明书

半导体器件和半导体器件的制作方法

本发明涉及一种半导体器件和用于制作一种半导体器件的技术，且具体地说是涉及一种通过叠置两个半导体芯片并用一个单个的树脂体封闭它们而制作半导体器件的有效技术。

随着大容量趋势的发展，包括诸如 DRAM（动态随机存取存储器）和 SRAM（静态随机存取存储器）的存储系统的半导体芯片采取了更大的平面尺寸。在其中包含存储电路系统的半导体芯片由树脂体封闭的半导体器件中，省略了一种引线框模垫（也称为接头(tab)），且采用了一种 LOC（芯片上的引线）结构—它也能够被用于大的半导体芯片。在一种 LOC 结构中，引线被设置在半导体芯片的上和下表面（一个主表面和与其相对的另一主表面）中的上表面（即一个主表面）上。通过采用这种 LOC 结构，即使当半导体芯片的平面尺寸增大时，也能够为树脂体所封闭的引线保持一个封闭区，从而限制了树脂体的平面尺寸的增大。例如，在 1990 年 10 月 1 日公开的 Tokkai Hei 2-246125（对应于美国专利第 5,068,712 号）中，公布了采用一种 LOC 结构的半导体器件。

为了实现包括存储电路系统的半导体芯片的高封装密度，叠置的半导体器件已经得到了开发，其中具有容量相同的存储电路系统的两个半导体芯片得到叠置，且这两个芯片随后被一个树脂体所封闭。具有 LOC 结构的叠置的半导体器件在例如 Tokkai Hei7-58281（1995 年 3 月 3 日公开）中得到了公布。

在该公开中公布的具有 LOC 结构的叠置半导体器件包括：一个树脂体；第一和第二半导体芯片，它们位于树脂体之内并具有形成在作为上和下表面（一个主表面和与其相对的另一主表面）中的上表面（即一个主表面）的电路形成表面上的电极；一个第一引线，它在树脂体之内和之外延伸并经过一个绝缘膜而被接合到第一半导体芯片的



电路形成表面上；以及，一个第二引线，它位于树脂体之内和之外，并经过一个绝缘膜而被接合到第二半导体芯片的电路形成表面上，并借助一个导电连线而与电路形成表面的电极相电连接。

第一半导体芯片和第二半导体芯片都得到叠置，从而使它们的电路形成表面彼此相隔一个预定的间隙而相对。第一引线和第二引线被叠置，从而使每一个的一部分相重叠，并通过激光焊接而电和机械连接。

第一引线包括：位于树脂体之内的一个内引线部分，它在第一半导体芯片的电路形成表面的一侧上延伸并在第一半导体芯片的电路形成表面上延伸；以及，一个弯曲成J形引线的外引线部分，它是一种表面安装封装。

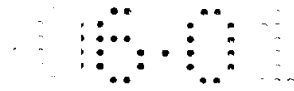
这种第一引线的内引线部分被弯曲，从而使经过一个绝缘膜与第一半导体芯片的电路形成表面接合的部分比在第一半导体芯片的一侧上延伸的部分更接近芯片的电路形成表面。

第二引线在第二半导体芯片的电路形成表面的一侧上延伸，并在第二半导体芯片的电路形成表面上延伸。这种引线被弯曲，从而使经过一个绝缘膜而接合到第二半导体芯片的电路形成表面上的部分比在第二半导体芯片的一侧上延伸的部分更接近芯片的电路形成表面。

在激光焊接之后，与第二半导体芯片相连的第二引线的另一端在模转移步骤之前在树脂体之内被切断，因而它不被从树脂体拉出。换言之，被拉出树脂体的外引线被用作了两个半导体芯片的公共外连接端。

根据上述树脂模制型半导体器件，形成一个存储器 LSI 的两个半导体芯片可借助树脂被封闭在一个薄封装中，因而能够在与包括一个树脂封闭的半导体芯片的封装相同的尺寸上实现两倍的存储容量。

本发明人开发的，是一种新的具有适合于更薄组装的 LOC 结构的叠置半导体器件。这种叠置半导体器件还没有被公布，然而，它具有如在本申请人早些时候递交的美国申请序号 09/161, 725 号（1998 年 9 月 29 日递交）中描述的以下结构。



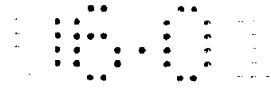
该器件主要包括：一个树脂体；设置在树脂体之内的一个第一和第二半导体芯片，它们具有形成在作为上和下表面中的上表面（即一个主表面）的电路形成表面上的电极；一个第一引线，它在树脂体之内和之外延伸，并经过一个绝缘膜而被接合到第一半导体芯片的电路形成表面上，并通过一个导线而与电路形成表面的电极电连接；以及，一个第二引线，它在树脂体之内和之外延伸，经过一个绝缘膜而接合到第二半导体芯片的电路形成表面上，并通过一个导线而与电路形成表面的电极电连接。

本发明的叠置半导体器件可以是例如一种 TSOP（薄的小轮廓封装）。两个半导体芯片即第一和第二半导体芯片—它们形成了具有相同的存储容量（例如 64Mbyte DRAM）的存储 LSI —在用转移模制方法形成的封装件（树脂体）之内彼此叠置，并在它们的下表面（即一个主表面和对着它的另一个主表面）接触的情况下得到封闭。

第一引线和第二引线得到叠置，从而使每一个的一部分相重叠，并通过激光焊接而电和机械连接。

第一引线和第二引线每一个都包括位于树脂体之内的一个内引线部分和位于树脂体之外的一个外引线部分。第一和第二半导体芯片的内引线部分包括：一个第一部分，它在半导体芯片（在第一引线的情况下为第一半导体芯片且在第二引线的情况下为第二半导体芯片）的电路形成表面的一侧上延伸，并在半导体芯片的电路形成表面上延伸；一个第二部分，它从第一部分向着半导体芯片的下表面弯曲；以及，一个第三部分，它沿着与第一部分相同的方向从第二部分弯曲。第一引线和第二引线的第三部分在树脂体之内和之外延伸，并沿着上/下方向彼此叠置。第一引线的外引线部分被弯曲成鸥翅形引线，它是一种表面安装封装件。第二引线的外引线部分的长度比第一引线的外引线部分的长度短。

因此，在上述叠置半导体器件中，与其中两个半导体芯片的元件形成表面彼此相对地设置且内引线部分被设置在两者之间的间隙中的上述公开的叠置半导体器件不同，两个半导体芯片的下表面彼此接



触。

因而在两个半导体芯片没有间隙，且树脂体的厚度可以相应地变得更薄。

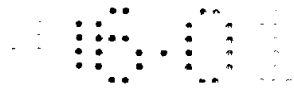
换言之，由于在第一半导体芯片与第二半导体芯片之间没有第一引线或第二引线，两个半导体芯片之间的空间可以比现有技术中叠置半导体器件的其中第一引线和第二引线被分别设置在第一半导体芯片与第二半导体芯片之间的情况更窄。因此，树脂体的厚度能够得到减小，且叠置的半导体器件可以作得更窄。

至于半导体芯片与引线之间的浮动电容，设置在第一半导体芯片的元件形成表面上的引线与第二半导体芯片之间的浮动电容，以及设置在第二半导体芯片的元件形成表面上的引线与第一半导体芯片的浮动电容，都可以被消除，因而加到引线上的浮动电容被相应地减小，且引线的信号传播延迟得到了改善。

换言之，由于没有在第一半导体芯片与第二半导体芯片之间的第一引线和第二引线，在加到第一引线上的浮动电容（芯片/引线电容）中，第二半导体芯片产生的浮动电容，与现有技术的叠置半导体器件的其中第一引线和第二引线被设置在第一半导体芯片和第二半导体芯片之间的情况相比，得到了有效的消除；且加到第二引线上的浮动电容（芯片/引线电容）中，第一半导体芯片产生的浮动电容得到了有效的减小。因此，加到引线即第一引线和第二引线上的浮动电容得到了减小。结果，引线的信号传播延迟得到了改善，且叠置的半导体器件的电特性得到了增强。

第一半导体芯片由第一引线框的引线所固定的树脂封闭，且第二半导体芯片由借助第二引线框的引线固定的树脂体封闭。换言之，这种树脂封闭的半导体器件是利用两个引线框产生的。在这两个引线框中，其中的一个没有外引线部分且只有内引线部分。换言之，在这种树脂封闭半导体器件中，从树脂体拉出的另一引线框的外引线部分被用作两个半导体芯片的公共外部连接端。

在用于制作这种树脂封闭半导体器件的步骤中，第一引线框的引



线的内引线部分首先被接合到第一半导体芯片的元件形成表面上，且第二引线框的引线的内引线部分被接合到第二半导体芯片的元件形成表面上。

随后，第一引线框的引线的内引线部分和形成在第一半导体芯片的元件形成表面上的一个接合台借助连线而得到连接，第二引线框的引线的内引线部分和形成在第二半导体芯片的元件形成表面上的一个接合台借助连线而得到连接，这两个引线框被叠置，从而使第一半导体芯片的下表面和第二半导体芯片的下表面彼此相对，这些引线框被压入一个模中，且第一半导体芯片和第二半导体芯片借助树脂而得到封闭。

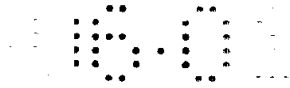
随后，在封装件（树脂体）之外延伸的一个第一引线框阻挡杆和一个第二引线框阻挡杆，利用一个切割模，而得到切割，从而形成了一个引线框的外引线部分。

根据上述制作方法，两个引线框的切割能够在一步骤中进行，因而与其中一个引线框的外引线部分在模制步骤之前得到切割的上述公布中的封装件制作方法相比，加工过程得到了缩短。

(1) 然而，在上述制作方法中，载有半导体芯片的两个引线框得到叠置，被插入一个模中，且树脂被注入模腔中且一个引线框阻挡杆和另一个引线框阻挡杆被一个上夹持表面和一个下夹持表面沿着上/下方向所夹持。如果上和下模夹持表面没有以足够的力夹紧阻挡杆，阻挡杆之一就可能由于内部压力而向着腔外移动，树脂可能通过此时在一个阻挡杆与另一阻挡杆之间产生的间隙而泄漏到腔之外，且这可能引起模制的缺陷。

具体地，在近来的 LSI 引线框中，随着引线的间距和宽度减小，阻挡杆的宽度也变窄。结果，难于保证模与阻挡杆的夹持表面之间有足够的接触面积，因而阻挡杆上的夹持表面的夹紧力不够，且阻挡杆会由于树脂注入压力而移动。

处理这种问题的一种方式，是增大引线框的阻挡杆的宽度，但如果在其中两个叠置阻挡杆被同时切割的上述制作过程中这样做，加在



切割模上的负荷增大，从而其寿命缩短。

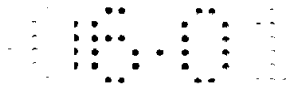
进一步地，本发明人在开发上述叠置的半导体器件的过程中发现了其他的问题。

(2) 这种叠置的半导体器件是借助采用两个引线框的组装过程而制成的，因而需要接合在第二引线框支撑的第二引线和第一引线框中支撑的第一引线适合于微组装的激光焊接可有效地被用于接合第一和第二引线，然而如果激光焊接是在树脂封闭体形成之前的阶段进行，就会产生以下问题。

在激光焊接中，引线的接合部分（焊接部分）受到激光照射并熔化，因而大量的熔化材料通过激光照射而扩散到了周围的区域。由于第一半导体芯片和第二半导体芯片以它们的下表面彼此相对的方式得到叠置，由于这种熔化而产生的扩散的材料飞到半导体芯片的电路形成表面上。

当扩散材料飞到半导体芯片的电路形成表面上时，由于这种材料是高温的，它对形成在半导体芯片的电路形成表面上的保护膜造成了热损坏，因而保护膜之下的互连经常断开或与相邻的互连发生短路。如果发生了大量的这种缺陷，半导体芯片会损坏，且叠置的半导体器件的产量（yield）就会有严重的下降。特别地，在其中保护膜是用聚酰胺树脂（polyimide resin）制成以改善与树脂封闭体的树脂的附着特性或 DRAM 的抗 α 射线特性的半导体芯片中，由于扩散材料的缺陷是很容易发生的。

进一步地，由于引线的接合部分是通过激光焊接熔化的，包含在引线中的杂质（例如硫）变成了外部气体附着在半导体芯片表面上，并产生化学反应而引起芯片表面的恶化。如果发生了半导体芯片表面的恶化，半导体芯片与树脂体的树脂之间的附着显著地降低，且在两者之间的界面处由于热膨胀系数差造成的热应力而容易发生剥离。如果发生了这种界面剥离，包含在树脂体的树脂中的水份就在剥离区中累积，且累积的水份会在加热循环测试（它是在产品完成之后进行的环境测试）期间或者由于芯片被焊接到电路板上时由于回流焊接加热



而蒸发。这使树脂体发生裂缝，并引起叠置的半导体器件的可靠性的下降。

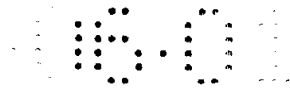
进一步地，引线框倾向于随着引线的变细而变薄，且更容易由于不够的机械强度而发生引线的弯曲。如果引线发生弯曲，在第一引线的接合部与第二引线的接合部之间将出现一个间隙，从而造成焊接缺陷。结果，第一引线和第二引线必须借助固定工具进行限制，从而叠置的半导体器件的产量下降。

(3) 在叠置的半导体器件以及通常的半导体器件中，为了在安装期间保持焊接泄漏特性并改善抗腐蚀特性，必须在外引线上电镀导电膜（电镀膜），该膜包括例如铅-锡。这种电镀是通常的电镀，包括预处理—诸如去油步骤、水洗步骤、抛光步骤和水洗步骤，以及后处理—诸如电镀步骤、水洗步骤、中和步骤、热水洗步骤、以及干燥步骤。当进行包括这些步骤的电镀时，在叠置的半导体器件中，电镀是用重叠的两个引线框进行的。因此，前面的阶段的某些处理液（反应剂）由于毛细作用而被留在了第一引线框与第二引线框之间，且来自前面阶段的大量的处理液可能被携带到随后的阶段处理液中。这种前面阶段的处理液的携带造成电镀缺陷，并大大降低了叠置的半导体器件的产量。另外，随后阶段的处理液必须频繁地更换，且叠置的半导体器件的产量降低。

(4) 在叠置的半导体器件中，树脂封闭体是由重叠的两个引线框形成的。用于支持引线框中的树脂体的后引线也被形成在两个引线框的每一个中相互重叠的位置处。

因此，在树脂体内后引线有两个相邻的表面，且由于这两个后引线是在进行了电镀之后从引线框的框体切割的，相邻引线的端部从树脂体暴露。如果这些相邻表面被暴露，来自外界的水份容易通过表面而穿入体的内部，且容易腐蚀半导体芯片的导线与电极之间的连接部分，以及内引线部分与引线和导线之间的连接部分。这引起了叠置的半导体芯片的可靠性的降低。

(5) 叠置的半导体器件是借助采用两个引线框的组装处理而产



生的。在第一引线框中，第一引线的外引线部分的端部被支撑在框体中，且第一引线的中间部分被阻挡杆互连并被阻挡杆支撑在框体中。在第二引线框中，第二引线的外引线部分的端部借助阻挡杆互连，并被阻挡杆支撑在框体中。换言之，在第二引线框中，在阻挡杆与框体限定的区域中没有受到支撑的部件，因而刚性低且容易发生弯曲。因此，当在把第二引线的内引线部分固定到半导体芯片的电路形成表面之后的随后阶段的一个步骤中第二引线框得到转移时，芯片会摇摆且容易从第二引线框落下，因而叠置的半导体器件的产量下降。

(6) 在叠置的半导体器件中，树脂封闭体是借助适合于大规模生产的转移模制方法形成的。这种转移模制方法是一种用于通过把树脂压注到模腔中而形成一个树脂体的方法。树脂通常是包含大量的填充物的环氧加热固化树脂，以实现较低的应力。

半导体芯片主要包括：一个半导体衬底；在该半导体衬底的一个电路形成表面上的一个绝缘层；一个多层互连层，包括多个彼此叠置的互连层；以及，一个表面保护膜（最后保护膜），用于掩盖这种多层互连层，因而半导体芯片沿着芯片的下表面向外凸起的方向弯曲。如果两个半导体芯片在此状态下以它们的下表面彼此相对的方式叠置在一起，在两个半导体芯片 71 之间将形成一个间隙 72，该间隙一般从两个半导体芯片 71 的中心向着边缘变宽，如图 32 所示。

因此，当两个半导体芯片 71 被设置在模 75 的腔 76 中，且树脂 77 被压力注入到腔 76 中以形成图 33 显示的树脂体时，树脂 77 通过两个半导体芯片 71 之间的间隙而渗透出来。然而，由于树脂 77 包含混合到其中的填充物，它不能透过比填充物的晶粒直径小的间隙，因而在两个半导体芯片 71 之间形成了一个空间 78。如果在两个半导体芯片 71 之间形成了这样一个空间 78，当在至腔 76 的树脂注入完成之后把高于注入压强的压强用来除去包括在树脂中的气泡时，在半导体芯片 71 中将产生从空间 78 向外辐射的裂缝，且这将造成叠置的半导体器件的产量的下降。

因而本发明的目的，是提供一种能够改善半导体器件的产量的技



术。

本发明的另一个目的，是提供一种能够改善半导体器件的生产率（productivity）的技术。

本发明的再一个目的，是提供一种能够改善半导体器件的可靠性的技术。

本发明的再一个目的，是提供一种技术，它能够在其中利用两个引线框而对两个半导体芯片进行树脂封闭的半导体器件生产中防止阻挡杆由于模制期间树脂注入压强而发生移动。

通过以下的详细描述和附图，本发明的这些和其他的目的和新颖特征将变得显而易见。

现在简要描述本申请中公布的本发明的基本特征。

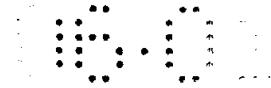
(1) 在根据本发明的半导体器件中，第一半导体芯片的下表面和第二半导体芯片的下表面被封闭在一个封装件中，其中固定在第一半导体芯片的元件形成表面上的第一引线框的多个引线的内引线部分和形成在第一半导体芯片的元件形成表面上的一个接合台，以及固定在第二半导体芯片的元件形成表面上的一个第二引线框的多个引线的内引线部分和形成在第二半导体芯片的元件形成表面上的一个接合台，分别得到电连接，且暴露于封装件之外的第二引线框的阻挡杆的宽度小于暴露在封装件之外的第一引线框的一个阻挡杆的宽度。

(2) 根据本发明的半导体器件的生产方法包括以下步骤 (a) - (d):

(a) 提供一个第一引线框，它包括借助一个第一阻挡杆而互连的多个引线，以及

提供一个第二引线框，它包括借助一个第二阻挡杆而互连的多个引线，其中在第二阻挡杆上形成有一个沿着宽度方向延伸的虚设引线，

(b) 把第一引线框的一个引线的内引线部分固定在第一半导体芯片的一个元件形成表面上，并把第二引线框的一个引线的内引线部分固定在第二半导体芯片的元件形成表面上，



(c) 把第一引线框的一个引线的内引线部分与形成在第一半导体芯片的元件形成表面上的一个接合台电连接，并把第二引线框的引线的内引线部分与形成在第二半导体芯片的元件形成表面上的一个接合台电连接，

(d) 把第一半导体芯片和第二半导体芯片封闭在封装件中并使第一引线框与第二引线框重叠从而使第一半导体芯片的下表面和第二半导体芯片的下表面彼此相对，以及

(e) 切断第一引线框的第一阻挡杆并切断第二引线框暴露在封装件之外的第二阻挡杆。

(3) 在包括一个树脂体、置于树脂封闭体之内并具有形成在上和下表面中的上表面上的电极的第一半导体芯片和第二半导体芯片、在树脂体之内和之外延伸并与第一半导体芯片的电极电连接的一个第一引线、以及在树脂体之内和之外延伸并与第二半导体芯片的电极电连接的一个第二引线的半导体器件的生产方法中，第一引线和第二引线在形成树脂体之后通过焊接而接合，且第一引线与第二引线的焊接部分相重叠。

这种焊接是借助第一引线或第二引线之上的激光进行的。

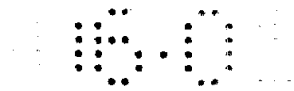
(4) 在包括封闭支撑在第一引线框的框体中的第一引线的内引线部分、支撑在第二引线框的框体中的第二引线的内引线部分、接合在第一引线的内引线部分上并具有与第一引线的内引线部分电连接的一个电极的第一半导体芯片、以及接合到第二引线的内引线部分上并具有与第二引线的内引线部分电连接的一个电极的第二半导体芯片的步骤，并进一步包括对第一引线和第二引线的外引线部分进行电镀的步骤的一种半导体器件的制作方法中，

第二引线框的框体在用树脂进行封闭之后并在电镀之前被除去。

(5) 半导体器件的制作方法包括以下步骤：

制备具有形成在上和下表面中的上表面上的电极的第一半导体芯片和第二半导体芯片，

制备包括位于第一框体围绕的一个区中的多个第一引线的第一引



线框，其中外引线部分的端部位于第一框体中，且中间部分借助第一阻挡杆而互连并借助第一阻挡杆而被支撑在第一框体中，并包括位于被第一框体围绕的一个区中并被支撑在第一框体中的一个后引线，制备一个包括位于被第二框体所围绕的一个区中的多个第二引线的第二引线框，其中外引线部分的端部借助第二阻挡杆而互连并被第二阻挡杆支撑在第二框体中，

把第一引线的内引线部分接合到第一半导体芯片的上表面，并把第二引线的内引线部分接合到第二半导体芯片的上表面，

借助一个导线把第一半导体芯片的一个电极电连接到第一引线的内引线部分，并借助一个导线把第二半导体芯片的一个电极电连接到第二引线的内引线部分，以及

借助一个树脂体，以使第一引线框和第二引线框重叠从而使第一半导体芯片和第二半导体芯片的下表面彼此相对的方式封闭第一半导体芯片、第二半导体芯片、第一引线的内引线部分、第二引线的内引线部分、第一导线、第二导线和后引线。

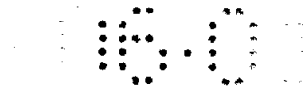
(6) 半导体器件的制作方法包括以下步骤：

制备具有形成在上和下表面中的上表面上的电极的第一半导体芯片和第二半导体芯片，

制备包括位于第一框体围绕的一个区中的多个第一引线的的第一引线框，其中外引线部分的端部位于第一框体中，且中间部分借助第一阻挡杆而互连并借助第一阻挡杆而被支撑在第一框体中，制备包括位于围绕在第二框体中的一个区中的多个第二引线的的一个第二引线框，其中外引线部分的端部借助第二阻挡杆得到互连并被第二阻挡杆支撑在第二框体中，并包括位于第二框体所围绕的一个区中的一个加强引线，并被第二阻挡杆和第二框体所支撑，

把第一引线的内引线部分接合到第一半导体芯片的上表面，以及把第二引线的内引线部分接合到第二半导体芯片的上表面，

借助一个导线把第一半导体芯片的一个电极电连接到第一引线的内引线部分，并借助一个导线把第二半导体芯片的一个电极与第二引



线的内引线部分电连接，以及

借助一种树脂体，以使得第一引线框和第二引线框重叠从而使第一半导体芯片和第二半导体芯片的下表面彼此相对的方式，封闭第一半导体芯片、第二半导体芯片、第一引线的内引线部分、第二引线的内引线部分、第一导线和第二导线。

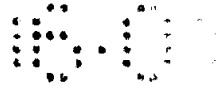
(7) 在包括由大量的填充物形成的树脂体、具有形成在上和下表面中的上表面上的一个电极的第二半导体芯片和第一半导体芯片、在树脂体之内和之外延伸并与第一半导体芯片电连接的第一引线、在树脂体之内和之外延伸并电连接到第二半导体芯片的第二引线的半导体器件的制作方法中，第一半导体芯片和第二半导体芯片以使得它们的下表面彼此相对的方式叠置的半导体器件的制作方法中，

第一半导体芯片、第二半导体芯片、第一引线的内引线部分、第二引线的内引线部分、第一导线和第二导线被设置在一个模的腔内，且在第一半导体芯片的下表面与第二半导体芯片的下表面之间填充有缓冲材料，且树脂被压注到该腔中以形成树脂体。

(8) 在包括由大量的填充物形成的树脂体、具有形成在上和下表面中的上表面上的一个电极的第二半导体芯片和第一半导体芯片、在树脂体之内和之外延伸并与第一半导体芯片电连接的第一引线、在树脂体之内和之外延伸并电连接到第二半导体芯片的第二引线的半导体器件的制作方法中，第一半导体芯片和第二半导体芯片以使得它们的下表面彼此相对的方式叠置的半导体器件的制作方法中，

第一半导体芯片、第二半导体芯片、第一引线的内引线部分和第二引线的内引线部分被设置在一个模的腔中，在第一半导体芯片的下表面与第二半导体芯片的下表面之间留有比填充物的最大晶粒直径宽的一个间隙，且树脂被压注到该腔中以形成树脂封闭体。

在上述装置(1)、(2)中，其中树脂由于阻挡杆因为树脂的压力注入而发生变形而泄漏到腔外的模制缺陷，可以得到有效的防止，因而采用两个引线框的半导体器件的产量得到了改善。模的寿命也得到了延长。



阻挡杆的宽度也能够做得更窄，阻挡杆切割模中的应力可减小，且其寿命得到了延长。进一步地，由于阻挡杆的切割表面的表面面积更小，因而采用两个引线框的半导体器件的可靠性得到了改善。

根据上述装置（3），第一半导体芯片和第二半导体芯片的上表面（电路形成表面）在第一引线和第二引线被焊接时被树脂所掩盖，因而防止了第一半导体芯片和第二半导体芯片由于焊接期间的材料（高温熔化材料）扩散而发生的缺陷。结果，半导体器件的产量得到了改善。

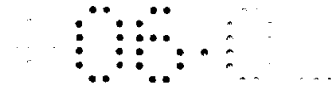
进一步地，由于第一半导体芯片和第二半导体芯片的上表面（电路形成表面）在第一引线和第二引线被焊接时被树脂所掩盖，防止了第一半导体芯片和第二半导体芯片由于外界气体（包含在引线中的杂质蒸汽，例如硫）的附着而产生的表面恶化，且半导体芯片与树脂体的附着力的减小得到了抑制。结果，能够防止两者之间由于半导体芯片与树脂体的热膨胀系数不同而造成的热应力引起的剥离、剥离区中的封闭树脂中水份的累积、以及累积的水份由于热循环测试（它是在完成产品进行的环境测试（或部件在电路板上的焊接期间的焊料回流热量而引起的蒸发所引起的膨胀、以及所引起的树脂中的裂缝，从而使半导体器件的可靠性得到加强。

第一引线和第二引线的接合部通过树脂体而被保持彼此接近，因而不需要借助固定工具限制第一引线和第二引线。这引起了半导体器件的生产率的改善。

根据上述装置（4）当进行第一和第二引线的引线部分的外引线部分的电镀时，从前面的阶段带入随后阶段的处理液量能够得到减小，因而由于处理流体的携带而产生的电镀缺陷得到了抑制。结果，半导体器件的产量得到改善。

进一步地，由于从前面阶段带入随后阶段的处理液（反应剂）较少，在每一个随后阶段中处理液需要更换的次数也减少了，结果，半导体器件的产量得到了改善。

根据上述装置（5），由于两个重叠的后引线在树脂体之内而没



有相邻表面，水份不会从外部通过相邻表面而穿入树脂体，且半导体芯片的电极和导线之间的触头以及引线的内引线部分与导线之间的触头的腐蚀得到了抑制。因此，半导体器件的可靠性得到了增强。

根据上述装置(6)，第二引线框的刚性借助加强引线而得到改善，因而半导体芯片的摇摆得到了抑制—这种摇摆在第二引线框的内引线部分被接合到半导体芯片的电路形成表面上能够当第二引线框在随后的阶段中被输送时会使它从第二引线框上落下。结果，半导体器件的产量得到了改善。

根据上述装置(7)，在第一半导体芯片的下表面与第二半导体芯片的下表面之间填充了一种缓冲材料，因而树脂不会穿入半导体芯片的下表面之间的空间。由于在第一半导体芯片与第二半导体芯片之间由于混合在树脂中的填充物而没有空间，第一和第二半导体芯片中的裂缝—它可以在高于树脂注入压强的压强在树脂注入腔之后被施加以除去树脂中的泡时在这种空间中产生—得到了防止。结果，半导体器件的产量得到了改善。

根据上述的装置(8)，当树脂体形成时，树脂在第一半导体芯片的下表面与第二半导体芯片的下表面之间更容易通过，因而在第一半导体芯片的下表面与第二半导体芯片的下表面之间未因为混合在树脂中的填充物而形成空间。因此，第一和第二半导体芯片中的裂缝—它可以在高于树脂注入压强的压强在树脂注入腔之后被施加以除去树脂中的泡时在这种空间中产生—得到了防止。结果，半导体器件的产量得到了改善。

图 1 是用于在本发明的第一实施例中的第一引线框的平面图。

图 2 是用于在本发明的第一实施例中的第二引线框的平面图。

图 3 是第一引线框沿着图 1 中的线 III-III 的剖视图。

图 4 是第二引线框沿着图 2 的线 IV-IV 的剖视图。

图 5(a) 是显示了用于在本发明的第一实施例中的第二引线框的部分放大的平面图，且图 5(b) 是显示图 5(a) 的部分的进一步的放大的平面图。

图 6 是第一引线框的平面图，显示了制作根据本发明的第一实施例的半导体器件的方法。

图 7 是第二引线框的平面图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 8 是第一引线框的剖视图，显示了根据本发明的第一实施例的半导体器件的制作方法；且图 8 (b) 是第二引线框的剖视图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 9 是第一引线框的平面图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 10 是第二引线框的平面图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 11 (a) 和 11 (b) 是剖视图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 12 是剖视图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 13 是一个模的主要部分的剖视图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 14 (a) 和 14 (b) 是该模的主要部分的剖视图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 15 是在模腔的边缘处的阻挡杆的重叠状态的立体图。

图 16 是主要部分的放大的立体图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 17 是根据本发明的第一实施例的半导体器件的剖视图。

图 18 (a)、18 (b) 和 18 (c) 显示了一种引线切割和成形方法。

图 19 是主要部分的放大立体图，显示了根据本发明的第一实施例的半导体器件的制作方法。

图 20 是一个平面图，显示了根据本发明的第一实施例的半导体器件被装在一个印刷电路板上的状态。

图 21 是沿着图 20 中的线 I-I 的剖视图。

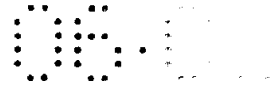


图 22 (a) 是显示用在本发明形成第二实施例中的第二引线框的部分放大的平面图，且图 22 (b) 是显示图 22 (a) 中的部分的进一步放大的平面图。

图 23 是一个模的主要部分的放大显示的立体图，显示了根据本发明的第二实施例的半导体器件的制作方法。

图 24 (a) 是显示本发明的第三实施例中采用的第二引线框的部分放大的平面图，且图 24 (b) 是显示图 24 (a) 的部分的进一步放大的平面图。

图 25 是一个模的主要部分的放大立体图，显示了根据本发明的第三实施例的半导体器件的制作方法。

图 26 是根据本发明的第四实施例的半导体器件的树脂体的平面图，其中上部分被除去了。

图 27 是根据本发明的第四实施例的半导体器件的树脂体的平面图，其中下部分被除去了。

图 28 是沿着图 26 中的线 a-a 的剖视图。

图 29 是显示包含在根据本发明的第四实施例的半导体器件中的半导体芯片的一种示意构造的剖视图。

图 30 是图 28 的部分放大的剖视图。

图 31 是根据本发明的第四实施例的半导体器件的主要部分的剖视图。

图 32 是在根据本发明的第四实施例的半导体器件的制作中采用的第一引线框的平面图。

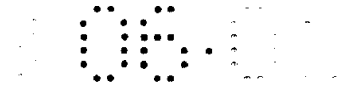
图 33 是图 32 的部分放大的示意平面图。

图 34 是根据本发明的第四实施例的半导体器件的制作中采用的第二引线框的平面图。

图 35 是图 34 的部分放大的示意平面图。

图 36 是用于描述根据本发明的第四实施例的半导体器件的制作中的导线接合步骤的主要部分的剖视图。

图 37 是用于显示在根据本发明的第四实施例的半导体器件的制



作中重叠的第一和第二引线框的主要部分的剖视图。

图 38 是用于描述根据本发明的第四实施例的半导体器件的制作中的封闭步骤的主要部分的剖视图。

图 39 是用于描述根据本发明的第四实施例的半导体器件的制作中的封闭步骤的主要部分的剖视图。

图 40 是用于描述根据本发明的第四实施例的半导体器件的制作中的封闭步骤的主要部分的剖视图。

图 41 是用于描述根据本发明的第四实施例的半导体器件的制作中的封闭步骤的主要部分的剖视图。

图 42 是根据本发明的第四实施例的半导体器件的制作中已经进行了封闭步骤之后的一种状态的底视平面图。

图 43 是根据本发明的第四实施例的半导体器件的制作中已经进行了封闭步骤之后的一种状态的剖视图。

图 44 是用于描述根据本发明的第四实施例的半导体器件的制作中采用的激光装置的示意结构的框图。

图 45 是用于描述根据本发明的第四实施例的半导体器件的制作中的接合步骤的主要部分的剖视图。

图 46 是用于描述根据本发明的第四实施例的半导体器件的制作中的接合步骤的主要部分的剖视图。

图 47 是下视图，显示了在根据本发明的第四实施例的半导体器件的制造中第二引线框的框体已经被除去的状态。

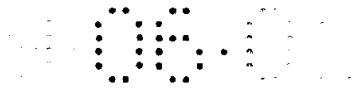
图 48 是剖视图，显示了其中在根据本发明的第四实施例的半导体器件的制作中第二引线框的框体已经被除去的状态。

图 49 是流程图，用于描述根据本发明的第四实施例的半导体器件的制作中的电镀步骤。

图 50 是根据本发明的第五实施例的半导体器件的剖视图。

图 51 是用于描述根据本发明的第五实施例的半导体器件的制作中的导线接合步骤的主要部分的剖视图。

图 52 是显示了根据本发明的第五实施例的半导体器件的制作中



第一和第二引线框重叠的状态的主要部分的剖视图。

图 53 是用于描述根据本发明的第五实施例的半导体器件的制作中的封闭步骤的主要部分的剖视图；

图 54 是根据本发明的第六实施例的半导体器件的剖视图。

图 55 是显示根据本发明的第六实施例的半导体器件的制作中第一和第二引线框相重叠的状态的主要部分的剖视图

图 56 是用于描述根据本发明的第六实施例的半导体器件的制作中的封闭步骤的主要部分的剖视图。

图 57 是用于描述现有技术中的问题的剖视图。

图 58 是用于描述现有技术中的问题的剖视图。

以下结合附图详细描述本发明的实施例。

在所有附图中，相同的部件用相同的标号表示，且不重复对它们的描述。

(实施例 1)

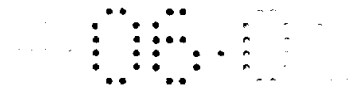
图 1 是用于制作本实施例的半导体器件的第一引线框 LF1 的平面图，且图 2 是用于制作这种半导体器件的第二引线框 LF2 的平面图。

本实施例的半导体器件是用图 1 和 2 显示的两个引线框 LF1 和 LF2 制作的。

如图 1 所示，第一引线框 LF1 包括多个（例如 32 个）引线 1，四个总线条引线 2、两个支持引线 3 和在框体 10 所围绕的一个区域中的多个（例如 8 个）绝缘膜 4。

在形成在上述引线框 LF1 中的 32 个引线 1 中，沿着框体 10 沿着图的垂直方向延伸的一侧（图的左侧）排列成一行的 16 个引线，由与框体 10 平行地延伸的一个阻挡杆 5 互连。换言之，这种引线框 LF1 具有双向引线设置，其中多个引线 1 沿着图的垂直方向被排列成两个行。

上述阻挡杆 5 是用于在后面所描述的制作过程中转移模制封装件时防止焊接树脂泄漏到腔外的部件。位于比阻挡杆 5（框体 10 侧）



更向外的位置的引线 1 的部分包括外引线部分 1b, 且位于比阻挡杆 5 更向内的部分包括内引线部分 1a。

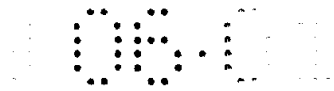
沿着图的垂直方向延伸的四个总线条引线 2 大体上被设置在由上述矩形框体 10 围绕的区域的中心。在这四总线条引线 2 中, 两个与 3 条引线 1 相连—该三条引线 1 被设置在沿着图的垂直方向延伸的框体 10 的一侧 (图的左侧) 延伸的 16 个引线的组的两端和中心处, 并与这些引线 1 的内引线部分 1a 形成一体。与这两个总线条引线 2 相连的三条引线 1 包括固定在例如 5V 的电源电压 (Vcc) 上的电源电位端。

四个总线条引线 2 中的其余两个与设置在沿着沿图的非常延伸的框体 10 的另一侧 (图的左侧) 排列的 16 个引线的组的两端和中心处的三条引线 1 相连, 并与这些引线 1 的内引线部分 1a 形成一体。与这两个总线条引线 2 相连的三个引线 1 包括固定在例如 0V 的基准电位 (Vss) 的基准电位端。

除了与总线条引线 2 (电源电位端和基准电位端) 相连的引线 1 之外, 其余的引线 1 是信号端或开放 (NC) 端。信号端包括数据输入/输出端、地址输入端、行地址选通脉冲端、列地址选通脉冲端、读出/写入使能端和输出使能端。开放端的内引线部分的长度比其他的端的内引线部分 1a 短。

包括聚酰胺树脂等的绝缘膜 4 的短条被接合到跨在多个引线 1 上的内引线部分 1a 的下表面上。第一半导体芯片的元件形成表面通过后面所述的制作处理而被接合到这些绝缘膜 4 的下表面上。即, 引线框 LF1 具有一种 LOC 结构, 其中内引线部分 1a 被设置在半导体芯片的元件形成表面上。

图 3 是沿着图 1 的线 III-III 的引线框 LF1 的剖视图。包括开放端以外的其他端的引线 1 的内引线部分从距阻挡杆 5 最近的一侧起包括: 与引线框 LF1 的下表面平行地延伸的部分 1a1、与向上弯曲的部分 1a2、 以及与第一部分 1a1 平行地延伸的部分 1a3。部分 1a3 是在后面描述的制作处理中设置在半导体芯片的元件形成表面上的部



分，且上述的绝缘膜 4 被接合到它们的下表面上。

如图 2 所示，第二引线框 LF2 在框体 10 所围绕的一个区域中包括多个（例如 32 个）引线 1、四个总线条引线 2 和两个支持引线 3。该引线框 LF2 具有与上述引线框 LF1 类似的结构，只是所有引线 1 只包括内引线部分 1a 且不具有外引线部分 1b。

具体地，在形成在引线框 LF2 中的 32 个引线中，沿着框体 10 沿着图的垂直方向延伸一侧（图中的左侧）排列的一组 16 条引线借助与框体 10 平行延伸的一个阻挡杆 6 而得到互连。类似地，在沿着图的垂直方向延伸的框体 10 的另一侧（图的右侧）排列的一组 16 条引线借助与框体 10 平行地延伸的阻挡杆 6 而得到互连。

沿着图的垂直方向延伸的四个总线条引线 2 大体上被设置在上述矩形的框体 10 所围绕的区域的中心。在这四个总线条引线 2 中，两个与设置在框体 10 的垂直方向延伸的一侧（图中的左侧）延伸的一组 16 条引线的两端和中心，并与这些引线 1 的内引线部分 1a 形成一体。与这两个总线条引线 2 相连的三个引线 1 包括基准电位端（Vss）。

四个总线条引线 2 的其余两个与设置在两端的三个引线 1 相连并位于沿图的垂直方向延伸的框体 10 的另一侧（图的右侧）排列的一组 16 条引线的中心，并与这些引线 1 的内引线部分 1a 形成一体。与这两个总线条引线 2 相连的 3 个引线 1 包括电源电位端（Vcc）。

除了与总线条引线 2（电源电位端和基准电位端）相连的引线 1，其余的引线 1 是信号端或开放（NC）端。信号端包括数据输入/输出端、地址输入端、行地址选通脉冲端、列地址选通脉冲端、读出/写入使能端和输出使能端。开放端的内引线部分 1a 的长度比其他端的内引线部分 1a 的长度短。

包括聚酰胺树脂等的绝缘膜 4 的短条被接合到横过多个引线 1 的内引线部分 1a 的下表面上。第二半导体芯片的元件形成表面借助后面描述的制作过程而被接合到这些绝缘膜 4 的下表面上。换言之，引线框 LF2 具有一种 LOC 结构。

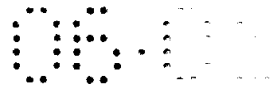


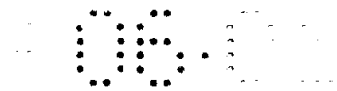
图 4 是引线框 LF2 沿着图 2 的线 IV-IV 的剖视图。包括开放端以外的端的引线 1 的内引线部分 1a 按照从距阻挡杆 6 最近的一侧开始的顺序包括与引线框 LF2 的下表面平行延伸的部分 1a1、向上弯曲的部分 1a2、以及与第一部分 1a1 平行地延伸的部分 1a3，这与上述引线框 LF1 的情况相同。这些部分 1a3 是将在后面描述的制作过程中被设置在半导体芯片的元件形成表面上的部分，且上述绝缘膜 4 被接合在它们的下表面上。

如后面所述的，第一引线框 LF1 和第二引线框 LF2 在它们的下表面重叠的状态下得到使用。因此，图 1 所示的引线框 LF1 的终端的左-右取向与图 2 显示的引线框 LF2 的终端的取向相反，因而当引线框 LF1 和 LF2 的下表面重叠时类似的终端可在阻挡杆 5 附近重叠。

图 5 (a) 是图 2 所示的第二引线框 LF2 的部分放大平面图，且图 5 (b) 是图 5 (a) 的进一步的部分放大平面图 (阻挡杆 6 附近的部分)。

如该图所示，一个沿着阻挡杆 6 的宽度方向延伸的短的虚设引线 7 (即一个较宽部分) 被形成在引线框 LF2 的阻挡杆 6 一侧。虽然不是特别的限制，该虚设引线 7 被形成在引线 1 之间的整个空间中，并被设置在阻挡杆 6 与设置有内引线部分 1a 的一侧相对的一侧。如图 5 (b) 的放大图所示，虚设引线 7 被适当形成，从而使其宽度略微小于引线 1 之间的空间的宽度。即，虚设引线 7 只被形成在引线 1 之间的空间的中心，而不被形成在该空间的两端 (接近引线 1)。因此，阻挡杆 6 在引线 1 之间的空间的中心处较宽 (宽出部分等于虚设引线 7 的长度)，且在该空间的两端 (接近引线 1) 处较窄。阻挡杆 6 在引线 1 之间的空间的端部处的宽度比上述第一引线框 LF1 的阻挡杆 5 的宽度窄，且阻挡杆 6 在该空间的中心处的宽度比第一引线框 LF1 的阻挡杆 5 的宽度宽。

为了制作具有上述构造的第一引线框 LF1 和第二引线框 LF2，具有诸如 42 合金的铁 (Fe) -镍 (Ni) 合金或铜 (Cu) 的薄板得到



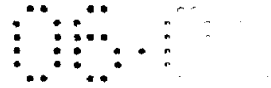
蚀刻，以形成引线 1、总线条 2 和阻挡杆 5 (6) 的图案，引线 1 的内引线部分 1a 通过加压而如图 3 (图 4) 所示地弯曲，且绝缘膜 4 被接合到内引线部分 1a 的下表面。应该理解的是，虽然真实的引线框 LF1 和 LF2 其中能够分别安装约 5 个半导体芯片的多重结构，图 1 和 2 均显示了用于一个半导体芯片的区域。

作为上述引线框 LF1、LF2 的主要部分的尺寸的例子，包括引线框 LF1 和 LF2 的板的厚度为 0.1mm，阻挡杆 5 (6) 附近的引线 1 的宽度为 0.4mm 且引线的间距为 1.27mm。因此，阻挡杆 5 (6) 附近的引线 1 之间的空间为 0.87mm。进一步地，第一引线框 LF1 的阻挡杆 5 的宽度为 0.15mm，而第二引线框 LF2 的阻挡杆 6 的宽度在引线 1 之间的空间的端部 (接近引线 1) 处为 0.13mm 且在该空间 (其中形成有虚设引线 7) 的中心为 0.23mm。形成在阻挡杆 6 一侧的虚设引线 7 的长度为 0.1mm，且其宽度为 0.55mm。

如上所述，在第二引线框 LF2 的情况下，阻挡杆 6 在引线 1 之间的空间的两端 (接近引线 1) 处的宽度比第一引线框 LF1 的阻挡杆 5 的宽度窄。在这些示例性的尺寸中，阻挡杆 6 在引线 1 附近的宽度为 0.13mm，第一引线框 LF1 的阻挡杆 5 的宽度是 0.15mm。这些阻挡杆 5 和 6 的宽度差 ($0.15\text{mm} - 0.13\text{mm} = 0.02\text{mm}$) 等于当引线框 LF1、LF2 重叠并在后面描述的树脂体转移模制步骤中被定位在模中时引线框 LF1 的阻挡杆 5 与引线框 LF2 的阻挡杆 6 之间产生的沿着宽度方向的对准误差的最大值。即，引线 1 附近的第二引线框 LF2 的阻挡杆 6 的宽度得到确定，从而使它在引线框 LF1、LF2 被定位在模中时不延伸到第一引线框 LF1 的阻挡杆 5 之外。另一方面，在引线 1 之间的空间的中心，由于形成在第二引线框 LF2 的阻挡杆 6 中的虚设引线 7，虚设引线 7 的端部在引线框 LF1、LF2 重叠时不延伸到第一引线框 LF1 的阻挡杆 5 之外。

以下参见图 16 至图 19，按照步骤序列，描述采用上述引线框 LF1 和 LF2 的半导体器件的制作方法。

首先，取得引线框 LF1、LF2 和两个半导体芯片 8a、8b，第一



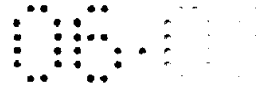
半导体芯片 8a 被安装到第一引线框 LF1 上, 如图 6 和 8 (a) 所示, 且第二半导体芯片 8b 被安装到第二引线框 LF2 上, 如图 7 和 8 (b) 所示。

上述两个半导体芯片 8a、8b—它们包括单晶硅—具有相同的尺寸, 且在它们的元件形成表面上形成有 64 兆位 DRAM。在这些元件形成表面的中心, 形成有多个接合台 BP—它们通过暴露部分的铝 (Al) 互连部分而形成。这些接合台 BP 沿着半导体芯片 8a (8b) 的长度方向被排列成一行。上述 DRAM 电路图案和接合台 BP 的设置对于第一半导体芯片 8a 和第二半导体芯片 8b 是相同的。即两个半导体芯片 8a、8b 具有相同的尺寸和相同的结构。

为了把第一半导体芯片 8a 装到第一引线框 LF1 中, 半导体芯片 8a 的元件形成表面被接合到绝缘膜 4 的下表面, 而绝缘膜 4 的该下表面被接合到引线 1a 的内引线部分 1a 的第三部分 1a3, 如图 8 (a) 所示。类似地, 为了把第二半导体芯片 8b 装到第二引线框 LF2 中, 半导体芯片 8b 的元件形成表面被接合到绝缘膜 4 的下表面, 而绝缘膜 4 的下表面被接合到引线 1 的内引线部分 1a 的第三部分 1a3, 如图 8 (b) 所示。

随后, 引线框 LF1 的引线 1 和半导体芯片 8a 的接合台 BP (bonding pad) 借助导线 9 得到电连接, 如图 9 和 11 (a) 所示。另外, 引线框 LF2 的引线 1 和半导体芯片 8b 的接合台 BP 借助导线 9 而得到电连接, 如图 10 和 11 (b) 所示。导线 9 可以是例如金 (Au) 导线。导线 9 可以借助采用例如热压接合和超声振动的导线接合方法而得到连接。

由于半导体芯片 8a 已经借助上述导线接合过程被固定到引线框 LF1 上, 导线 9 的连接可以在半导体芯片 8a 和引线框 LF1 被安装在一个加热级 20 上的情况下顺利进行, 如图 11 (a) 所示。类似地, 由于半导体芯片 8b 已经被固定到引线框 LF2 上, 导线 9 的连接可在半导体芯片 8b 和引线框 LF1 被安装在加热级 20 上的情况下顺利地进行, 如图 11 (b) 所示。



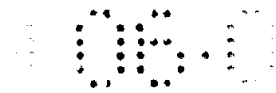
在半导体芯片 8a 和 8b 中,包括单个信号端的引线 1 与接合台 BP 借助导线 9 的连接是通过在总线条引线 2 上的跳线而进行的,如图 11 (a) 和 11 (b) 所示。在此过程中,导线 9 的端部与内引线部分 1a 的第三部分 1a3 接合。由于绝缘膜 4 与该第三部分 1a3 的下表面接合,接合对元件形成表面的影响被绝缘膜 4 所吸收。

在半导体芯片 8a 和 8b 中,包括电源(基准)电位端的总线条引线 2 与接合台 BP 通过导线 9 的连接,是通过把导线 9 的两端接合到形成在各个总线条引线 2 的一部分中的分支引线 2a 而进行的,如图 9 和 10 所示。如该图所示,分支引线 2a 的端部沿着离开接合台 BP 的方向延伸。因此,其一端与分支引线 2a 相连的导线 9 的长度,大体上等于其一端与包括单个定时器的引线 1 的内引线部分 1a 相连的导线 9 的长度,因而导线 9 具有良好的可接合性。另外,如该图所示,绝缘膜 4 被接合到分支引线 2a 的下表面,因而接合对半导体芯片 8a (8b) 的元件形成表面的影响被绝缘膜 4 吸收。

随后,如图 12 所示,两个引线框 LF1、LF2 被重叠,从而使两个半导体芯片 8a、8b 的下表面接触。两个半导体芯片 8a、8b 的下表面的接触借助在中心(第二部分 1a2)弯曲的内引线部分 1a 的弹性而得到保持。另外,在引线框 LF1 和引线框 LF2 中,框体 10、内引线部分 1a 的第一部分 1a1 和阻挡杆 5、6 相接触。在两个半导体芯片 8a、8b 中,这些下表面也可以用粘合剂固定。

随后,这些部件以两个引线框 LF1、LF2 的下表面重叠的方式被定位在一个模 30 的上模件 30a 与下模件 30b 之间,如图 13 所示。在此过程中,半导体芯片 8a、8b、引线框 LF1、LF2 的引线 1 的内引线部分 1a、绝缘膜 4 和导线 9,被设置在上模件 30a 和下模件 30b 所形成的腔之内。

图 14 (a) 和 14 (b) 是显示上述腔 31 的边缘的放大剖视图。图 14 (a) 显示了通过形成在引线框 LF1 中的引线 1 的外引线部分 a 的中心线的横截面图,且图 14 (b) 显示了通过引线 1 之间的空间的中心区域(其中形成有引线框 LF2 的阻挡杆 6 的虚设引线 7 的区域)



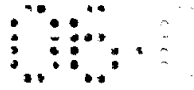
的横截面图。图 15 是显示上述腔 31 的边缘处阻挡杆 5 和 6 的重叠状态的立体图。应该理解的是，在图 15 中，引线框 LF1、LF2 的上和下表面的设置与在图 14 中的相反。

如该图中所示，引线框 LF1 和 LF2 通过借助上模件 30a 的一个夹持表面 32a 和下模件 30b 的一个夹持表面 32b 而从一个纵向方向把阻挡杆 5、6 压向它们，而被固定在模 30 中。在引线框 LF2 的阻挡杆 6 的未形成有虚设引线 7 的区中，阻挡杆 6 的宽度比阻挡杆 5 的宽度窄，因而下模件 30b 的夹持表面 32b 和阻挡杆 6 比较小，如图 14 (a) 所示。然而，在其中在阻挡杆 6 的一侧形成有虚设引线 7 的区域中，阻挡杆 6 和虚设引线 7 都与下模件 30b 的夹持表面 32b 接触，如图 14 (b) 所示。即，通过在阻挡杆 6 的侧壁上形成虚设引线 7，下模件 30b 的夹持表面 32b 与阻挡杆 6 的接触面积得到有效增大，虽然阻挡杆 6 的宽度比较窄。

随后，虽然未示出，通过把树脂经过一个浇道和一个浇口而从模 30 的一个罐压注到腔 21 中，形成了一个封装件（树脂体）11。形成树脂体 11 的树脂可以是例如包括环氧树脂—其中加有酚型固化剂、硅橡胶和填充剂。

根据本实施例—其中在作为两个引线框 LF1、LF2 的一个阻挡杆的阻挡杆 6 中形成了虚设引线 7 以制作树脂封闭半导体器件，模 30 的夹持表面 32b 与阻挡杆 6 的接触面积得到了保持—虽然阻挡杆 6 的宽度比较窄，因而引线框 LF1 的阻挡杆 5 与引线框 LF2 的阻挡杆 6 被牢固地固定在上模件 30a 的夹持表面 32a 与下模件 30b 的夹持表面 32b 之间。因此，宽度窄的阻挡杆 6 由于把树脂注入模 30 的腔 21 时的压力而发生的向着腔 21 之外的变形得到了阻止，且由于树脂通过阻挡杆 5 与阻挡杆 6 之间的间隙而向腔 21 之外的泄漏而产生的模制缺陷得到了完全避免。

另外，通过防止阻挡杆 6 由于树脂的注入压力而发生的变形，模 30 的夹持表面 32a、32b 的磨损得到了减小，且阻挡杆 5 与 6 的夹持力由于模的畸变而产生的扩散得到了抑制，因而模 30 的修理费用得



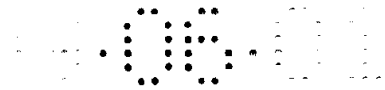
到减小且其寿命得到延长。

随后，如图 16 所示，在从模 30 除去了引线框 LF1、LF2 之后，引线框 LF1 的阻挡杆 5 与引线框 LF2 的阻挡杆 6 的横向表面（图中用字母 Y 表示的部分）—它们在树脂体 11 的一侧得到暴露—通过例如借助激光的接缝焊接而得到接合，

随后，在对从树脂体 11 一侧暴露的引线框 LF1 和 LF2 的上表面进行焊料镀之后，引线框 LF1、LF2 的不需要的部分（框体 10 和阻挡杆 5、6 的）被切除，残余在封装件 11 一侧与阻挡杆 5、6 之间的间隙中的树脂被除去（去毛刺），且引线 1 的外引线部分 1b 被形成例如鸥翅形，以提供一个 TSOP40，即一种完成的产品—其中两个半导体芯片 8a、8b 如图 17 所示地得到封闭。

引线框 LF1、LF2 的不需要部分（阻挡杆 5、6 和框体 10）的切割和外引线部分 1b 的成形，是在阻挡杆 5 和 6 的下部在一个切割模 50 的 R 部分中得到支撑的情况下同时进行的，如图 18(a) 和 18(b) 所示。在此过程中，引线框 LF1 的外引线部分 1b 被弯向引线框 LF2 的阻挡杆 6。结果，外引线部分 1b 的有效长度比在其中它们沿着相反的方向向着阻挡杆 6 弯曲的情况下长，因而当 TSOP40 被装到印刷电路板上时，由于 TSOP40 与印刷电路板的热膨胀系数的不同而在焊接连接上产生的应力借助外引线部分 1b 的变形而被容易地吸收了，且 TSOP40 的连接可靠性得到了改善。

另外，通过使引线框 LF2 的阻挡杆 6 的宽度比引线框 LF1 的阻挡杆 5 的宽度窄，阻挡杆 6 的外侧面被设置在比阻挡杆 5 的外侧面更向内的位置，如图 18(a) 所示。即使两个引线框 LF1 和 LF2 之间发生了对准误差，阻挡杆 6 的外侧面也不会被设置在比阻挡杆 5 的外侧面更外的位置，如图 18(b) 所示。因此，当外引线部分 1b 被弯向阻挡杆 6 时，外引线部分 1b 的下表面被弯向阻挡杆 5 的外侧面或进一步向内的位置。相反地，如果阻挡杆 6 的外侧面被设置在比阻挡杆 5 的外侧面更外处，外引线部分 1b 的下表面将被弯向比阻挡杆 5 的外侧面更外处，如图 18(c) 所示，因而从树脂体 11 的侧面至外



引线部分 1b 的端部的长度 (L) 将超过 TSOP 的规定。

采用上述切割模 50 切割阻挡杆 5 和 6, 是在其中阻挡杆 5 的宽度窄的区域 (其中未形成虚设引线 7 的区域) 中进行的, 如图 19 所示。因此, 切割模 50 上的应力, 即使当两个阻挡杆 5 和 6 被同时切割时, 也得到了减小, 因而切割模 50 的修理费用得到降低且其寿命得到延长。另外, 切割毛刺和形成在阻挡杆 5 和 6 的切割表面上的焊料电镀废物量得到了减小, 引线之间的短路得到了防止, 且 TSOP40 能够作得更为紧凑。

以此方式产生的本实施例的多个 TSOP40 可被装到一个印刷电路板 60 上, 并被用作构成一个电路系统的电子器件的组成部件, 如图 20 (平面图) 和图 21 (通过图 10 的线 I-I 的剖视图) 所示。

(实施例 2)

在上述实施例中形成在引线框 LF2 的阻挡杆 6 中的虚设引线 7 被设置在与其上内引线部分 1a 得到互连的一侧相对的一侧上, 然而, 这种虚设引线 7 也可以被设置在内引线部分 1a 得到互连的一侧上, 如图 22 (a) 和 22 (b) 所示。

在此情况下, 同样地, 由于模 30 的下模件 30b 的夹持表面 32b 与阻挡杆 6 之间的接触面积如图 23 所示地得到了有效的增大, 获得了与上述实施例中相同的效果。

根据其中虚设引线 7 被设置在接近树脂体 11 的一侧上的该实施例, 残余在树脂体 11 的侧面与阻挡杆 6 之间的间隙中的树脂量得到了减小。因而去毛刺变得容易。

(实施例 3)

虚设引线 7 也可以被形成引线框 LF2 的阻挡杆 6 的两侧上, 如图 24 (a) 和 24 (b) 所示。在此情况下, 由于模 30 的下模件 30b 的夹持表面 32b 与阻挡杆 6 之间的接触面积被进一步增大, 如图 25 所示, 引线框 LF1 的阻挡杆 5 与引线框 LF2 的阻挡杆 6 被更牢固地固定在上模件 30a 的夹持表面 32a 与下模件 30b 的夹持表面 32b 之

间。

在上述实施例中，引线的内引线部分与半导体芯片经过一个绝缘膜而接合，但引线的内引线部分和半导体芯片也可以借助粘合剂而直接接合。

在上述实施例中，第一引线框的外引线部分被弯向第二引线框的阻挡杆，但它们也可以被弯向相反的方向。

在上述实施例中，描述了 TSOP 型半导体器件用于生产的一个例子，但本发明可广泛地应用于其中两个半导体芯片通过采用两个引线框而被树脂封闭的半导体器件的生产中。

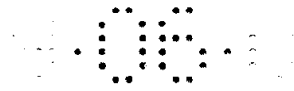
实施例 4

图 26 是其中根据本发明的第四实施例的半导体器件的树脂体的上部被除去的状态的平面图，图 27 是其中上述半导体器件的树脂体的下部被除去的状态的底视平面图，图 28 是沿着图 26 的线 a-a 的剖视图，图 29 是图 28 的部分放大剖视图，图 30 是上述半导体器件的主要部分的剖视图，且图 31 是显示上述半导体器件中组装的半导体芯片的示意结构的主要部分的剖视图。

另外，在图 26 和 27 中，图 26 中显示的左侧的引线组与图 27 中显示在右边的引线组对应，且图 26 中显示在右边的引线组与图 27 中显示在左边的引线组对应。

如图 26、27 和 28 所示，本实施例的半导体器件 120 具有这样的结构，即其中半导体芯片 115 和半导体芯片 116 沿着纵向被叠置，且这种半导体芯片 115 和半导体芯片 116 借助一个树脂体 119 而得到封闭。

半导体芯片 115 和 116 以它们各自的上和下表面（一个主表面和另一相对的主表面）中的下表面（其他表面）彼此相对的方式而得到叠置。半导体芯片 115 和 116 具有相同的外部尺寸。另外，半导体芯片 115 和 116 每一个的平坦表面具有矩形形状，且在此实施例中是矩形的。半导体芯片 115、116 可以包括例如 64 兆位的 DRAM（动态



随机存取存储器), 作为存储电路系统。

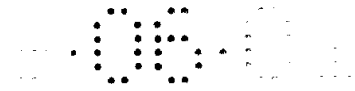
半导体芯片 115 和 116 每一个都具有这样一种结构, 即该结构包括一个半导体衬底 A1、形成在半导体衬底 A1 的电路形成表面上的一个绝缘层、包括彼此重叠的多个互连的多互连层、以及以掩盖多互连层 A2 的方式形成的一个表面保护层 A3 (最后保护层)。半导体衬底 A1 是用例如单晶硅形成的, 且绝缘层是用例如氧化硅膜形成的, 且互连层是用例如诸如铝 (Al) 或铝合金的金属膜形成的。另外, 表面保护层 A3 是用例如能够在存储器中提供改善的抗 α 射线特性的聚酰胺树脂制成的, 并能够用树脂体 119 的树脂提供更好的附着性。

如图 26、28 和 31 所示, 沿着长边方向排列的多个电极 (接合台) BP1 被形成在一个电路形成表面 115X (它是半导体芯片 115 的上和下表面 (彼此相对的主表面和另一主表面) 中的上表面 (一个主表面)) 的中心。多个电极 BP1 被形成在半导体芯片 115 的多互连层 A2 的最上的互连层上。该最上互连层被形成在其上的表面保护层 A3 所覆盖, 且在这种表面保护层 A3 上形成了一个接合开口 A4—它暴露了电极 BP1 的上表面。

如图 27、28 和 31 所示, 沿着长边方向排列的多个电极 (接合台) BP2 被形成在半导体芯片 116 的一个电路形成表面 116X 的中心—该电路形成表面是上和下表面 (彼此相对的主表面和另一主表面) 中的上表面 (一个主表面)。多个电极 BP2 被形成在半导体芯片 115 的多互连层 A2 的最上互连层上。该最上互连层被形成在其上的表面保护层 A3 所覆盖, 且在这种表面保护层 A3 上形成了一个接合开口 A4—它暴露了电极 BP2 的上表面。

内装在半导体芯片 115 中的 DRAM 电路图案是与内装于半导体芯片 116 中的 DRAM 电路图案相同的电路图案。另外, 形成在半导体芯片 115 的电路形成表面 115X 上的电极 BP1 的图案与形成在半导体芯片 116 的电路形成表面 116X 上的电极 BP2 的图案相同。即, 半导体芯片 115 和半导体芯片 116 具有相同的结构。

如图 26、27 和 28 所示, 树脂体 119 的平坦表面是矩形的, 且



在此实施例中制成矩形。沿着树脂体 119 的相对的长边分别排列有多个引线 103 和多个引线 104。多个引线 103 和引线 104 在树脂体 119 之内和之外延伸，并包括位于树脂体 119 之内的内引线部分和位于树脂体 119 之外的外引线部分。多个引线 103 的外引线部分被弯曲成鸥翅形引线配置，它是表面安装的引线配置的一种。多个引线 104 的外引线部分的长度比引线 103 的外引线部分的引线短。

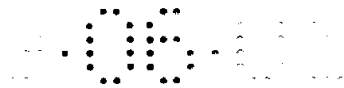
引线 103 和引线 104 被叠置，从而使各自的部分沿着纵向方向(半导体芯片的叠置方向)重叠。引线 103 和引线 104 的部分在树脂体 119 之内和之外延伸，并借助采用树脂体 119 之外的激光焊接的熔化接合而电和机械连接。具体地，引线 103 的外引线部分被用作两个半导体芯片(115, 116)共享的外连接端。

终端名称被分配给多个引线 103 的外引线部分。终端 Vcc 是固定于一个电源电位(例如 5V)的电源电位端。终端 Vss 是固定于一个基准电位(例如 0V)的基准电位端。

终端 IO/0A、终端 IO/0、终端 IO/1A、终端 IO/1B、终端 IO/2A、终端 IO/2B、终端 IO/3A、终端 IO/3B 是数据输入/输出端。终端 A0-A12 是地址输入端。终端 RAS 是行地址选通脉冲端。终端 CAS 是列地址选通脉冲端。终端 WE 是读出/写入使能端。终端 OE 是输出使能端。终端 NC 是开放端。

在作为地址输入端(A0-A12)的引线 103、作为 RAS 终端的一个引线 103、作为 CAS 终端的一个引线 103、以及作为 OE 端的一个引线 103 中，位于树脂体 119 之内的内引线部分经过一个绝缘膜 109 而与半导体芯片 115 的电路形成表面 115X 接合，并经过导线 117 而与电路形成表面 115X 的电极 BP1 相电连接，如图 26 所示。

作为端 Vcc 和作为端 Vss 并位于树脂体 119 之内的引线 103 的内引线部分，与设置在半导体芯片 115 的电路形成表面 115X 上的总线条引线 107 形成一体，如图 26 所示。总线条引线 107 在其他引线 103 的内引线部分的端部与电极 BP1 之间沿着电极 BP1 的排列方向延伸。总线条引线 107 经过绝缘膜 109 与接合到半导体芯片 115 的电路形成



表面 115X 的分支引线形成一体，且这些分支引线经过导线 117 与半导体芯片 115 的电极 BP1 相电连接。

位于树脂体 119 之内的终端 IO/0A、终端 IO/1A、终端 IO/2A 和终端 IO/3A 的内引线部分经过绝缘膜 109 与半导体芯片 115 的电路形成表面 115X 接合，并经过导线 117 与半导体芯片 115 的电极 BP1 电连接，如图 26 所示。

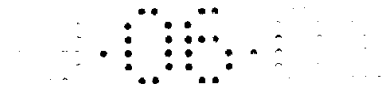
位于树脂体 119 之内的终端 IO/0B、终端 IO/1B、终端 IO/2B 和终端 IO/3B 的内引线部分被设置在半导体芯片 115 的边界之外，且不与半导体芯片 115 的电极 BP1 电连接。

与作为终端 A0-A12 的引线 103 分别连接的引线 104、与作为终端 RAS 的引线 103 相连的一个引线 104、与作为终端 CAS 的引线 103 相连的一个引线 104、与作为终端 WE 的引线 103 相连的引线 104、与作为终端 OE 的引线 103 相连的一个引线 104 的内引线部分，经过绝缘膜 110 而与半导体芯片 116 的电路形成表面 116X 接合，并经过导线 118 与半导体芯片 116 的电极 BP2 电连接，如图 27 所示。

与作为终端 Vcc 的引线 103 相连的引线 104、以及与作为终端 Vss 的引线 103 相连的引线 104 的内引线部分—它们位于树脂体 119 之内，与设置在半导体芯片 116 的电路形成表面 116X 上的总线条引线 108 形成一体，如图 27 所示。总线条引线 108 在其他引线 104 的内引线部分的端部与电极 BP2 之间沿着电极 BP2 的排列方向延伸。总线条引线 108 与经过绝缘膜 110 同半导体芯片 116 的电路形成表面 116X 相接合的分支引线形成一体，且这些分支引线经过导线 118 而与半导体芯片 116 的电极 BP2 电连接。

与树脂体 119 之内的作为终端 IO/0B 的各个引线 103、终端 IO/1B、终端 IO/2B、终端 IO/3B 相连的引线 104 的内引线部分经过绝缘膜 110 与半导体芯片 116 的电路形成表面 116X 接合，并经过导线 118 与半导体芯片 116 的电极 BP2 电连接，如图 27 所示。

与作为终端 IO/0A、终端 IO/1A、终端 IO/2A 和终端 IO/3A 的各个引线 103 相连的引线 104 的内引线部分被设置在半导体芯片 116



的边界之外，并且不与半导体芯片 116 的电极 BP2 电连接。

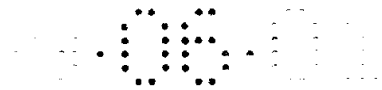
即，本实施例的半导体器件 120 由一种叠置结构构成，在该结构中半导体芯片 115 和半导体芯片 116 彼此叠置，并且是一种 LOC（芯片上引线）结构—其中引线 103 和总线条引线 107 被设置在半导体芯片 115 的电路形成表面 115X 上，且引线 104 和总线条引线 108 被设置在半导体芯片 116 的电路形成表面 116X 上。

引线 103 的与半导体芯片 115 的电极 BP1 电连接的内引线部分主要包括：一个第一部分 103A，它跨过半导体芯片 115 的一侧并在电路形成表面 115X 上延伸；一个第二部分 103B，它从第一部分 103A 向着半导体芯片 115 的下表面侧弯曲；以及，一个第三部分 103C，它从第二部分 103B 沿着与第一部分 103A 相同的方向延伸，如图 29 所示。第一部分 103A 经过绝缘膜 109 与半导体芯片 115 的电路形成表面 115X 接合，且其端部被设置在半导体芯片 115 的电极 BP1 附近。第三部分 103C 在树脂体 119 之内和之外延伸，且其弯曲成鸥翅形并从树脂体 119 延伸的外引线部分包括一个台肩（基部）。

引线 104 的与半导体芯片 116 的电极 BP2 电连接的内引线部分主要包括：一个第一部分 104A，它跨过半导体芯片 116 的一侧并在电路形成表面 116X 上延伸；一个第二部分 104B，它从第一部分 104A 向着半导体芯片 116 的下表面侧弯曲；以及，一个第三部分 104C，它从第二部分 104B 沿着与第一部分 104A 相同的方向延伸，如图 29 所示。第一部分 104A 经过绝缘膜 110 与半导体芯片 116 的电路形成表面 116X 接合，且其端部被设置在半导体芯片 116 的电极 BP2 附近。第三部分 104C 在树脂体 119 之内和之外延伸，且从树脂体 119 延伸的部分形成了一个外引线部分。

不与半导体芯片 115 的电极 BP1 电连接的引线 103 的内引线部分主要包括第三部分 103C。另外，不与半导体芯片 116 的电极 BP2 电连接的引线 104 的内引线部分主要包括第三部分 104C。

引线 103 和引线 104 的第三部分（103C，104C）沿着纵向方向重叠，并借助焊接在树脂体 119 之外接合。焊接是在远离树脂体 119



之处进行的，具体地说是在第三部分 104C 的端部 S 处进行的。如将在后面详细描述，焊接是通过形成树脂体 119 并随后用激光从引线 104 的外引线部分上方照射端部部分 S 而实现的。

为了改善引线与导线 (117, 118) 在引线 103 的第一部分 103A 中的导线连接处以及引线 104 的第一部分 104A 中的导线连接处的可接合性，可提供包括借助例如非电解电镀形成的银膜的金属层 113，且导线 (117, 118) 经过该金属层 113 连接。在与总线条引线 (107, 108) 接合的分支引线的导线连接处，也提供了金属层 113。

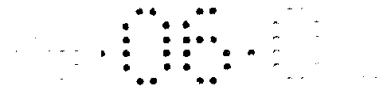
引线 103 和引线 104 的外引线部分用一种导电膜 114 涂覆，该导电膜 114 包括例如铅 (Pb) - 锡 (Sn) 复合物，以改善安装期间的焊料泄漏特性和抗腐蚀特性。导电膜 114 将在后面详细描述。它是通过其中膜厚度容易得到控制且适合于细引线的电镀形成的。

树脂体 119 内的后引线 111 被设置在半导体芯片 115 的两个相对短边之外，如图 26 所示。后引线 111 用于在生产半导体器件 120 的组装过程中支撑引线框的框体中的树脂体 119。如将在后面描述的，后引线 111 被设置在两个引线框之一中，而不在另一个中设置。即，在树脂体 119 中重叠两个后引线将不形成相邻的表面，如图 30 所示。

树脂体 119 包括一个环氧树脂，可以对其添加例如酚固化剂、硅橡胶和填充剂，以减小应力。硅橡胶具有减小环氧树脂的弹性模量和热膨胀系数的作用。填充剂是由氧化硅的球形颗粒形成的，并具有减小热弹性的作用。树脂体 119 用大规模生产的适当的转移模制方法制成。该转移模制方法是采用带有一个罐、浇道、流入浇口和腔的模的方法，其中树脂体通过把树脂从罐通过浇道和流入浇口压注到腔中而形成。

绝缘膜 (109, 110) 可以是例如通过在聚酰胺树脂衬底的两侧 (上表面和下表面) 上形成聚酰胺树脂附着层而获得的树脂膜。导线 (117, 118) 可以是例如一个金 (Au) 导线，并可以通过采用例如与超声振动一起的热压接合方法连接。

在本实施例的半导体器件 120 中，引线 103 的内引线部分经过

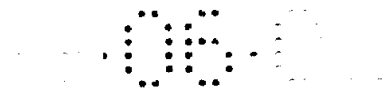


绝缘膜 109 与半导体芯片 115 的电路形成表面 115X 接合, 且引线 104 的内引线部分经过绝缘膜 110 与半导体芯片 116 的电路形成表面 116X 接合。 半导体芯片 115 和半导体芯片 116 以它们的下表面彼此相对的方式叠置。

由于这种构造, 在半导体芯片 115 与半导体芯片 116 之间没有引线 103 或引线 104, 因而与象现有技术半导体器件中那样其中在一个半导体芯片与另一半导体芯片之间设置有引线的情况相比, 半导体芯片 115 与半导体芯片 116 之间的空间可以作得更窄, 因而树脂体 119 的厚度能够相应地作得更薄。

另外, 由于在半导体芯片 115 与半导体芯片 116 之间没有引线 103 和引线 104, 与象现有技术半导体器件那样其中在一个半导体芯片与另一半导体芯片之间设置有引线的情况相比, 在加到引线 103 上的浮动电容 (芯片/引线电容) 中, 半导体芯片 116 产生的浮动电容得到了有效消除, 且在加到引线 104 上的浮动电容 (芯片/引线电容) 中, 半导体芯片 115 产生的浮动电容得到了有效消除。因此, 加到包括经过绝缘膜 109 接合到半导体芯片 115 的电路形成表面 115X 上的引线 103 的引线和经过绝缘膜 110 而接合到半导体芯片 116 的电路形成表面 116X 上的引线 104 上的浮动电容能够得到减小。

在本实施例的半导体器件 120 中, 半导体芯片 115 和半导体芯片 116 以它们的下表面彼此相对的方式叠置。引线 103 包括: 第一部分 103A, 它跨过半导体芯片 115 的一侧并在电路形成表面 115X 上延伸; 第二部分 103B, 它从第一部分 103A 向着半导体芯片 115 的下表面弯曲; 以及, 第三部分 103C, 它从第二部分 103B 沿着与第一部分 103A 相同的方向延伸。引线 104 包括: 第一部分 104A, 它跨过半导体芯片 116 的一侧并在电路形成表面 116X 上延伸; 第二部分 104B, 它从第一部分 104A 向着半导体芯片 116 的下表面延伸; 以及, 第三部分 104C, 它沿着与第一部分 104A 相同的方向从第二部分 104B 延伸。引线 103 和引线 104 的第三部分 (103C, 104C) 在树脂体 119 之内和之外延伸, 并彼此交叠。



由于这种构造，引线 103、104 在树脂体 119 之内分支，且引线 103 和引线 104 的相邻表面不到达半导体芯片（115，116），因而来自外界的水份被阻止通过引线 103 与引线 104 的相邻表面进入树脂体 119 之内的深处。

在本实施例的半导体器件 120 中，半导体芯片 115 和半导体芯片 116 具有在电路形成表面（115X，116X）的中心沿着长边的方向排列的多个电极（BP1，BP2）。

由于这种构造，具有相同的功能的半导体芯片 115、116，即使半导体芯片 115、116 以它们的下表面彼此相对的方式得到叠置，也彼此相对地得到对准。因此，与半导体芯片 115 的电极 BP1（例如加有地址信号 A0 的电极）电连接的引线 103 和与半导体芯片 116 的电极 BP2（例如加有地址信号 A0 的电极）电连接的引线 104 能够方便地接合。

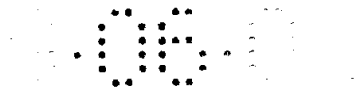
因此，具有这种构造的半导体器件 120 能够通过利用两个引线框的组装过程而得到生产。

以下结合图 32 至 35 描述半导体器件 120 的生产所用的两个引线框的结构。

图 32 是第一引线框的平面图，图 33 是显示图 32 的部分放大的平面图，图 34 是第二引线框的平面图，且图 35 是图 34 的部分放大平面图。应该注意的是，虽然实际的引线框具有多重配置因而能够安装多个半导体芯片，图 32 和 33 显示了用于安装一个半导体芯片的区域。

如图 32 所示，多个（在此实施例中是 32 个）引线 103、四个总线条引线 107、多个（在此实施例是 8 个）绝缘膜 109 和两个后引线 111 被设置在由具有平面矩形形状的框体 101 包围的一个区域中。

多个引线 103 包括由树脂体封闭的内引线部分和引出到树脂体之外的外引线部分。多个引线 103 被分成两个引线组。引线组之一的引线 103 沿着框体 101 的两个相对长边框部分之一的延伸方向排列，外引线部分的端部与该长边框部分形成一体并受到后者支撑。另一引



线组的引线 103 沿着框体 101 的两个相对长边框部分中的另一个的延伸方向排列，外引线部分的端部与该另一长边框部分形成一体并受到该长边框部分的支撑。两个引线组的引线 103 的中间部分借助阻挡杆 105 而互连，并在框体 101 中与阻挡杆 105 形成一体并受到阻挡杆 105 的支撑。即，引线框 LF10 具有双向引线设置，其中多个引线 103 沿着图 32 的纵向方向被排列成两行。

在 4 个总线条引线 107 中，两个与沿着框体 101 的一个长边框部分的延伸方向排列的多个引线 103 的第一级、中间级和最后级的引线 103 相连，并与这些引线 103 的内引线部分形成一体。其他两个总线条引线 107 与沿着框体 101 的另一长边框部分的延伸方向排列的多个引线 103 的第一级、中间级和最后级中的引线 103 相连，并与这些引线 103 的内引线部分形成一体。

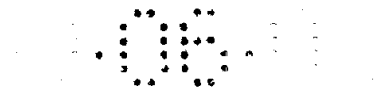
多个绝缘膜 109 跨多个引线 103 而延伸，并与同这些引线 103 的内引线部分的导线接合表面相对的下表面接合。两个后引线 111 形成一体并受到框体 101 的两个相对短边的支撑。

引线 103 与半导体芯片 (115) 的电极电连接的内引线部分包括：第一部分 103A，它跨半导体芯片 115 的一侧并在电路形成表面 115X 上延伸；第二部分 103B，它从第一部分 103A 向着半导体芯片 115 的下表面弯曲；以及，第三部分 103C，它沿着与第一部分 103A 相同的方向从第二部分 103B 延伸。

将在后面详细描述阻挡杆 105 用于防止熔化的树脂在按照转移模制方法形成树脂体时泄漏到腔之外。引线框 LF10 的阻挡杆 105 包括两个切割部分 (连接部分) 105B 和夹在这两个切割部分 105B 之间的一个中间部分 105A，且这两个切割部分 105B 和中间部分 105A 具有相同的宽度，如图 33 所示。

第一引线框 LF10 是通过蚀刻或压一个包括例如铁 (Fe)-镍 (Ni) 合金 (例如包含 42 或 50% 的镍) 的金属板以形成预定的引线图案，并随后弯曲引线 103 的内引线部分，而形成的。

第二引线框 LF20 具有包括设置在被扁平、矩形框体 102 包围的



一个区域中的多个（在此实施例中是 32 个）引线 104、四个总线条引线 108、多个（在此实施例中是 8 个）绝缘膜 110 和一个加强引线 112 的结构，如图 34 所示。

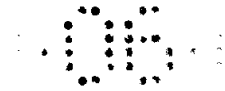
多个引线 104 包括由树脂体封闭的内引线部分和引出到树脂体之外的外引线部分。多个引线 104 被分成两个引线组。一个引线组的引线 104 沿着框体 102 的两个相对的长边框部分之一的延伸方向排列。另一引线组的引线 104 沿着框体 102 的两个相对长边框部分的另一个的延伸方向排列。两个引线组的引线 104 的端部部分借助阻挡杆 106 而互连，并与阻挡杆 106 形成一体并在框体 102 中受到阻挡杆 106 的支撑。即，引线框 LF20 具有双向引线设置，其中多个引线 104 沿着图 34 的纵向方向被排列成两行。

在四个总线条引线 108 中，两个与沿着框体 102 的一个长边框部分的延伸方向排列的多个引线 104 的第一级、中间级和最后级中的引线 104 相连，并与这些引线 104 的内引线部分形成一体。其他两个总线条引线 108 与沿着框体 102 的另一长边框部分的延伸方向排列的多个引线 104 的第一级、中间级和最后级中的引线 104 相连，并与这些引线 104 的内引线部分形成一体。

多个绝缘膜 110 跨过多个引线 104 延伸，并与同这些引线 104 的内引线部分的导线接合表面相对的下表面接合。

引线 104 与半导体芯片（116）的电极电连接的内引线部分包括：第一部分 104A，它跨过半导体芯片 116 的一侧并在电路形成表面 116X 上延伸；第二部分 104B，它从第一部分 104A 向着半导体芯片 116 的下表面弯曲；以及，第三部分 104C，它从第二部分 104B 沿着与第一部分 104A 相同的方向延伸。

将在后面详细描述阻挡杆 106 用于防止熔化的树脂在按照转移模制方法形成树脂体时泄漏到腔之外。引线框 LF20 的阻挡杆 106 包括两个切割部分（连接部分）106B 和夹在这两个切割部分 106B 之间的一个中间部分 106A，且中间部分 106A 的宽度大于引线框 LF10 的阻挡杆 105 的宽度，且切割部分 106B 比引线框 LF10 的阻挡杆 105



的宽度窄。

在两个加强引线 112 中，一个被设置在由阻挡杆 6 和框体 102 的一个长边框部分所限定的区域中，如图 34 所示。该加强引线 112 与多个阻挡杆 106 的某些阻挡杆 106 和框体 102 的长边框部分上的多个位置相连并在这些位置受到支撑。两个加强引线 112 中的另一个被设置在由阻挡杆 106 与框体 102 的另一长边框部分限定的区域中，如图 34 所示。该另一加强引线 112 与多个阻挡杆 106 中的某些阻挡杆 106 和框体 102 的另一长边框部分上的多个位置相连并在这些位置处受到支撑。具体地，第二引线框 LF20 的刚性借助加强引线 112 而得到改善，并比其中在阻挡杆与长边框部分限定的区域中没有支撑结构的引线框更难于弯曲。

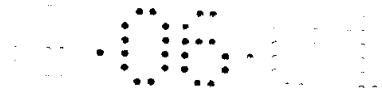
加强引线 112 与阻挡杆 106 的中间部分 106A 相连，如图 35 所示。因此，加强引线 112 与其相连的阻挡杆 106 的中间部分 106A 的宽度大于第一引线框 LF10 的阻挡杆 105 的宽度。

第二引线框 LF20 是蚀刻或压一个包括例如铁 (Fe) -镍 (Ni) 合金(例如包含 42 或 50%的镍)的金属板以形成预定的引线图案，并随后弯曲引线 104 的内引线部分，而形成的。

第一引线框 LF10 和第二引线框 LF20 将在后面得到详细描述。它们被用在其中半导体芯片的电极和引线的内引线部分借助导线相连且芯片的下表面重叠的状态下。因此，图 32 的左边的引线组与图 34 的右边的引线组重叠，且图 32 的右边的引线组与图 34 的左边的引线组重叠。另外，图 32 的左边的阻挡杆 105 与图 34 的右边的阻挡杆 106 重叠，且图 32 的右边的阻挡杆 105 与图 34 的左边的阻挡杆 106 重叠。

第一引线框 LF10 与第二引线框 LF20 的尺寸如下，虽然它们不限于此。

引线框 LF10 和 LF20 的厚度大约为 0.1mm。阻挡杆附近的引线 (103, 104) 的间距大约为 1.27mm。阻挡杆附近的引线 (103, 104) 的宽度大约为 0.3-0.4mm。阻挡杆 105 的宽度大约为 0.15mm。阻挡



杆 106 的切割部分 106B 的宽度大约为 0.13mm。阻挡杆 106 不与加强引线 112 相连的中间部分 106A 的宽度大约为 0.55mm。

如将在后面详细描述，半导体器件 120 的树脂体 119 的形成使得引线框 LF10 和 LF20 重叠。因此，由于两个重叠的阻挡杆（105，106）必须在阻挡杆切割步骤中被同时切割—这是困难的，两个重叠的阻挡杆的同时切割能够通过使引线框 LF20 的阻挡杆 106 的切割部分 106B 的宽度比引线框 LF10 的阻挡杆 105 的切割部分 105B 的宽度窄，而得以容易地进行，如在此实施例中那样。

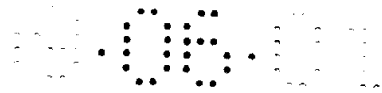
以下结合图 36 至 49 描述半导体器件 120 的制作方法。

图 36 是描述导线接合处理的主要部分的剖视图，图 37 是显示其中第一和第二引线框重叠的状态的主要部分的平面图，图 38-41 是描述封闭步骤的主要部分的剖视图，图 42 是显示进行了封闭步骤之后的状态的基本平面图，图 43 是显示进行了封闭步骤之后的状态的剖视图，图 44 是描述用于半导体器件的制作的激光装置的轮廓结构的框图，图 45 是描述接合处理的主要部分的基本平面图，图 46 是显示进行了接合过程之后的状态的主要部分的立体图，图 47 是显示除去了第二引线框的框体之后的状态的基本平面图，图 48 是显示除去了第二引线框的框体之后的状态的剖视图，且图 49 是描述电镀处理的流程图。

图 39 是沿着图 37 的线 b-b 的主要部分的剖视图，图 40 是沿着图 37 的线 c-c 的主要部分的剖视图，且图 41 是沿着图 37 的线 d-d 的剖视图。

首先，提供具有相同的结构的半导体芯片 115 和半导体芯片 116，提供了图 32 显示的引线框 LF10，以及图 34 显示的引线框 LF20。

随后，半导体芯片 115 被接合到引线框 LF10，且半导体芯片 116 被接合到引线框 LF20。引线框 LF10 和半导体芯片 115 通过把引线 103 的第一部分 103A 和与总线条引线 107 相连的分支引线经过绝缘膜 109 热压接合到半导体芯片 115 的电路形成表面 115X，而得到接合。半导体芯片 116 的引线框 LF20，通过把引线 104 的第一部分 104A



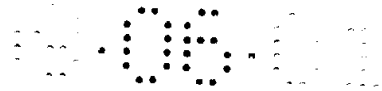
和与总线条引线 108 相连的分支引线经过绝缘膜 110 热压接合到半导体芯片 116 的电路形成表面 116X，而得到接合。

在此步骤，由于半导体芯片 115 被接合到引线 103 和总线条引线 107 的分支引线，半导体芯片 115 在引线框 LF10 中被保持在一种稳定状态。另外，由于半导体芯片 116 被接合到引线 104 和总线条引线 108 的分支引线，半导体芯片 116 在引线框 LF20 中被保持在一种稳定状态。

随后，引线框 LF10 和 LF20 被输送到一个接合装置，半导体芯片 115 的电极 BP1 借助导线 117 而与引线 103 的内引线部分的导线连接部分（端部）电连接，且半导体芯片 115 的电极 BP1 借助导线 117 与总线条引线 107 的分支引线电连接。另外，半导体芯片 116 的电极 BP2 借助导线 118 与引线 104 的内引线部分的导线连接部分（端部）电连接，且半导体芯片 116 的电极 BP2 借助导线 118 与总线条引线 108 的分支引线电连接。导线（117，118）是诸如金导线，且导线（117，118）可以借助例如与热压接合结合的超声振动而接合。

在此步骤，引线 103 被弯曲，从而使作为内引线部分的第一部分 103A 位于半导体芯片 115 的电路形成表面 115X 上，且作为内引线部分的第三部分 103C 的下表面位于与半导体芯片 115 的下表面相同的平面上，因此，半导体芯片 115 的下表面和引线 103 的第三部分 103C 的下表面能够在加热级 121 上相接触，如图 36（A）所示。结果，加热级 121 的热量被有效地传递到半导体芯片 115，从而保证了半导体芯片 115 的电极 BP1 通过导线 117 与引线 103 的连接与半导体芯片 115 的电极 BP1 与总线条引线 107 的分支引线的连接的强度。

进一步地，在此步骤中，引线 104 被弯曲，从而使作为内引线部分的第一部分 104A 位于半导体芯片 116 的电路形成表面 116X 上且作为内引线部分的第三部分 104C 的下表面位于与半导体芯片 116 的下表面相同的平面上，因此，半导体芯片 116 的下表面与引线 104 的第三部分 104C 的下表面在加热级 121 上相接触，如图 36（B）所



示。结果，加热级 121 的热量被有效传递到半导体芯片 116，从而保证了半导体芯片 116 的电极 BP2 与引线 104 通过导线 118 的连接与半导体芯片 116 的电极 BP2 与总线条引线 108 的分支引线的连接的强度。

在此步骤，引线 103 的内引线部分的端部被设置在形成在半导体芯片 115 的电路形成表面 115X 的中心的电极 BP1 附近，因而导线 117 的长度可以比其中引线的内引线部分的端部被设置在半导体芯片之外的情况短。

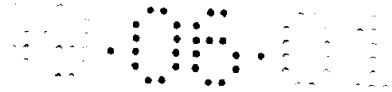
类似地，在此步骤中，引线 104 的内引线部分的端部被设置在形成在半导体芯片 116 的电路形成表面 116X 的中心的电极 BP2 附近，因而导线 118 的长度可以比其中引线的内引线部分的端部被设置在半导体芯片之外的情况短。

引线框 LF20 的刚性借助加强引线 112 而得到改善，因而使半导体芯片 116 落下到引线框 LF20 之外的摇摆在引线框 LF20 在接合步骤（它是把引线 104 的内引线部分接合到半导体芯片 116 的电路形成表面 116X 之后的步骤）得到输送时得到了抑制。

在此步骤之后，引线框 LF10 和 LF20 以它们的下表面彼此相对的方式得到叠置，因而半导体芯片 116 的电极 BP2 和引线 104 之间的连接的左-右取向与电极 BP1 与半导体芯片 115 的引线 103 之间的连接的相反。

进一步地，半导体芯片 115 的电极 BP1 与引线 103 的连接和半导体芯片 115 的电极 BP1 与总线条引线 107 的分支引线借助导线 117 的连接是通过在总线条引线 107 上的跳线而进行的。类似地，半导体芯片 116 的电极 BP2 与引线 104 的连接和半导体芯片 116 的电极 BP2 与总线条引线 108 的分支引线借助导线 118 的连接是借助在总线条引线 108 上的跳线而进行的。

随后，引线框 LF10 和 LF20 被重叠，从而使半导体芯片 115 与



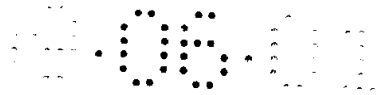
半导体芯片 116 各自的下表面彼此相对。其中引线框 LF10 和 LF20 重叠的状态在图 37 中得到显示。在此实施例中，半导体芯片 115 和 116 的下表面彼此接触。半导体芯片 115 和 116 的下表面的接触借助引线 103 和 104 的弹性而得到保持。

在此步骤，由于引线 104 的外引线部分比引线 103 的外引线部分短，引线 103 的外引线部分的下表面被暴露在引线 104 的外引线部分的端部之外。

引线框 LF20 的刚性借助加强引线 112 而得到改善，因而当在随后的导线接合步骤中输送引线框 LF20 时使半导体芯片 116 落下到引线框 LF20 之外的摇摆得到了抑制。

随后，如图 38 所示，引线框 LF10 和 LF20，在其中引线框 LF10、LF20 被重叠的状态下，被定位在一个模（转移模）122 的上模件 122A 与下模件 122B 之间。半导体芯片（115，116）、引线 103 的内引线部分、引线 104 的内引线部分、膜（109，110），导线（117，118）和后引线 111 被设置在上模件 122A 与下模件 122B 形成的一个腔 124 中。

引线框 LF10、LF20，通过借助上模件 122A 的夹持表面 123A 和下模件 122B 的一个夹持表面 123B 从上和下两个方向限制阻挡杆（105，106）和与这些阻挡杆（105，106）相连的引线（103，104）的连接部分，而被固定在模 122 上，如图 39 所示。另外，如图 39 所示，由于阻挡杆 106 的切割部分 106B 的宽度比阻挡杆 105 的切割部分 105B 的宽度窄，下模件 122B 的夹持表面 123B 与阻挡杆 106 的切割部分 106B 之间的接触面积小于阻挡杆 105 的切割部分 105B 与上模件 122A 的夹持表面 123A 之间的接触面积。另一方面，由于阻挡杆 106 的中间部分 106A 的宽度大于阻挡杆 105 的中间部分 105A 的宽度，阻挡杆 106 的中间部分 106A 与下模件 122B 的夹持表面 123B 之间的接触面积大于阻挡杆 105 的中间部分 105A 和上模件 122A 的夹持表面 123B 之间的接触面积，如图 40 所示。即，通过使阻挡杆 106 的中间部分 106A 的宽度大于阻挡杆 105 的中间部分 105A 的宽



度，阻挡杆 106 与下模件 122B 的夹持表面 123B 之间的接触面积即使在阻挡杆 106 的切割部分 106B 的宽度比阻挡杆 105 的切割部分 105B 的宽度窄以便利阻挡杆的同时切割时也能够得到保持，且引线框 LF10 的阻挡杆 105 和引线框 LF20 的阻挡杆 106 能够被牢固地固定在上模件 122A 的夹持表面 123A 与下模件 122B 的夹持表面 123B 之间。

另外，在其中加强引线 112 与中间部分 106A 相连的阻挡杆 106 中，阻挡杆 106 的中间部分 106A 与下模件 122B 的夹持表面 123B 的接触面积大于阻挡杆 105 的中间部分 105A 与上模件 122A 的夹持表面 123A 之间的接触面积，因而阻挡杆 106 与下模件 122B 的夹持表面 123B 之间的接触面积即使在阻挡杆 106 的切割部分 106B 比阻挡杆 105 的切割部分 105B 的宽度窄以便利阻挡杆的同时切割的情况下也能够得到保持，且引线框 LF10 的阻挡杆 105 和引线框 LF20 的阻挡杆 106 能够被牢固地固定在上模件 122A 的夹持表面 123A 与下模件 122B 的夹持表面 123B 之间，如图 41 所示。

随后，流体树脂经过一个浇道和流入浇口而从模 122 的罐被压注到腔 124 中，从而形成树脂体 119。半导体芯片 (115, 116)、引线 103 的内引线部分、引线 104 的内引线部分、膜 (109, 110)、导线 (117, 118)、以及后引线 111 由树脂体 119 封闭。树脂是一种加热固化环氧树脂，其中添加有例如酚固化剂、硅橡胶和填充剂。

在此步骤，为了除去树脂中的气泡，一个高于注入压强的压强（例如约 60kg/cm^2 ）在完成了树脂至腔 124 中的注入之后被施加。此时，同样的高压从腔向外地作用在阻挡杆 105 和 106 上，但由于阻挡杆 105 和 106 被牢固固定在上模件 122A 的夹持表面 123A 与下模件 122B 的夹持表面 123B 之间，在切割部分 106B 中具有窄宽度的阻挡杆 106 向着腔 124 之外的变形得到阻止，且由于树脂通过阻挡杆 105 与阻挡杆 106 之间的间隙向腔 124 之外的泄漏引起的树脂体 119 的缺陷得到了有效防止。

进一步地，加强引线 112 连接到的阻挡杆 106 在框体 102 中受



到加强引线 112 的支持，因而即使施加了高于注入压强的压强，它也不向腔 124 外变形。

在此步骤，由于导线（117，118）的长度比其中引线的导线连接被连接到形成在半导体芯片的电路形成表面的中心处的电极的情况短，由于树脂的压注而产生的导线流动能够得到抑制。另外，由于半导体芯片 115 在引线框 LF10 中被保持在稳定状态且半导体芯片 116 在引线框 LF20 中被保持在一种稳定状态，两个半导体芯片（115，116）由于压注到腔 124 中的树脂而产生的位置移动得到了阻止。

另外，在此步骤中，引线框 LF10 和 LF20 被树脂体 119 保持在其中下表面重叠的状态下。

随后，引线框 LF10、LF20 被从模 122 除去，且引线框 LF10、LF20 被倒转从而使引线框 LF20 向上，如图 42 和图 43 所示。

随后，引线框 LF10、LF20 被定位在一个 XY 桌 136 上且引线框体 102 向上，如图 44 所示，且引线框 LF20 的引线 104 的外引线部分和引线框 LF10 的引线 103 的外引线部分借助激光焊接而被接合到一起。激光焊接是利用例如带有激光振荡器 131、成束器 132、弯曲镜 133 和聚光透镜 134 的 YAG 激光装置而进行的。在此实施例中，激光焊接是通过把激光 135 照射到激光振荡器 131 的上部而进行的。

在此步骤，由于半导体芯片 115 与半导体芯片 116 的电路形成表面（115X，116X）被树脂体 119 的树脂所覆盖，半导体芯片 115 和 116 由于焊接期间产生的材料（热熔化的材料）的扩散而发生的缺陷能够得到防止。

另外，由于半导体芯片 115 和半导体芯片 116 的电路形成表面（115X，116X）被树脂体 119 的树脂所覆盖，半导体芯片 115 和半导体芯片 116 由于在焊接期间产生的外部气体（包含在引线中的杂质，例如硫）的附着而产生的表面恶化能够得到防止，且半导体芯片（115，116）与树脂体 119 之间的粘合力的降低能够得到抑制。

在此步骤，由于引线 103 与引线 104 的接合部借助树脂体 119 被保持在紧密接触的状态，不需要借助固定夹来限制引线 103 和引线



104.

所希望的是激光焊接在远离树脂体 119 的位置进行。这是由于如果激光由于定位精度的分布而照射到树脂体 119 上，树脂体 119 将褪色且其外观将受到损坏。

所希望的还有使激光焊接在引线 104 的外引线部分的端部（图 45 中用符号 135A 表示的位置），具体地说即引线 104 与引线 103 之间的阶梯处进行。这是由于引线 104 与引线 103 的接合状态能够得到检验，如图 46 所示。另外，如果激光焊接是在这些阶梯处进行，所希望的是激光 135 的中心与引线 104 的中心重合且激光 135 照射的区域的大约 1/3 与引线 103 重合。这是由于激光 135 的中心具有最高的能量，且如果激光 135 的中心照射引线 104，在较低处的引线 103 在位于较高处的引线 104 的接合部熔化之前熔化和落下。

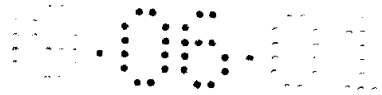
另外，所希望的是激光 135 的照射直径（光点直径）小于引线 104 与引线 103 的接合部中的宽度，如图 45 所示。这是为了防止引线 103 在激光 135 的输出设定发生错误时熔化。由于阻挡杆附近的引线（103，104）的引线宽度大约为 0.3mm，激光焊接是以小于它的照射直径进行的，在此实施例中它大约为 0.2mm。

随后，阻挡杆（105，106）的切割部分（106B，105B）借助一个切割模在引线框 LF20 向上的状态下被同时切割，且阻挡杆（105，106）被除去且引线框 LF20 的框体 102 被除去，如图 47 和 48 所示。

在此步骤，由于阻挡杆 106 的切割部分 106B 的宽度比阻挡杆 105 的切割部分 105B 的宽度窄，两个重叠的阻挡杆的切割能够方便地进行。

进一步地，由于在引线框 2 中没有设置支撑树脂体 119 的后引线，引线框 LF20 的框体 102 能够通过在此步骤切割两个重叠的阻挡杆（105，106）而有选择地被除去。

再进一步地，由于加强引线 112 与阻挡杆 106 的中间部分 106A 相连，引线框 LF20 的框体 102 能够通过在此步骤切割两个重叠的阻挡杆（105，106）而有选择地被除去。



随后，引线 104 和引线 103 的外引线部分得到电镀，以形成包括一种铅-锡复合物的导电膜（电镀膜）114。导电膜 114 是通过其中膜的厚度容易得到控制并适合于细引线的电镀而形成的。虽然不限于此，电镀可包括一个去油步骤 141、清洗步骤 142、蚀刻步骤 143、清洗步骤 144、电镀步骤 145、清洗步骤 146、中和步骤 147、热水清洗步骤 148 和干燥步骤 49，如图 49 所示。去油步骤 141 是采用例如碱性处理液（反应剂）除去诸如附着在引线上的油性材料杂质的步骤。蚀刻步骤 143 用例如诸如氢氟酸（HF）或过氧化氢（ H_2O_2 ）的处理液使引线的表面粗糙，并改善导电膜的附着特性。

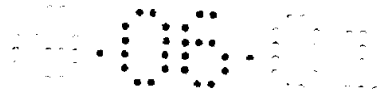
电镀步骤 145 是采用例如诸如 SO_4 化合物的处理液形成引线上的导电膜的处理。中和步骤 147 是用碱性处理液中和在前面阶段的电镀步骤中形成的导电膜的步骤。热水清洗步骤 148 是用纯热水洗掉前一阶段的处理液的步骤。干燥步骤 149 是蒸发附着在导电膜 114 和树脂体 119 上的水份的步骤。清洗步骤 142、144、146 是用纯水清洗前一阶段的处理液的步骤。

在此步骤，如果电镀是象现有技术中那样在两个引线框重叠的情况下进行，来自前一阶段的处理液由于毛细现象作用而被保持在框体之间，且来自前一阶段的大量的处理液将被带入随后步骤的处理液（反应剂）中。洗掉残余在两个框之间的处理液是困难的。

根据本实施例，两个引线框的一个引线框（引线框 LF20 的框体 102）在电镀之前被除去，因而来自前一阶段的处理液不会由于毛细现象作用而被保持在两个框体之间。因此，从前一阶段被带入下一个级的处理液的量得到了减小，且由于处理液的携带而产生的电镀缺陷得到了抑制。

另外，由于从前一阶段携带至下一个阶段的处理液量减小了，下一个阶段的处理液的更换次数也减小了。

随后，引线 103 的外引线部分的端部被从引线框 LF10 的框体 101 上切下，引线 103 的外引线部分被弯曲成鸥翅形引线形状—它是一种表面安装引线形状，且后引线 111 被从引线框 LF10 的框体 101 上



切下以提供如图 26 至图 30 所示的完成的 半导体器件。

随后，对半导体器件 120 进行加热循环测试，它是一种对完成的产品进行的环境测试，且半导体器件 120 在诸如个人计算机的电子仪器上得到组装，或者在诸如存储模块的电子装置的组装步骤中被装到一个板上。

根据此实施例，获得了如上所述的以下效果。

(1) 在半导体器件 120 的制作中，引线 103 和引线 104 在形成树脂体 119 之后借助激光焊接而得到接合。因此，由于半导体芯片 115 和半导体芯片 116 的电路形成表面 (115X, 116X) 被树脂体 119 的树脂所覆盖，半导体芯片 115 和 116 中由于焊接期间的扩散材料 (热的熔化材料) 的扩散而产生的缺陷能够得到防止，因而半导体器件 120 的产量能够得到改善。

另外，由于半导体芯片 115 和半导体芯片 116 的电路形成表面 (115X, 116X) 被树脂体 119 的树脂覆盖，半导体芯片 115 和 116 由于在焊接期间产生的气体的附着而发生的表面恶化和半导体芯片 (115, 116) 与树脂体 119 的树脂之间的附着强度的下降能够得到抑制。结果，由于半导体芯片 (115, 116) 与树脂体 119 的树脂的热膨胀系数之差产生的热应力引起的剥离、水份在树脂体 119 的树脂上的累积、累积的水份由于加热循环测试 (它是对完成产品进行的环境测试) 的或当器件被焊接到印刷电路板上时的焊料回流热量而发生的蒸发和膨胀、以及所产生的树脂体 119 的裂缝，得到了防止，因而半导体器件 120 的可靠性得到了改善。

另外，在借助激光焊接的接合中，引线 103 和引线 104 的接合部分借助树脂体 119 被保持在彼此接近的状态，因而不需要借助固定工具限制引线 103 和引线 104。因此，半导体器件 120 的生产率得到改善。

(2) 在半导体器件 120 的制作中，激光焊接是在远离树脂体 119 的位置进行的，因而由于定位精度的变化而引起的激光对树脂体 119 的照射得到了防止。因此，由于激光焊接期间定位精度的分布引起的



树脂体 119 的外观的缺陷得到了防止，且半导体器件 120 的产量得到改善。

(3) 在半导体器件 120 的制作中，激光焊接是在引线 104 的外引线部分的端部进行的。引线 104 与引线 103 的接合因而能够得到可视的检查，因而不需要进行诸如剥离引线 104 与引线 103 的接合部以检查接合状态的破坏测试。因此，半导体器件 120 的生产率能够得到改善。

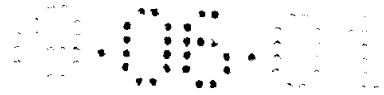
(4) 在半导体器件 120 的制作中，引线框 LF20 的框体 102 在形成树脂体 119 之后但在引线 103 和引线 104 的外引线部分的电镀之前被除去。因此，当引线 103 和引线 104 的外引线部分的电镀进行时，从前一阶段携带到下一个阶段的处理液（反应剂）的量减小了，且由于处理液的携带而产生的缺陷电镀得到了抑制。结果，半导体器件 120 的产量得到了改善。

另外，由于携带到下一个阶段中的前一阶段的处理液（反应剂）量减小了，下一个阶段的处理液需要更换的次数减小了，因而半导体器件 120 的生产率得到了改善。

(5) 在半导体器件 120 的制作中，未提供用于支撑树脂体 119 的后引线。因此，没有在树脂体 119 内重叠的两个后引线的相邻表面，且水份不会经过后引线的相邻表面从外界进入树脂体 119 的内部。这抑制了半导体芯片（115，116）的电极（BP1，BP2）和导线（117，118）以及引线（103，104）的内引线部分与导线（117，118）的连接的腐蚀，因而半导体器件 120 的可靠性得到了改善。

另外，由于没有为支持引线框 LF20 内的树脂体 119 而设置后引线，引线框 LF20 的框体 102 能够通过切割阻挡杆 106 而有选择地被除去。

(6) 在半导体器件 120 的制作中，引线框 LF20 包括加强引线 112。因此，当引线框 LF20 在把引线框 LF20 的引线 104 的内引线部分接合到半导体芯片 116 的电路形成表面 116X 上之后的一个步骤中得到输送时，使引线框 LF20 落下的半导体芯片 116 的摇摆得到



了抑制，因而半导体器件 120 的产量得到了改善。

(7)在半导体器件 120 的制作中，引线框 LF20 的加强引线 112 受到阻挡杆 106 的中间部分 106A 和框体 102 的支撑。因此，引线框 LF20 的框体 102 能够通过切割阻挡杆 106 的切割部分 106B，而有选择地被除去。

(8)在半导体器件 120 的制作中，引线框 LF20 的阻挡杆 106 的切割部分 106B 的宽度比引线框 LF10 的阻挡杆 105 的切割部分 105B 的宽度窄，因而两个重叠的阻挡杆（105，106）的同时切割能够方便地进行。

(9)在半导体器件 120 的制作中，引线框 LF20 的阻挡杆 106 的中间部分 106A 的宽度比引线框 LF10 的阻挡杆 105 的中间部分 105A 的宽度大。因此，当形成树脂体 119 时，阻挡杆 106 的中间部分 106A 与模 122 的夹持表面 123B 的接触面积大于阻挡杆 105 的中间部分 105A 与模 122 的夹持表面 123A 的接触面积。这意味着即使阻挡杆 106 的切割部分 106B 比阻挡杆 105 的切割部分 105B 的宽度窄因而容易切割重叠的两个阻挡杆，阻挡杆 106 与模 122 的夹持表面 123B 的接触面积也得到了保持，且在模 122 的夹持表面 123A 与夹持表面 123B 之间重叠的两个阻挡杆（105，106）得到牢固的固定。因此，即使在树脂注入期间高于注入压强的压强从腔 124 向外地作用到阻挡杆 105 和阻挡杆 106 上时，具有窄的切割部分 106B 的阻挡杆 106 向腔 124 之外的变形得到了阻止，且由于经过阻挡杆 105 和阻挡杆 106 之间的间隙而向腔 124 之外的泄漏产生的树脂体 119 的缺陷得到了有效防止。结果，半导体器件 120 的产量得到改善。

(10)在半导体器件 120 的制作中，引线框 LF20 的阻挡杆 106 的中间部分 106A 经过加强引线 112 而受到框体 102 的支撑，因而获得了与上述的（9）相同的效果。

(11)在半导体器件 120 中，半导体芯片 115 和半导体芯片 116 以它们的下表面重叠的方式得到叠置。引线 103 包括：第一部分 103A，它跨在半导体芯片 115 的一侧上并在电路形成表面 115X 上延伸；一



个第二部分 103B, 它从第一部分 103A 向着半导体芯片 115 的下表面弯曲; 以及, 第三部分 103C, 它从第二部分 103B 沿着与第一部分 103A 相同的方向延伸。引线 104 包括: 第一部分 104A, 它跨过半导体芯片 116 的一侧并在电路形成表面 116X 上延伸; 第二部分 104B, 它从第一部分 104A 向着半导体芯片 116 的下表面弯曲; 以及, 第三部分 104C, 它从第二部分 104B 沿着与第一部分 104A 相同的方向延伸。另外, 引线 103 和引线 104 的第三部分(103C 和 104C) 在树脂体 119 之内和之外延伸, 并彼此重叠。

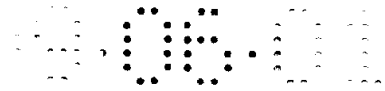
由于这种构造, 引线 103 和引线 104 在树脂体 119 之内分支, 且引线 103 和引线 104 的相邻表面不到达半导体芯片 (115, 116), 因而水份不能从外界经过引线 103 和引线 104 的相邻表面而进入树脂体 119 之内的深处。结果, 半导体芯片 (115, 116) 的电极 (BP1, BP2) 至导线 (117, 118) 和引线 (103, 104) 的内引线部分至导线 (117, 118) 的连接的腐蚀得到了抑制, 因而半导体器件 120 的可靠性得到了改善。

(12) 在半导体器件 120 的制作中, 引线 103 的第一部分 103A 的端部被设置在形成在半导体芯片 115 的电路形成表面 115X 的中心的电极 BP1 附近, 且引线 104 的第一部分 104A 的端部被设置在形成于半导体芯片 116 的电路形成表面 116X 的中心的电极 BP2 的附近。

因此, 导线 (117, 118) 的长度, 与其中形成在半导体芯片的电路形成表面的中心的电极通过导线与半导体芯片之外的引线的端部电连接的情况相比, 能够得到缩短, 且当借助树脂的压注在模 122 的腔 124 中形成树脂体 119 时导线的流动能够得到抑制。结果, 相邻导线的短路得到了抑制, 且半导体器件 120 的产量得到改善。

(13) 在半导体器件 120 中, 多个电极 (BP1, BP2) 沿着半导体芯片 115 和半导体芯片 116 的电路形成表面 (115X, 116X) 的中心的长边的方向排列。

由于这种构造, 具有相同功能的半导体芯片 115 和 116 的电极, 即使半导体芯片 115 和 116 以它们的下表面彼此相对的方式得到叠



置，也被相对地设置。半导体芯片 115 的与电极 BP1（例如加有地址信号 A0 的电极）电连接的引线 103 以及半导体芯片 116 的与电极 BP2（例如加有地址信号 A0 的电极）电连接的引线 104 能够方便地接合。因此，半导体芯片 115、116 之一不需要是具有镜象反转电路图案的半导体芯片，因而能够以低成本提供半导体器件 120。

根据此实施例，描述了其中引线 103 和引线 104 通过从引线 104 上方照射激光进行激光焊接的情况，然而，激光也可从引线 103 上方照射，虽然这在检查引线 103 与引线 104 之间的阶梯的同时难于进行激光焊接。

另外，根据此实施例，描述了其中采用包括 Fe-Ni 合金的引线框的情况，但也可采用包括具有优异的导电性的铜（Cu）的引线框。在此情况下，Cu 合金具有比 Fe-Ni 合金高于的热传导率且激光的反射率也高，因而焊接时间比采用 Fe-Ni 合金时长，但如果激光的输出增大，焊接的进行不会有特别的问题。

根据本实施例，描述了其中采用 YAG 激光装置的情况，但也可以采用其他能够焊接引线 103、104 的激光装置。

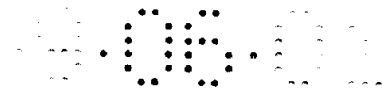
根据本实施例，描述了其中本发明被用于其中半导体芯片 115、116 以它们的下表面彼此相对的方式得到叠置的半导体器件 120 的情况，且半导体芯片 115、116 都被树脂体 119 所封闭。然而，它也可应用于一种半导体器件—其中两个半导体芯片以它们的电路形成表面彼此相对的方式得到叠置，且两个芯片随后被树脂体所封闭。

实施例 5

图 50 是根据本发明的第二实施例的 TSOP 型半导体器件的剖视图。

如图 50 所示，本实施例的半导体器件 150 基本上具有与上述第四实施例中相同的结构，但它在以下特性上有所不同。

具体地，在半导体芯片 115 的下表面与半导体芯片 116 的下表面之间填充了一个缓冲物 151。缓冲物 151 可以是例如包括形成在聚酰



胺树脂的树脂衬底的两侧（上表面和下表面）上的聚酰胺树脂附着层的树脂膜。

半导体芯片 115 和 116 具有这样一种结构，该结构主要包括：半导体衬底 A1；多互连层 A2，它包括叠置在半导体衬底 A1 的电路形成表面上的多个绝缘层和互连层；以及，表面保护层 A3，用于覆盖多互连层，如图 31 所示，从而使半导体芯片 115、116 的下表面沿着一个凸出方向弯曲。当半导体芯片 115 和 116 以它们的下表面重叠的方式叠置时，在半导体芯片 115 与半导体芯片 116 之间形成了一个间隙—它从芯片中心向着周边逐渐变宽。该间隙能够通过重叠在重叠半导体芯片 115、116 时在它们之间夹一个缓冲物 151 而得到消除，该缓冲物在较小的作用下就容易变形紧固力。如果消除了间隙，当借助转移模制方法形成树脂体 119 时，在半导体芯片 115、116 之间不会由于与树脂混合的填充物而出现空间，因而由于该空间产生的半导体芯片（115，116）的裂缝得到了防止。

必须留下一个空间，以用缓冲物 151 填充半导体芯片 115 的下表面与半导体芯片 116 的下表面之间的间隙，这会增大树脂体 119 的厚度，然而根据本实施例，半导体芯片 115 和 116 被作得更薄，因而树脂体 119 的厚度的增大得到了抑制。

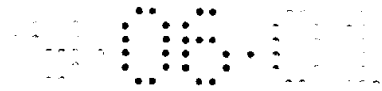
以下结合图 51 至 53 描述半导体器件 150 的制造方法。

图 51 是描述导线接合步骤的主要部分的剖视图，图 52 是显示重叠的第一和第二引线框的主要部分的剖视图，且图 53 是描述封闭步骤的主要部分的剖视图。

首先，提供了具有相同的结构的半导体芯片 115 和半导体芯片 116，且提供了图 32 显示的引线框 LF10 和图 34 显示的引线框 LF20。

随后，半导体芯片 115 被接合到引线框 LF10，且半导体芯片 116 被接合到引线框 LF20。

随后，半导体芯片 115 的电极 BP1 和引线 103 的内引线部分的导线连接部分（端部）借助导线 117 而电连接，且半导体芯片 115 的电极 BP1 和总线条引线 107 的分支引线借助导线 117 相电连接，半



导体芯片 116 的电极 BP2 和引线 104 的内引线部分的导线连接部分（端部）借助导线 118 而电连接，且半导体芯片 116 的电极 BP2 和总线条引线 108 的分支引线借助导线 118 相电连接。

在此步骤，半导体芯片 115 和 116 的厚度小于在上述第四实施例的情况中的厚度，因而在加热级 152 的芯片安装部分与引线安装部分之间有一个阶梯 152A，如图 51 所示，该阶梯的高度对应于半导体芯片 115、116 的厚度的减小。因此，半导体芯片 115、116 的下表面能够与引线（103，104）的第三部分（103C，104C）相接触。

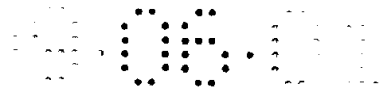
随后，引线框 LF10 和 LF20 以半导体芯片 115 与半导体芯片 116 的下表面彼此相对的方式重叠。引线框 LF10 和 LF20 在一个缓冲物 151 被置于半导体芯片 115 与半导体芯片 116 之间的情况下得到重叠，而缓冲物 151 在较小的紧固力的作用下发生变形。缓冲物 151 可以是例如包括形成在聚酰胺树脂的树脂衬底的两侧（上表面和下表面）上的聚酰胺树脂附着层的树脂膜。

在此步骤，由于半导体芯片 115 和 116 的弯曲而形成的间隙被缓冲物 151 所填充，因而半导体芯片 115 与半导体芯片 116 之间的间隙得到消除。图 52 显示了其中引线框 LF10 和 LF20 重叠的状态。

随后，引线框 LF10 和 LF20 被定位在转移模制装置的模 122 的上模件 122A 与下模件 122B 之间。此时，半导体芯片（115，116）、引线 103 的内引线部分、引线 104 的内引线部分、膜（109，110）、导线（117，118）和后引线 111 被置于由上模件 122A 和下模件 122B 形成的腔 124 之内。

随后，流体树脂经过浇道和流入浇口从模 122 的罐被压注到腔 124 中，从而形成树脂体 119。半导体芯片（115，116）、引线 103 的内引线部分、引线 104 的内引线部分、膜（109，110）、导线（117，118）和后引线 111 因而被树脂体 119 所封闭。树脂可以是一种加热固化环氧树脂，其中添加有例如酚固化剂、硅橡胶和填充剂。

在此步骤，半导体芯片 115 的下表面与半导体芯片 116 的下表面之间的间隙被缓冲物 151 所填充，因而树脂体 119 的树脂不会穿过



半导体芯片 115 的下表面与半导体芯片 116 的下表面之间。由于在半导体芯片 115 和 116 之间由于与树脂混合的填充物而没有留下空间，当在完成了树脂至腔 124 的注入之后施加高于注入压强的一个压强（例如约 60kg/cm^2 ）以除去树脂中的气泡时由于这种空间而产生的半导体芯片（115，116）的裂缝得到了防止。

随后，图 50 所示的半导体器件 150 通过进行与上述第四实施例中相同的步骤，而有效地得到完成。

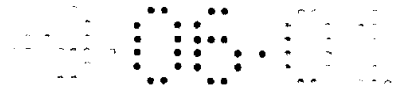
以此方式，在半导体器件 50 的制作中，半导体芯片 115、半导体芯片 116、引线 103 的内引线部分、引线 104 的内引线部分和导线（117，118）在缓冲物 151 被设置在半导体芯片 115 的下表面与半导体芯片 116 的下表面之间的状态下被设置在腔 124 中，且树脂被压注到腔 124 中以形成树脂体 119。

由于半导体芯片 115 的下表面与半导体芯片 116 的下表面之间的空间被缓冲物所填充，树脂体 119 的树脂不会穿过半导体芯片 115 的下表面与半导体芯片 116 的下表面之间。因而，在半导体芯片 115 和 116 之间由于与树脂混合的填充物而没有留下空间，且当在完成了树脂至腔 124 的注入之后施加高于注入压强的一个压强以除去树脂中的气泡时由于这种空间而产生的半导体芯片（115，116）的裂缝得到了防止。

（实施例 6）

图 54 是根据本发明的第三实施例的 TSOP 型半导体器件的剖视图。如图 54 所示，本实施例的一个半导体器件 160 具有与上述第四实施例基本上相同的结构，但具有以下不同的特征。

具体地，半导体芯片 115 和半导体芯片 116 以在半导体芯片 115 的下表面与半导体芯片 116 的下表面之间留有一个空间 161 的方式得到叠置，且空间 161 用树脂体 119 的树脂填充。大量的填充剂与树脂体 119 的树脂相混合，以获得低的应力。通过在半导体芯片 115 的下表面与半导体芯片 116 的下表面之间留下大于填充物的最大晶粒直径的



空间 161，当按照转移模制方法形成树脂体时的树脂流动得到改善，因而在半导体芯片 115 和 116 之间不形成由于混合在树脂中的填充剂而产生的空间。

由于半导体芯片 115 的下表面与半导体芯片 116 的下表面之间的空间 161，树脂体 119 变得更厚，然而根据本实施例，象在上述第二实施例中一样，树脂体的厚度的增大通过把半导体芯片 115、116 作得更薄而得到了抑制。

以下结合图 55 和图 56 描述半导体器件 160 的制造方法。

图 55 是显示其中第一和第二引线框重叠的状态的主要部分的剖视图，且图 56 是用于描述封闭步骤的主要部分的剖视图。

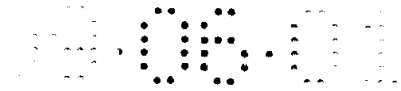
首先，提供了具有相同的结构的半导体芯片 115 和半导体芯片 116，且提供了图 32 显示的引线框 LF10 和图 34 显示的引线框 LF20。

随后，半导体芯片 115 被接合到引线框 LF10，且半导体芯片 116 被接合到引线框 LF20。

随后，半导体芯片 115 的电极 BP1 和引线 103 的内引线部分的导线连接部分（端部）借助导线 117 而电连接，且半导体芯片 115 的电极 BP1 和总线条引线 107 的分支引线借助导线 117 相电连接，半导体芯片 116 的电极 BP2 和引线 104 的内引线部分的导线连接部分（端部）借助导线 118 而电连接，且半导体芯片 116 的电极 BP2 和总线条引线 108 的分支引线借助导线 118 相电连接。

在此步骤，半导体芯片 115 和 116 的厚度小于在上述第四实施例的情况中的厚度，因而在加热级 152 的芯片安装部分与引线安装部分之间有一个阶梯 152A，如图 51 所示，该阶梯的高度对应于半导体芯片 115、116 的厚度的减小。因此，半导体芯片 115、116 的下表面能够与引线（103，104）的第三部分（103C，104C）相接触。

随后，引线框 LF10 和 LF20 以半导体芯片 115 与半导体芯片 116 的下表面彼此相对的方式重叠。引线框 LF10 和 LF20 以在半导体芯片 115 和 116 之间留有空间 161 的方式重叠，如图 55 所示。空间 161 比与用于形成树脂体的树脂混合的填充剂的晶粒直径宽。根据此实施



例，采用了一种热固环氧树脂，其中混合了大量的平均晶粒直径 3 至 $5\mu\text{m}$ 且最大晶粒直径为 $25\mu\text{m}$ 的填充剂，因而空间 161 比这些填充剂的最大晶粒直径宽。

由于半导体芯片 115、116 沿着使它们的下表面凸出的方向弯曲，当半导体芯片 115、116 以它们的下表面彼此相对的方式重叠时，半导体芯片 115、116 之间的间隙在半导体芯片 115 的中心部分和半导体芯片 116 的中心部分之间是最窄的，因而半导体芯片 115 的下表面的中心部分与半导体芯片 116 的下表面的中心部分之间的间隙 161 必须大于填充剂的最大晶粒直径。

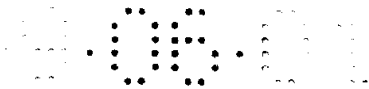
随后，引线框 LF10 和 LF20 在引线框 LF10、LF20 重叠的情况下被定位在转移模制装置的模 122 的上模件 122A 与下模件 122B 之间，如图 55 所示。此时，半导体芯片 (115, 116)、引线 103 的内引线部分、引线 104 的内引线部分、膜 (109, 110)、导线 (117, 118) 和后引线 111 被置于上模件 122A 和下模件 122B 形成的腔 124 之内。

随后，流体树脂经过浇道和流入浇口从模 122 的罐被压注到腔 124 中，从而形成树脂体 119。半导体芯片 (115, 116)、引线 103 的内引线部分、引线 104 的内引线部分、膜 (109, 110)、导线 (117, 118) 和后引线 111 因而被树脂体 119 所封闭。

在此步骤，由于在半导体芯片 115 的下表面与半导体芯片 116 的下表面之间留有大于与树脂混合的填充剂的最大晶粒直径的空间 161，不会由于填充剂而在半导体芯片 115、116 之间产生空间。因此，当在完成了树脂至腔 124 的注入之后施加高于注入压强的一个压强以除去树脂中的气泡时由于这种空间而产生的半导体芯片 (115, 116) 的裂缝得到了防止。

随后，借助与上述第四实施例中相同的处理，图 54 所示的半导体器件 160 得到了有效的完成。

因此，在半导体器件 160 的制作中，半导体芯片 115、半导体芯片 116、引线 103 的内引线部分、引线 104 的内引线部分和导线 (117, 118) 以在半导体芯片 115 的下表面和半导体芯片 116 的下表面之间



留有大于填充剂的最大晶粒直径的空间 161 的方式被置于模 122 的腔 124 中，且随后把包含大量的填充剂的树脂压注到腔 124 中以形成树脂体 119。

由于树脂容易通过半导体芯片 115 的下表面与半导体芯片 116 的下表面之间，在半导体芯片 115 和 116 之间不会由于与树脂混合的填充剂而产生空间。因此，当在完成了树脂至腔 124 的注入之后施加高于注入压强的一个压强以除去树脂中的气泡时由于这种空间而产生的半导体芯片（115，116）的裂缝得到了防止，且半导体器件 160 的产量因而得到了改善。

在第五和第六实施例中，描述了这样的情况—其中半导体芯片 115、116 被作得更薄以在半导体芯片 115 的下表面与半导体芯片 116 的下表面之间留出一个间隙，然而，也可通过接合引线 103 和引线 104 而在半导体芯片 115 的下表面与半导体芯片 116 的下表面之间留出一个间隙。

以上按照上述实施例描述了本发明人所构思的本发明，但应该理解的是本发明不限于上述实施例，在所附权利要求书的范围和精神之内可以进行各种修正。

例如，本发明可被应用于诸如 SIP（单列直插式封装）或 ZIP（交错插入式封装）的半导体器件—其中引线沿着一个方向排列。

本发明还可被应用于诸如 SOJ（小型线外 J 引线封装件 Small out-line J-ledged package）或 SOP（小型线外封装件 Small out-line package）的半导体器件—其中引线沿着两个方向排列。

进一步地，本发明可被应用于诸如 QFP（二次扁平封装封装件）或 QFJ（二次扁平封装 J 引线封装件）的半导体器件—其中引线沿着四个方向排列。

说明书附图

图 1

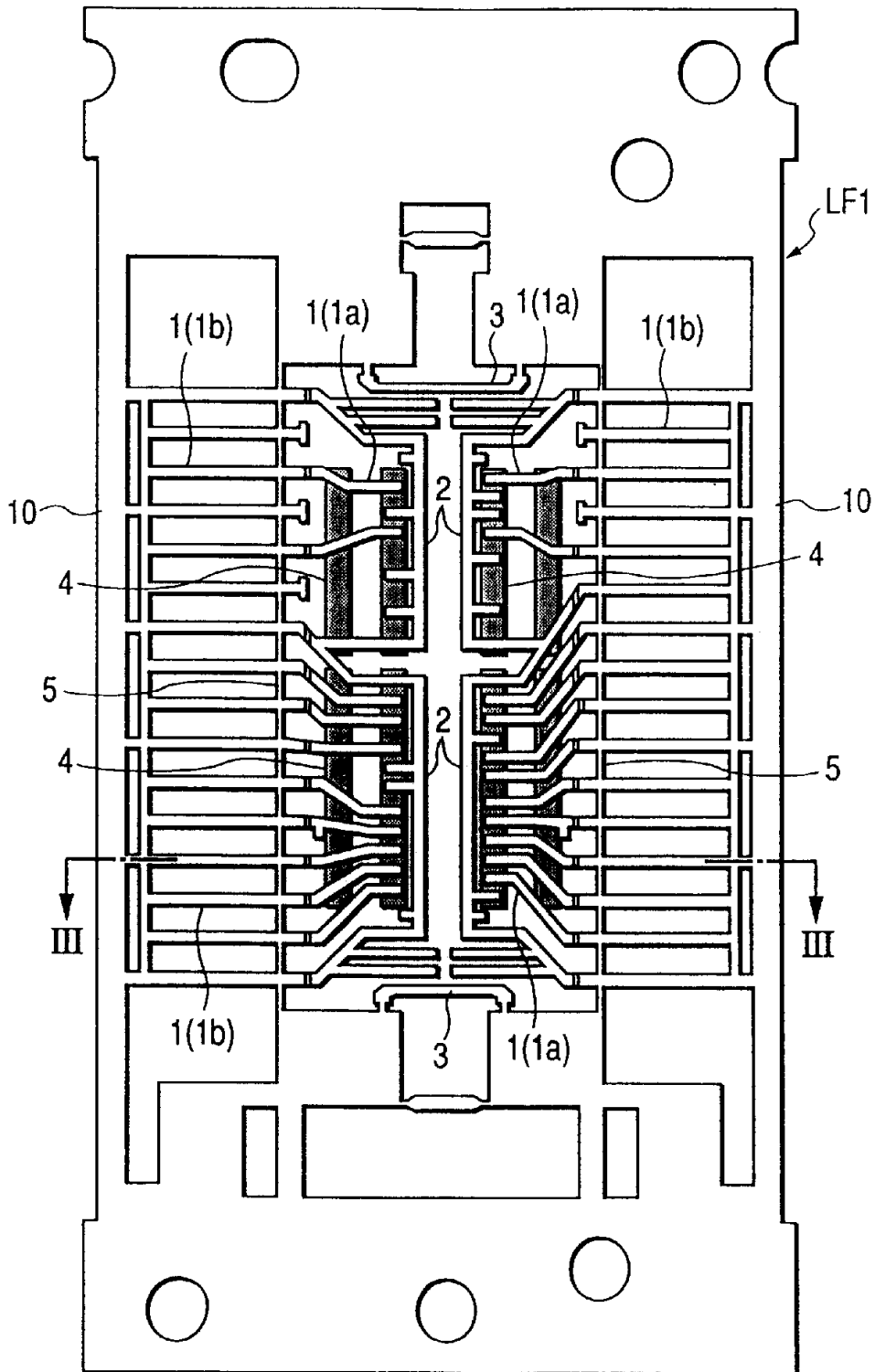


图 2

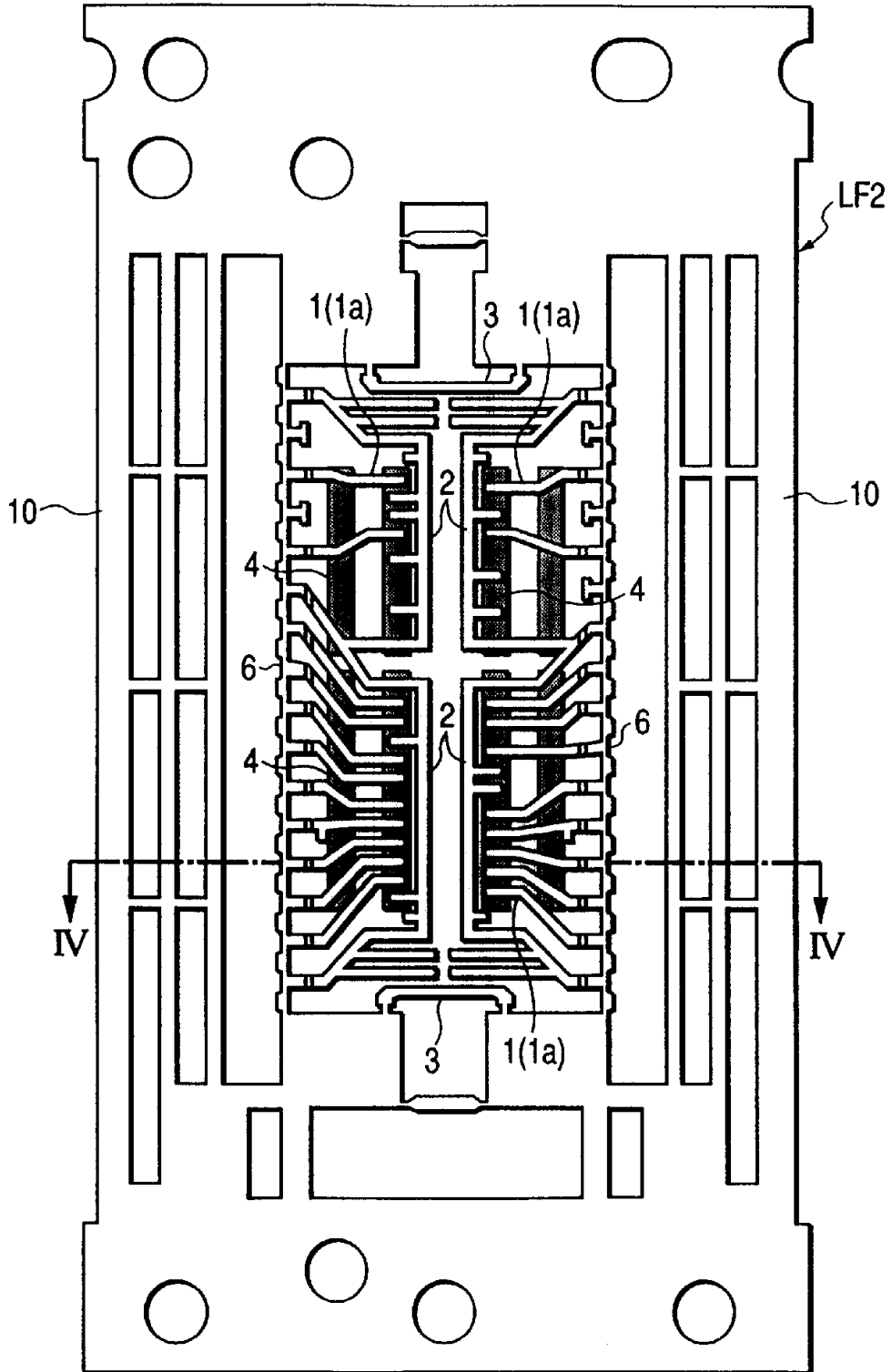


图 5(A)

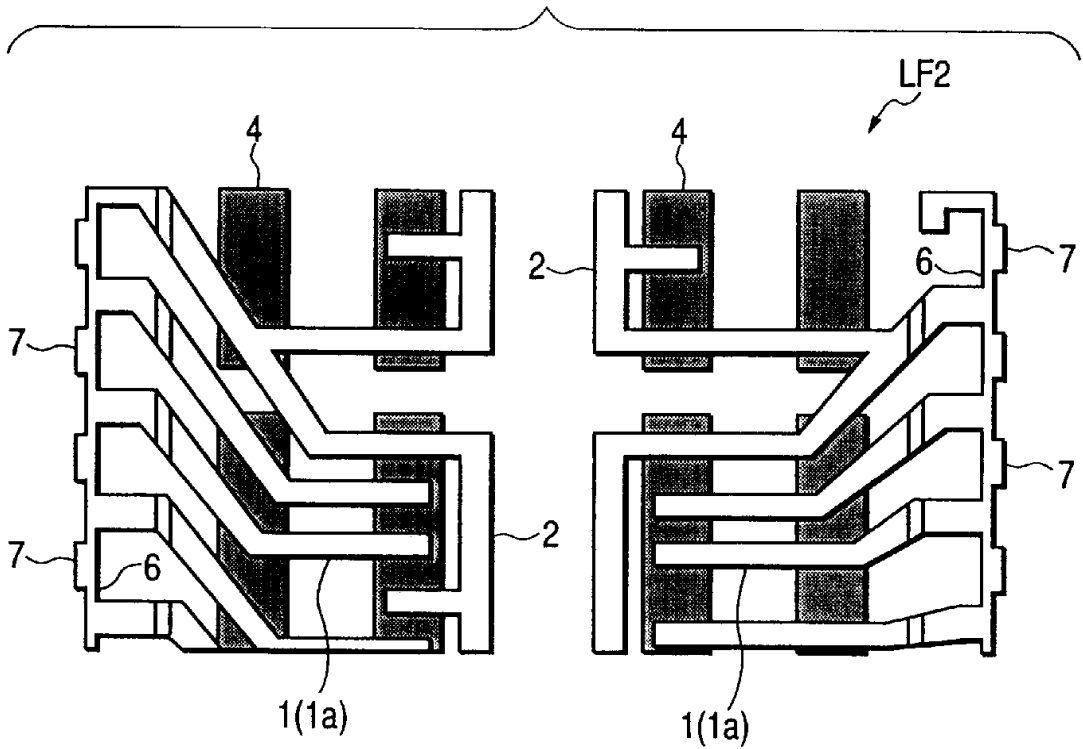


图 5(B)

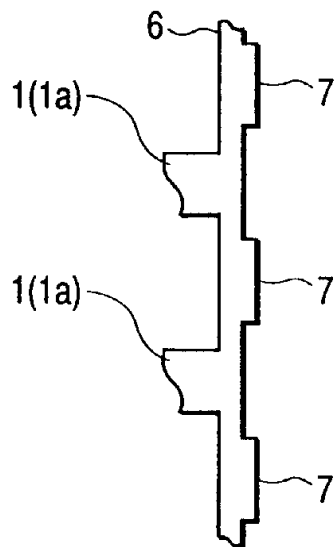


图 6

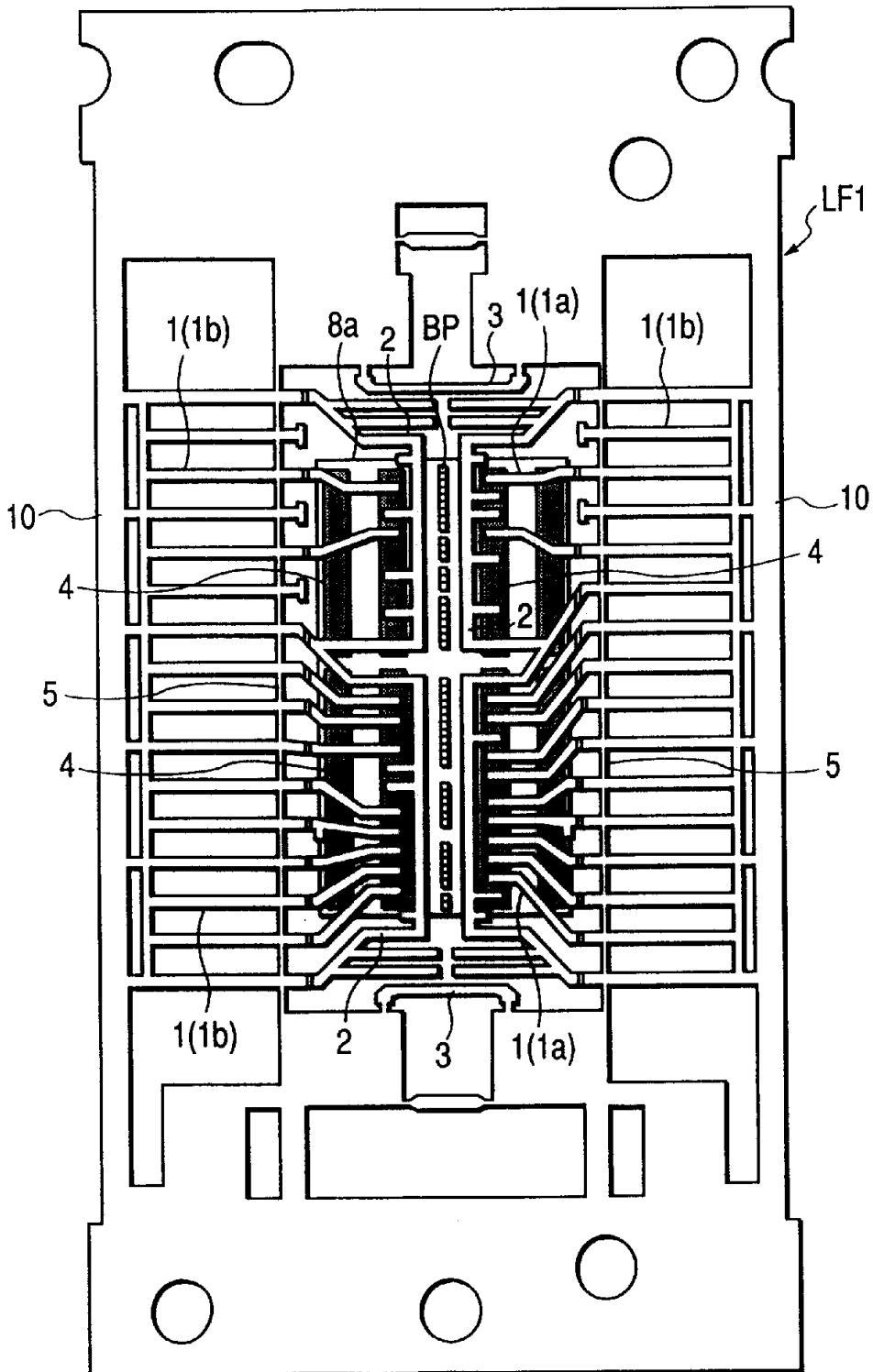


图 7

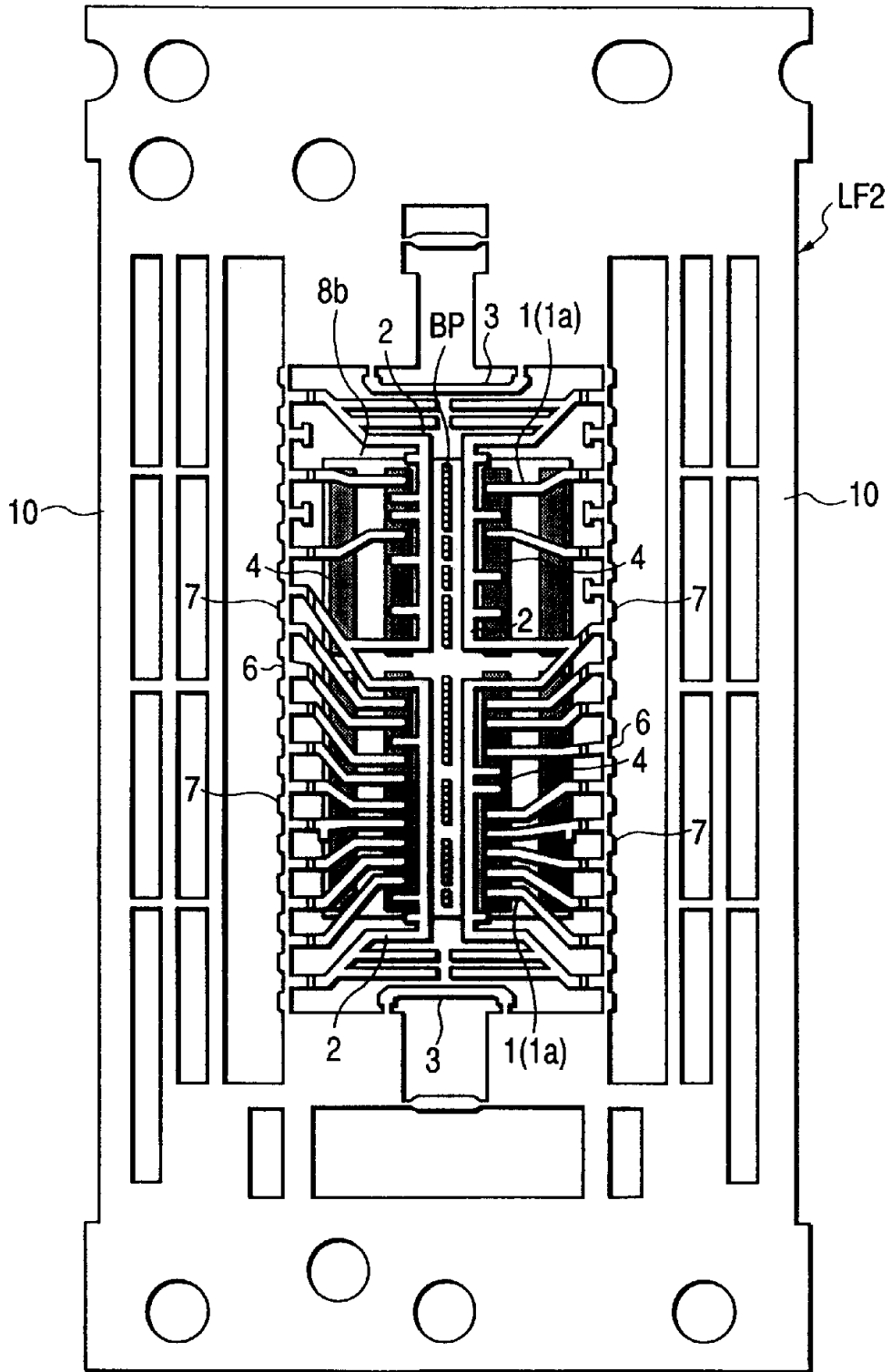


图 8(A)

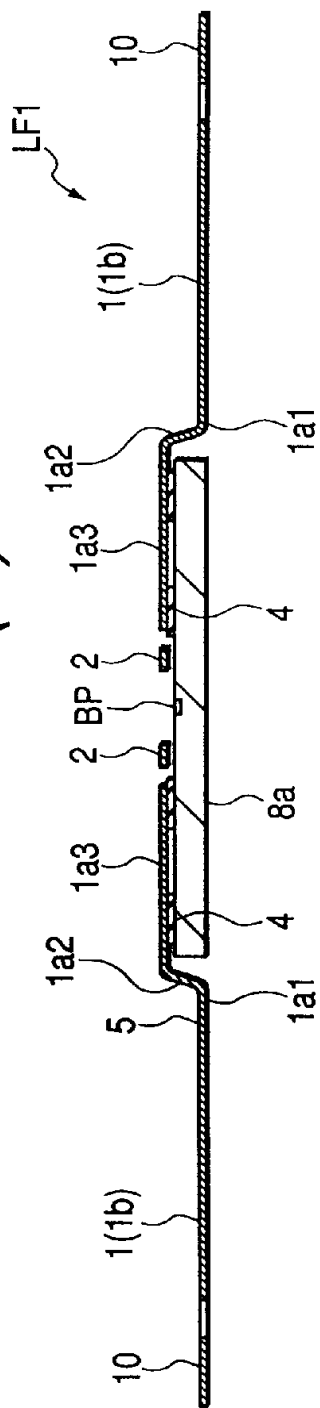


图 8(B)

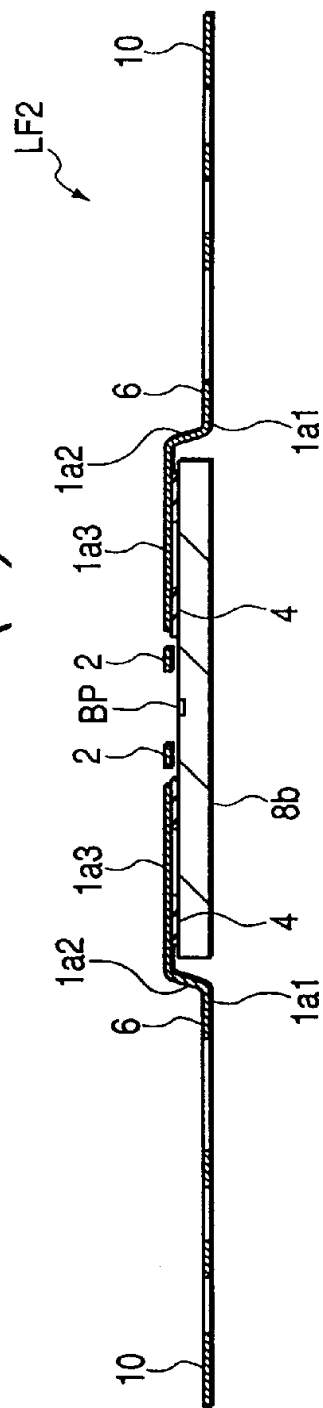


图 9

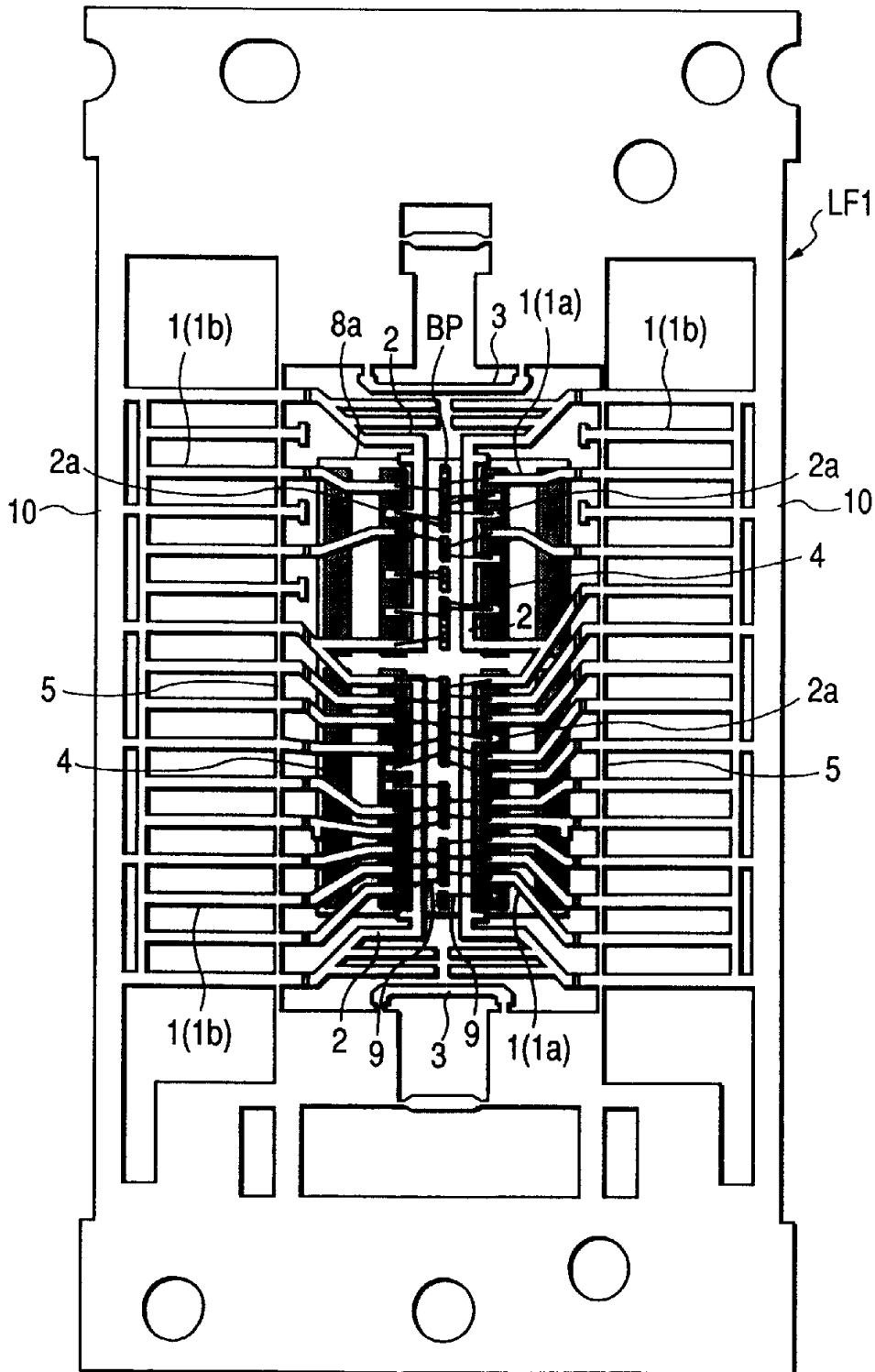


图 10

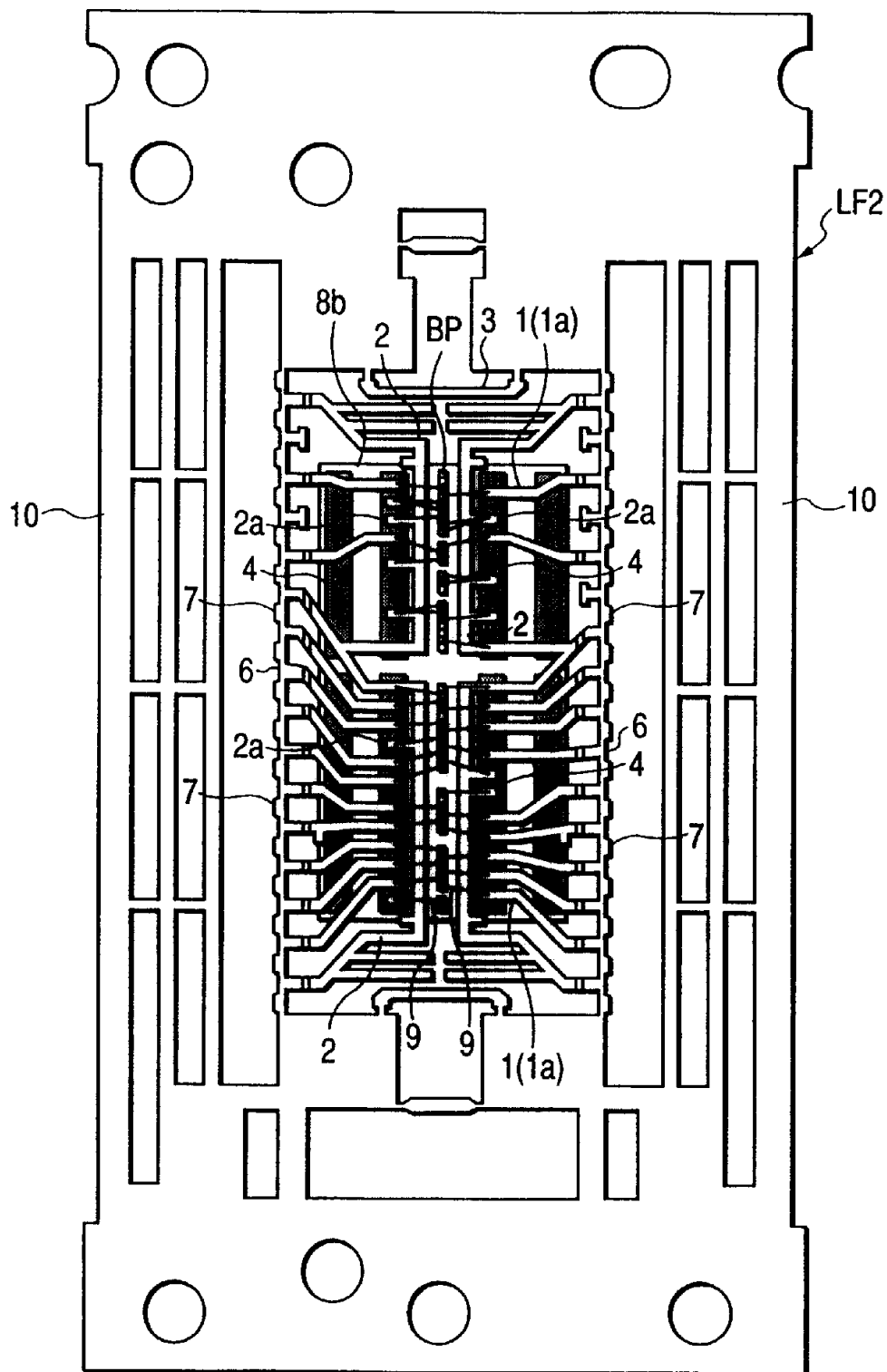


图 11(A)

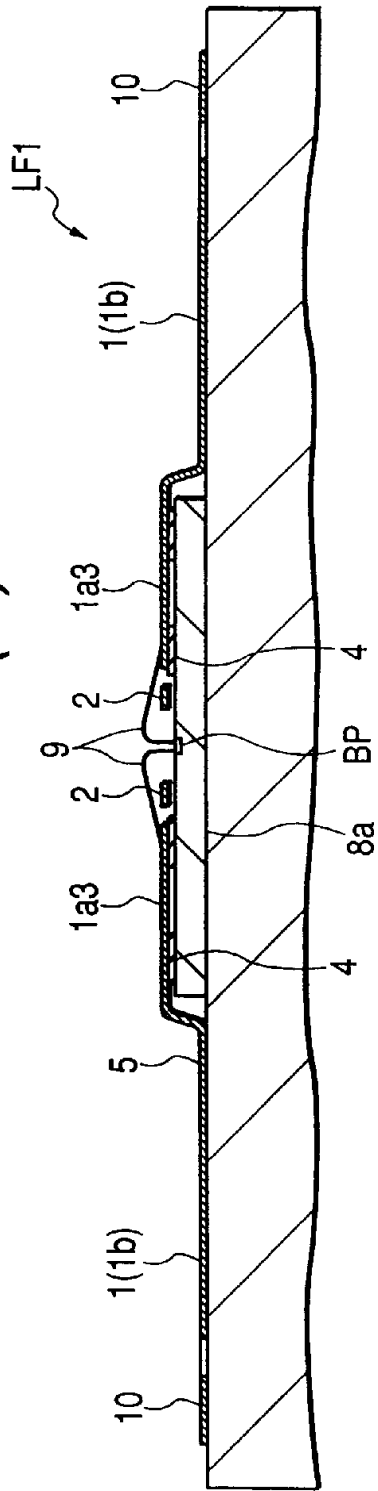


图 11(B)

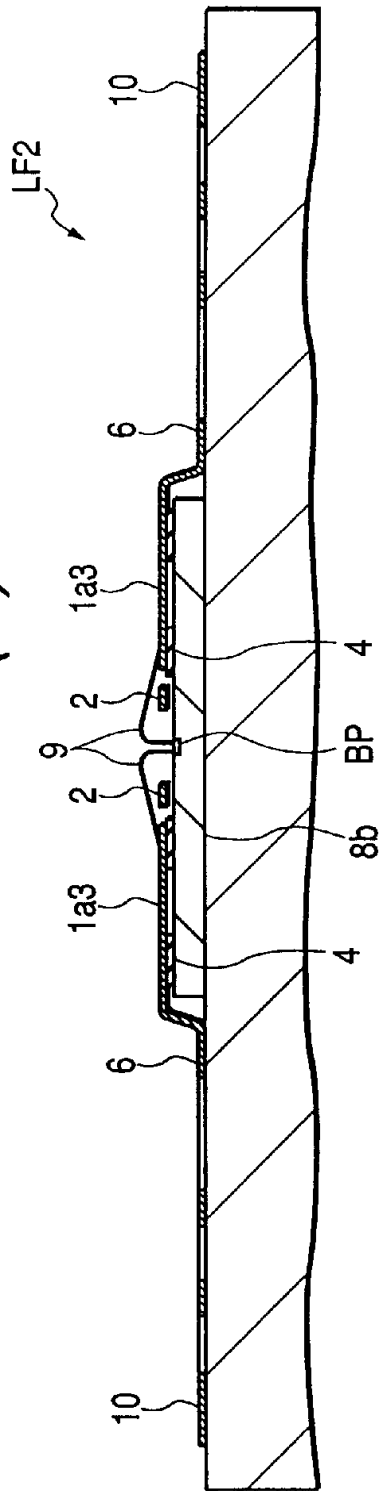


图 12

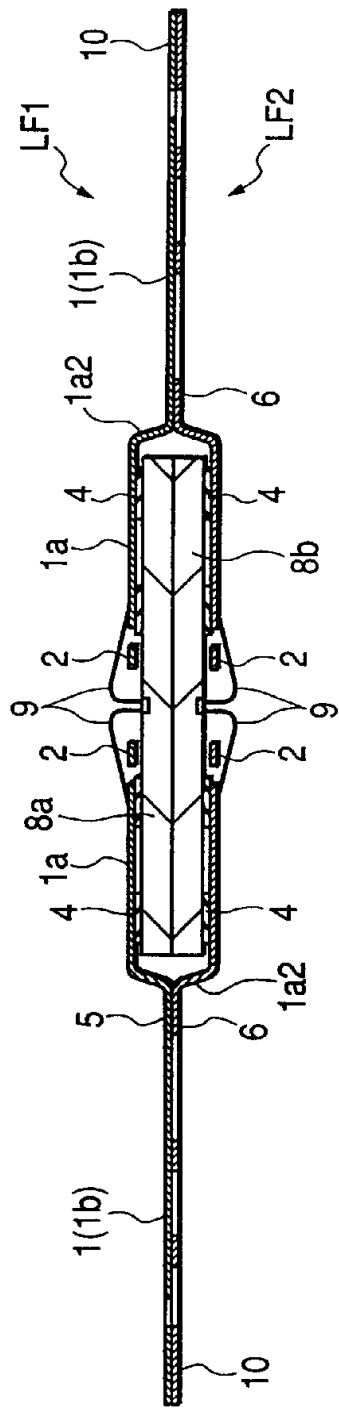


图 13

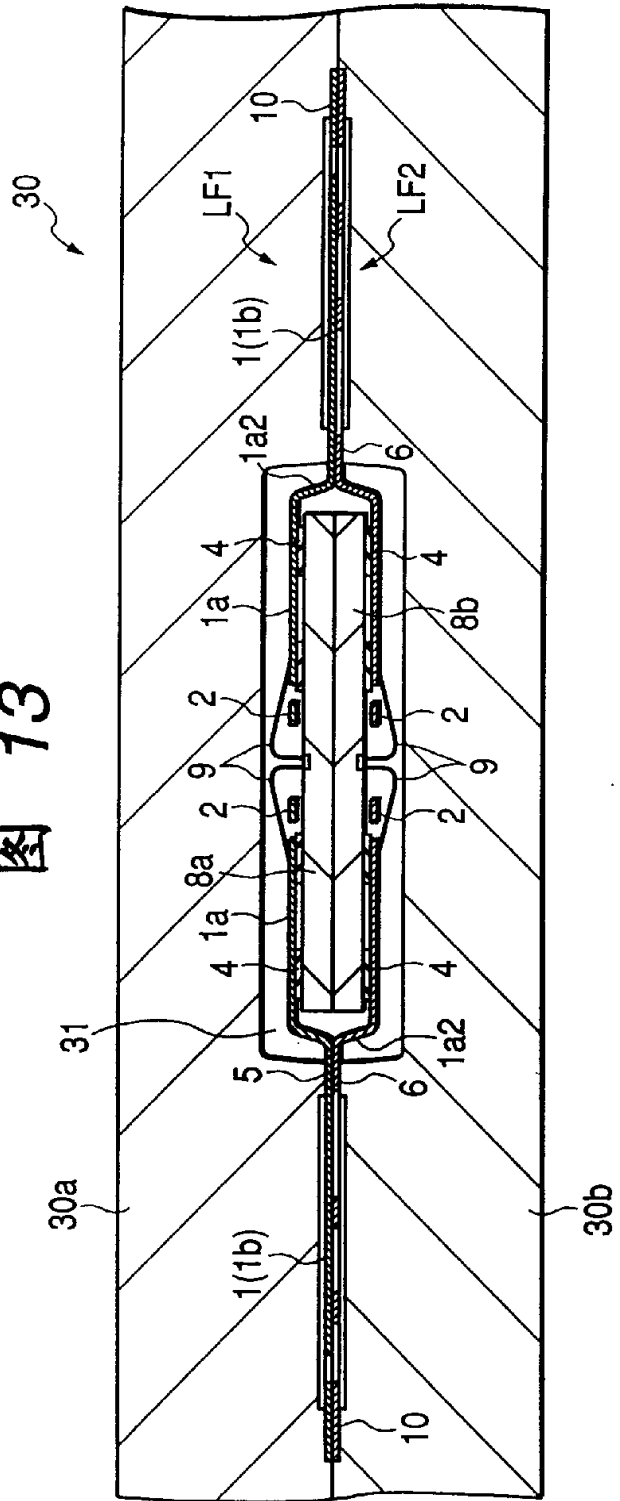


图 14(A)

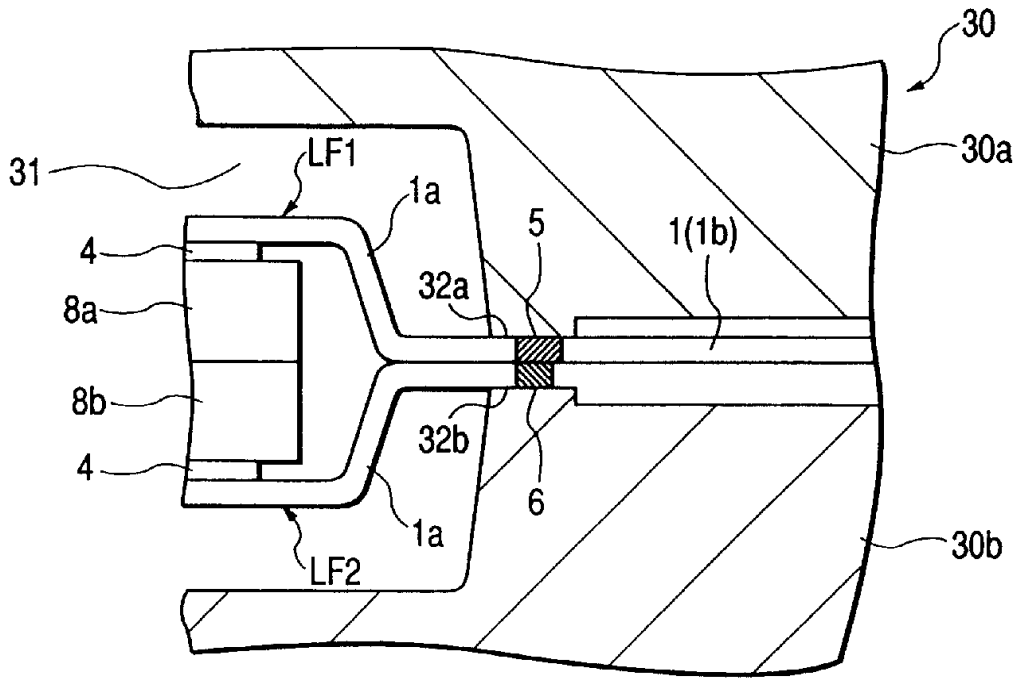


图 14(B)

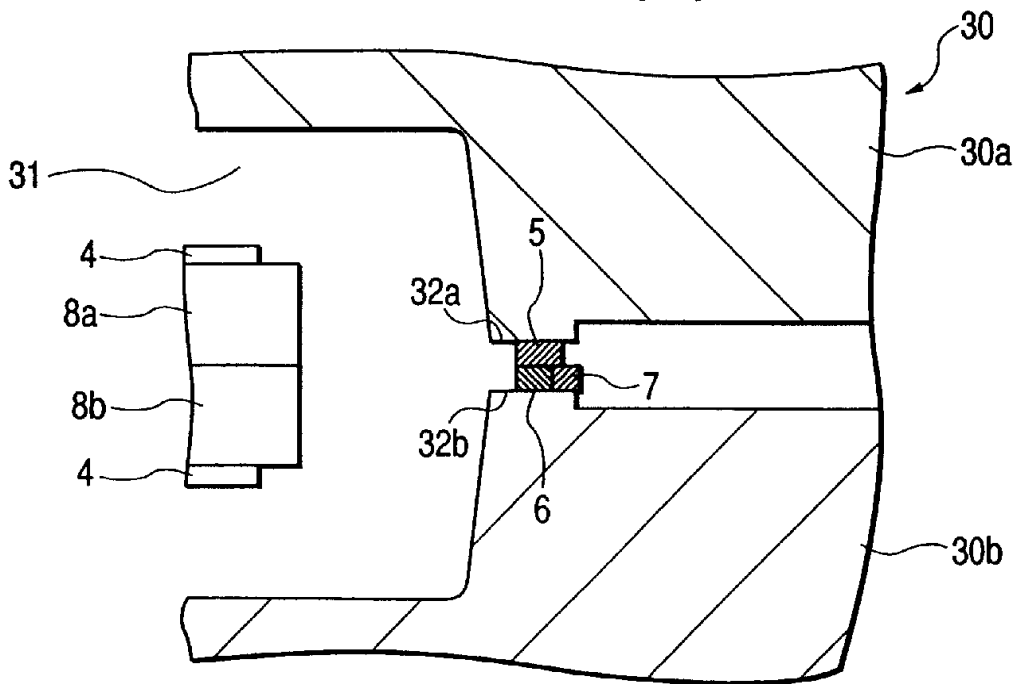


图 15

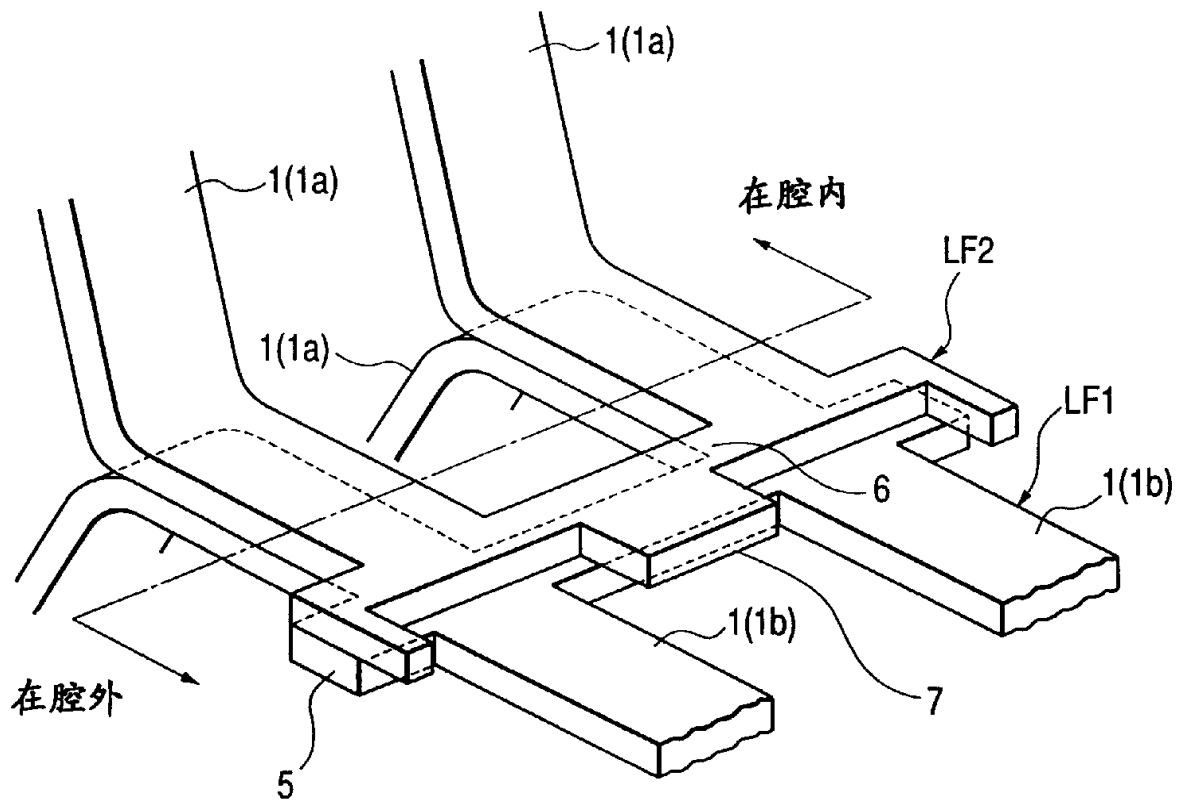


图 16

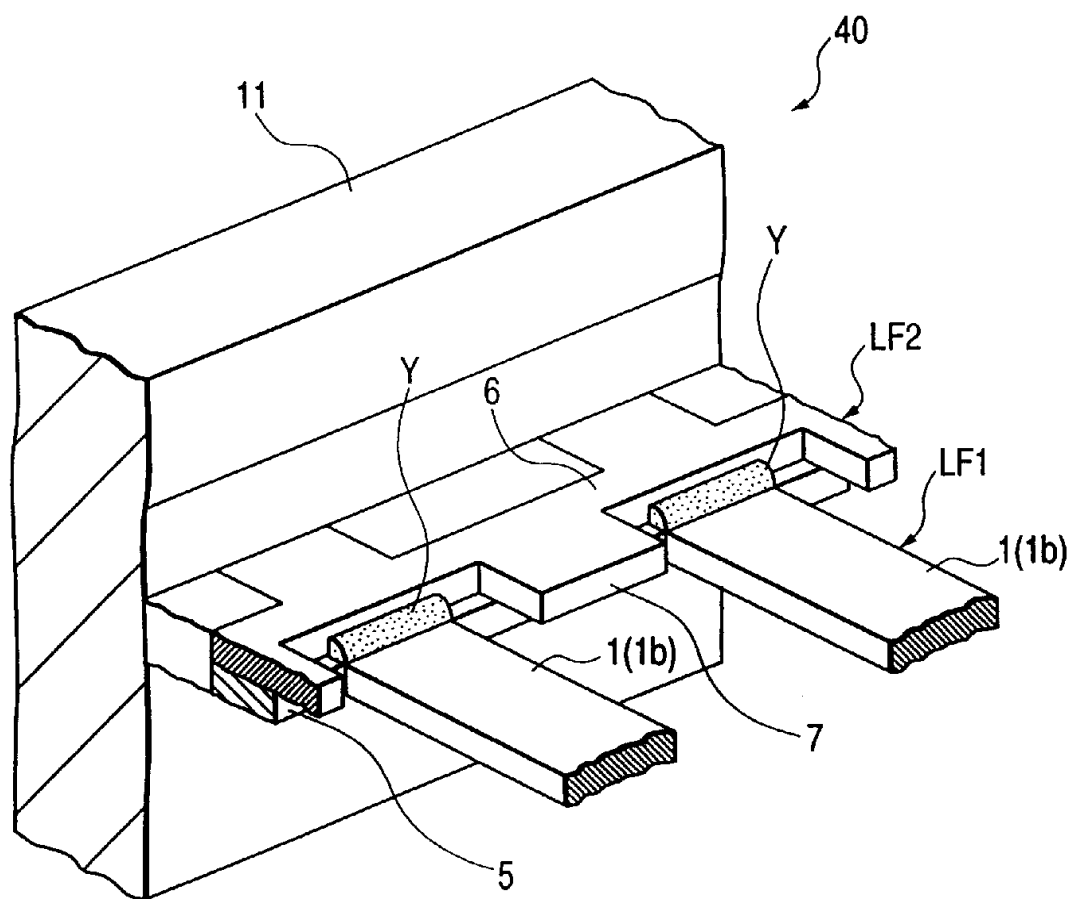


图 18(A)

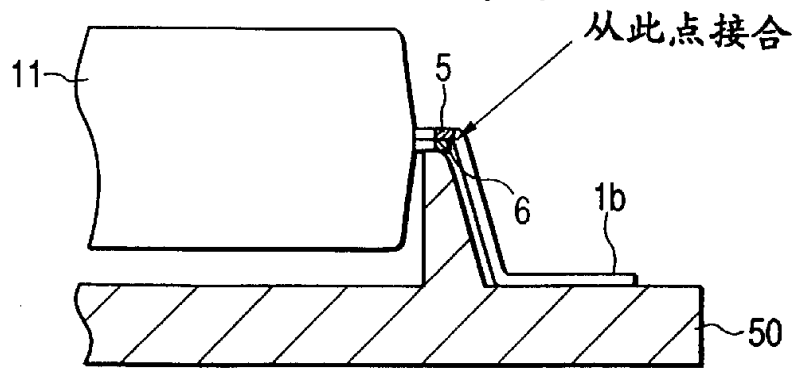


图 18(B)

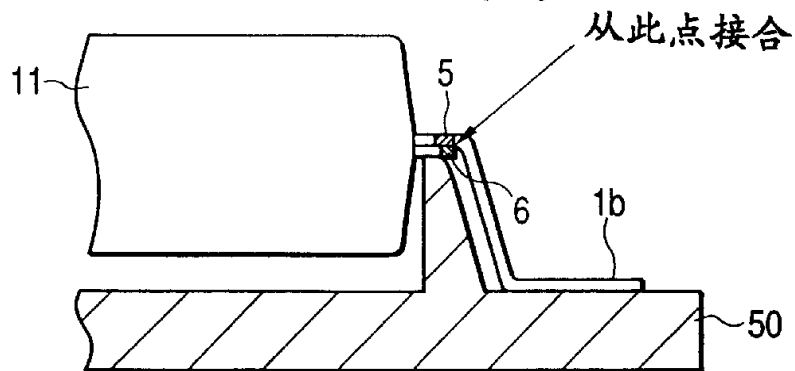


图 18(C)

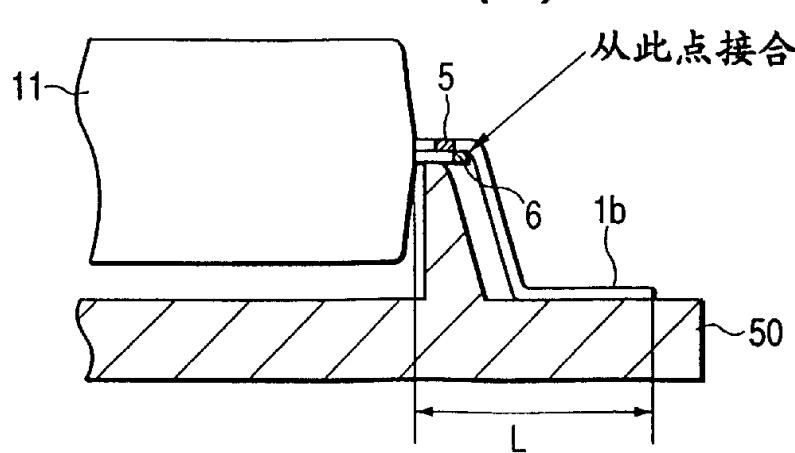


图 19

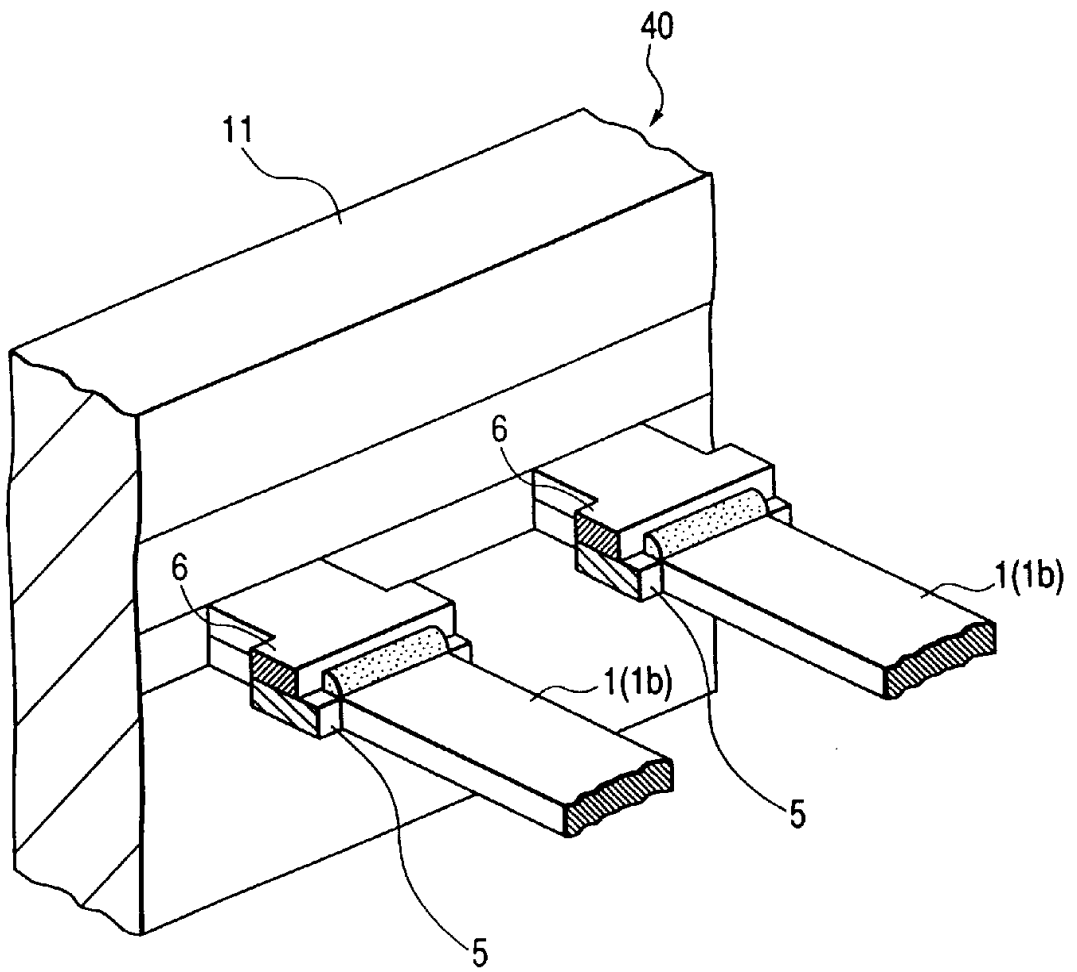


图 21

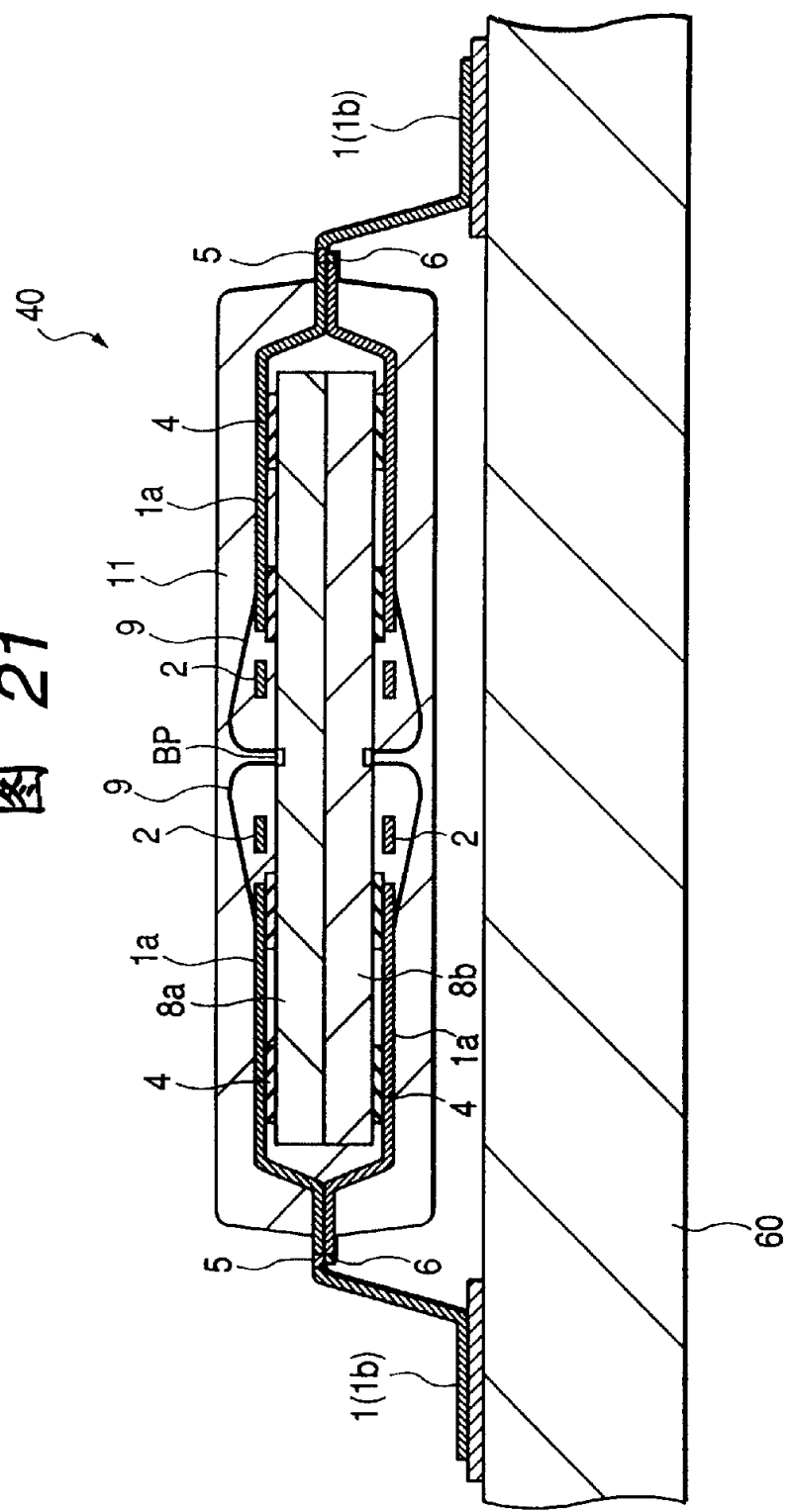


图 22(A)

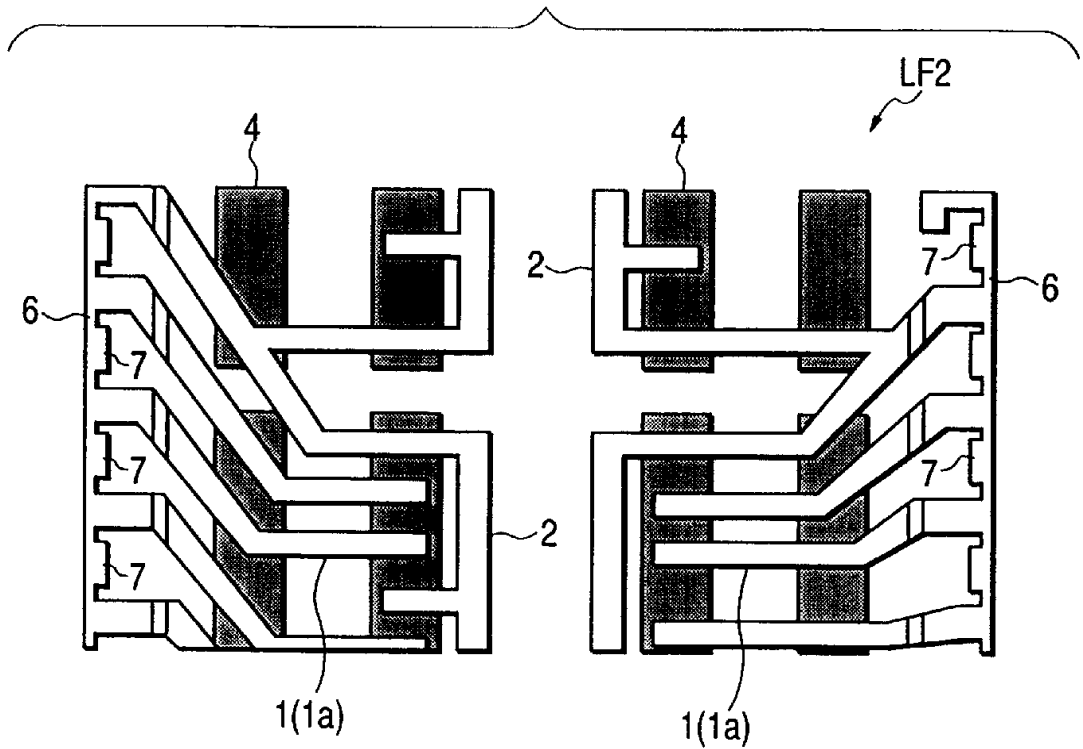


图 22(B)

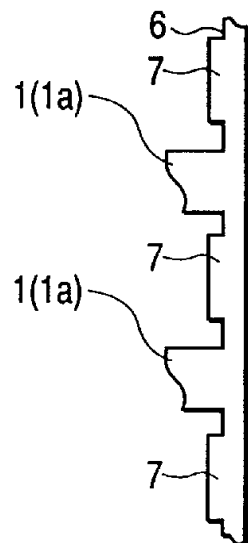


图 23

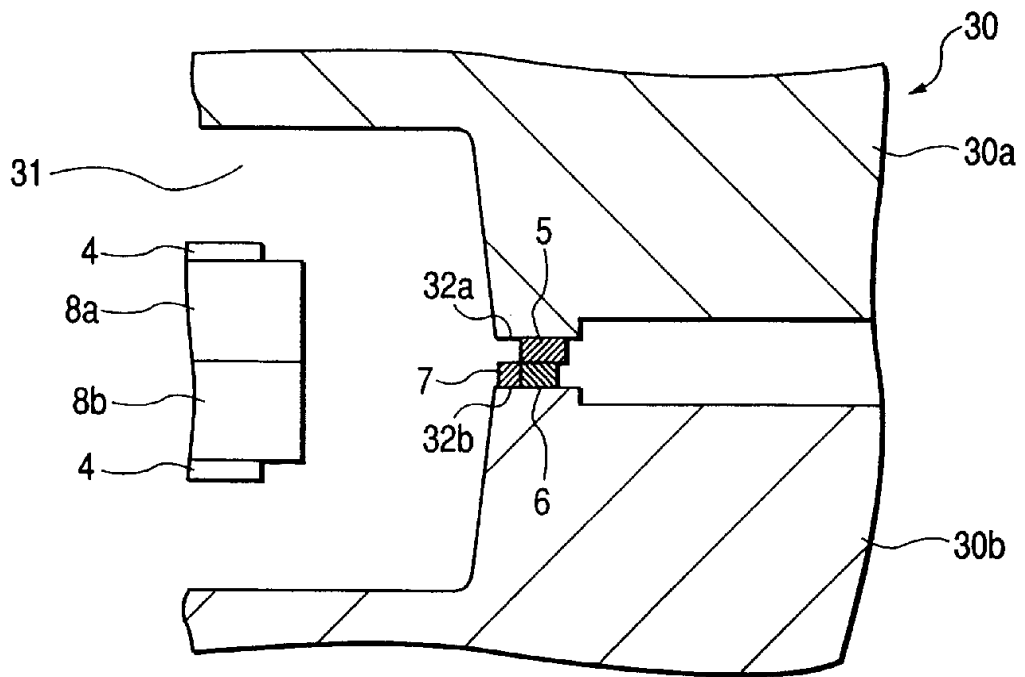


图 24(A)

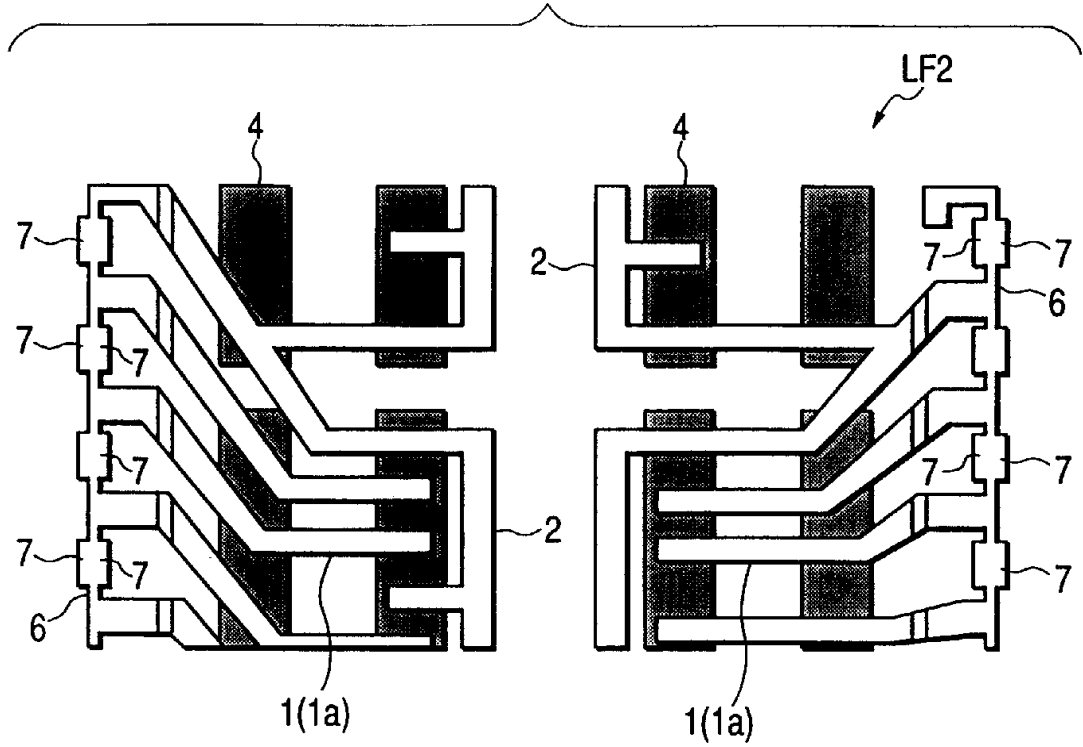


图 24(B)

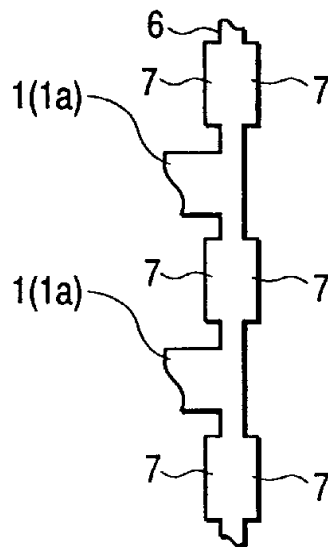


图 25

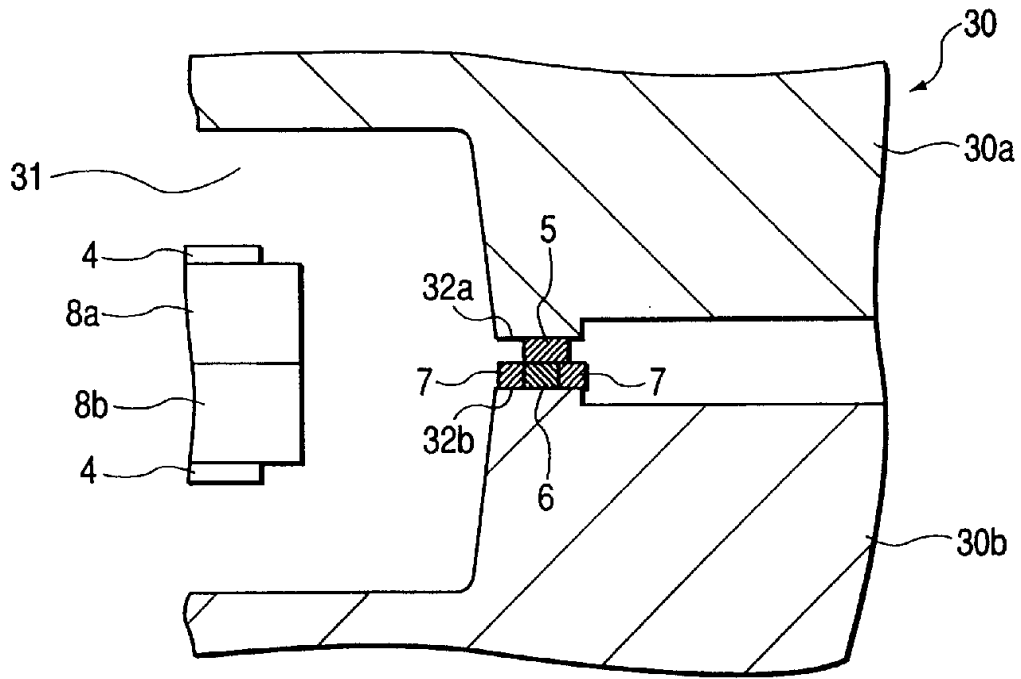


图 26

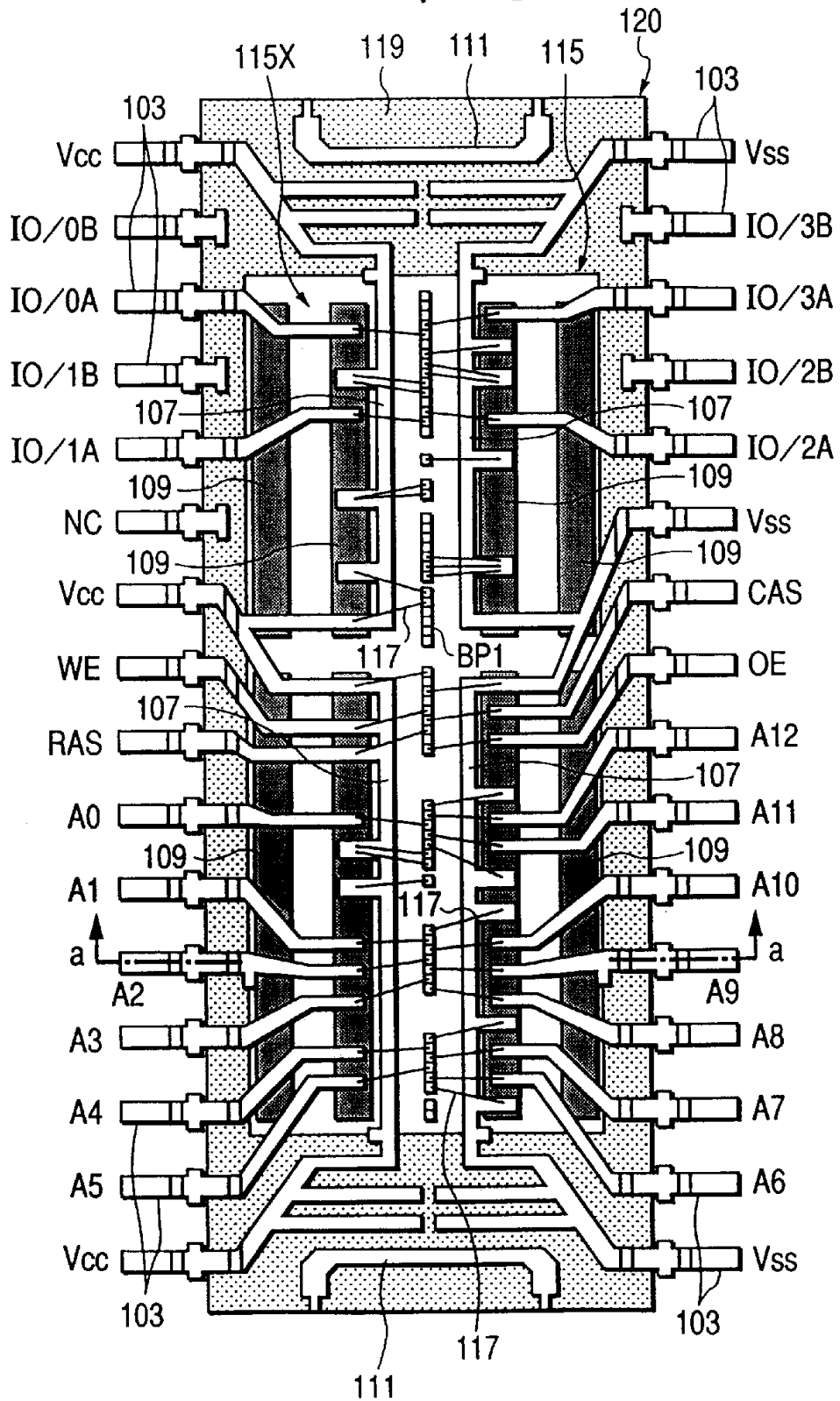


图 27

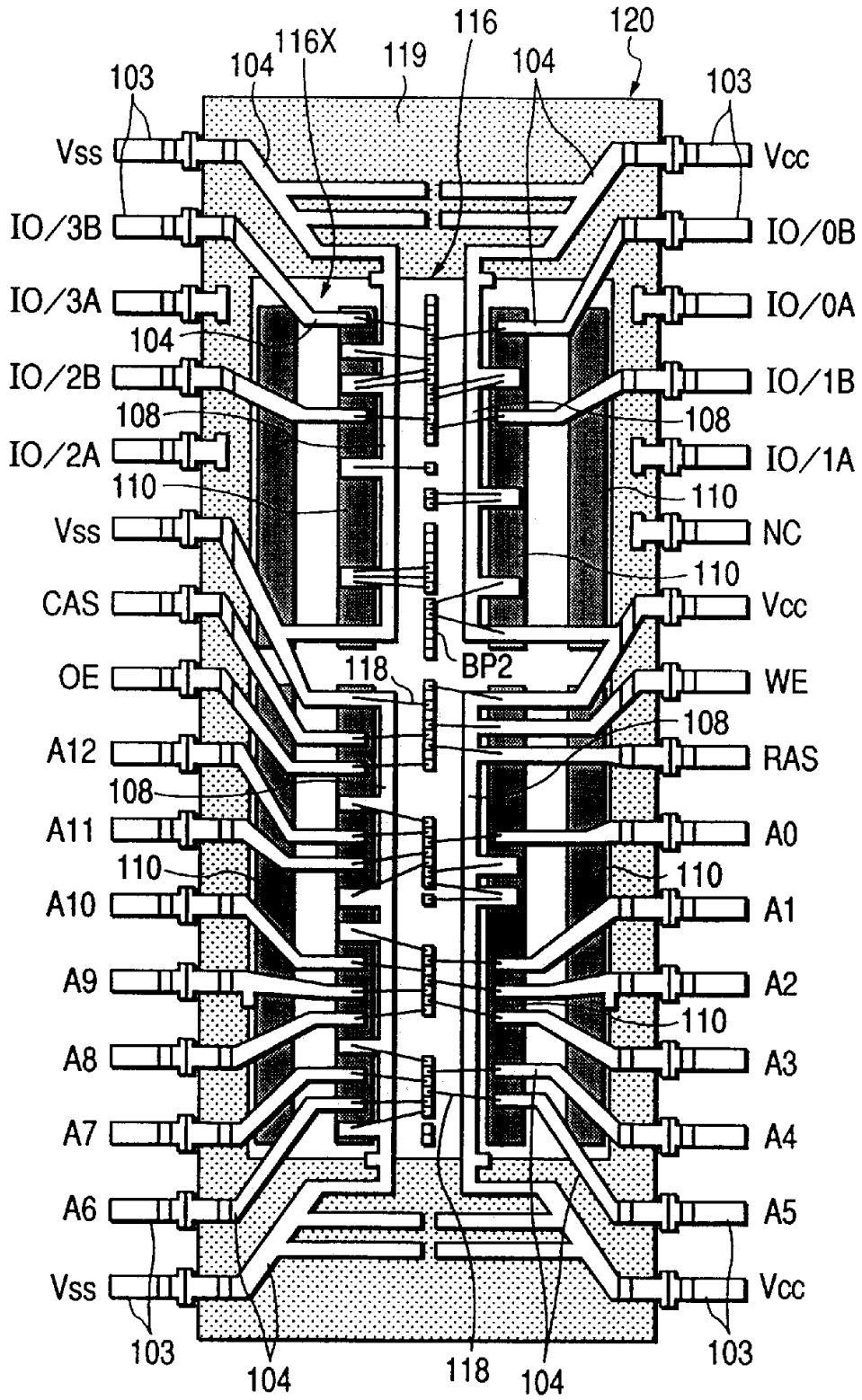


图 28

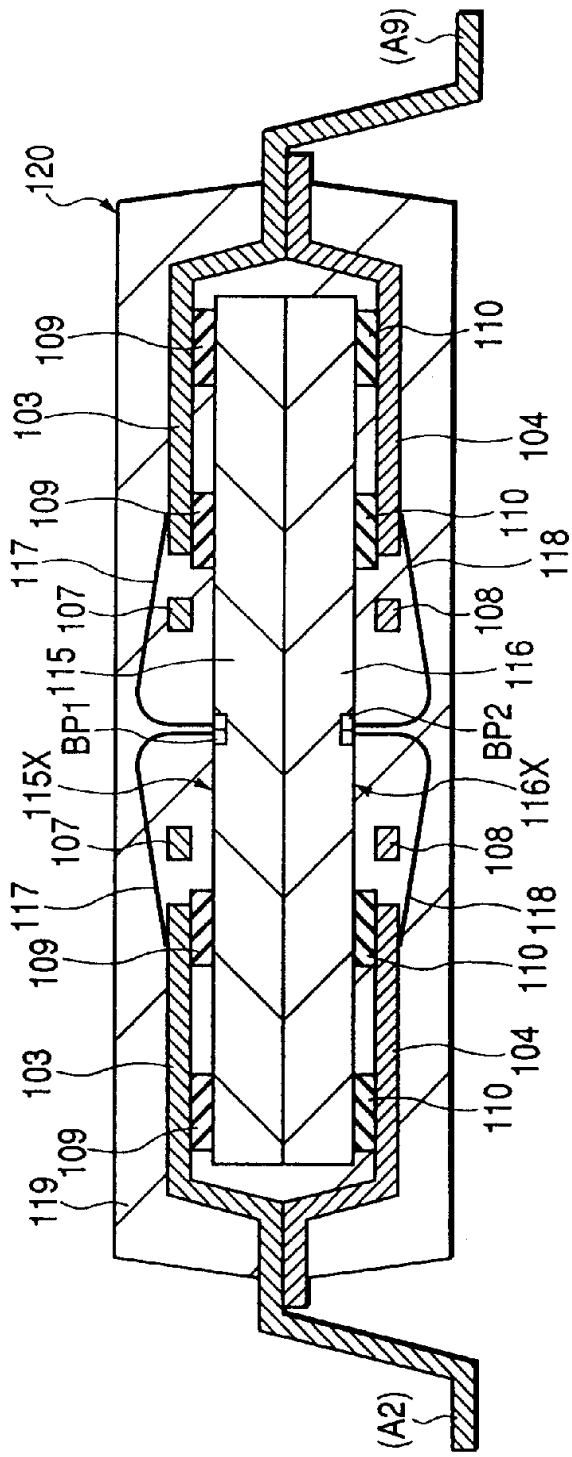


图 29

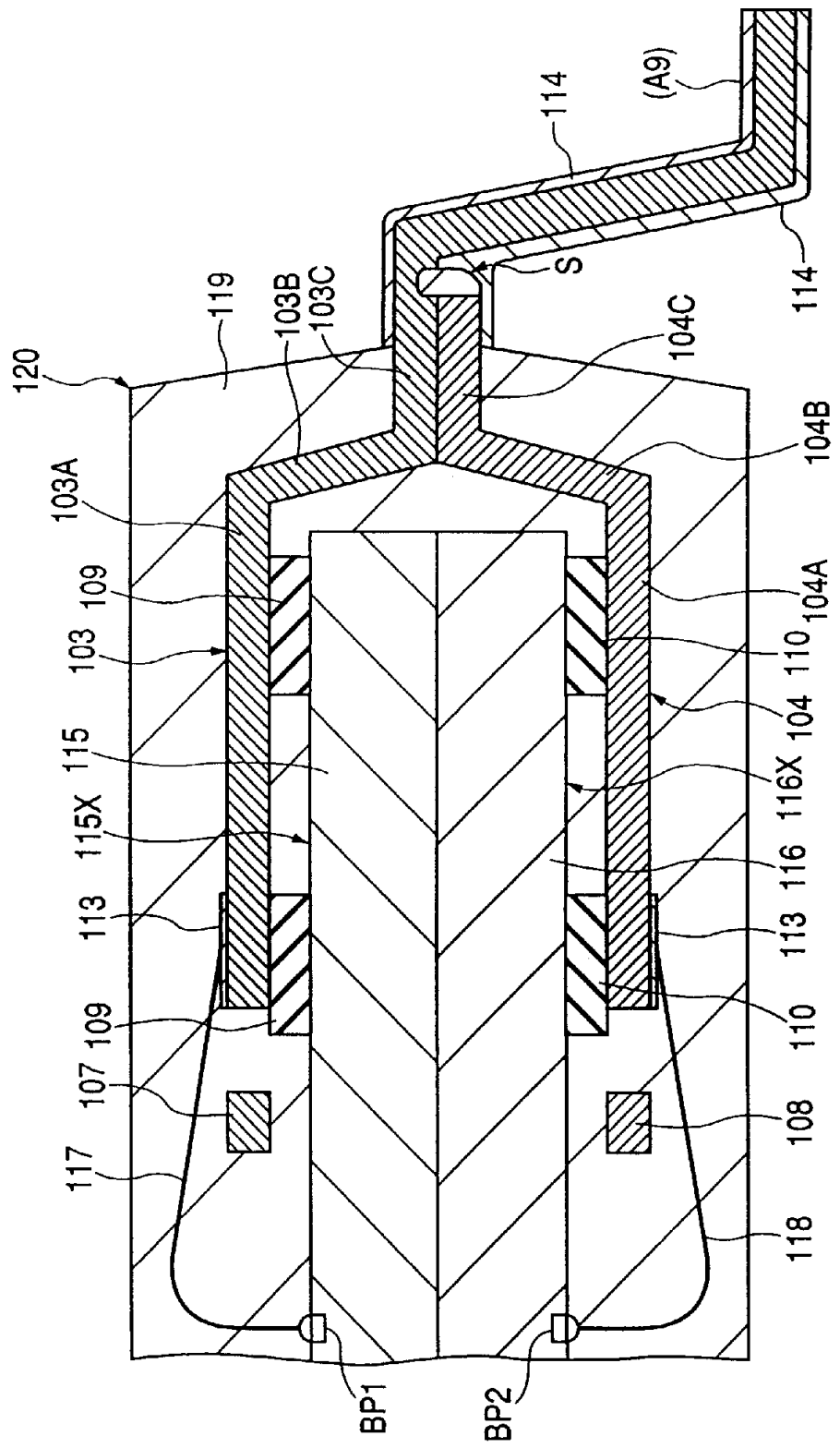


图 30

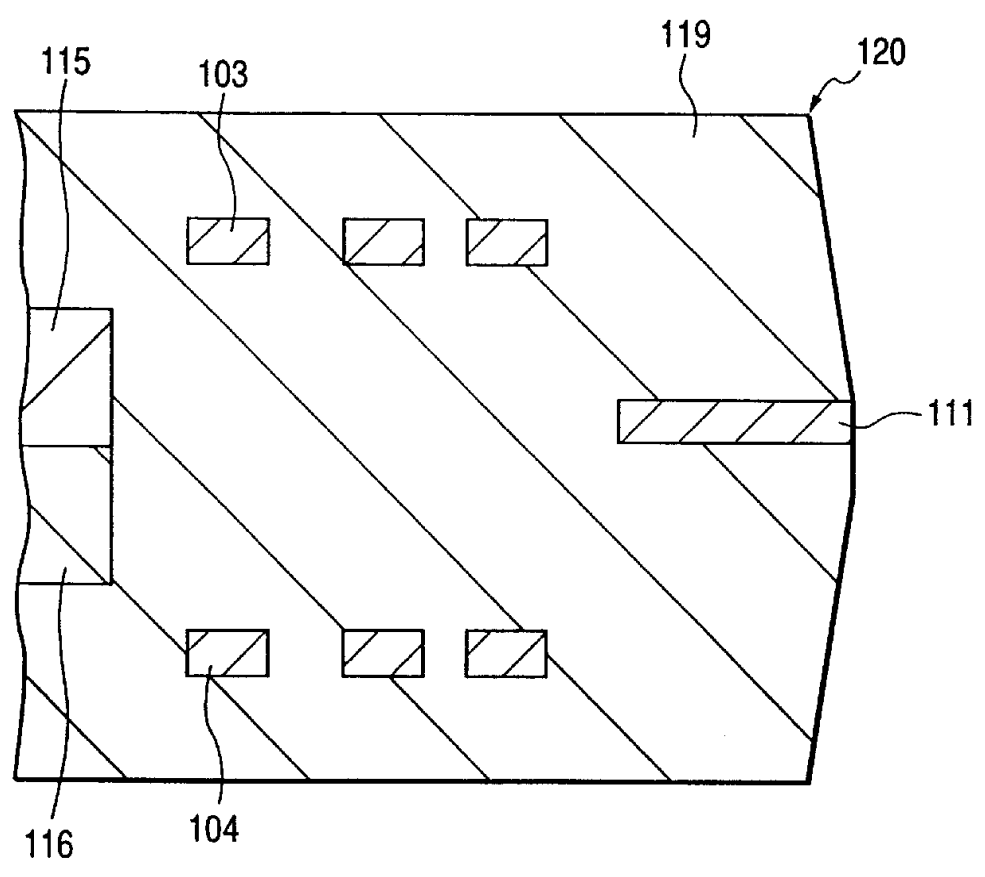


图 31

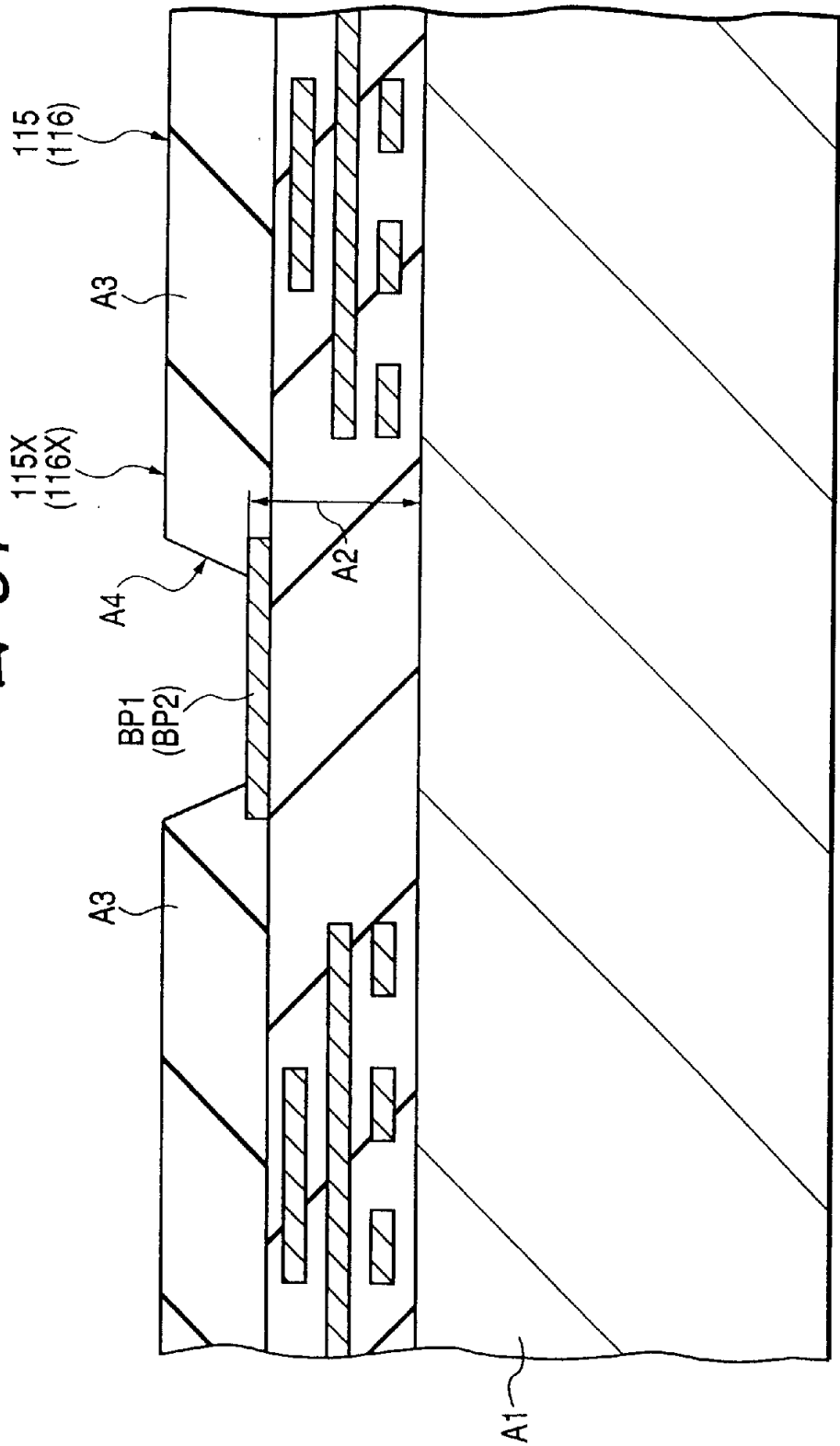


图 32

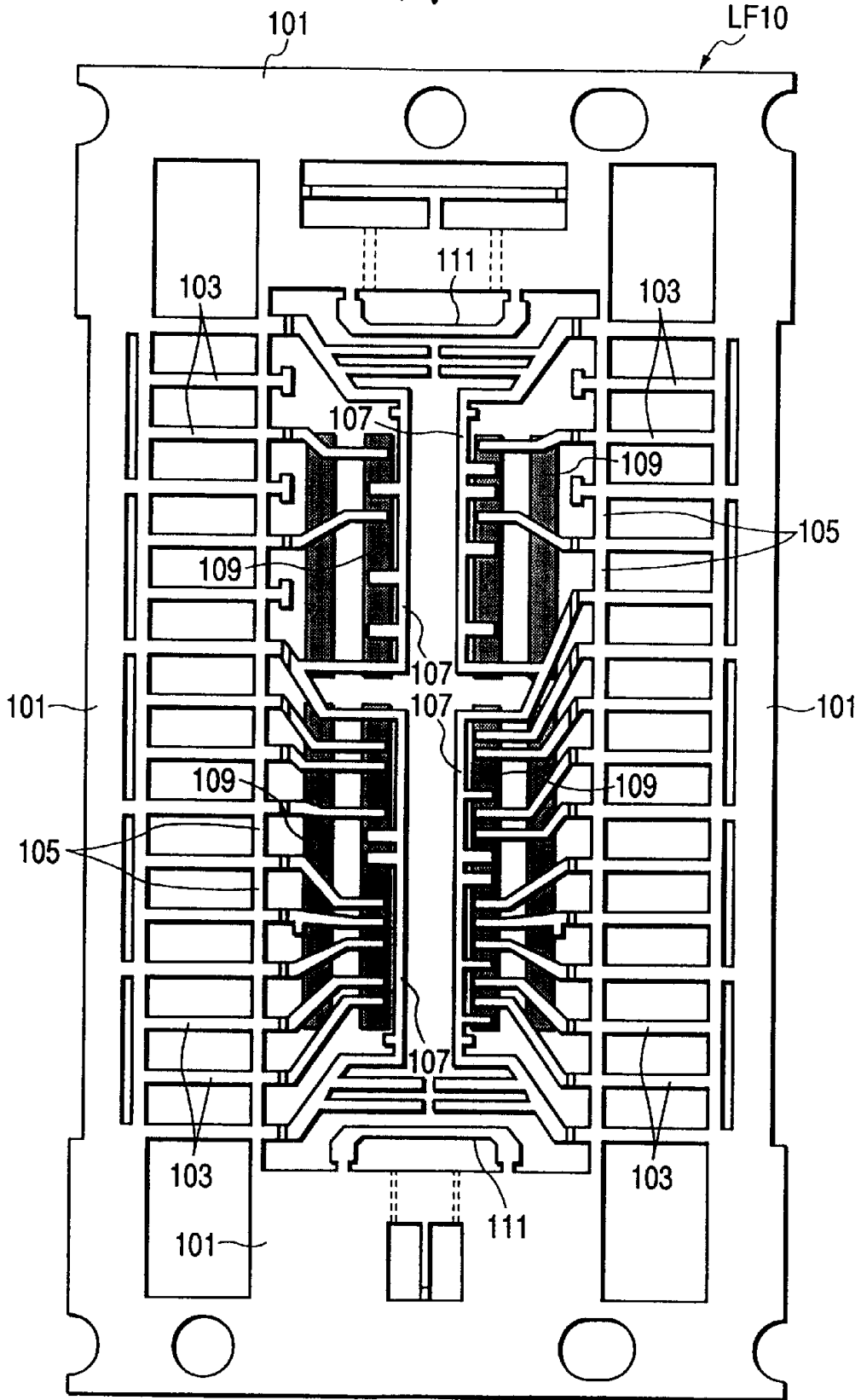


图 33

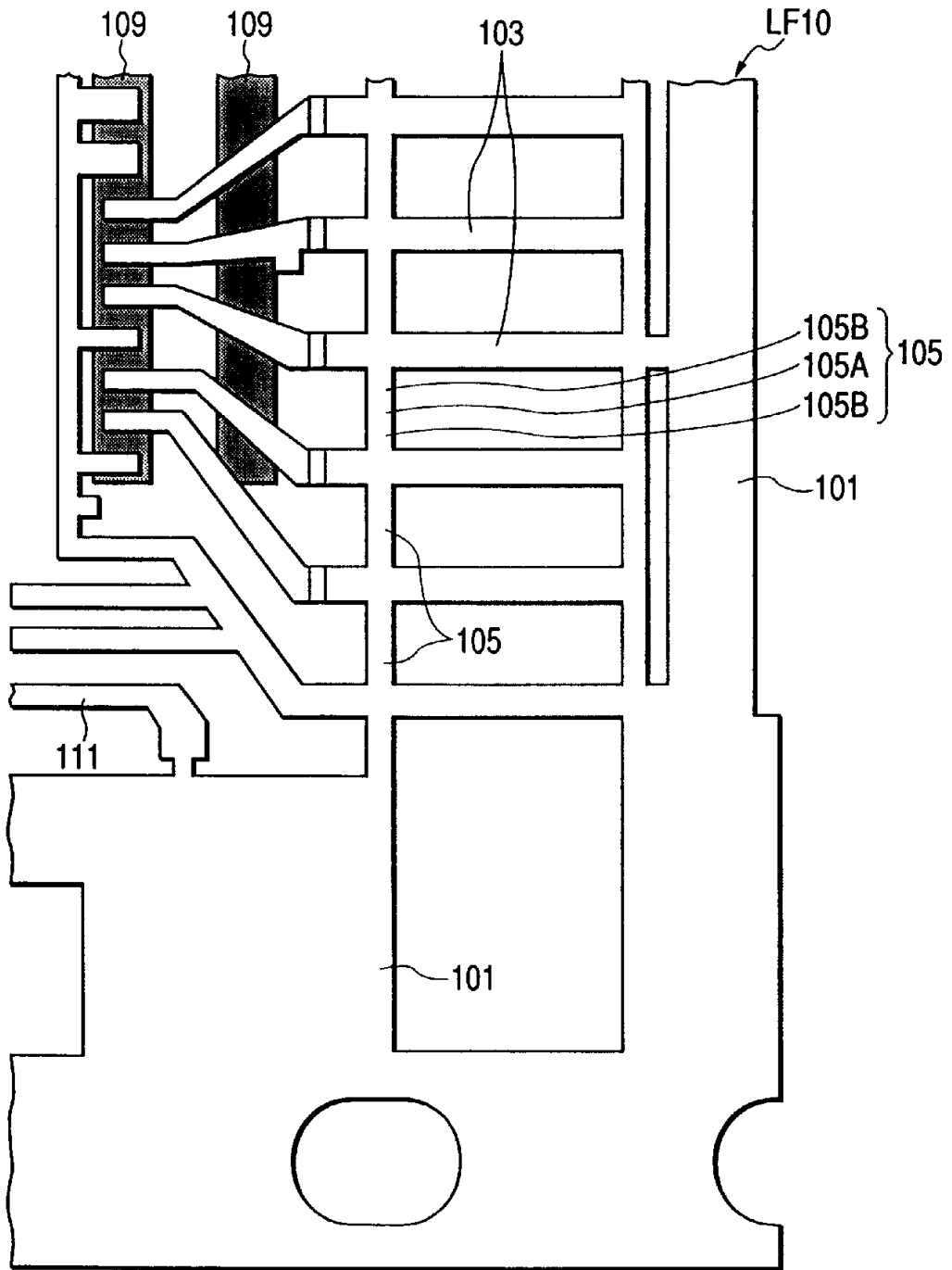


图 35

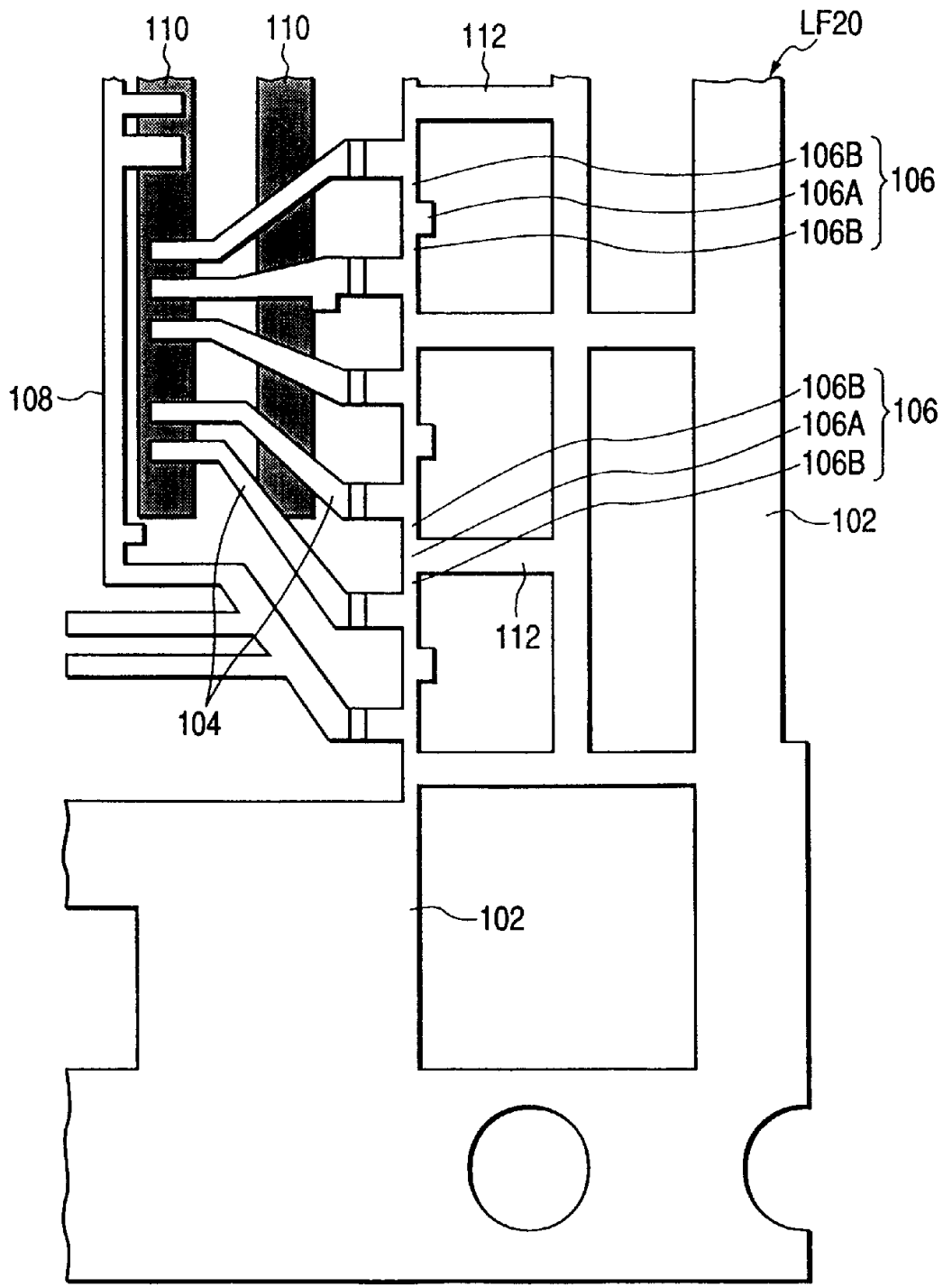


图 37

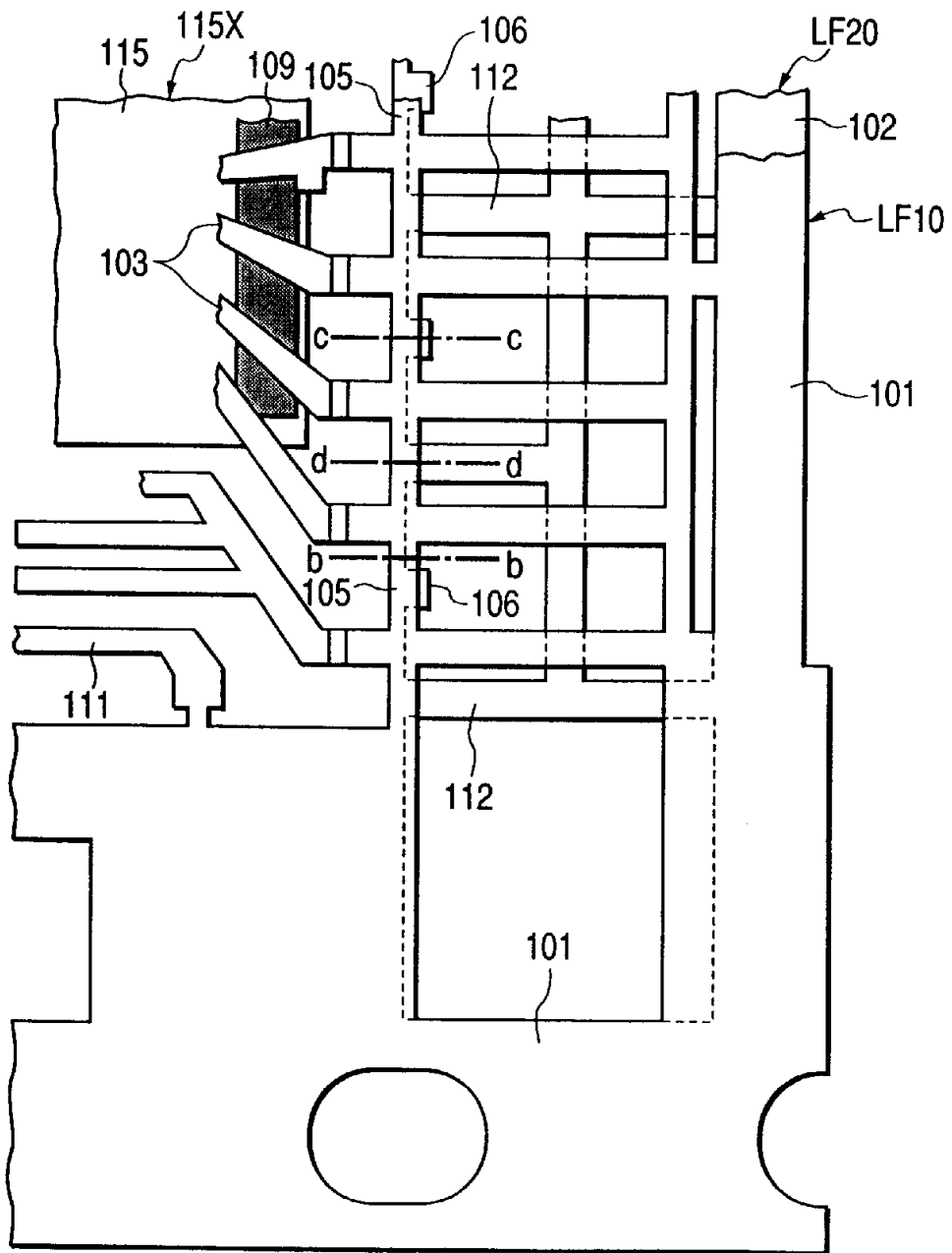


图 38

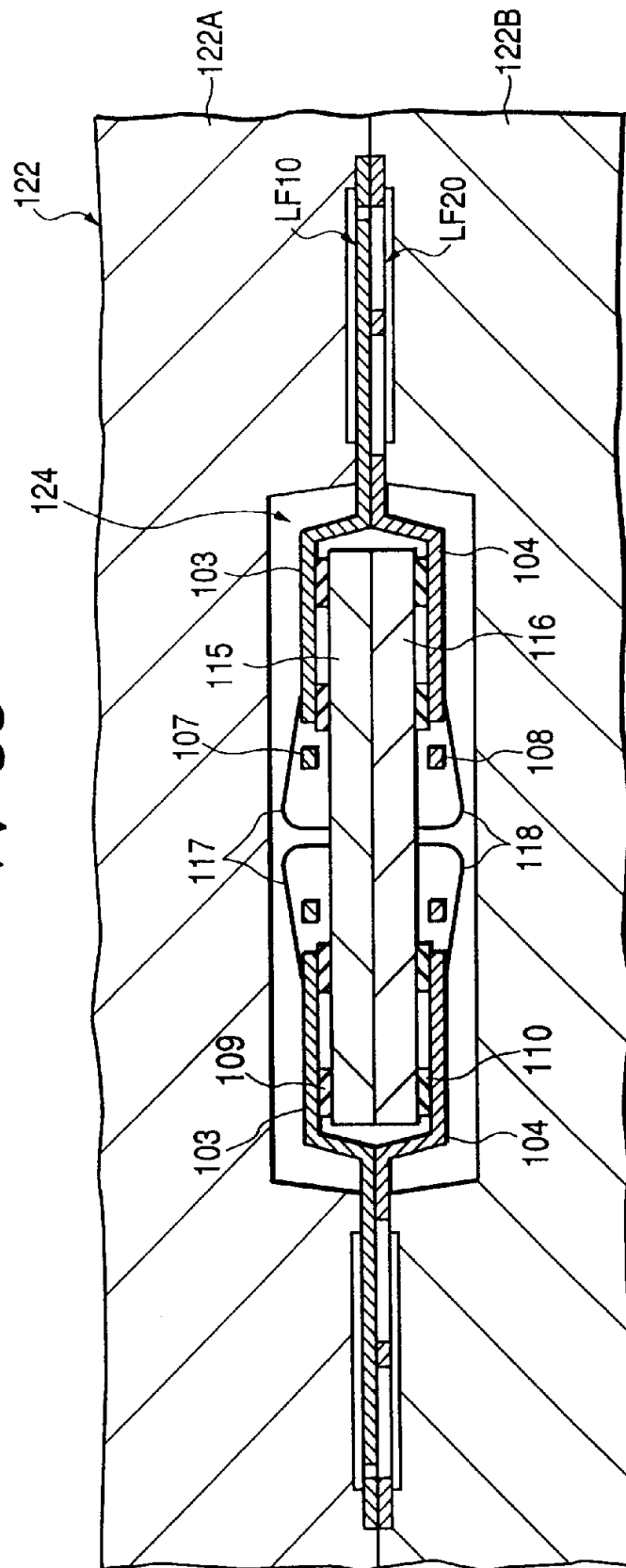


图 39

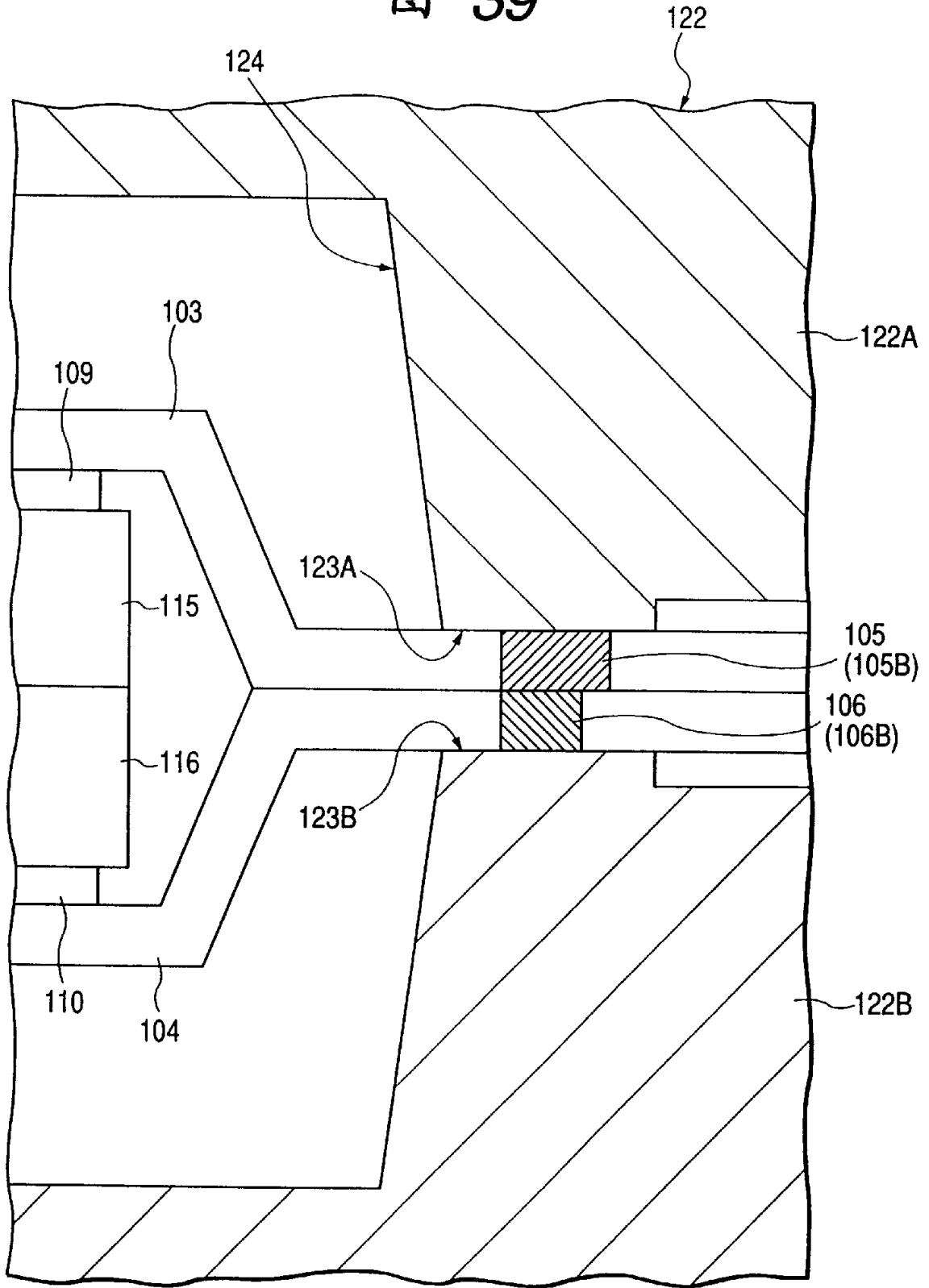


图 40

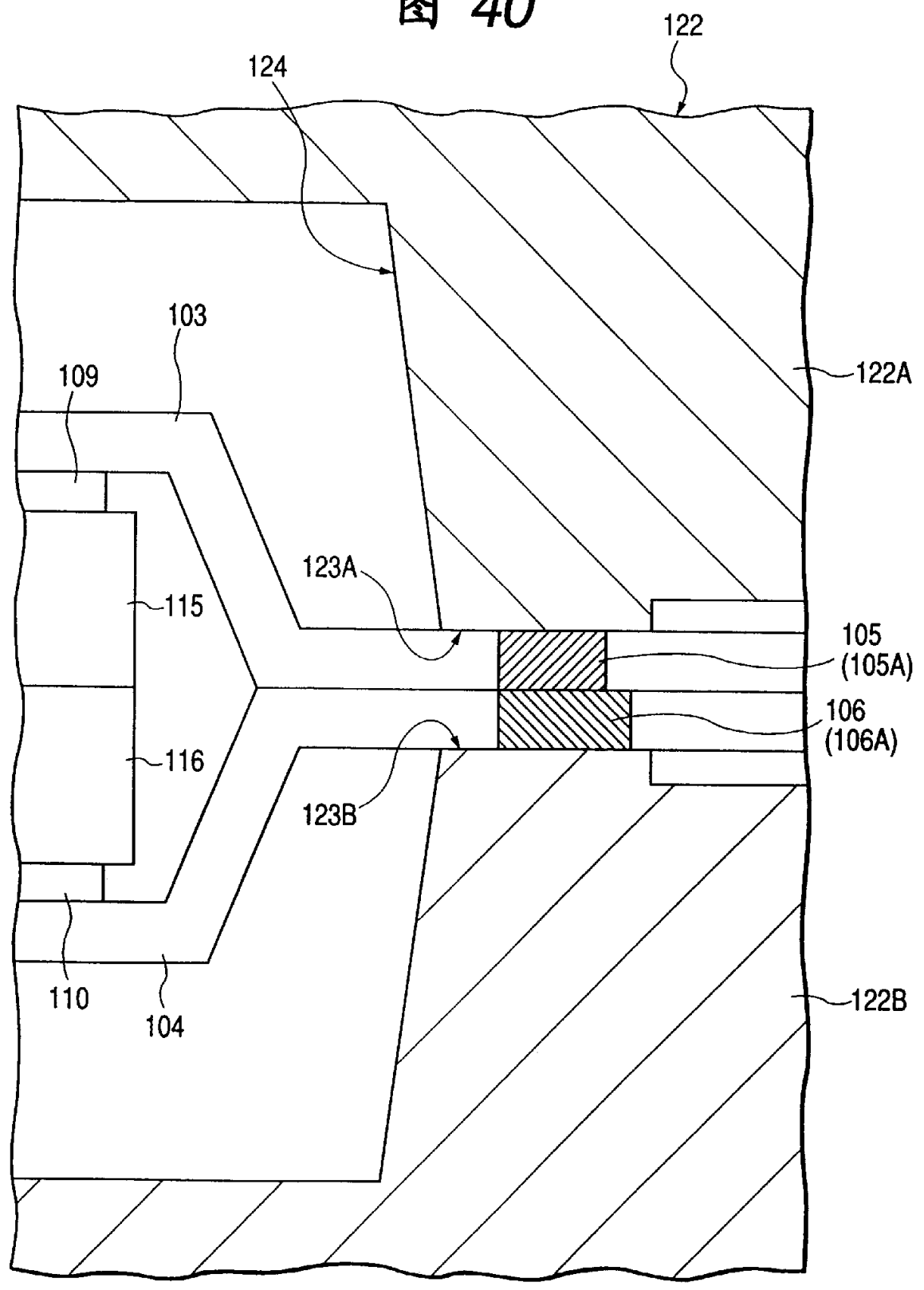


图 41

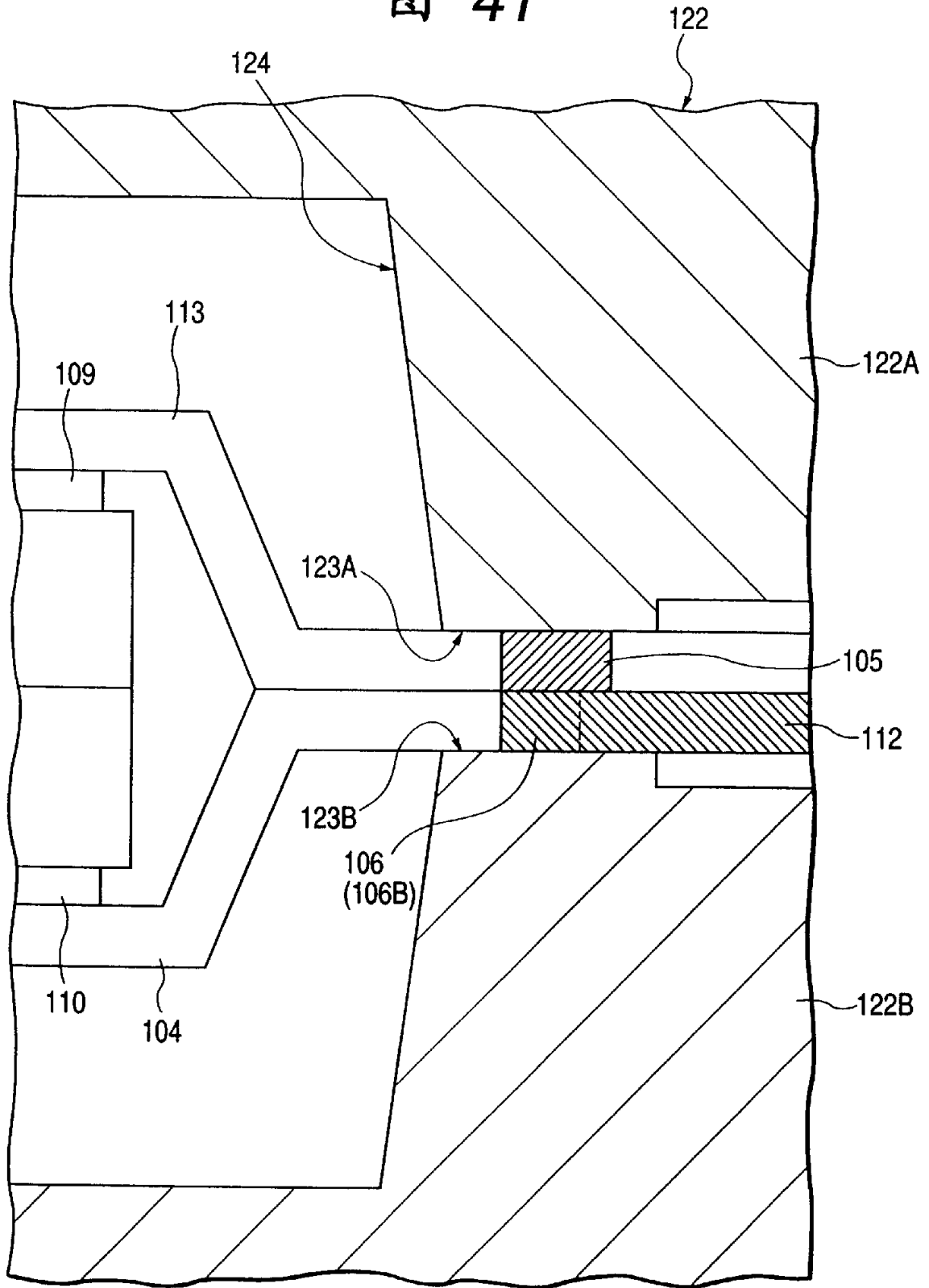


图 42

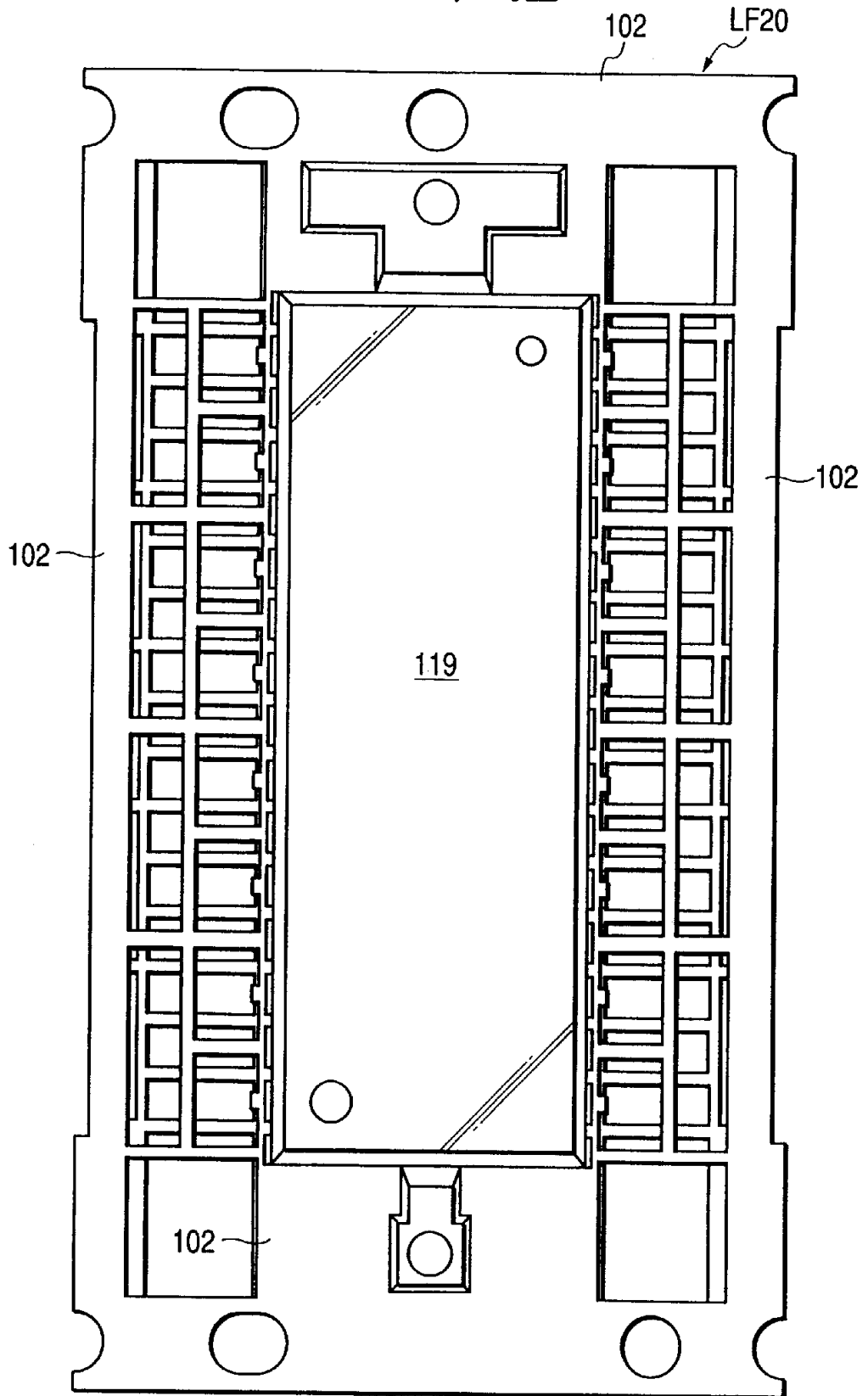


图 43

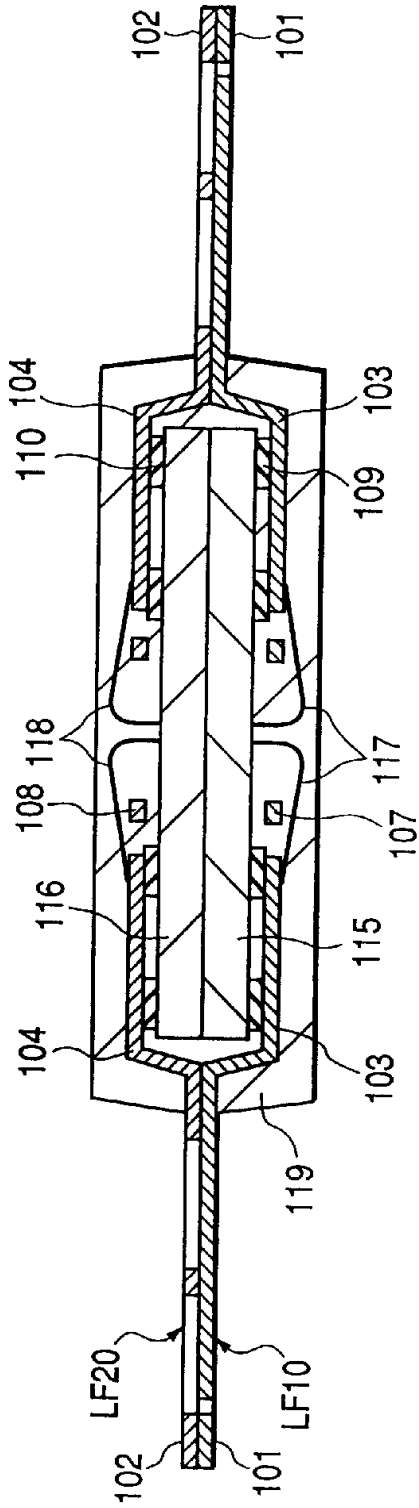


图 44

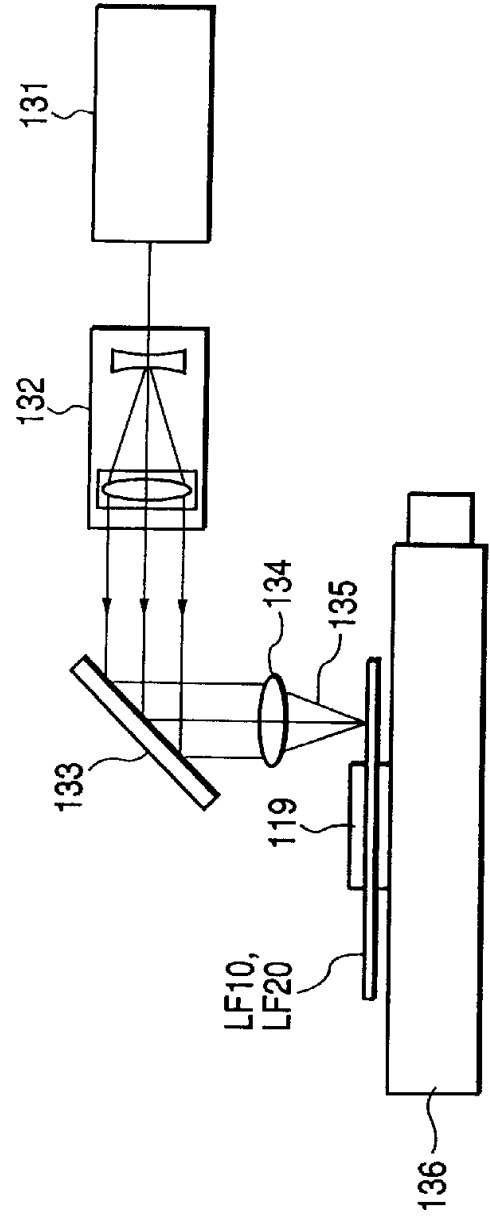


图 45

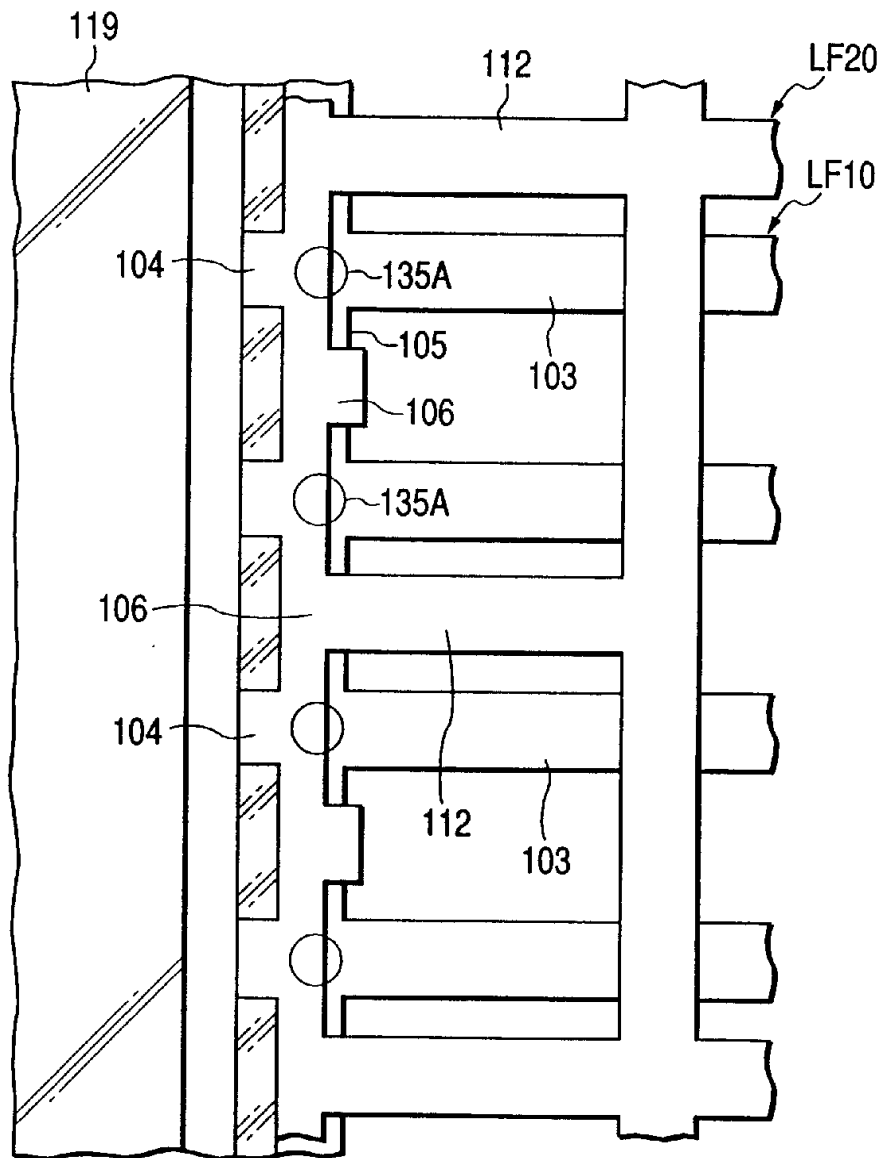


图 46

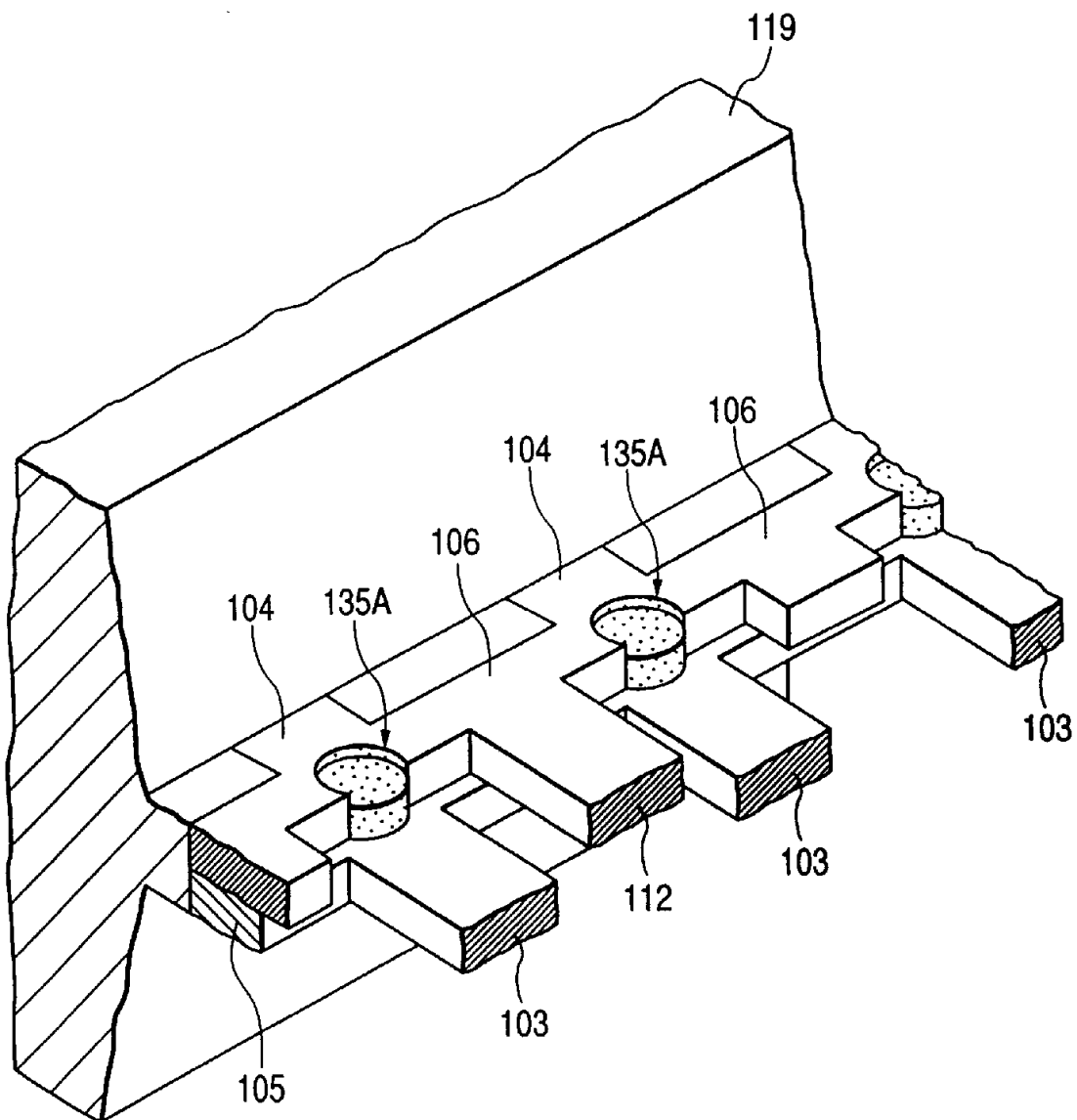


图 47

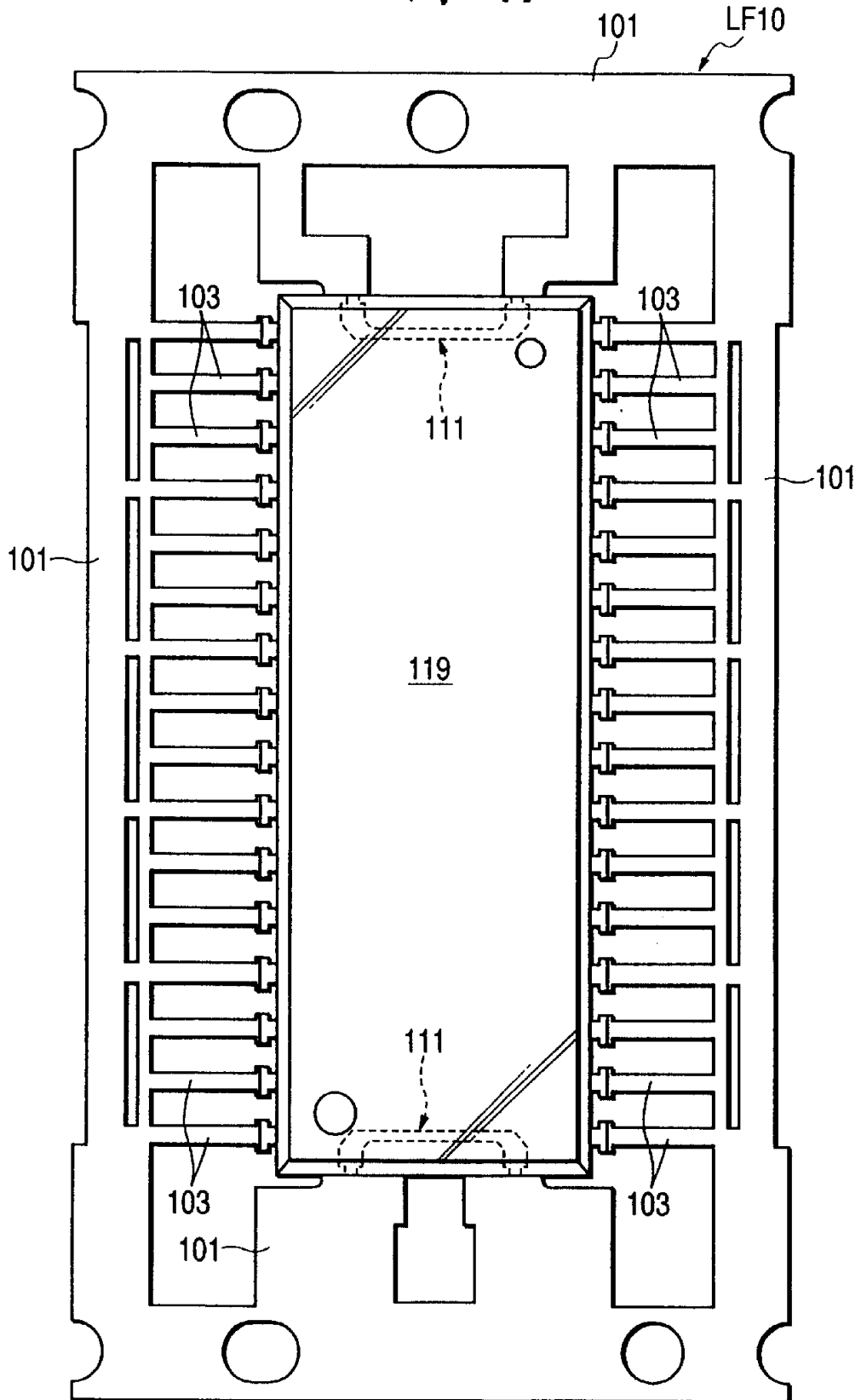


图 48

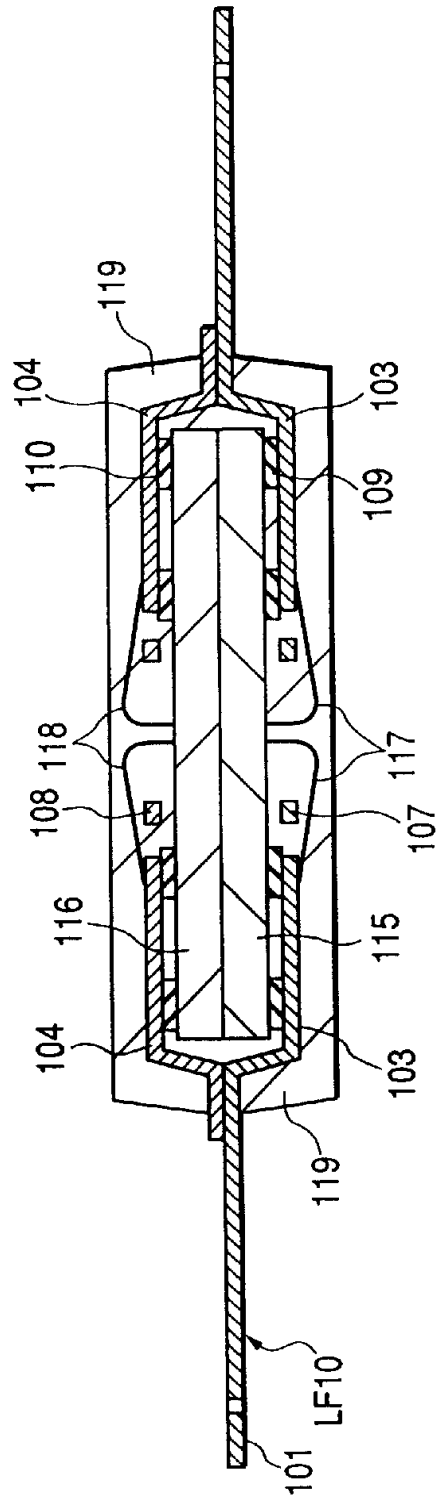


图 49

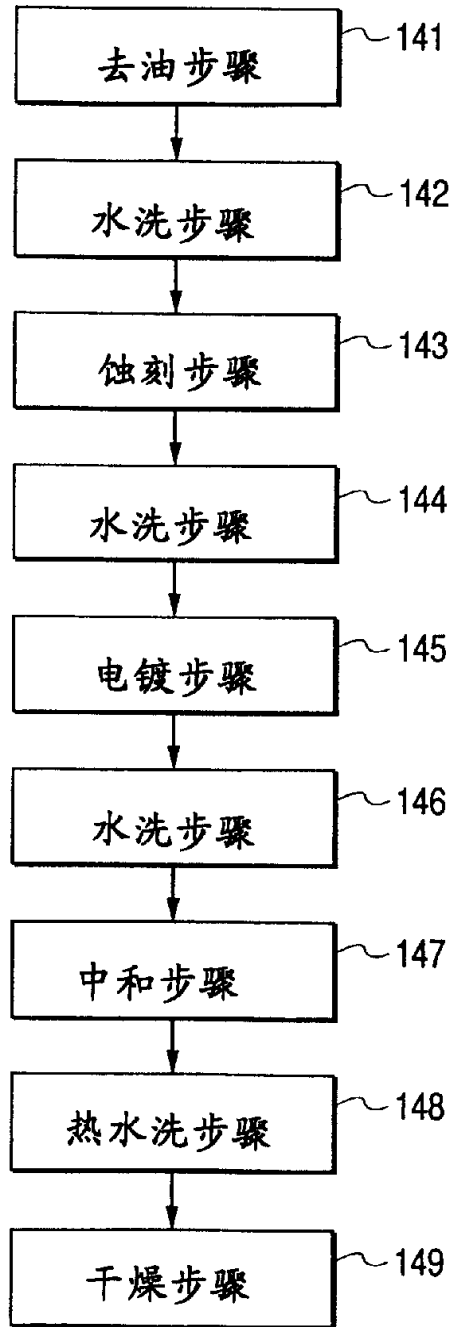


图 50

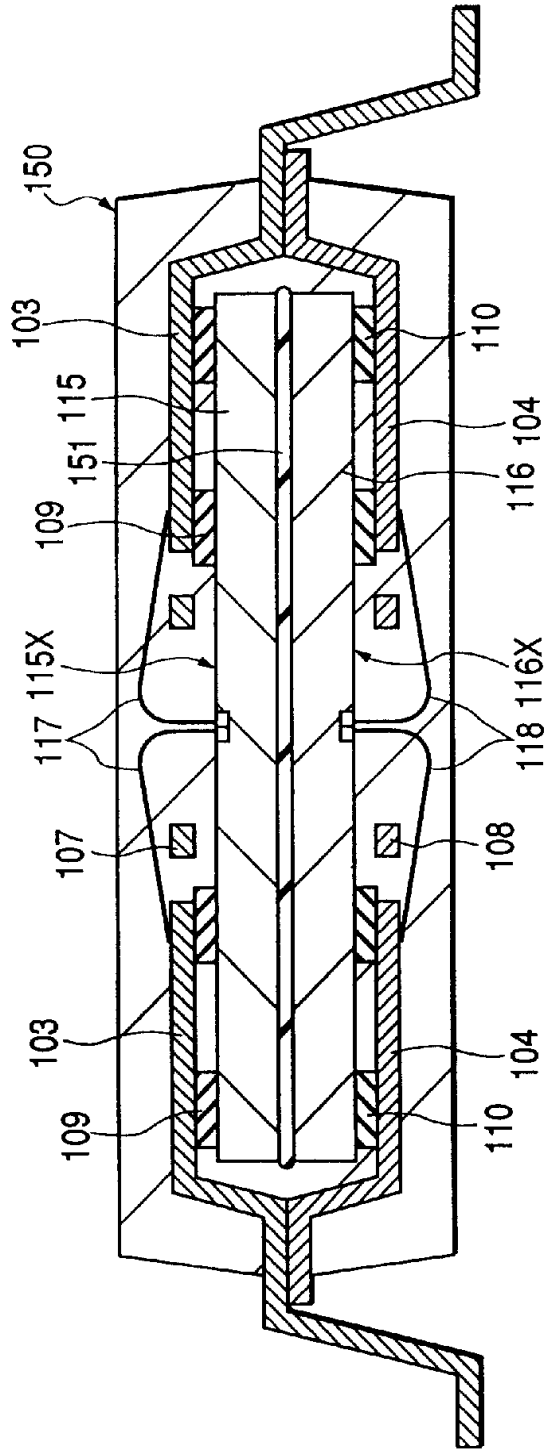


图 51(A)

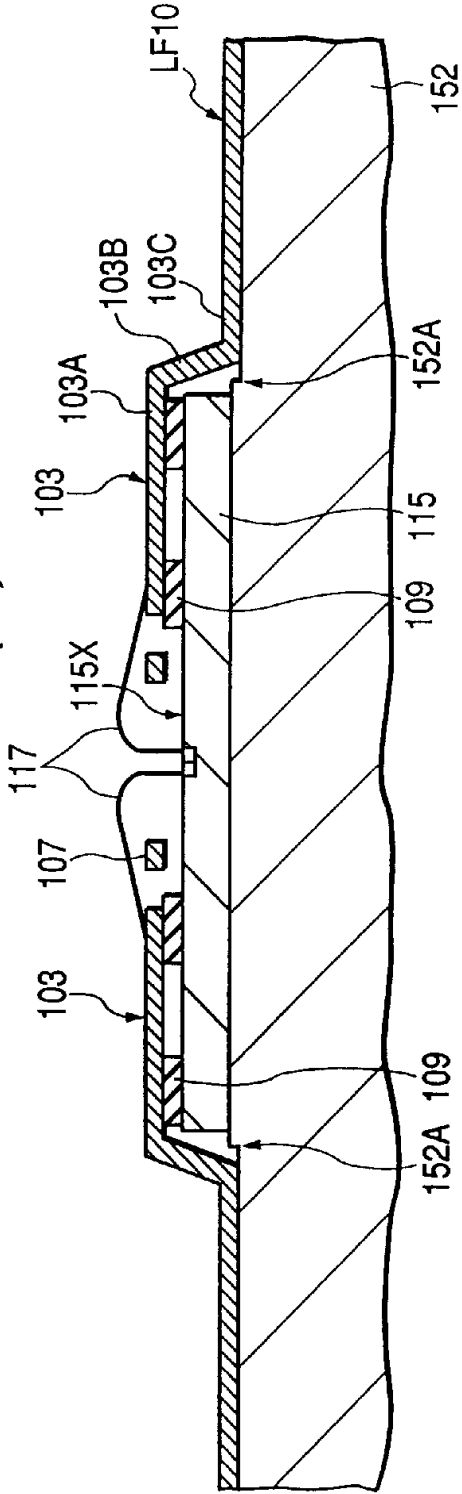


图 51(B)

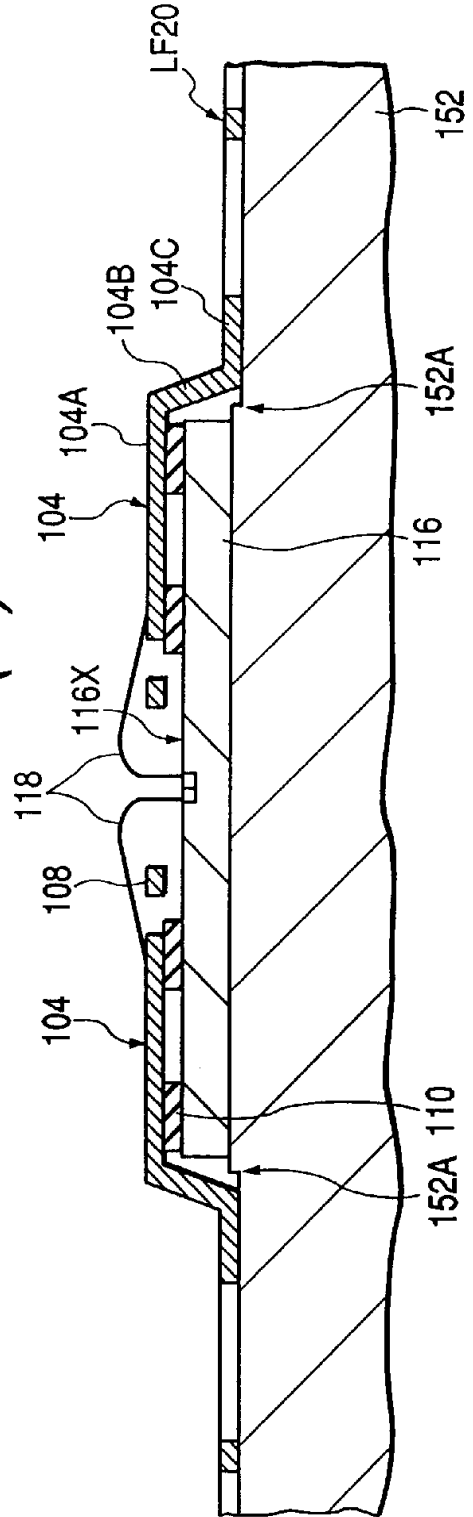


图 52

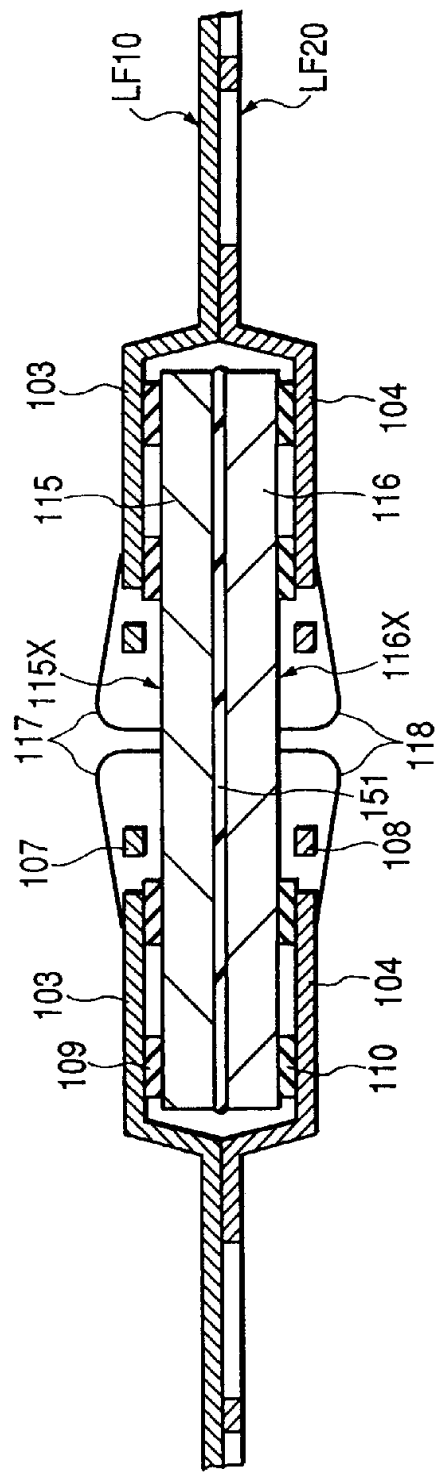


图 56

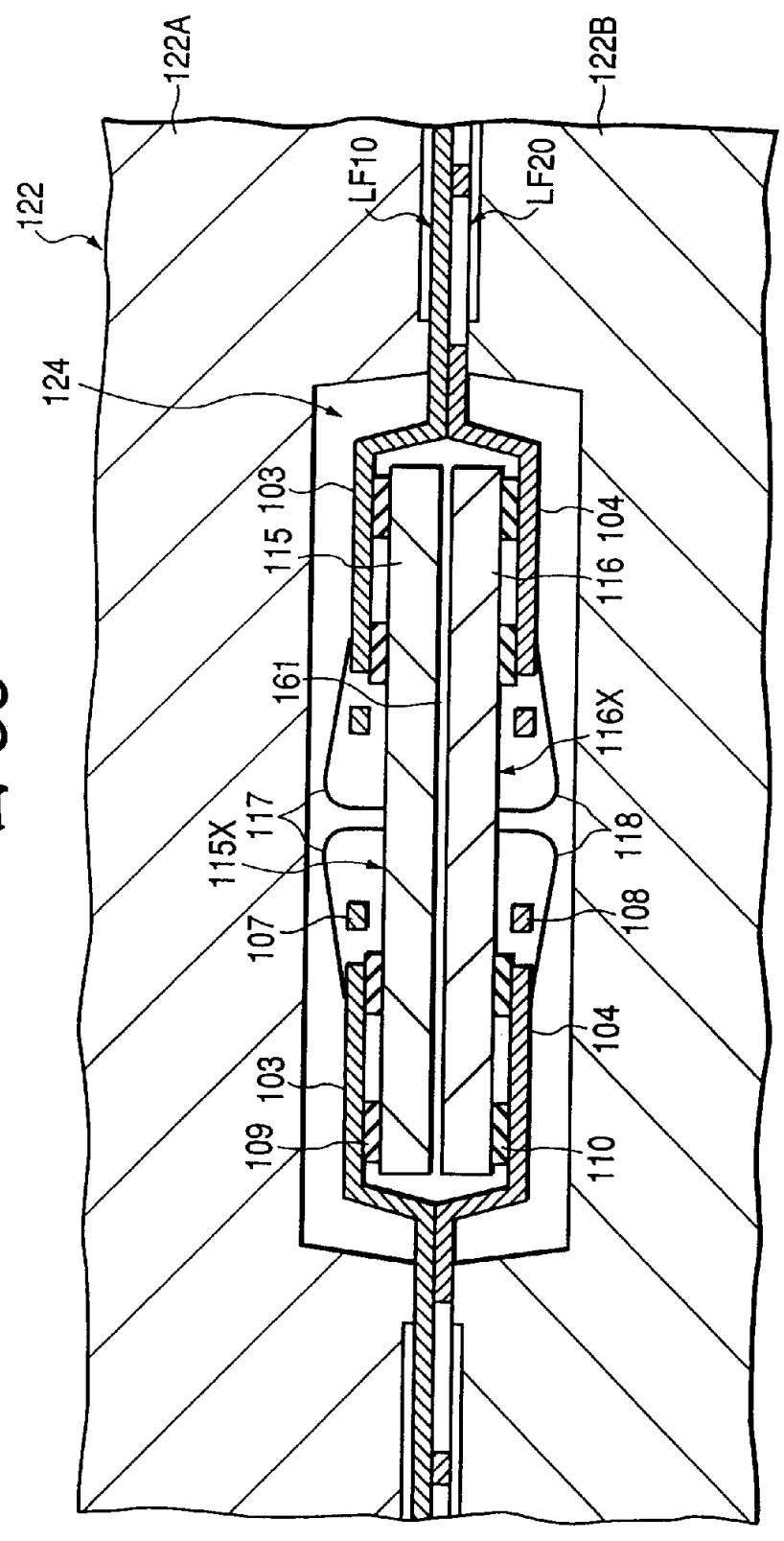


图 57

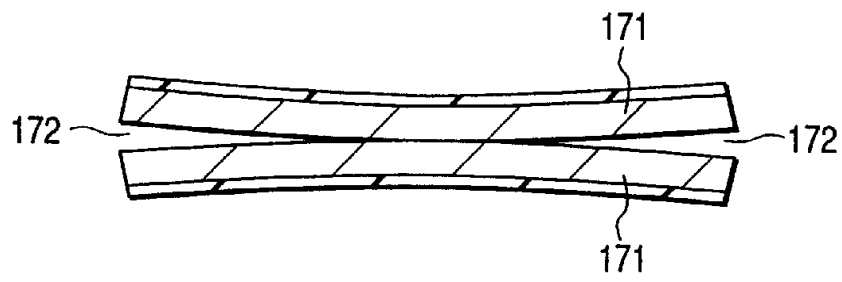


图 58

