



(21)申請案號：101123254 (22)申請日：中華民國 101 (2012) 年 06 月 28 日

(51)Int. Cl. : **H03H11/06 (2006.01)**

(71)申請人：盛群半導體股份有限公司 (中華民國)HOLTEK SEMICONDUCTOR INC. (TW)  
新竹市科學園區研新二路3號

(72)發明人：侯粵梅 HOW, YUEHMEI(TW)；楊志偉 YANG, CHIHWEI(TW)；黃全興 HUANG, QUAN XING (TW)

(74)代理人：詹銘文；葉璟宗

(56)參考文獻：

US 5162758

US 5355098

US 5796312

Mukhanov, O.A.; Gupta, D.; Kadin, A.M.; Semenov, V.K.,

"Superconductor analog-to-digital converters," Proceedings of the IEEE, vol.92, no.10, pp.1564,1584, Oct. 2004.

Tamtrakarn, A.; Ishikuro, H.; Ishida, K.; Takamiya, M.; Sakurai, T., "A 1-V 299/spl mu/W Flashing UWB Transceiver Based on Double Thresholding Scheme," VLSI Circuits, 2006. Digest of Technical Papers. 2006 Symposium on, vol., no., pp.202,203, 0-0 0.

Seulki Lee; Yoo, J.; Hoi-Jun Yoo, "A 200-Mbps 0.02-nJ/b Dual-Mode Inductive Coupling Transceiver for cm-Range Multimedia Application," Circuits and Systems I: Regular Papers, IEEE Transactions on, vol.56, no.5, pp.1063,1072, May 2009.

Se-Joong Lee; Jin-Ho Han; Seung-Ho Hank; Joe-Ho Lee; Jung-Su Kim; Min-Kyu Je; Hoi-Jun Yoo, "One chip-low power digital-TCXO with sub-ppm accuracy," Circuits and Systems, 2000. Proceedings. ISCAS 2000 Geneva. The 2000 IEEE International Symposium on, vol.3, no., pp.17,20 vol.3, 2000.

Yoo, J.; Seulki Lee; Hoi-Jun Yoo, "A 1.12 pJ/b Inductive Transceiver With a Fault-Tolerant Network Switch for Multi-Layer Wearable Body Area Network Applications," Solid-State Circuits, IEEE Journal of, vol.44, no.11, pp.2999,3010, Nov. 2009.

Guermendi, D.; Gambini, S.; Rabaey, J., "A 1 V 250 KPPS 90 NM CMOS pulse based transceiver for CM-range wireless communication," Solid State Circuits Conference, 2007. ESSCIRC 2007. 33rd European, vol., no., pp.135,138, 11-13 Sept. 2007.

Zhang, Y.M.; Dubash, N.; Ghoshal, U.; Char, K., "High-T/sub c/superconductor oversampled delta modulator for analog-to-digital converters," Applied Superconductivity, IEEE Transactions on, vol.7, no.2, pp.2292,2295, June 1997.

審查人員：鄭凱旭

申請專利範圍項數：15 項 圖式數：4 共 25 頁

(54)名稱

晶片內振盪裝置

OSCILLATOR APPARATUS EMBEDDED IN CHIP

(57)摘要

一種晶片內振盪裝置，包括選擇器、振盪電路、控制電路以及儲存器。選擇器依據控制信號選擇輸出外部輸入資料或儲存資料以作為選中資料。振盪電路接收選中資料並產生振盪輸出信號。振盪電路依據選中資料調整振盪輸出信號的頻率。控制電路接收測試模式啟動信號並依據測試模式啟動信號產生控制信號。儲存器用以提供儲存資料。其中，控制電路更產生資料寫入命令，並藉由資料寫入命令將外部輸入資料寫入至儲存器。

An oscillator apparatus embedded in a chip is disclosed. The oscillator apparatus includes a selector, an oscillator circuit, a control circuit and a storage circuit. The selector selects an external input data or a storage data to generate a selected data. The oscillator circuit receives the selected data and generates and controls a frequency of an oscillation output signal accordingly. The control circuit receives a test mode enable signal and generates a control signal accordingly. The storage circuit is used to provide the storage data. The control circuit further generates a data write-in command, and the external input data is written into the storage circuit according to the data write-in command.

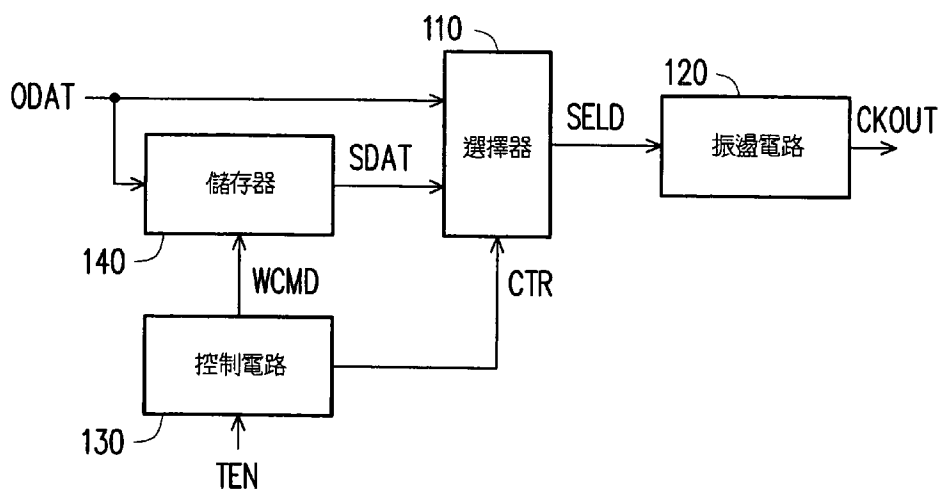


圖 1

100

100 . . . 晶片內振盪裝置

110 . . . 選擇器

120 . . . 振盪電路

130 . . . 控制電路

140 . . . 儲存器

CTR . . . 控制信號

ODAT . . . 外部輸入資料

SDAT . . . 儲存資料

SELD . . . 選中資料

CKOUT . . . 振盪輸出信號

TEN . . . 測試模式啟動信號

WCMD . . . 資料寫入命令

**發明專利說明書**

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101123254

※申請日：101.6.28

※IPC 分類：H03H 1/06 (2006.01)

**一、發明名稱：**晶片內振盪裝置 / OSCILLATOR APPARATUS  
EMBEDDED IN CHIP**二、中文發明摘要：**

一種晶片內振盪裝置，包括選擇器、振盪電路、控制電路以及儲存器。選擇器依據控制信號選擇輸出外部輸入資料或儲存資料以作為選中資料。振盪電路接收選中資料並產生振盪輸出信號。振盪電路依據選中資料調整振盪輸出信號的頻率。控制電路接收測試模式啟動信號並依據測試模式啟動信號產生控制信號。儲存器用以提供儲存資料。其中，控制電路更產生資料寫入命令，並藉由資料寫入命令將外部輸入資料寫入至儲存器。

**三、英文發明摘要：**

An oscillator apparatus embedded in a chip is disclosed. The oscillator apparatus includes a selector, an oscillator circuit, a control circuit and a storage circuit. The selector selects an external input data or a storage data to generate a selected data. The oscillator circuit receives the selected

(19.0528)

data and generates and controls a frequency of an oscillation output signal accordingly. The control circuit receives a test mode enable signal and generates a control signal accordingly. The storage circuit is used to provide the storage data. The control circuit further generates a data write-in command, and the external input data is written into the storage circuit according to the data write-in command.

#### 四、指定代表圖：

(一) 本案之指定代表圖：圖 1

(二) 本代表圖之元件符號簡單說明：

100：晶片內振盪裝置

110：選擇器

120：振盪電路

130：控制電路

140：儲存器

CTR：控制信號

ODAT：外部輸入資料

SDAT：儲存資料

SELD：選中資料

CKOUT：振盪輸出信號

TEN：測試模式啟動信號

WCMD：資料寫入命令

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明是有關於一種晶片內振盪裝置，且特別是有關於一種可調整並設定所產生的振盪輸出信號的頻率的晶片內振盪裝置。

### 【先前技術】

在習知的積體電路中，在關於晶片內的振盪電路所產生的振盪輸出信號的頻率的調整動作，通常是在晶片被封裝前就透過晶圓級(Chip Probing, CP)的測試動作來完成。但是，由於晶片的封裝過程中，由於晶片接腳上因晶片封裝所增加的寄生電阻、寄生電容以及寄生電感效應的影響，晶片在被封裝後，其內部的振盪電路所產生的振盪輸出信號的頻率會產生一定程度的漂移。

值得注意的是，上述的振盪輸出信號的頻率漂移並沒有一個固定的趨勢。因此，並沒有辦法透過簡單的補償方式來對已經完成封裝的晶片的內建振盪電路所產生的振盪輸出信號的頻率進行補償的動作。也因此，在習知技術中，晶片常會因為封裝而造成內建振盪電路所產生的振盪輸出信號的頻率超出規格，而造成良率下降的現象。

### 【發明內容】

本發明提供一種晶片內振盪裝置，在晶片完成封裝後，可有效進行所產生的振盪輸出信號的頻率進行調整。

本發明提出一種晶片內振盪裝置，包括選擇器、振盪電路、控制電路以及儲存器。選擇器依據控制信號選擇輸出外部輸入資料或儲存資料以作為選中資料。振盪電路耦接選擇器，振盪電路接收選中資料並產生振盪輸出信號。其中，振盪電路依據選中資料調整振盪輸出信號的頻率。控制電路耦接選擇器。控制電路接收測試模式啟動信號並依據測試模式啟動信號產生控制信號。儲存器耦接控制器以及選擇器，用以提供儲存資料。其中，控制電路更產生資料寫入命令，並藉由資料寫入命令將外部輸入資料寫入至儲存器。

在本發明之一實施例中，上述之控制電路更接收讀取命令，並依據讀取命令讀取儲存器中的儲存資料。

在本發明之一實施例中，上述之測試模式啟動信號指示測試動作被啟動時，控制電路產生控制信號使選擇器選擇輸出外部輸入資料作為選中資料。

在本發明之一實施例中，其中晶片內振盪裝置更包括內部電路。內部電路耦接控制電路以及振盪電路。內部電路依據外部指令以產生測試模式啟動信號。內部電路並在當振盪輸出信號的頻率進入預設規格的頻率範圍時，使控制電路產生資料寫入命令以將外部輸入資料寫入至儲存器。

在本發明之一實施例中，上述之振盪電路包括電流源、第一充電電路、第二充電電路以及輸出信號產生電路。電流源提供充電電流。第一充電電路及第二充電電路耦接

該電流源，其中，第一充電電路及第二充電電路交替接收充電電流以進行充電動作，並藉以分別產生第一充電電壓及第二充電電壓。輸出信號產生電路耦接第一充電電路以及第二充電電路，接收第一及第二充電電壓以及預設電壓。輸出信號產生電路針對預設電壓與第一及第二充電電壓進行比較並藉以設定振盪輸出信號的邏輯準位。

在本發明之一實施例中，上述之電流源接收並依據選中資料以調整充電電流的電流值。

在本發明之一實施例中，上述之振盪電路更包括參考電流源。參考電流源耦接電流源，並依據參考電壓以產生參考電流，以提供至電流源以使電流源依據鏡射參考電流以產生充電電流。

在本發明之一實施例中，上述之振盪電路更包括電壓產生器。電壓產生器耦接參考電流源，用以依據選中資料來產生參考電壓。

在本發明之一實施例中，上述之電壓產生器更耦接至輸出信號產生電路。電壓產生器產生預設電壓以提供至輸出信號產生電路。

在本發明之一實施例中，上述之第一充電電路包括第一開關、第一可變電容以及第二開關。第一開關的第一端耦接至電流源。第一開關受控於開關控制信號以導通或斷開。第一可變電容串接在第一開關的第二端以及參考接地電壓間。第二開關同樣串接在第一開關的第二端以及參考接地電壓間。第二開關受控於開關控制信號以導通或斷

開。其中，第一及第二開關的導通及斷開動作相反。

在本發明之一實施例中，上述之第二充電電路包括第三開關、第二可變電容以及第四開關。第三開關的第一端耦接至電流源，第三開關受控於開關控制信號以導通或斷開。第二可變電容串接在第三開關的第二端以及參考接地電壓間。第四開關與第二可變電容並連，第四開關受控於開關控制信號以導通或斷開。其中，第三及第四開關的導通及斷開動作相反，且第三及第一開關的導通及斷開動作相反。

在本發明之一實施例中，上述之第一可變電容以及第二可變電容的至少其中之一的電容值依據選中資料而改變。

在本發明之一實施例中，上述之輸出信號產生電路提供振盪輸出信號以作為開關控制信號。

在本發明之一實施例中，上述之輸出信號產生電路包括第一比較器、第二比較器以及 SR 閘鎖器。第一比較器的一輸入端接收預設電壓，其另一輸入端接收第一充電電壓。第二比較器的一輸入端接收預設電壓，其另一輸入端接收第二充電電壓。SR 閘鎖器具有設定端、重置端以及輸出端，其設定端耦接至第一比較器的輸出端，SR 閘鎖器的重置端耦接至第二比較器的輸出端，SR 閘鎖器的輸出端產生振盪輸出信號。

在本發明之一實施例中，上述之儲存器為非揮發性記憶體。



基於上述，本發明利用選擇器來接收外部輸入資料以調整振盪電路所產生的振盪輸出信號的頻率，並在振盪輸出信號的頻率符合設計所需的規格時，將對應的外部輸入資料寫入儲存器中。再透過選擇器改選用儲存器中的儲存資料以設定振盪電路所產生的振盪輸出信號的頻率。如此一來，振盪輸出信號的頻率可以有效的被控制在符合預設規格的範圍中，提升晶片的生產良率。

為讓本發明之上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

#### 【實施方式】

請參照圖 1，圖 1 繪示本發明一實施例的晶片內振盪裝置 100 的示意圖。晶片內振盪裝置 100 包括選擇器 110、振盪電路 120、控制電路 130 以及儲存器 140。選擇器 110 依據控制信號 CTR 選擇輸出外部輸入資料 ODAT 或儲存資料 SDAT 以作為選中資料 SELD。其中，外部輸入資料 ODAT 可以是在晶片的測試模式被啟動時，由晶片外部所輸入的資料。也就是說，外部輸入資料 ODAT 可以藉由選擇器 110 在晶片的測試模式被啟動時作為選中資料 SELD 被傳送至振盪電路 120。而振盪電路 120 則依據所接受的選中資料 SELD 而改變其所產生的振盪輸出信號 CKOUT 的頻率。因此，在測試模式被啟動時，透過對晶片輸入多種不同的數值的外部輸入資料 ODAT，可以測出振盪電路 120 所產生的振盪輸出信號 CKOUT 的頻率與選中資料

SELD 間的對應關係。

另外，儲存資料 SDAT 則是由儲存器 140 所提供，選擇器 110 在晶片的測試模式被關閉時選擇儲存資料 SDAT 作為選中資料 SELD 被傳送至振盪電路 120。也就是說，在晶片的測試模式被關閉時(也就是晶片處於正常模式時)，選擇器 110 會提供儲存資料 SDAT 以作為選中資料 SELD 來使振盪電路 120 產生振盪輸出信號 CKOUT。

控制電路 130 耦接至選擇器 110 以及儲存器 140。控制電路 130 接收測試模式啟動信號 TEN 並依據測試模式啟動信號 TEN 來產生控制信號 CTR，並將控制信號 CTR 傳送至選擇器 110。具體來說，當測試模式啟動信號 TEN 指示晶片的測試模式是被啟動的狀態時，控制電路 130 會傳送控制信號 CTR 使選擇器 110 選擇外部輸入資料 ODAT 以作為選中資料 SELD。相反的，當測試模式啟動信號 TEN 指示晶片的測試模式是被關閉的狀態時，控制電路 130 會傳送控制信號 CTR 使選擇器 110 選擇儲存資料 SDAT 以作為選中資料 SELD。

在此同時，當測試模式啟動信號 TEN 指示晶片的測試模式由啟動的狀態轉換為關閉的狀態時，控制電路 130 則會對應產生資料寫入命令 WCMD，並將資料寫入命令 WCMD 傳送至儲存器 130 以使此時的外部輸入資料 ODAT 被寫入儲存器 130 中以成為儲存資料 SDAT。也就是說，在晶片的測試模式被關閉而恢復為正常模式時，振盪電路 120 所產生的振盪輸出信號 CKOUT 的頻率是依據儲存資

料 SDAT 所設定的。

附帶一提的，測試模式啟動信號 TEN 可以透過晶片上設置的測試腳位(test pin)由晶片外部的測試機台(未繪示)來供應。測試模式啟動信號 TEN 也可以透過晶片內振盪裝置 100 的內部電路依據由晶片外部的測試機台所接收到的命令資料來解碼獲得。當然，上述的命令資料同樣可以透過晶片上的一個或多個接腳來由晶片外部的測試機台來接收。

關於晶片內振盪裝置 100 的整體動作，首先，控制電路 130 接收到指示晶片要啟動測試模式的測試模式啟動信號 TEN 後，對應傳送例如邏輯準位“1”的控制信號 CTR 至選擇器 110。並且，測試者(例如測試機台)由晶片外部傳送外部輸入資料 ODAT，並透過選擇器 110 選擇外部輸入資料 ODAT 以成為選中資料 SELD 來控制振盪電路 120 所產生的振盪輸出信號 CKOUT 的頻率。接著，測試機台可以藉由偵測振盪輸出信號 CKOUT 的頻率與預設規格中的頻率範圍，來對應調整所提供的外部輸入資料 ODAT，以使振盪輸出信號 CKOUT 的頻率可以進入預設規格中的頻率範圍。

舉例來說，若選中資料 SELD(此時等於外部輸入資料 ODAT)與振盪輸出信號 CKOUT 的頻率是成正比的，當振盪輸出信號 CKOUT 的頻率低於預設規格中的頻率範圍的下限時，則對應調高外部輸入資料 ODAT 的值，相對的，當振盪輸出信號 CKOUT 的頻率高於預設規格中的頻率範

圍的上限時，則對應調低外部輸入資料 ODAT 的值。當然，若選中資料 SELD(此時等於外部輸入資料 ODAT)與振盪輸出信號 CKOUT 的頻率是成反比的，當振盪輸出信號 CKOUT 的頻率低於預設規格中的頻率範圍的下限時，則對應調低外部輸入資料 ODAT 的值，相對的，當振盪輸出信號 CKOUT 的頻率高於預設規格中的頻率範圍的上限時，則對應調高外部輸入資料 ODAT 的值。

當振盪輸出信號 CKOUT 的頻率被調整至落入預設規格中的頻率範圍時(通常會將振盪輸出信號 CKOUT 的頻率調整至等於預設規格中的頻率範圍的中心點)，測試模式啟動信號 TEN 指示測試模式被關閉。控制電路 130 對應產生並傳送邏輯準位“0”的控制信號 CTR 至選擇器 110。在此同時，控制電路 130 並產生資料寫入命令 WCMD，並傳送資料寫入命令 WCMD 至儲存器 140 以使此時的外部輸入資料 ODAT 可以被寫入至儲存器 140。

附帶一提的，上述被寫入至儲存器 140 中外部輸入資料 ODAT 是可以設定使振盪電路 120 所產生的振盪輸出信號 CKOUT 的頻率落於預設規格中的頻率範圍的。因此，在晶片處於正常模式下，依據等於儲存資料 SDAT 的選中資料 SELD 來設定的振盪輸出信號 CKOUT 的頻率，就可以符合預設規格所制定的頻率範圍。

以下請參照圖 2，圖 2 繪示本發明另一實施例的晶片內振盪裝置 200 的示意圖。晶片內振盪裝置 200 包括選擇器 210、振盪電路 220、控制電路 230、非揮發性記憶體 240

以及內部電路 250。與其一實施例不相同的，晶片內振盪裝置 200 更包括內部電路 250。內部電路 250 耦接至控制電路 230 以及振盪電路 220。內部電路 250 依據外部指令 OINS 以產生測試模式啟動信號 TEN。內部電路 250 並接收振盪輸出信號 CKOUT 以進行振盪輸出信號 CKOUT 的頻率與振盪頻率的預設規格的頻率範圍的比對動作。內部電路 250 在當振盪輸出信號 CKOUT 的頻率進入預設規格的頻率範圍時，透過測試模式啟動信號 TEN 使控制電路 230 產生資料寫入命令 WCMD 以將外部輸入資料 ODAT 寫入至作為儲存器的非揮發性記憶體 240。

在另一方面，內部電路 250 還可以傳送讀取命令 RCMD，並驅使控制電路 230 對非揮發性記憶體 240 進行資料讀取的動作，並將非揮發性記憶體 240 中所儲存的儲存資料 SDAT 傳送至控制電路 230(或更傳送至內部電路 250)。

以下請參照圖 3，圖 3 繪示本發明實施例的振盪電路 120 的一實施方式。振盪電路 120 包括電流源 321、充電電路 322、323 以及輸出信號產生電路 324。電流源 321 耦接至操作電壓 VDD 並提供充電電流  $I_{r2}$ ，充電電路 322、323 共同耦接電流源 321 並交替接收充電電流  $I_{r2}$  以進行充電動作。充電電路 322、323 交替的在不同的時間區間中依據充電電流  $I_{r2}$  進行充電，並藉以產生充電電壓 SV1 以及 SV2。

輸出信號產生電路 324 耦接充電電路 322 以及 323，

並接收充電電壓 SV1、SV2 以及預設電壓 Vr1。輸出信號產生電路 324 分別針對預設電壓 Vr1 與充電電壓 SV1 及 SV2 進行比較並藉以設定振盪輸出信號 CKOUT 的邏輯準位。

具體一點來說明，當充電電路 322 接收充電電流 Ir2 以進行充電動作時，充電電路 323 接收充電電流 Ir2 的路徑是被切斷的。此時，充電電路 322 所提供的充電電壓 SV1 逐漸上升而充電電路 323 所提供的充電電壓 SV2 則維持在固定的電壓準位上(例如 0 伏特)。輸出信號產生電路 324 則進行充電電壓 SV1 與預設電壓 Vr1 的比對動作，並且，當充電電壓 SV1 大於預設電壓 Vr1 時，輸出信號產生電路 324 設定振盪輸出信號 CKOUT 的邏輯準位例如等於邏輯準位“1”。

在此同時，充電電路 322 的充電動作結束，並開始充電電路 323 的充電動作。而在充電電路 323 充電的過程中，充電電路 322 則進行放電的動作，並使充電電壓 SV1 下降至例如等於 0 伏特。另外，輸出信號產生電路 324 進行充電電壓 SV2 與預設電壓 Vr1 的比對動作，並且，當充電電壓 SV2 大於預設電壓 Vr1 時，輸出信號產生電路 324 設定振盪輸出信號 CKOUT 的邏輯準位例如等於邏輯準位“0”。

由上述的說明可以得知，振盪電路 120 藉由充電電路 322 及 323 的交替充電動作，就可以使輸出信號產生電路 324 產生振盪輸出信號 CKOUT。而透過控制充電電壓 SV1 及 SV2 上升至大於預設電壓 Vr1 所需的時間，就可以控制

振盪輸出信號 CKOUT 的頻率。

附帶一提的，在本實施例中，充電電路 322 及 323 可以分別依據開關控制信號 SCTR 及 SCTRB 來判斷是否進行充電的動作，其中，開關控制信號 SCTR 為開關控制信號 SCTRB 的反向信號。

請參照圖 4，圖 4 繪示本發明實施例的振盪電路 120 的另一實施方式。其中，振盪電路 120 包括電流源 421、充電電路 422、423、輸出信號產生電路 424、參考電流源 427 以及電壓產生器 429。充電電路 422 包括開關 SW1、SW2 以及可變電容 C1。開關 SW1 的第一端耦接至電流源 421，開關 SW1 受控於開關控制信號 SCTR 以導通或斷開。可變電容 C1 串接在開關 SW1 的第二端以及參考接地電壓 GND 間。開關 SW2 則串接在開關 SW1 的第二端以及參考接地電壓 GND 間。開關 SW2 同樣受控於開關控制信號 SCTR 以導通或斷開。其中，開關 SW1 以及 SW2 的導通及斷開的動作是相反的。

充電電路 423 則包括開關 SW3、SW4 以及可變電容 C2。開關 SW3 的第一端耦接至電流源 421，開關 SW3 受控於開關控制信號 SCTRB 以導通或斷開。可變電容 C2 串接在開關 SW3 的第二端以及參考接地電壓 GND 間。開關 SW4 則串接在開關 SW3 的第二端以及參考接地電壓 GND 間。開關 SW4 同樣受控於開關控制信號 SCTRB 以導通或斷開。其中，開關 SW3 以及 SW4 的導通及斷開的動作是相反的，且開關 SW1 以及開關 SW3 的導通及斷開的動作

是相反的。

也就是說，當開關 SW1 是導通的狀態時(開關 SW2 是斷開的)，充電電路 422 接收充電電流  $I_{r2}$  以使可變電容 C1 進行並使充電電壓  $SV1$  逐漸上升。同時，開關 SW3 為斷開，開關 SW4 是導通的。此時的可變電容 C2 被放電，並使充電電壓  $SV2$  等於參考接地電壓 GND。相對的，當開關 SW3 是導通的狀態時(開關 SW4 是斷開的)，充電電路 423 接收充電電流  $I_{r2}$  以使可變電容 C2 進行並使充電電壓  $SV2$  逐漸上升。同時，開關 SW1 為斷開，開關 SW2 是導通的。此時的可變電容 C1 被放電，並使充電電壓  $SV1$  等於參考接地電壓 GND。

本實施方式中的輸出信號產生電路 424 則包括比較器 CMP1、CMP2 以及 SR 閘鎖器 SR1。比較器 CMP1 的一輸入端接收預設電壓  $V_{r1}$ ，其另一輸入端接收充電電壓  $SV1$ 。比較器 CMP2 的一輸入端接收預設電壓  $V_{r1}$ ，其另一輸入端接收充電電壓  $SV2$ 。SR 閘鎖器 SR1 具有設定端 S、重置端 R 以及輸出端 Q 及 QN。SR 閘鎖器 SR1 的設定端 S 耦接至比較器 CMP1 的輸出端，SR 閘鎖器 SR1 的重置端 R 耦接至比較器 CMP2 的輸出端，SR 閘鎖器 SR1 的輸出端 Q 產生振盪輸出信號 CKOUT，而 SR 閘鎖器 SR1 的輸出端 QN 則產生振盪輸出信號 CKOUT 的反向信號 CKOUTN。本實施例中的預設電壓  $V_{r1}$  則由電壓產生器 429 所產生。

SR 閘鎖器 SR1 在比較器 CMP1 比較出充電電壓  $SV1$



大於預設電壓  $V_{r1}$  時，設定振盪輸出信號 CKOUT 為邏輯準位“1”，SR 閃鎖器 SR1 並在比較器 CMP2 比較出充電電壓 SV2 大於預設電壓  $V_{r1}$  時，設定振盪輸出信號 CKOUT 為邏輯準位“0”。

輸出信號產生電路 424 並提供振盪輸出信號 CKOUT 以作為開關控制信號 SCTR，並提供振盪輸出信號 CKOUT 的反向信號 CKOUTN 以作為開關控制信號 SCTRB。

由上述的說明不難發現，本實施方式中的振盪電路 120 的振盪輸出信號 CKOUT 的頻率可以透過控制充電電路 422 及 423 的至少其中之一的充電時間來完成。其中，透過控制電流源 421 所產生的充電電流  $I_{r2}$  的大小、可變電容 C1 以及可變電容 C2 的電容值等至少其中之一，都可以有效控制振盪輸出信號 CKOUT 的頻率。

在本實施方式中，電流源 421 所產生的充電電流  $I_{r2}$  是依據鏡射參考電流源 427 所產生的參考電流所產生的，而參考電流源 427 則耦接至電壓產生器 429 以接收電壓產生器 429 所產生的參考電壓  $V_{r2}$ 。此外，電壓產生器 429 可接收選中資料 SELD，並依據選中資料 SELD 來產生參考電壓  $V_{r2}$ 。也就是說，本實施方式中的振盪電路 120 可依據選中資料 SELD 來調整電流源 421 所產生的充電電流  $I_{r2}$ ，並藉以調整振盪輸出信號 CKOUT 的頻率。

另外，可變電容 C1 及 C2 的電容值也可以依據選中資料 SELD 來進行調整，並藉以控制振盪輸出信號 CKOUT 的頻率。

綜上所述，本發明透過外部輸入資料來調整振盪電路所產生的振盪輸出信號的頻率，並在振盪輸出信號的頻率落入預設規格的頻率範圍時，將外部輸入資料寫入儲存器中。在晶片進入正常模式時，則讀取儲存器中的儲存資料來設定振盪輸出信號的頻率。如此一來，可以使各個晶片內振盪裝置可以產生符合規格的振盪輸出信號，以確保晶片可以正常的運作，有效提升封裝後晶片的良率。

雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，故本發明之保護範圍當視後附之申請專利範圍所界定者為準。

#### 【圖式簡單說明】

圖 1 繪示本發明一實施例的晶片內振盪裝置 100 的示意圖。

圖 2 繪示本發明另一實施例的晶片內振盪裝置 200 的示意圖。

圖 3 繪示本發明實施例的振盪電路 120 的一實施方式。

圖 4 繪示本發明實施例的振盪電路 120 的另一實施方式。

#### 【主要元件符號說明】

100、200：晶片內振盪裝置

110、210：選擇器  
120、220：振盪電路  
130、230：控制電路  
140：儲存器  
240：非揮發性記憶體  
250：內部電路  
321、421：電流源  
322、323、422、423：充電電路  
324、424：輸出信號產生電路  
427：參考電流源  
429：電壓產生器  
VDD：操作電壓  
Ir2：充電電流  
OINS：外部指令  
CTR：控制信號  
ODAT：外部輸入資料  
SDAT：儲存資料  
SELD：選中資料  
CKOUT：振盪輸出信號  
TEN：測試模式啟動信號  
WCMD：資料寫入命令  
RCMD：讀取命令  
SV1、SV2：充電電壓  
Vr1：預設電壓

SCTR、SCTRB：開關控制信號

SW1~SW4：開關

C1、C2：可變電容

GND：參考接地電壓

SR1：SR 閃鎖器

S：設定端

R：重置端

Q、QN：輸出端

CMP1、CMP2：比較器

CKOUTN：反向信號

## 七、申請專利範圍：

1. 一種晶片內振盪裝置，包括：

一選擇器，依據一控制信號選擇輸出一外部輸入資料或一儲存資料以作為一選中資料；

一振盪電路，耦接該選擇器，接收該選中資料並產生一振盪輸出信號，其中該振盪電路依據該選中資料調整該振盪輸出信號的頻率；

一控制電路，耦接該選擇器，該控制電路接收一測試模式啟動信號並依據該測試模式啟動信號產生該控制信號；以及

一儲存器，耦接該控制器以及該選擇器，用以提供該儲存資料，

其中，該控制電路更產生一資料寫入命令，並藉由該資料寫入命令將該外部輸入資料寫入至該儲存器。

2. 如申請專利範圍第 1 項所述之晶片內振盪裝置，其中該控制電路更接收一讀取命令，並依據該讀取命令讀取該儲存器中的該儲存資料。

3. 如申請專利範圍第 1 項所述之晶片內振盪裝置，其中該測試模式啟動信號指示一測試動作被啟動時，該控制電路產生該控制信號使該選擇器選擇輸出該外部輸入資料作為該選中資料。

4. 如申請專利範圍第 3 項所述之晶片內振盪裝置，其中更包括：

一內部電路，耦接該控制電路以及該振盪電路，該內

部電路依據一外部指令以產生該測試模式啟動信號，該內部電路並在當該振盪輸出信號的頻率進入一預設規格的頻率範圍時，使該控制電路產生該資料寫入命令以將該外部輸入資料寫入至該儲存器。

5. 如申請專利範圍第 1 項所述之晶片內振盪裝置，其中該振盪電路包括：

一電流源，提供一充電電流；

一第一充電電路，耦接該電流源；

一第二充電電路，耦接該電流源，其中，該第一充電電路及該第二充電電路交替接收該充電電流以進行充電動作，並藉以分別產生一第一充電電壓及一第二充電電壓；以及

一輸出信號產生電路，耦接該第一充電電路以及該第二充電電路，接收該第一及該第二充電電壓以及一預設電壓，該輸出信號產生電路針對該預設電壓與該第一及該第二充電電壓進行比較並藉以設定該振盪輸出信號的邏輯準位。

6. 如申請專利範圍第 5 項所述之晶片內振盪裝置，其中該電流源接收並依據該選中資料以調整該充電電流的電流值。

7. 如申請專利範圍第 5 項所述之晶片內振盪裝置，其中該振盪電路更包括：

一參考電流源，耦接該電流源，該參考電流源依據一參考電壓以產生一參考電流，以提供該電流源依據鏡射該

參考電流以產生該充電電流。

8. 如申請專利範圍第 6 項所述之晶片內振盪裝置，其中該振盪電路更包括：

一電壓產生器，耦接該參考電流源，用以依據該選中資料來產生該參考電壓。

9. 如申請專利範圍第 8 項所述之晶片內振盪裝置，其中該電壓產生器更耦接至該輸出信號產生電路，該電壓產生器產生該預設電壓以提供至該輸出信號產生電路。

10. 如申請專利範圍第 5 項所述之晶片內振盪裝置，其中該第一充電電路包括：

一第一開關，其第一端耦接至該電流源，該第一開關受控於一開關控制信號以導通或斷開；

一第一可變電容，串接在該第一開關的第二端以及一參考接地電壓間；以及

一第二開關，串接在該第一開關的第二端以及該參考接地電壓間，該第二開關受控於該開關控制信號以導通或斷開，

其中，該第一開關與該第二開關的導通及斷開動作相反。

11. 如申請專利範圍第 10 項所述之晶片內振盪裝置，其中該第二充電電路包括：

一第三開關，其第一端耦接至該電流源，該第三開關受控於該開關控制信號以導通或斷開；

一第二可變電容，串接在該第三開關的第二端以及該

參考接地電壓間；以及

一第四開關，串接在該第三開關的第二端以及該參考接地電壓間，該第四開關受控於該開關控制信號以導通或斷開，

其中，該第三開關與該第四開關的導通及斷開動作相反，且該第三開關與該第一開關的導通及斷開動作相反。

12. 如申請專利範圍第 11 項所述之晶片內振盪裝置，其中該第一可變電容以及該第二可變電容的至少其中之一的電容值依據該選中資料而改變。

13. 如申請專利範圍第 9 項所述之晶片內振盪裝置，其中該輸出信號產生電路提供該振盪輸出信號以作為該開關控制信號。

14. 如申請專利範圍第 5 項所述之晶片內振盪裝置，其中該輸出信號產生電路包括：

一第一比較器，其一輸入端接收該預設電壓，其另一輸入端接收該第一充電電壓；

一第二比較器，其一輸入端接收該預設電壓，其另一輸入端接收該第二充電電壓；以及

一 SR 門鎖器，具有設定端、重置端以及輸出端，其設定端耦接至該第一比較器的輸出端，該 SR 門鎖器的重置端耦接至該第二比較器的輸出端，該 SR 門鎖器的輸出端產生該振盪輸出信號。

15. 如申請專利範圍第 1 項所述之晶片內振盪裝置，其中該儲存器為非揮發性記憶體。



八、圖式：

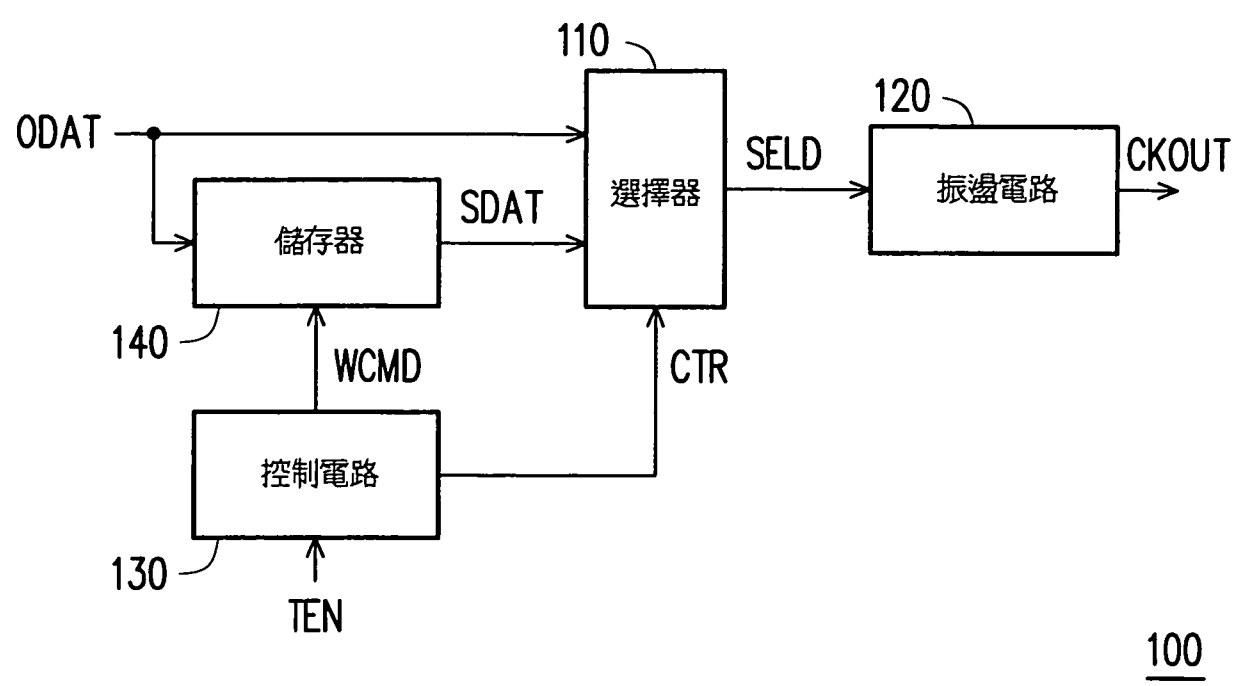


圖 1

100

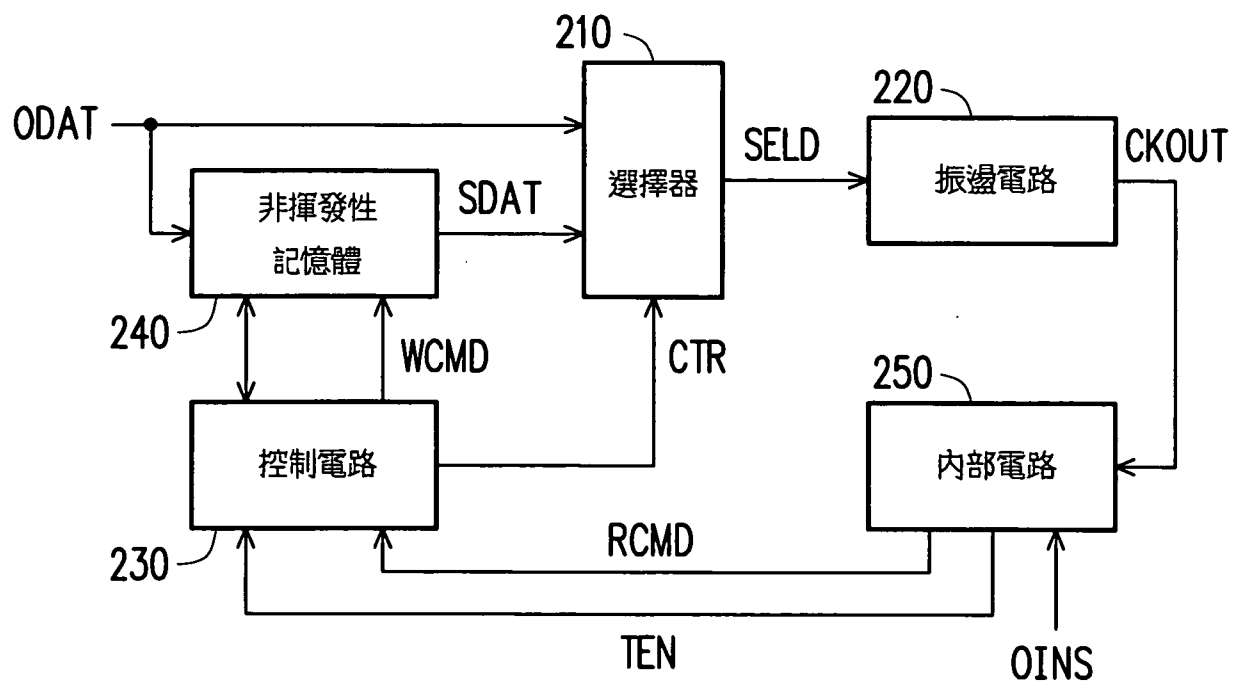
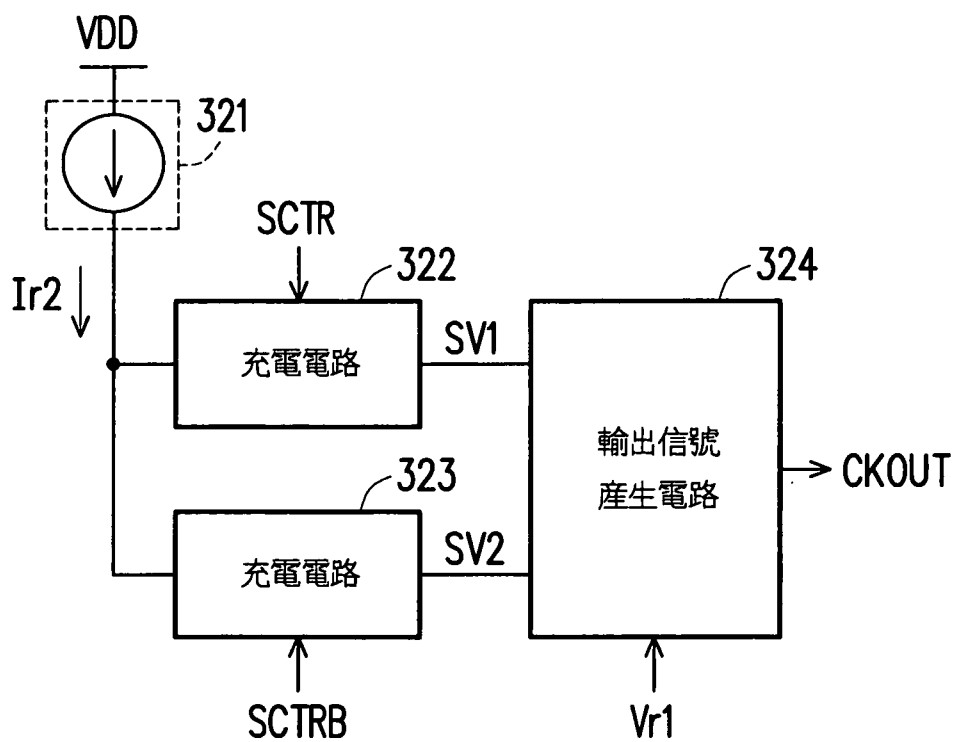


圖 2

200



120

圖 3

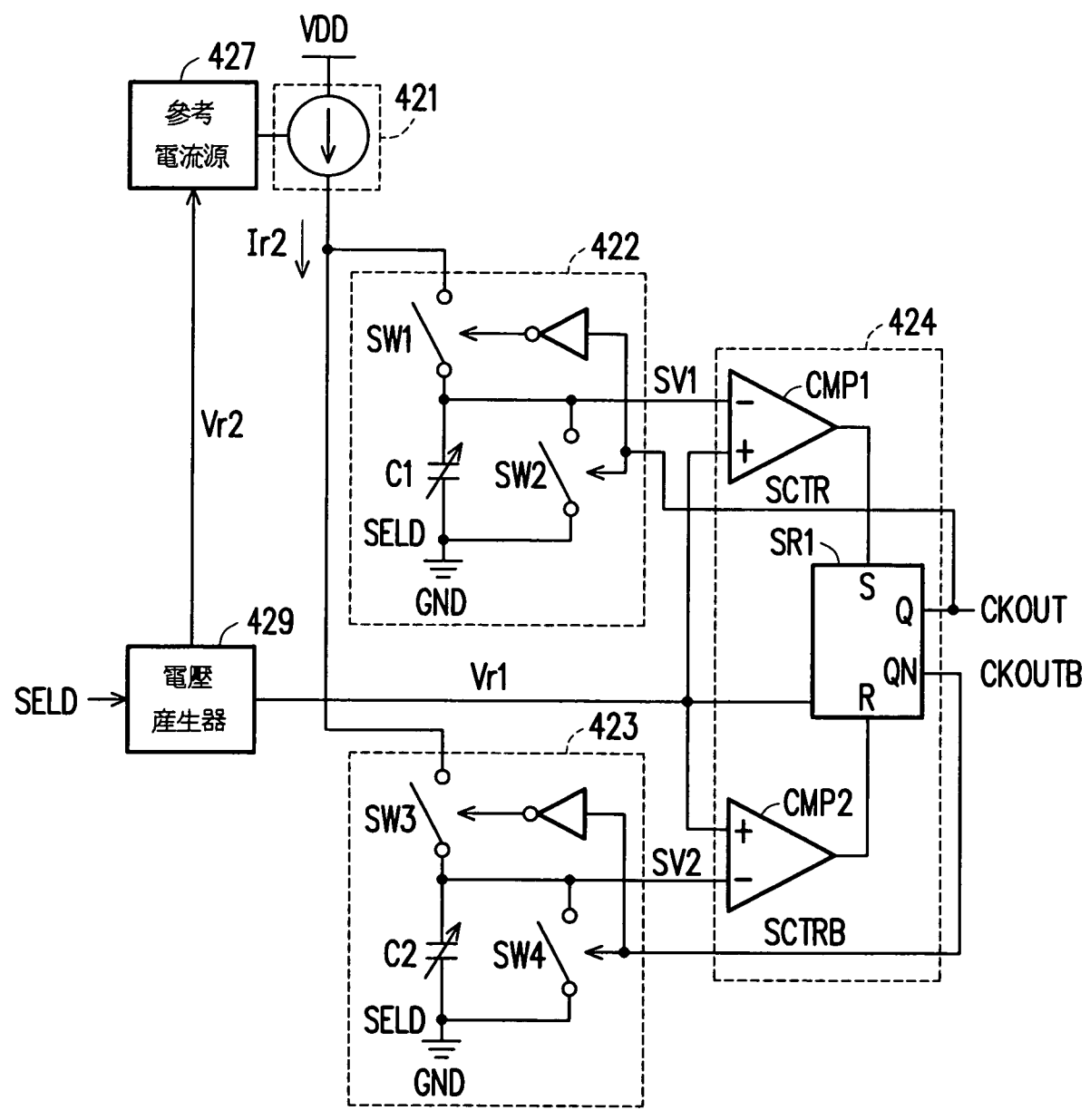


圖 4