(19) 日本国特許庁(JP)　(12) 公開特許公報(A)　(11) 特許出願公開番号
特開2006-121827
(P2006-121827A)
(43) 公開日　平成18年5月11日(2006.5.11)

(51) Int.Cl.		F I			テーマコード（参考）
H02J 7/00	(2006.01)	H02J	7/00	S	5G003
H01M 10/42	(2006.01)	H01M	10/42	P	5G053
H02H 5/04	(2006.01)	H02H	5/04	E	5H030
H02H 7/18	(2006.01)	H02H	7/18		
H02J 7/04	(2006.01)	H02J	7/04	N	

審査請求 未請求　請求項の数 7　ＯＬ　（全 10 頁）

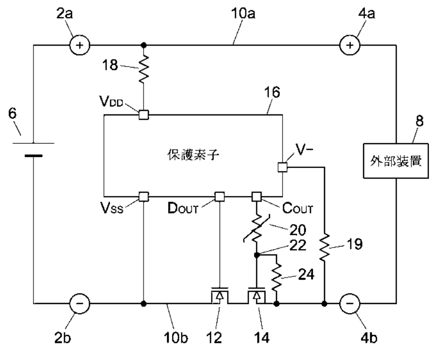
(21) 出願番号　特願2004-307214 (P2004-307214)
(22) 出願日　平成16年10月21日 (2004.10.21)

(71) 出願人　000006747
株式会社リコー
東京都大田区中馬込１丁目３番６号
(74) 代理人　100085464
弁理士　野口　繁雄
(72) 発明者　牟田　素子
東京都大田区中馬込１丁目３番６号　株式会社リコー内
(72) 発明者　丹　国広
東京都大田区中馬込１丁目３番６号　株式会社リコー内

Ｆターム(参考)　5G003 AA01 BA01 CB02 CC02 FA04 GA01
5G053 AA14 BA06 CA02
5H030 AA03 AA04 AA06 AS14 FF22

(54) 【発明の名称】二次電池の保護回路

(57) 【要約】
【課題】二次電池の保護回路においてサーミスタ素子による電力損失を低減する。
【解決手段】二次電池６の充放電回路１０ｂにソースとドレインが直列に接続された電流制御用トランジスタ１４と、電流制御用トランジスタ１４のゲートに接続され、正常温度状態では電流制御用トランジスタ１４をオンできる状態にし、異常温度上昇状態では抵抗値が増加して電流制御用トランジスタ１４がオフになる状態にするためのサーミスタ素子２０と、電流制御用トランジスタ１４のゲート、サーミスタ素子２０間の端子２２と電流制御用トランジスタ１４のソースの間に設けられた電圧調整用抵抗素子２４を備えている。
【選択図】図１



【特許請求の範囲】
【請求項１】
二次電池の充放電回路にソースとドレインが直列に接続された電流制御用トランジスタと、
前記電流制御用トランジスタのゲートに接続され、正常温度状態では前記電流制御用トランジスタをオンできる状態にし、異常温度上昇状態では抵抗値が増加して前記電流制御用トランジスタがオフになる状態にするためのサーミスタ素子と、
前記ゲート、前記サーミスタ素子間の端子と前記ソースの間に設けられた電圧調整用抵抗素子を備えた二次電池の保護回路。
【請求項２】
異常充放電状態を検出するための異常検出回路をさらに備え、
前記異常検出回路の出力の少なくとも１つは前記サーミスタ素子を介して前記電流制御用トランジスタのゲートに接続されている請求項１に記載の二次電池の保護回路。
【請求項３】
前記サーミスタ素子はＰＴＣ素子である請求項１又は２に記載の二次電池の保護回路。
【請求項４】
前記ＰＴＣ素子はセラミック製のものである請求項３に記載の二次電池の保護回路。
【請求項５】
二次電池の充放電回路にソースとドレインが直列に接続された電流制御用トランジスタと、
前記電流制御用トランジスタのゲートに接続された電圧調整用抵抗素子と、
前記ゲート、前記電圧調整用抵抗素子間の端子と前記ソースの間に設けられ、正常温度状態では前記電流制御用トランジスタをオンできる状態にし、異常温度状態では抵抗値が低下して前記電流制御用トランジスタがオフになる状態にするためのサーミスタ素子を備えた二次電池の保護回路。
【請求項６】
異常充放電状態を検出するための異常検出回路をさらに備え、
前記異常検出回路の出力の少なくとも１つは前記電圧調整用抵抗素子を介して前記電流制御用トランジスタのゲートに接続されている請求項５に記載の二次電池の保護回路。
【請求項７】
前記サーミスタ素子はＮＴＣ素子又はＣＴＲ素子である請求項５又は６に記載の二次電池の保護回路。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、過充電、放電過電流、充電過電流から二次電池を保護するための二次電池の保護回路に関し、特に、温度上昇状態では抵抗値が増加するサーミスタ素子、例えばＰＴＣ（Positive Temperature Coefficient）サーミスタ素子（ＰＴＣ素子という）や、温度上昇状態では抵抗値が低下するサーミスタ素子、例えばＮＴＣ（Negative Temperature Coefficient）サーミスタ素子（ＮＴＣ素子という）やＣＴＲ（Critical Temperature Resistor）サーミスタ素子（ＣＴＲ素子という）を備えた保護回路に関するものである。
【背景技術】
【０００２】
各種携帯情報機器などに搭載される電池は、繰り返しの充放電が可能な二次電池が多く使用されており、二次電池の劣化の防止、長時間の電力供給、小型化、安価が重視されている。
従来から電池パックなどには、電気回路の短絡や誤った充電（大電圧や逆電圧）等で過電流が流れ、過度の発熱で電池が劣化損傷しないようにするための保護回路が搭載されている。
例えば、二次電池の充放電回路、すなわち二次電池と充電器や負荷が接続される外部接

続端子との間に、ＭＯＳトランジスタからなる電流制御用トランジスタを直列に挿入し、異常充電時に充電制御用の電流制御用トランジスタをオフ状態にして充電を停止し、異常放電時に放電制御用の電流制御用トランジスタをオフ状態にして放電を停止させるように構成された保護回路がある（例えば特許文献１を参照。）。

【０００３】

また、異常な温度上昇時に通電遮断を行なうために、二次電池の充放電回路に直列に、温度上昇状態では抵抗値が増加するサーミスタ素子、例えばＰＴＣ素子を挿入した保護回路がある（例えば特許文献２を参照。）。ＰＴＣ素子は温度が上昇するにつれ抵抗値が増加し、一定の温度を超えると急激に抵抗値が増加するため、スイッチ特性を備えている。

【０００４】

図５に従来の保護回路の回路図を示す。

保護回路において、電池接続端子２ａ，２ｂ間に二次電池６が接続され、外部接続端子４ａ，４ｂ間に外部装置８が接続され、電池接続端子２ａ、外部接続端子４ａ間はプラス側の充放電回路１０ａにより接続され、電池接続端子２ｂ、外部接続端子４ｂ間はマイナス側の充放電回路１０ｂにより接続されている。充放電回路１０ｂに電流制御用トランジスタ１２と電流制御用トランジスタ１４が直列に接続されている。

【０００５】

充放電回路１０ａ，１０ｂ間に保護素子１６が接続されている。保護素子１６の電源電圧端子は抵抗素子１８を介して充放電回路１０ａに接続され、グランド端子は電池接続端子２ｂ、電流制御用トランジスタ１２間の充放電回路１０ｂに接続され、充電器マイナス電位入力端子は外部接続端子４ｂ、電流制御用トランジスタ１４間の充放電回路１０ｂに抵抗素子１９を介して接続されている。過放電検出出力端子は電流制御用トランジスタ１２のゲートに接続されている。過充電検出出力端子は電流制御用トランジスタ１４のゲートに接続されている。

電池接続端子２ｂと二次電池６の間にＰＴＣ素子４２が接続されている。

【０００６】

保護回路において電池の寿命を延ばすためには電力損失を低減する必要があるが、図５に示した従来技術では、充放電時に二次電池６と直列に接続されるのは主に充放電を制御する電流制御用トランジスタ１２，１４とＰＴＣ素子４２である。従来、二次電池パックに使用される、例えばポリ樹脂製の有機ＰＴＣ素子は抵抗値が４０ｍΩほどあり、抵抗値も電流量や温度の状態により一定ではない。電流制御用トランジスタ１２，１４のオン抵抗は２０～５０ｍΩであり、ＰＴＣ素子４２での抵抗値の割合は１／２～１／３程度と高い。電流は状態や製品により様々であるが、たとえば２Ａ程度である。

【０００７】

【特許文献１】特開２００１－６１２３２号公報

【特許文献２】特開平１０－９８８２９号公報

【発明の開示】

【発明が解決しようとする課題】

【０００８】

従来の保護回路では、ＰＴＣ素子４２が二次電池６に対して直列に接続されているので、充放電時は常時ＰＴＣ素子４２における電力損失があるという問題があった。

本発明は、サーミスタ素子による二次電池の電力損失を低減することができる保護回路を提供することを目的とするものである。

【課題を解決するための手段】

【０００９】

本発明にかかる二次電池の保護回路の第１態様は、二次電池の充放電回路にソースとドレインが直列に接続された電流制御用トランジスタと、電流制御用トランジスタのゲートに接続され、正常温度状態では上記電流制御用トランジスタをオンできる状態にし、異常温度上昇状態では抵抗値が増加して上記電流制御用トランジスタがオフになる状態にするためのサーミスタ素子と、上記ゲート、上記サーミスタ素子間の端子と上記ソースの間に

設けられた電圧調整用抵抗素子を備えているものである。
この態様において、サーミスタ素子は充放電回路に直列には接続されていない。
【００１０】
本発明の保護回路の第１態様において、異常充放電状態を検出するための異常検出回路をさらに備え、上記異常検出回路の出力の少なくとも１つは上記サーミスタ素子を介して上記電流制御用トランジスタのゲートに接続されているようにしてもよい。
【００１１】
また、上記サーミスタ素子の例としてＰＴＣ素子を挙げることができる。
さらに、上記ＰＴＣ素子としてセラミック製のものを挙げることができる。
【００１２】
本発明にかかる二次電池の保護回路の第２態様は、二次電池の充放電回路にソースとドレインが直列に接続された電流制御用トランジスタと、上記電流制御用トランジスタのゲートに接続された電圧調整用抵抗素子と、上記ゲート、上記電圧調整用抵抗素子間の端子と上記ソースの間に設けられ、正常温度状態では上記電流制御用トランジスタをオンできる状態にし、異常温度状態では抵抗値が低下して上記電流制御用トランジスタがオフになる状態にするためのサーミスタ素子を備えているものである。
この態様において、サーミスタ素子は充放電回路に直列には接続されていない。
【００１３】
本発明の保護回路の第２態様において、異常充放電状態を検出するための異常検出回路をさらに備え、上記異常検出回路の出力の少なくとも１つは上記電圧調整用抵抗素子を介して上記電流制御用トランジスタのゲートに接続されているようにしてもよい。
【００１４】
また、上記サーミスタ素子の例としてＮＴＣ素子又はＣＴＲ素子を挙げることができる。
【発明の効果】
【００１５】
本発明の保護回路の第１態様では、二次電池の充放電回路にソースとドレインが直列に接続された電流制御用トランジスタと、電流制御用トランジスタのゲートに接続され、正常温度状態では上記電流制御用トランジスタをオンできる状態にし、異常温度上昇状態では抵抗値が増加して上記電流制御用トランジスタがオフになる状態にするためのサーミスタ素子と、上記ゲート、上記サーミスタ素子間の端子と上記ソースの間に設けられた電圧調整用抵抗素子を備え、サーミスタ素子を二次電池の充放電回路に直列に接続された電流制御用トランジスタのゲートに接続して、サーミスタ素子は充放電回路に直列には接続されていないようにしたので、サーミスタ素子による二次電池の電力損失を低減することができる。
さらに、図５に示した従来の保護回路では、ＰＴＣ素子による電力損失や電圧降下を減らすためにＰＴＣ素子の抵抗を下げなければならず、サイズの大きいものを接続しなければならなかったが、本発明の保護回路の第１態様ではサーミスタ素子は充放電回路に直列には接続されていないので、サーミスタ素子の抵抗を極端には下げる必要はなく、サイズの小さいサーミスタ素子を用いることができる。
【００１６】
さらに、異常充放電状態を検出するための異常検出回路を備え、上記異常検出回路の出力の少なくとも１つは上記サーミスタ素子を介して上記電流制御用トランジスタのゲートに接続されているようにすれば、異常検出回路により異常充放電を検出して二次電池の異常充放電を防止することができる。
【００１７】
また、上述のように、図５に示した従来の保護回路ではＰＴＣ素子としてサイズの大きいものを接続しなければならず、電池パックの小型化に支障をきたしていたが、本発明の保護回路の第１態様において上記サーミスタ素子としてＰＴＣ素子を用いる場合、サーミスタ素子は充放電回路に直列には接続されていないのでサイズの小さいサーミスタ素子、

例えばセラミック製のＰＴＣ素子を用いることができ、従来技術よりも小型かつ安価な保護回路を実現することができ。

【００１８】

本発明の保護回路の第２態様では、二次電池の充放電回路にソースとドレインが直列に接続された電流制御用トランジスタと、上記電流制御用トランジスタのゲートに接続された電圧調整用抵抗素子と、上記ゲート、上記電圧調整用抵抗素子間の端子と上記ソースの間に設けられ、正常温度状態では上記電流制御用トランジスタをオンできる状態にし、異常温度状態では抵抗値が低下して上記電流制御用トランジスタがオフになる状態にするためのサーミスタ素子、例えばＮＴＣ素子又はＣＴＲ素子を備え、サーミスタ素子は充放電回路に直列には接続されていないようにしたので、サーミスタ素子による二次電池の電力損失を低減することができる。

さらに、サーミスタ素子は充放電回路に直列には接続されていないので、サーミスタ素子の抵抗を極端には下げる必要はなく、サイズの小さいサーミスタ素子を用いることができる。

【００１９】

さらに、異常充放電状態を検出するための異常検出回路を備え、上記異常検出回路の出力の少なくとも１つは上記電圧調整用抵抗素子を介して上記電流制御用トランジスタのゲートに接続されているようにすれば、異常検出回路により異常充放電を検出して二次電池の異常充放電を防止することができる。

【発明を実施するための最良の形態】

【００２０】

図１は第１態様の一実施例を示す回路図である。

保護回路は、電池接続端子２ａ，２ｂと外部接続端子４ａ，４ｂを備えている。電池接続端子２ａ，２ｂ間に二次電池６が接続され、外部接続端子４ａ，４ｂ間に外部装置８が接続される。電池接続端子２ａ、外部接続端子４ａ間はプラス側の充放電回路１０ａにより接続され、電池接続端子２ｂ、外部接続端子４ｂ間はマイナス側の充放電回路１０ｂにより接続されている。二次電池６は例えばリチウムイオン電池であり、その定格電圧は例えば３．８Ｖ（ボルト）である。外部装置８としては、二次電池６の充電時には充電用電源として専用の充電器が接続され、放電時には二次電池６を電源として使用する各種の電子機器である負荷が接続される。

【００２１】

充放電回路１０ｂに、充電制御用スイッチ素子である電流制御用トランジスタ１２と、放電制御用スイッチ素子である電流制御用トランジスタ１４が直列に接続されている。この実施例では電流制御用トランジスタ１２，１４としてＮチャネルＭＯＳトランジスタを用いている。電流制御用トランジスタ１２のソースはマイナス側の電池接続端子２ｂに接続され、電流制御用トランジスタ１２，１４のドレインは互いに接続され、電流制御用トランジスタ１４のソースはマイナス側の外部接続端子４ｂに接続されている。

【００２２】

充放電回路１０ａ，１０ｂ間に保護素子（異常検出回路）１６が接続されている。保護素子１６として例えばＲ５４２６ｘｘｘｘｘｘシリーズ（株式会社リコーの製品）を挙げることができる。保護素子１６の電源電圧端子V_{DD}は抵抗素子１８を介して充放電回路１０ａに接続され、グランド端子V_{SS}は電池接続端子２ｂ、電流制御用トランジスタ１２間の充放電回路１０ｂに接続され、充電器マイナス電位入力端子Ｖ－は外部接続端子４ｂ、電流制御用トランジスタ１４間の充放電回路１０ｂに抵抗素子１９を介して接続されている。

保護素子１６は、電源電圧端子V_{DD}、グランド端子V_{SS}間の電位差をモニタするための過充電検出回路及び過放電検出回路と、電源電圧端子V_{DD}、充電器マイナス電位入力端子Ｖ－間の電位差をモニタするための放電過電流検出回路及び充電過電流検出回路を備えている。

【００２３】

過放電検出出力端子D_{OUT}は電流制御用トランジスタ１２のゲートに接続されている。

過充電検出出力端子C_{OUT}はＰＴＣ素子（サーミスタ素子）２０を介して電流制御用トランジスタ１４のゲートに接続されている。この実施例ではＰＴＣ素子２０としてセラミック製のものを用いた。

ＰＴＣ素子２０と電流制御用トランジスタ１４のゲートの間の端子２２と電流制御用トランジスタ１４のソースの間に電圧調整用抵抗素子２４が設けられている。電圧調整用抵抗素子２４は電流制御用トランジスタ１４のゲートに印加される電圧を調整するためのものである。

【００２４】

保護素子１６の制御により、許容範囲内での充放電時には過充電検出出力端子C_{OUT}及び過放電検出出力端子D_{OUT}の出力は“Ｈ”レベルであり、電流制御用トランジスタ１２，１４がオンする。

充電時に保護素子１６により過充電や過電流が検出されると、過充電検出出力端子C_{OUT}の出力が“Ｌ”レベルになって電流制御用トランジスタ１４がオフする。

放電時に保護素子１６により過放電や過電流が検出されると、過放電検出出力端子D_{OUT}の出力が“Ｌ”レベルになって電流制御用トランジスタ１２がオフする。

【００２５】

また、ＰＴＣ素子２０は、正常温度状態において電流制御用トランジスタ１４がオンする程度の電圧をゲートに供給できる状態の抵抗値をもつが、異常温度上昇状態では抵抗値が増加して、過充電検出出力端子C_{OUT}の出力にかかわらず電流制御用トランジスタ１４をオフにする。

具体的には、ＰＴＣ素子２０の温度上昇により電流制御用トランジスタ１４のゲート、ソース間に設けられた電圧調整用抵抗素子２４に比べてＰＴＣ素子２０の抵抗が充分に大きくなると、過放電検出出力端子C_{OUT}と電流制御用トランジスタ１４のソースの電圧差はＰＴＣ素子２０と電圧調整用抵抗素子２４の抵抗比に従うため、電流制御用トランジスタ１４のゲート、ソース間の電圧が下がり、電流制御用トランジスタ１４がオフする。これにより、二次電池６への電流が遮断されるため、二次電池６の劣化や損傷が起こる前に二次電池６への過電流を減少させることができる。

なお、放電時には電流制御用トランジスタ１４がオフしても電流制御用トランジスタ１４の寄生ダイオードを経由して電流が流れる。この場合、充電器マイナス電位入力端子Ｖ－の電位が上がるので保護素子１６が過電流を検知し、過放電検出出力端子D_{OUT}の出力が“Ｌ”レベルになって電流制御用トランジスタ１２がオフして電流が遮断される。

【００２６】

この実施例では、ＰＴＣ素子２０を過充電検出出力端子C_{OUT}と電流制御用トランジスタ１４のゲートの間に接続し、充放電回路１０ａ，１０ｂに直列には接続されていないようにしたので、正常な充放電時に微小な電流しかＰＴＣ素子２０を通らず、ＰＴＣ素子２０による二次電池の電力損失を低減することができる。

さらに、ＰＴＣ素子２０は充放電回路１０ａ，１０ｂに直列には接続されていないので、ＰＴＣ素子２０の抵抗を極端には下げる必要はなく、サイズの小さいサーミスタ素子、例えば小型のセラミック製ＰＴＣ素子を用いることができる。

【００２７】

図２は第１態様の他の実施例を示す回路図である。図１と同じ部分には同じ符号を付し、それらの部分の詳細な説明は省略する。

保護回路において、電池接続端子２ａ，２ｂ間に二次電池６が接続され、外部接続端子４ａ，４ｂ間に外部装置８が接続され、電池接続端子２ａ、外部接続端子４ａ間はプラス側の充放電回路１０ａにより接続され、電池接続端子２ｂ、外部接続端子４ｂ間はマイナス側の充放電回路１０ｂにより接続されている。充放電回路１０ｂに電流制御用トランジスタ１２と電流制御用トランジスタ１４が直列に接続されている。

【００２８】

充放電回路１０ａ，１０ｂ間に保護素子１６が接続されている。保護素子１６の電源電

圧端子V_{DD}は抵抗素子１８を介して充放電回路１０ａに接続され、グランド端子V_{SS}は充放電回路１０ｂに接続されている。過放電検出出力端子D_{OUT}は電流制御用トランジスタ１２のゲートに接続されている。過充電検出出力端子C_{OUT}は電流制御用トランジスタ１４のゲートに接続されている。

【００２９】

充放電回路１０ｂにはさらに、外部接続端子４ｂと電流制御用トランジスタのソースの間にＮチャネルＭＯＳトランジスタからなる電流制御用トランジスタ２６が直列に接続されている。電流制御用トランジスタ２６のゲートはＰＴＣ素子２８を介して充放電回路１０ａに接続されている。この実施例ではＰＴＣ素子２８としてセラミック製のものを用いた。

サーミスタ素子２８と電流制御用トランジスタ２６のゲートの間の端子３０と電流制御用トランジスタ２６のソースの間に電圧調整用抵抗素子３２が設けられている。電圧調整用抵抗素子３２は電流制御用トランジスタ２６のゲートに印加される電圧を調整するためのものである。

充電器マイナス電位入力端子Ｖ－は外部接続端子４ｂ、電流制御用トランジスタ２６間の充放電回路１０ｂに抵抗素子１９を介して接続されている。

【００３０】

この実施例では、ＰＴＣ素子２８は、正常温度状態において電流制御用トランジスタ２６がオンする程度の電圧をゲートに供給できる状態の抵抗値をもつが、異常温度上昇状態では抵抗値が増加して、充放電回路１０ａの電圧にかかわらず電流制御用トランジスタ２６をオフにする。具体的には、ＰＴＣ素子２８の温度上昇により電流制御用トランジスタ２６のゲート、ソース間に設けられた電圧調整用抵抗素子３２に比べてＰＴＣ素子２８の抵抗が充分に大きくなると、過放電検出出力端子C_{OUT}と電流制御用トランジスタ２６のソースの電圧差はＰＴＣ素子２８と電圧調整用抵抗素子３２の抵抗比に従うため、電流制御用トランジスタ２６のゲート、ソース間の電圧が下がり、電流制御用トランジスタ２６がオフする。これにより、二次電池６への電流が遮断されるため、二次電池６の劣化や損傷が起こる前に二次電池６への過電流を減少させることができる。

なお、放電時には電流制御用トランジスタ２６がオフしても電流制御用トランジスタ２６の寄生ダイオードを経由して電流が流れる。この場合、充電器マイナス電位入力端子Ｖ－の電位が上がるので保護素子１６が過電流を検知し、過放電検出出力端子D_{OUT}の出力が“Ｌ”レベルになって電流制御用トランジスタ１２がオフして電流が遮断される。

【００３１】

この実施例では、ＰＴＣ素子２８を電流制御用トランジスタ２６のゲートに接続し、充放電回路１０ａ，１０ｂに直列には接続されていないようにしたので、正常な充放電時に微小な電流しかＰＴＣ素子２８を通らず、ＰＴＣ素子２８による二次電池の電力損失を低減することができる。

さらに、ＰＴＣ素子２８は充放電回路１０ａ，１０ｂに直列には接続されていないので、ＰＴＣ素子２８の抵抗を極端には下げる必要はなく、サイズの小さいサーミスタ素子、例えば小型のセラミック製ＰＴＣ素子を用いることができる。

【００３２】

図３は第２態様の一実施例を示す回路図である。図１と同じ部分には同じ符号を付し、それらの部分の詳細な説明は省略する。

この実施例が図１の実施例と異なる点は、電流制御用トランジスタ１４のゲートと過充電検出出力端子C_{OUT}の間にＰＴＣ素子２０に換えて電圧調整用抵抗素子３４が接続されており、端子２２と電流制御用トランジスタ１４のソースの間に電圧調整用抵抗素子２４に換えてＮＴＣ素子（サーミスタ素子）３６が接続されている点である。

【００３３】

この実施例では、ＮＴＣ素子３６は、正常温度状態において電流制御用トランジスタ１４がオンする程度の電圧をゲートに供給できる状態の抵抗値をもつが、異常温度上昇状態では抵抗値が低下して、過充電検出出力端子C_{OUT}の出力にかかわらず電流制御用トラン

ジスタ１４をオフにする。
　具体的には、ＮＴＣ素子３６の温度上昇により電流制御用トランジスタ１４のゲート、ソース間に設けられた電圧調整用抵抗素子２４に比べてＮＴＣ素子３６の抵抗が充分下がると、過放電検出出力端子C_{OUT}と電流制御用トランジスタ１４のソースの電圧差はＮＴＣ素子３６と電圧調整用抵抗素子２４の抵抗比に従うため、電流制御用トランジスタ１４のゲート、ソース間の電圧が下がり、電流制御用トランジスタ１４がオフする。これにより、二次電池６への電流が遮断されるため、二次電池６の劣化や損傷が起こる前に二次電池６への過電流を減少させることができる。
　さらに、正常温度状態において、ＮＴＣ素子３６は高抵抗なので、電流制御用トランジスタ１４の耐圧保護の機能も果たす。
　なお、放電時には電流制御用トランジスタ１４がオフしても電流制御用トランジスタ１４の寄生ダイオードを経由して電流が流れる。この場合、充電器マイナス電位入力端子Ｖ－の電位が上がるので保護素子１６が過電流を検知し、過放電検出出力端子D_{OUT}の出力が“Ｌ”レベルになって電流制御用トランジスタ１２がオフして電流が遮断される。
【００３４】
　この実施例では、ＮＴＣ素子３６を電流制御用トランジスタ２６のゲート、ソース間に接続し、充放電回路１０ａ，１０ｂに直列には接続されていないようにしたので、正常な充放電時に微小な電流しかＮＴＣ素子３６を通らず、ＮＴＣ素子３６による二次電池の電力損失を低減することができる。
　さらに、ＮＴＣ素子３６は充放電回路１０ａ，１０ｂに直列には接続されていないので、ＮＴＣ素子３６の抵抗を極端には下げる必要はない。
【００３５】
　図４は第２態様の他の実施例を示す回路図である。図１、図２及び図４と同じ部分には同じ符号を付し、それらの部分の詳細な説明は省略する。
　この実施例が図４の実施例と異なる点は、電圧調整用抵抗素子３４及びＮＴＣ素子３６が備えられておらず、充放電回路１０ｂにさらに電流制御用トランジスタ２６が直列に接続され、電流制御用トランジスタ２６のゲートが電圧調整用抵抗素子３８を介して充放電回路１０ａに接続され、電圧調整用抵抗素子３８と電流制御用トランジスタ２６のゲートの間の端子３０と電流制御用トランジスタ２６のソースの間にＮＴＣ素子４０が設けられている点である。電圧調整用抵抗素子３８は電流制御用トランジスタ２６のゲートに印加される電圧を調整するためのものである。
【００３６】
　この実施例では、ＮＴＣ素子４０は、正常温度状態において電流制御用トランジスタ２６がオンする程度の電圧をゲートに供給できる状態の抵抗値をもつが、異常温度上昇状態では抵抗値が低下して、充放電回路１０ａの電圧にかかわらず電流制御用トランジスタ２６をオフにする。具体的には、ＮＴＣ素子４０の温度上昇により電流制御用トランジスタ２６のゲート、ソース間に設けられた電圧調整用抵抗素子３８に比べてＮＴＣ素子４０の抵抗が充分下がると、充放電回路１０ａと電流制御用トランジスタ１４のソースの電圧差はＮＴＣ素子４０と電圧調整用抵抗素子３８の抵抗比に従うため、電流制御用トランジスタ２６のゲート、ソース間の電圧が下がり、電流制御用トランジスタ２６がオフする。これにより、二次電池６への電流が遮断されるため、二次電池６の劣化や損傷が起こる前に二次電池６への過電流を減少させることができる。
　さらに、正常温度状態において、ＮＴＣ素子４０は高抵抗なので、電流制御用トランジスタ２６の耐圧保護の機能も果たす。
　なお、放電時には電流制御用トランジスタ２６がオフしても電流制御用トランジスタ２６の寄生ダイオードを経由して電流が流れる。この場合、充電器マイナス電位入力端子Ｖ－の電位が上がるので保護素子１６が過電流を検知し、過放電検出出力端子D_{OUT}の出力が“Ｌ”レベルになって電流制御用トランジスタ１２がオフして電流が遮断される。
【００３７】
　この実施例では、ＮＴＣ素子４０を電流制御用トランジスタ２６のゲート、ソース間に

接続し、充放電回路１０ａ，１０ｂに直列には接続されていないようにしたので、正常な充放電時に微小な電流しかＮＴＣ素子４０を通らず、ＮＴＣ素子４０による二次電池の電力損失を低減することができる。

さらに、ＮＴＣ素子４０は充放電回路１０ａ，１０ｂに直列には接続されていないので、ＮＴＣ素子４０の抵抗を極端には下げる必要はない。

【００３８】

図３及び図４を参照して説明した両第２態様の実施例では、サーミスタ素子としてＮＴＣ素子を用いているが、第２態様はこれに限定されるものではなく、ＮＴＣ素子に換えてＣＴＲ素子を用いてもよい。ＣＴＲ素子の特性により、温度上昇したある温度に対して急激に抵抗を下げることができ、スイッチ特性を向上させることができる。

【００３９】

また、上記の実施例では、異常検出回路として、４つの検出回路により過充電、過放電、充電過電流及び放電過電流を検出できる保護素子１６を備えているが、異常検出回路はこれに限定されるものではなく、他の異常検出回路であってもよい。

また、上記の実施例では異常検出回路としての保護素子１６を備えているが、本発明の保護回路はこれに限定されるものではなく、保護素子１６を備えていない構成であってもよい。

【００４０】

以上、本発明の実施例を説明したが、本発明はこれらに限定されるものではなく、特許請求の範囲に記載された本発明の範囲内で種々の変更が可能である。

【図面の簡単な説明】

【００４１】

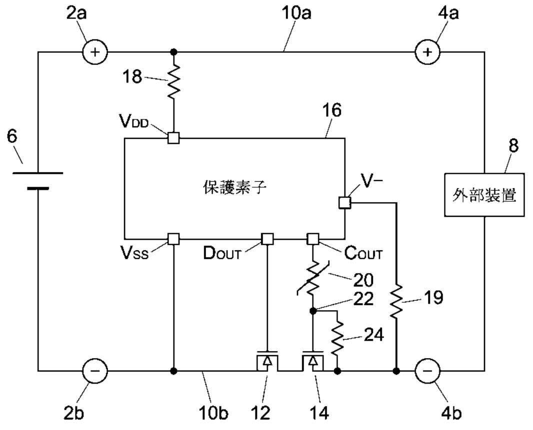
【図１】第１態様の一実施例を示す回路図である。
【図２】第１態様の他の実施例を示す回路図である。
【図３】第２態様の一実施例を示す回路図である。
【図４】第２態様の他の実施例を示す回路図である。
【図５】従来の保護回路を示す回路図である。

【符号の説明】

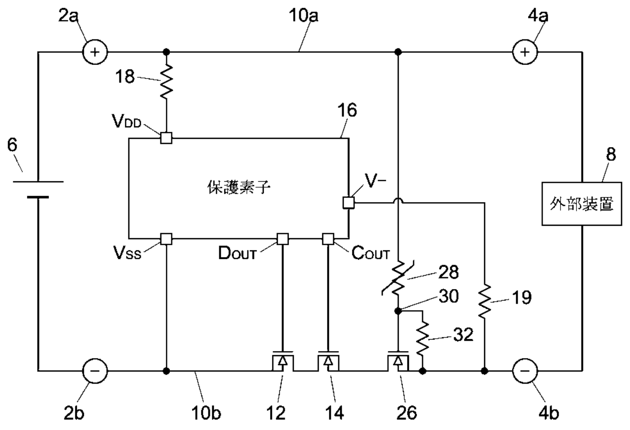
【００４２】

２ａ，２ｂ　電池接続端子
４ａ，４ｂ　外部接続端子
６　二次電池
８　外部装置
１０ａ　プラス側の充放電回路
１０ｂ　マイナス側の充放電回路
１２，１４，２６　電流制御用トランジスタ
１６　保護素子（異常検出回路）
１６ａ，１６ｂ　比較回路
１８　抵抗素子
２０，２８　ＰＴＣ素子（サーミスタ素子）
２２，３０　端子
２４，３２，３４，３８　電圧調整用抵抗素子
３６，４０　ＮＴＣ素子（サーミスタ素子）
V_{DD}　電源電圧端子
V_{SS}　グランド端子
Ｖ－　充電器マイナス電位入力端子
C_{OUT}　過充電検出出力端子
D_{OUT}　過放電検出出力端子

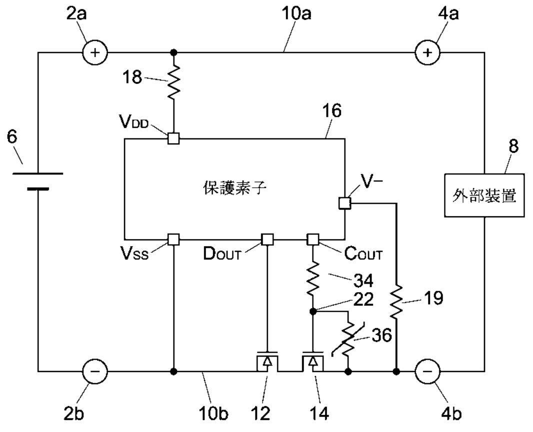
【図１】


2a
10a
4a
18
VDD
16
6
8
V−
保護素子
外部装置
Vss
DOUT
COUT
20
22
19
24
2b
10b
12
14
4b

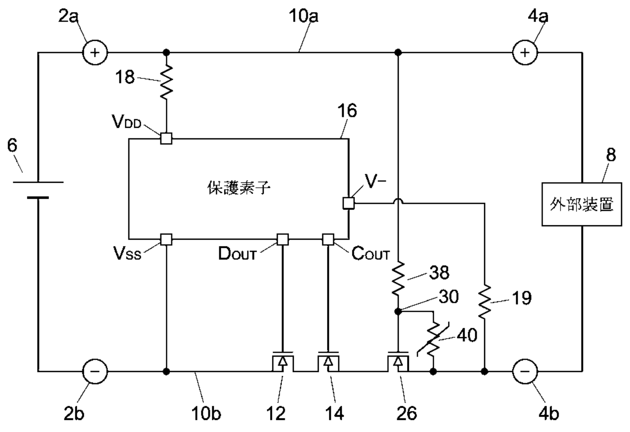
【図２】


2a
10a
4a
18
VDD
16
6
8
V−
保護素子
外部装置
Vss
DOUT
COUT
28
30
19
32
2b
10b
12
14
26
4b

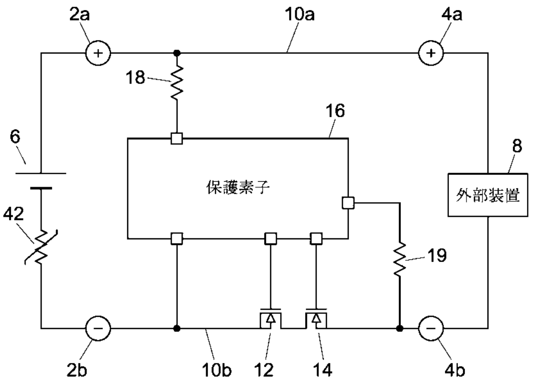
【図３】


2a
10a
4a
18
VDD
16
6
8
V−
保護素子
外部装置
Vss
DOUT
COUT
34
22
19
36
2b
10b
12
14
4b

【図４】


2a
10a
4a
18
VDD
16
6
8
V−
保護素子
外部装置
Vss
DOUT
COUT
38
30
19
40
2b
10b
12
14
26
4b

【図５】


2a
10a
4a
18
16
6
8
保護素子
外部装置
42
19
2b
10b
12
14
4b