(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년03월16일
(11) 등록번호 10-1022559
(24) 등록일자 2011년03월08일

(51) Int. Cl.
G02F 1/136 (2006.01)
(21) 출원번호 10-2003-0099501
(22) 출원일자 2003년12월30일
심사청구일자 2008년12월30일
(65) 공개번호 10-2005-0070241
(43) 공개일자 2005년07월07일
(56) 선행기술조사문헌
KR100681966 B1

(73) 특허권자
엘지디스플레이 주식회사
서울 용산구 한강로3가 65-228
(72) 발명자
이석우
경기도안양시동안구비산동1102관악APT127-1207
(74) 대리인
허용록

전체 청구항 수 : 총 11 항 심사관 : 한재균

(54) 액정 표시 장치 및 그 제조 방법

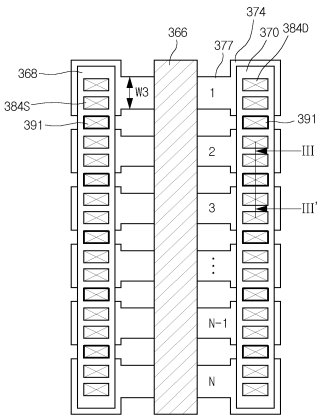
(57) 요 약

본 발명은 구동 회로부의 구동 소자 열화를 방지할 수 있는 액정 표시 장치 및 그 제조 방법에 관한 것이다.

본 발명은 액정 표시 장치의 구동 회로부에서 액티브층 인근에 더미 콘택홀을 형성함으로써 채널에서 발생하는 열을 방출시켜 구동 소자 열화를 방지할 수 있도록 한다.

본 발명에 따르면 서로 분리된 액티브층을 가지는 단위 박막 트랜지스터의 채널과 채널 사이에 더미 콘택홀을 형성함으로써 데이터 금속층을 통해서 채널에서 발생한 열이 용이하게 방출될 수 있도록 하여 소자의 열화를 방지하고 구동 소자의 불량을 방지하는 효과가 있다.

대 표 도 - 도6



특허청구의 범위

청구항 1

구동 회로에 폴리 실리콘으로 이루어져 서로 분리되어 있는 다수의 채널과, 각 채널을 포함하는 다수의 박막 트랜지스터가 병렬로 연결되어 있는 구동 소자와;

상기 채널 사이의 인근에서 데이터 금속층 아래에 형성되어 데이터 금속을 통해 열을 방출하는 더미 콘택홀(dummy contact hole)을 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 2

제 1항에 있어서,

상기 구동 소자는,

기판 상에 형성된 버퍼막 상에 형성된 다수의 채널을 포함하는 액티브층과;

상기 액티브층과 게이트 절연막을 사이에 두고 형성되는 게이트 전극과;

상기 게이트 전극과 층간 절연막을 사이에 두고 형성되는 소스 전극 및 드레인 전극을 포함하여 이루어지는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 2항에 있어서,

상기 더미 콘택홀은 게이트 절연막과 층간 절연막을 관통하여 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제 2항에 있어서,

상기 데이터 금속층은 상기 더미 콘택홀을 통해서 버퍼막과 접촉하는 것을 특징으로 하는 액정 표시 장치.

청구항 5

제 2항에 있어서,

상기 데이터 금속층은 상기 더미 콘택홀을 통해서 기판과 접촉하는 것을 특징으로 하는 액정 표시 장치.

청구항 6

제 1항에 있어서,

상기 더미 콘택홀 아래에 폴리 실리콘으로 이루어져 상기 채널과 분리되어 있는 더미 액티브층이 더 형성되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 7

구동 회로에 폴리 실리콘으로 이루어져 서로 분리되어 있는 다수의 채널과, 각 채널을 포함하는 다수의 박막 트랜지스터가 병렬로 연결되어 있는 구동 소자를 형성하는 액정표시장치의 제조방법에 있어서,

기판 상에 형성된 버퍼막 상에 서로 분리된 다수의 채널을 포함하는 액티브층을 형성하는 단계와;

상기 액티브층과 게이트 절연막을 사이에 두고 중첩되는 게이트 전극을 형성하는 단계와;

상기 게이트 전극 상에 층간 절연막을 형성하는 단계와;

상기 채널 사이의 인근에서 열을 방출하는 더미 콘택홀(dummy contact hole)과 상기 액티브층 상에 소스 및 드레인 콘택홀을 형성하는 단계와;

상기 소스 및 드레인 콘택홀을 통해서 액티브층과 접촉하는 소스 전극 및 드레인 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 8

제 7항에 있어서,

상기 소스 전극 및 드레인 전극은 상기 더미 콘택홀을 통해서 버퍼막과 접촉하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 9

제 7항에 있어서,

상기 소스 전극 및 드레인 전극은 상기 더미 콘택홀을 통해서 기판과 접촉하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 10

제 7항에 있어서,

상기 액티브층을 형성하는 단계에 있어서,

상기 액티브층과 분리되며 상기 더미 콘택홀이 형성되는 위치에 더미 액티브층을 더 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 11

제 10항에 있어서,

상기 더미 콘택홀을 통해서 상기 소스 전극 및 드레인 전극이 더미 액티브층과 접촉하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0020] 본 발명은 구동 회로부의 구동 소자 열화를 방지할 수 있는 액정 표시 장치 및 그 제조 방법에 관한 것이다.

[0021] 통상, 액정 표시 장치(Liquid Crystal Display Device : LCD)는 비디오 신호에 따라 액정셀들의 광투과율을 조절함으로써 액정셀들이 매트릭스 형태로 배열되어진 액정 패널에 비디오 신호에 해당하는 화상을 표시하게 된다.

[0022] 이 경우, 액정 셀들을 스위칭하는 소자로서 통상 박막 트랜지스터(Thin Film Transistor : TFT)가 이용되고 있다.

[0023] 이러한 액정 표시 장치에 이용되는 박막 트랜지스터는 반도체층으로 아몰퍼스(amorphous)실리콘 또는 폴리(poly) 실리콘을 이용한다.

[0024] 상기 아몰퍼스 실리콘형 박막 트랜지스터는 아몰퍼스 실리콘막의 균일성이 비교적 좋아 특성이 안정된 장점을 가지고 있다.

[0025] 그러나, 상기 아몰퍼스 실리콘형 박막 트랜지스터는 전하 이동도가 낮아 응답 속도가 느리다는 단점을 가지고 있다.

[0026] 이에 따라, 상기 아몰퍼스 실리콘형 박막 트랜지스터는 빠른 응답 속도를 필요로 하는 고해상도 표시 패널이나 게이트 드라이버 및 데이터 드라이버의 구동 소자로는 적용이 어려운 단점을 가지고 있다.

[0027] 상기 폴리 실리콘형 박막 트랜지스터는 전하 이동도가 높음에 따라 빠른 응답 속도를 필요로 하는 고해상도 표시 패널에 적합할 뿐만 아니라 주변 구동 회로들을 표시 패널에 내장할 수 있는 장점을 가지고 있다.

[0028] 이에 따라, 상기 폴리 실리콘형 박막 트랜지스터를 이용한 액정 표시 장치가 대두되고 있다.

[0029] 도 1은 종래 폴리 실리콘형 박막 트랜지스터를 이용한 액정 표시 장치를 나타내는 평면도이다.

[0030] 도 1을 참조하면, 종래 폴리 실리콘형 박막 트랜지스터를 이용한 액정 표시 장치는 화소 매트릭스를 포함하는 화상 표시부(196)와, 상기 화상 표시부(196)의 데이터 라인들(104)를 구동하기 위한 데이터구동부(192)와, 화상 표시부(196)의 게이트 라인들(102)을 구동하기 위한 게이트 구동부(192)를 구비한다.

[0031] 상기 화상 표시부(196)에는 액정 셀들이 매트릭스 형태로 배열되어 화상을 표시한다.

[0032] 상기 액정 셀들 각각은 게이트 라인(102)과 데이터 라인(104)의 교차점에 접속된 스위칭 소자로서 n형 불순물이 주입된 폴리 실리콘을 이용한 박막 트랜지스터(TFT)에 의해 구동된다.

[0033] 이러한 n형 박막 트랜지스터(130)는 게이트 라인(102)으로부터 스캔 펄스에 응답하여 데이터 라인(104)으로부터의 비디오 신호, 즉 화소 신호를 액정 셀에 충전되게 하고, 이에 따라 액정 셀은 충전된 화소 신호에 따라 광투과율을 조절하게 된다.

[0034] 상기 게이트 구동부(194)는 게이트 제어 신호들에 의해 프레임(frame)마다 수평 기간씩 순차적으로 게이트 라인들(102)을 구동한다.

[0035] 상기 게이트 구동부(194)에 의해 박막 트랜지스터들이 수평 라인 단위로 순차적으로 턴-온(turn-on)되어 데이터 라인(104)을 액정 셀과 접속시키게 된다.

[0036] 상기 데이터 구동부(192)는 수평기간마다 다수의 디지털 데이터 신호를 샘플링하여 아날로그 데이터 신호로 변환한다.

[0037] 그리고, 상기 데이터 구동부(192)는 아날로그 데이터 신호를 데이터 라인들(104)에 공급한다.

[0038] 이에 따라, 상기 턴-온된 박막 트랜지스터에 접속된 액정 셀들은 데이터 라인들(104) 각각으로부터의 데이터 신호에 응답하여 광투과율을 조절하게 된다.

[0039] 이러한 게이트 구동부(194) 및 데이터 구동부(192)는 CMOS구조로 연결된 구동 소자를 포함하게 된다.

[0040] 상기 구동 소자는 비교적 높은 전압의 스위칭을 위해 상대적으로 많은 양의 전류가 흐를 수 있도록 큰 채널폭(W1)을 갖는 하나의 거대 박막 트랜지스터로 이루어지게 된다.

[0041] 이러한 구동소자는 빠른 응답 속도를 위해 폴리 실리콘(poly-silicon)이 이용된다.

[0042] 도 2는 종래 액정 표시 장치에서 구동 회로부의 구동 소자를 나타내는 평면도이고, 도 3은 도 2에 도시된 구동 회로부의 구동 소자를 I-I'선을 따라 절단하여 나타내는 단면도이다.

[0043] 도 2 및 도 3에 도시된 바와 같이, 하나의 박막 트랜지스터로 이루어진 구동 소자는 버퍼막(116)을 사이에 두고 하부 기판(120) 상에 형성되는 불순물(예를 들어, n+이온 또는 p+이온)이 주입된 액티브층(174)과, 게이트 절연막(142)을 사이에 두고 액티브층(174)의 채널 영역(174c)과 중첩되게 형성되는 게이트 전극(166)과, 상기 게이트 전극(166)과 층간절연막(156)을 사이에 두고 절연되게 형성되는 소스 전극(168), 드레인 전극(170)과, 상기 소스 전극(168), 드레인 전극(170) 상에 형성되는 보호막(148)이 구비된다.

[0044] 상기 소스 전극(168), 드레인 전극(170)은 게이트 절연막(142) 및 층간 절연막(156)을 관통하는 소스/드레인 콘택홀(184S, 184D)을 통해 소정의 불순물이 주입된 액티브층(174)의 소스/드레인 영역(174S, 174D)에 각각 접촉된다.

[0045] 상기 보호막(148)은 소스 전극(168), 드레인 전극(170) 상에 형성되어 구동 소자를 보호하는 역할을 한다.

[0046] 한편, 이와 같은 종래의 하나의 박막 트랜지스터로 이루어진 구동 소자는 상대적으로 많은 양의 전류가 흐를 수 있는 장점이 있는 반면, 많은 전류가 흐름으로 인해 채널(174C)에 많은 열이 발생된다.

[0047] 이에 따라, 상기 채널(174C)에 발생되는 열을 식혀 줄 수 있는 구조로 도 4에 도시된 바와 같이, 다수의 작은 채널폭(W2)을 갖는 박막 트랜지스터가 병렬로 연결된 멀티 채널(multi channel) 구조의 구동 소자가 제안되었다.

[0048] 도 4에 도시된 액정 표시 장치에 구동 회로부의 구동 소자는 각각의 채널폭(W2)의 총합이 도 2에 도시된 하나의 채널폭(W1)과 기본적으로 동일하도록 하고, 상기 구동 소자는 다수(N)의 단위 채널(277)을 가지는 단위 박막 트

랜지스터가 액티브층이 서로 분리되어 병렬로 연결되는 구조를 가진다.

[0049] 이와 같이, 액티브층이 서로 분리되어 형성된 다수의 단위 박막 트랜지스터에서 인접하는 박막 트랜지스터 사이에 소스, 드레인 콘택홀(284S, 284D)을 단면하면 도 5(도 4에서 Ⅱ-Ⅱ'선을 따라 절단한 단면도)와 같다.

[0050] 도 5는 도 4에서 드레인 전극에서 Ⅱ-Ⅱ'선을 따라 절단한 단면도를 보여주고 있으나, 소스 전극에서 이웃하는 단위 박막 트랜지스터의 소스 콘택홀을 절단하는 단면도와 기본적으로 그 구조가 동일하다.

[0051] 도 4 및 5에 도시된 바와 같이, 이러한 다수의 박막 트랜지스터는 하부 기판(220) 상에 각 단위 채널(277)의 간격이 한정된 거리로 일정하게 형성되어 멀티 채널(multi channel)을 형성한다.

[0052] 한편, 상기 소스, 드레인 전극(268, 270)이 소스, 드레인 콘택홀(284S, 284D)에 의해 액티브층(274)과 접촉하고 있으며, 상기 소스, 드레인 전극(268, 270) 상에는 보호막(248)이 형성되어 있다.

[0053] 이와 같은 등간격으로 분리되는 채널을 가지는 멀티 구조의 박막 트랜지스터에서 중앙 채널의 중심에서 방열(heat sink) 효과가 크게 떨어지게 된다.

[0054] 이는 박막 트랜지스터의 채널(277)에서 발생된 열이 게이트 절연막(242) 및 층간 절연막(256)에 의해 흡수되지만 상기 게이트 절연막(242) 및 층간 절연막(256) 및 액티브층 아래의 버퍼막(216)의 재료로는 전극 간의 발생하는 기생 캐패시턴스를 줄이기 위하여 유전율이 낮은 SiO_2와 같은 절연 물질이 이용되는데, 이러한 절연물질은 낮은 열전도율을 가진다.

[0055] 따라서, 상기 박막 트랜지스터의 드레인 콘택홀(284D) 사이에서 게이트 절연막(242) 및 층간 절연막(256)에서 열이 방출되지 않아 소자의 열화되어 원활한 전류의 흐름이 방해되거나 구동 소자 특성이 저하되어 구동 소자의 불량을 초래함으로써 구동 소자의 정상 구동이 이루어지지 않게 되는 문제가 발생한다.

발명이 이루고자 하는 기술적 과제

[0056] 본 발명은 액정 표시 장치의 구동 회로부에서 액티브층 인근에 더미 콘택홀을 형성함으로써 채널에서 발생하는 열을 방출시킴으로써 구동 소자 열화를 방지할 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는 데 목적이 있다.

발명의 구성 및 작용

[0057] 상기한 목적을 달성하기 위하여 본 발명에 따른 액정 표시 장치는, 구동 회로에 폴리 실리콘으로 이루어져 서로 분리되어 있는 다수의 채널과, 각 채널을 포함하는 다수의 박막 트랜지스터가 병렬로 연결되어 있는 구동 소자와; 상기 채널 사이의 인근에서 데이터 금속층 아래에 형성되어 데이터 금속을 통해 열을 방출하는 더미 콘택홀(dummy contact hole)을 포함하는 것을 특징으로 하는 액정 표시 장치.

[0058] 상기 구동 소자는, 기판 상에 형성된 버퍼막 상에 형성된 다수의 채널을 포함하는 액티브층과; 상기 액티브층과 게이트 절연막을 사이에 두고 형성되는 게이트 전극과; 상기 게이트 전극과 층간 절연막을 사이에 두고 형성되는 소스 전극 및 드레인 전극을 포함하여 이루어지는 것을 특징으로 한다.

[0059] 상기 더미 콘택홀은 상기 게이트 절연막과 층간 절연막을 관통하여 형성되는 것을 특징으로 한다.

[0060] 상기 데이터 금속층은 상기 더미 콘택홀을 통해서 상기 버퍼막과 접촉하는 것을 특징으로 한다.

[0061] 상기 데이터 금속층은 상기 더미 콘택홀을 통해서 상기 기판과 접촉하는 것을 특징으로 한다.

[0062] 상기 더미 콘택홀 아래에 폴리 실리콘으로 이루어져 상기 채널과 분리되어 있는 더미 액티브층이 더 형성되어 있는 것을 특징으로 한다.

[0063] 또한, 상기한 목적을 달성하기 위하여 본 발명에 따른 액정 표시 장치의 제조 방법은, 구동 회로에 폴리 실리콘으로 이루어져 서로 분리되어 있는 다수의 채널과, 각 채널을 포함하는 다수의 박막 트랜지스터가 병렬로 연결되어 있는 구동 소자를 형성하는 방법에 있어서, 기판 상에 형성된 버퍼막 상에 서로 분리된 다수의 채널을 포함하는 액티브층을 형성하는 단계와; 상기 액티브층과 게이트 절연막을 사이에 두고 중첩되는 게이트 전극을 형성하는 단계와; 상기 게이트 전극과 층간 절연막을 형성하는 단계와; 상기 채널 사이의 인근에서 열을 방출하는 더미 콘택홀(dummy contact hole)과 상기 액티브층 상에 소스 및 드레인 콘택홀을 형성하는 단계와; 상기 소스 및 드레인 콘택홀을 통해서 액티브층과 접촉하는 소스 전극 및 드레인 전극을 형성하는 단계를 포함하는 것을

특징으로 한다.

[0064] 상기 소스 전극 및 드레인 전극은 상기 더미 콘택홀을 통해서 버퍼막과 접촉하는 것을 특징으로 한다.

[0065] 상기 소스 전극 및 드레인 전극은 상기 더미 콘택홀을 통해서 기판과 접촉하는 것을 특징으로 한다.

[0066] 상기 액티브층을 형성하는 단계에 있어서, 상기 액티브층과 분리되며 상기 더미 콘택홀이 형성되는 위치에 더미 액티브층을 더 형성하는 것을 특징으로 한다.

[0067] 상기 더미 콘택홀을 통해서 상기 소스 전극 및 드레인 전극이 상기 더미 액티브층과 접촉하는 것을 특징으로 한다.

[0068] 이하, 첨부한 도면을 참조로 하여 본 발명의 구체적인 실시예에 대해서 상세히 설명한다.

[0069] 도 6은 본 발명에 따른 일 실시예로서, 액정 표시 장치의 구동 회로부에 형성된 다수의 폴리 실리콘형 박막 트랜지스터가 병렬로 연결된 구조의 구동 소자를 구체적으로 도시한 평면도이고, 도 7은 도 6에 도시된 구동 회로부의 구동 소자의 Ⅲ-Ⅲ'선을 따라 절단하여 도시된 단면도이다.

[0070] 여기서, 도 7는 도 6에서 드레인 전극에서 Ⅲ-Ⅲ'선을 따라 절단한 단면도를 보여주고 있으나, 소스 전극에서 이웃하는 단위 박막 트랜지스터의 소스 콘택홀을 절단하는 단면도와 기본적으로 그 구조가 동일하다.

[0071] 도 6 및 도 7에 도시된 바와 같이, 다수의 단위 박막 트랜지스터로 이루어진 구동 회로부의 구동 소자는 버퍼막(316)을 사이에 두고 하부 기판(320) 상에 형성되는 불순물(예를 들어, n+이온 또는 p+이온)이 주입된 액티브층(374)과, 게이트 절연막(342)을 사이에 두고 액티브층(374)의 채널 영역(377)과 중첩되게 형성되는 게이트 전극(366)과, 상기 게이트 전극(366)과 층간절연막(356)을 사이에 두고 절연되게 형성되는 소스 전극(368), 드레인 전극(370)과, 상기 소스 전극(368), 드레인 전극(370) 상에 형성되는 보호막(348)이 구비된다.

[0072] 상기 소스 전극(368), 드레인 전극(370)은 게이트 절연막(342) 및 층간 절연막(356)을 관통하는 소스, 드레인 콘택홀(384S, 384D)을 통해 소정의 불순물이 주입된 액티브층(374)의 소스/드레인 영역(도시되지 않음)에 각각 접촉된다.

[0073] 상기 보호막(348)은 소스 전극(368), 드레인 전극(370) 상에 형성되어 구동 소자를 보호하는 역할을 한다.

[0074] 여기서, 도 7에 도시된 바와 같이, 상기 단위 박막 트랜지스터에서 소스 전극(368), 드레인 전극(370) 영역의 액티브층(374)은 서로 분리되어 있다.

[0075] 그리고, 상기 박막 트랜지스터 사이의 드레인 전극(370) 영역에서 층간 절연막(356)과 게이트 절연막(342)을 관통하는 더미 콘택홀(dummy contact hole)(391)이 액티브층(374) 인근에 형성되어 있다.

[0076] 여기서, 상기 단위 박막 트랜지스터 사이의 드레인 전극(370) 영역에서 액티브층(374) 사이로 게이트 절연막(342) 및 층간 절연막(356)을 관통하는 더미 콘택홀(391)을 통해서 버퍼막(316)과 접촉되도록 형성된다.

[0077] 또한, 상기 더미 콘택홀(391)이 버퍼막(316)까지 관통함으로써 소스 전극(368), 드레인 전극(370)을 형성하는 데이터 금속층이 하부 기판(320)과 접촉될 수도 있다.

[0078] 이에 따라, 상기 박막 트랜지스터의 채널에서 발생하는 열이 단위 박막 트랜지스터 사이의 액티브층 사이에 형성되어 있는 소스 전극(368), 드레인 전극(370)을 형성하는 데이터 금속층에 흡수되어 구동 소자의 외부로 방열됨으로써 구동 회로부의 구동 소자의 손상이 방지된다.

[0079] 도 8은 본 발명에 따른 액정 표시 장치의 구동 회로부의 구동 소자의 제조 방법을 보여주는 단면도이다.

[0080] 먼저, 도 8a에 도시된 바와 같이, 하부 기판(320) 상에 버퍼막(316)이 형성된다.

[0081] 상기 버퍼막(316)이 형성된 하부 기판(320) 상에 아몰퍼스 실리콘(amorpous silicon)막이 증착된 후 상기 아몰퍼스 실리콘 막이 레이저 등에 의해서 결정화되어 폴리 실리콘(poly silicon)막이 된다.

[0082] 그리고, 상기 폴리 실리콘막이 마스크를 이용한 포토리소그래피 공정과 식각 공정에 의해서 패터닝되어 액티브층(374)을 형성한다.

[0083] 이때, 상기 액티브층(374)은 구동 소자의 단위 박막 트랜지스터 사이에서 서로 분리되어 있다.

[0084] 도 8b에 도시된 바와 같이, 상기 액티브층(374)이 형성된 하부 기판(320) 상에 SiO_2 등의 절연물질이 전면 증착

됨으로써 게이트 절연막(342)이 형성된다.

[0085] 그리고, 상기 게이트 절연막(342)이 형성된 하부 기판(320) 상에 도시되지는 않았지만, 상기 게이트 금속층이 전면 증착된 후 마스크를 이용한 포토리소그래피 공정과 식각 공정에 의해서 게이트 금속층이 패터닝됨으로써 게이트 전극(도 6에서 366)이 형성된다.

[0086] 여기서, 상기 게이트 금속층은 알루미늄(Al), 알루미늄/네오디움(Al/Nd), 등을 포함하는 알루미늄계 금속이 이용된다.

[0087] 또한, 도시되지는 않았으나, 상기 게이트 전극(366)을 마스크로 이용하여 액티브층(374)에 n-이온이 주입됨으로써 게이트 전극(366)과 중첩되는 액티브층(374)은 채널 영역으로 게이트 전극(366)과 중첩되지 않은 액티브층(374)은 저농도로 도핑된 LDD(Lightly doped drain)영역으로 형성된다.

[0088] 그리고, 상기 액티브층의 LDD영역이 노출되도록 포토 레지스트 패턴을 형성하여, 이 포토 레지스트 패턴을 마스크로 하여 액티브층에 n+이온 또는 p+이온이 주입됨으로써 액티브층(374)의 소스, 드레인 영역(도시되지 않음)이 형성된다.

[0089] 이와 같이 n+이온 또는 p+이온이 주입된 액티브층(374)이 형성된 하부 기판(320) 상에 SiO_2 등의 절연물질이 전면 증착됨으로써 층간 절연막(356)이 형성된다.

[0090] 이후, 도 8c에 도시된 바와 같이, 상기 층간 절연막(356)과 게이트 절연막(342)이 마스크를 이용한 포토리소그래피 공정과 식각 공정에 의해 패터닝된다.

[0091] 이에 따라, 액티브층(374)의 일부를 노출시키는 드레인 콘택홀(384D)을 형성하게 되며, 동일한 공정에서 상기 액티브층(374) 사이에 더미 콘택홀(391)을 동시에 형성한다.

[0092] 이때, 상기 더미 콘택홀(391)은 상기 층간 절연막(356)과 게이트 절연막(342)뿐만 아니라 버퍼막(316)을 관통하여 형성될 수도 있다.

[0093] 그리고, 상기 드레인 콘택홀(384D)과 더미 콘택홀(391)이 형성된 하부 기판(320) 상에 데이터 금속층이 전면 증착된 후 마스크를 이용한 포토리소그래피 공정과 식각 공정에 의해서 데이터 금속층이 패터닝된다.

[0094] 따라서, 상기 패터닝된 데이터 금속층은 소스 전극(도 6에서 368), 드레인 전극(370)이 형성되는데, 도 8c에서는 드레인 전극(370)이 형성된 부분을 단면하여 보여주고 있다.

[0095] 상기 소스 및 드레인 전극(368, 370)은 상기 소스 및 드레인 콘택홀(384S, 384D)에 의해서 액티브층(374)과 접촉한다.

[0096] 그리고, 상기 액티브층(374) 사이에 형성되어 있는 더미 콘택홀(391)에 의해서 데이터 금속층으로 이루어지는 소스 전극(368) 및 드레인 전극(370)은 버퍼막(316) 또는 하부 기판(320)과 접촉하게 된다.

[0097] 이에 따라, 상기 박막 트랜지스터에서 발생하는 열이 단위 박막 트랜지스터 사이의 액티브층(374) 사이에 형성되어 있는 데이터 금속층(드레인 전극, 370)에 흡수되어 구동 소자의 외부로 방열됨으로써 구동 회로부의 구동 소자의 손상이 방지된다.

[0098] 도 9는 본 발명에 따른 다른 실시예로서, 액정 표시 장치의 구동 회로부에 형성된 다수의 폴리 실리콘형 박막 트랜지스터가 병렬로 연결된 구조의 구동 소자를 구체적으로 도시한 평면도이다.

[0099] 도 9에 도시된 바와 같이, 다수의 단위 박막 트랜지스터로 이루어진 구동 회로부의 구동 소자는 서로 분리된 다수의 단위 박막 트랜지스터로 이루어져 있으며, 상기 단위 박막 트랜지스터는 각각의 단위 채널로 이루어져 있다.

[0100] 각 박막 트랜지스터는 불순물(예를 들어, n+이온 또는 p+이온)이 주입된 액티브층(474)과, 상기 액티브층(474)의 채널 영역(477)과 중첩되게 형성되는 게이트 전극(466)과, 상기 게이트 전극(466)과 층간절연막(도시되지 않음)을 사이에 두고 절연되게 형성되는 소스 전극(468), 드레인 전극(470)이 있다.

[0101] 그리고, 상기 소스 전극(468), 드레인 전극(470)은 절연막을 관통하는 소스, 드레인 콘택홀(484S, 484D)을 통해 소정의 불순물이 주입된 액티브층(474)의 소스, 드레인 영역(도시되지 않음)에 각각 접촉된다.

[0102] 여기서, 상기 단위 박막 트랜지스터에서 소스 전극(468), 드레인 전극(470) 영역의 각각의 액티브층(474)은 서로 분리되어 있다.

[0103] 그리고, 상기 다수의 단위 박막 트랜지스터를 반으로 나누어 공간을 확보하고, 이 공간에서 소스 전극(468), 드레인 전극(470)이 채널 영역쪽으로 연장되어 형성된 곳에 층간 절연막과 게이트 절연막을 관통하는 더미 콘택홀(dummy contact hole)(491)이 채널(477) 인근에 형성되어 있다.

[0104] 이것은 통상 멀티 채널 구조의 박막 트랜지스터에서 중앙 채널(477) 영역에서 온도가 가장 높게 올라가므로 이에 대한 방열이 효과적으로 일어나도록 하기 위한 것이며, 도 9에서 도시한 실시예에서는 다수의 단위 박막 트랜지스터를 반으로 나누어 중앙부에 더미 콘택홀(491)을 형성하였으나, 이에 한정하지 않으며 여러 영역으로 나누어 다수의 더미 콘택홀(491)을 형성하는 것도 가능하다.

[0105] 이때, 도시하지는 않았으나, 상기 더미 콘택홀(491)이 액티브층(474) 아래에 형성되어 있는 버퍼막까지 관통함으로써 소스 전극(468), 드레인 전극(470)을 형성하는 데이터 금속층이 버퍼막 아래의 하부 기판과 접촉될 수도 있다.

[0106] 도 10은 본 발명에 따른 또 다른 실시예로서, 액정 표시 장치의 구동 회로부에 형성된 다수의 폴리 실리콘형 박막 트랜지스터가 병렬로 연결된 구조의 구동 소자를 구체적으로 도시한 평면도이다.

[0107] 여기서, 도 9에 도시된 구동 소자와 동일한 구조를 가지는 부분에 대한 부호 설명과 구체적인 언급은 생략하도록 한다.

[0108] 다수의 단위 박막 트랜지스터로 이루어진 구동 회로부의 구동 소자는 서로 분리된 다수의 단위 박막 트랜지스터로 이루어져 있으며, 상기 단위 박막 트랜지스터는 각각의 단위 채널(577)로 이루어져 있다.

[0109] 이때, 소스 전극(568), 드레인 전극(570)은 절연막을 관통하는 소스, 드레인 콘택홀(584S, 584D)을 통해 소정의 불순물이 주입된 액티브층(574)에 각각 접촉된다.

[0110] 여기서, 상기 단위 박막 트랜지스터에서 소스 전극(568), 드레인 전극(570) 영역의 각각의 액티브층(574)은 서로 분리되어 있다.

[0111] 그리고, 상기 다수의 단위 박막 트랜지스터를 반으로 나누어 공간을 확보하고, 이 공간에서 소스 전극(568), 드레인 전극(570)이 채널(577) 영역쪽으로 연장되어 형성된 곳에 층간 절연막과 게이트 절연막을 관통하는 더미 콘택홀(dummy contact hole)(591)이 채널(577) 인근에 형성되어 있다.

[0112] 이때, 상기 액티브층(574)과 분리되는 더미 액티브층(dummy active)(592)이 형성되며, 상기 더미 액티브층(592) 상에 상기 더미 콘택홀(591)이 형성된다.

[0113] 상기 더미 액티브층(592)은 액티브층(574) 형성시 동시에 형성되며 액티브층(574)과 분리되어 섬(island)형상으로 이루어진다.

[0114] 상기 더미 액티브층(592)은 더미 콘택홀(591)보다 큰 사이즈(size)로 형성되며, 상기 더미 콘택홀(591)에 의해서 채널 쪽으로 연장되어 형성된 소스 전극(568), 드레인 전극(570)이 게이트 절연막 및 층간 절연막을 관통하여 상기 더미 액티브층(592)과 접촉한다.

[0115] 상기 더미 액티브층(592)은 액티브층(574)과 동일하게 폴리 실리콘으로 형성되며 열전도율이 우수하여 열 방출 효과가 뛰어나다.

[0116] 당 실시예에서는 다수의 단위 박막 트랜지스터를 반으로 나누어 중앙부에 더미 액티브층(592) 및 더미 콘택홀(591)을 형성하였으나, 이에 한정하지 않으며 여러 영역으로 나누어 다수의 더미 콘택홀(591)을 형성하는 것도 가능하다.

[0117] 이에 따라, 상기 박막 트랜지스터에서 발생하는 열이 단위 박막 트랜지스터 사이의 액티브층 사이에 형성되어 있는 데이터 금속층에 흡수되어 구동 소자의 외부로 방열됨으로써 구동 회로부의 구동 소자의 손상이 방지된다.

[0118] 이상 본 발명을 구체적인 실시예를 통하여 상세히 설명하였으나, 이는 본 발명을 구체적으로 설명하기 위한 것으로, 본 발명에 따른 액정 표시 장치 및 그 제조 방법은 이에 한정되지 않으며, 본 발명의 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의해 그 변형이나 개량이 가능함이 명백하다.

발명의 효과

[0119] 본 발명은 액정 표시 장치의 구동 회로의 구동 소자에서 서로 분리된 액티브층을 가지는 단위 박막 트랜지스터의 채널과 채널 사이에 더미 콘택홀을 형성함으로써 데이터 금속층을 통해서 채널에서 발생한 열이 용이하게 방

출될 수 있도록 하여 소자의 열화를 방지하고 구동 소자의 불량을 방지하는 효과가 있다.

도면의 간단한 설명

[0001] 도 1은 종래 폴리 실리콘형 박막 트랜지스터를 이용한 액정 표시 장치를 나타내는 평면도.

[0002] 도 2는 종래 액정 표시 장치에서 구동 회로부의 구동 소자를 나타내는 평면도.

[0003] 도 3은 도 2에 도시된 구동 회로부의 구동 소자를 Ⅰ-Ⅰ'선을 따라 절단하여 나타내는 단면도.

[0004] 도 4는 종래 액정 표시 장치에서 구동 회로부의 구동 소자를 나타내는 평면도.

[0005] 도 5는 도 4에서 Ⅱ-Ⅱ'선을 따라 절단한 단면도.

[0006] 도 6은 본 발명에 따른 일 실시예로서, 액정 표시 장치의 구동 회로부에 형성된 다수의 폴리 실리콘형 박막 트랜지스터가 병렬로 연결된 구조의 구동 소자를 구체적으로 도시한 평면도.

[0007] 도 7은 도 6에 도시된 구동 회로부의 구동 소자의 Ⅲ-Ⅲ'선을 따라 절단하여 도시된 단면도.

[0008] 도 8은 본 발명에 따른 액정 표시 장치의 구동 회로부의 구동 소자의 제조 방법을 보여주는 단면도.

[0009] 도 9는 본 발명에 따른 다른 실시예로서, 액정 표시 장치의 구동 회로부 구동 소자를 구체적으로 도시한 평면도.

[0010] 도 10은 본 발명에 따른 또 다른 실시예로서, 액정 표시 장치의 구동 회로부의 구동 소자를 구체적으로 도시한 평면도.

[0011] <도면의 주요부분에 대한 부호 설명>

[0012] 316 : 버퍼막 320 : 하부 기판

[0013] 342 : 게이트 절연막 348 : 보호막

[0014] 356 : 층간 절연막 366, 466, 566 : 게이트 전극

[0015] 368, 468, 568 : 소스 전극 370, 470, 570 : 드레인 전극

[0016] 374, 474, 574 : 액티브층 377, 477, 577 : 채널(channel)

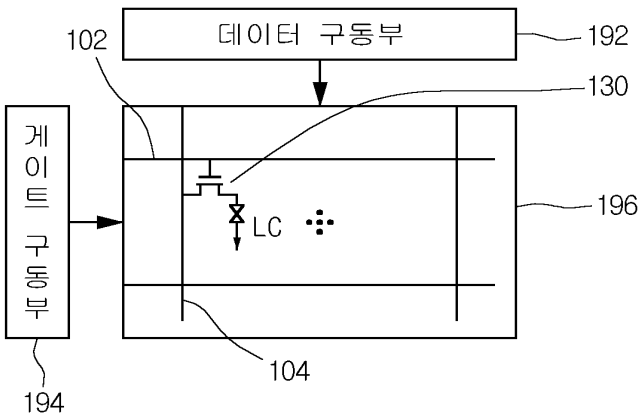
[0017] 384S, 484S, 584S : 소스 콘택홀 384D, 484D, 584D : 드레인 콘택홀

[0018] 391, 491, 591 : 더미 콘택홀(dummy contact hole)

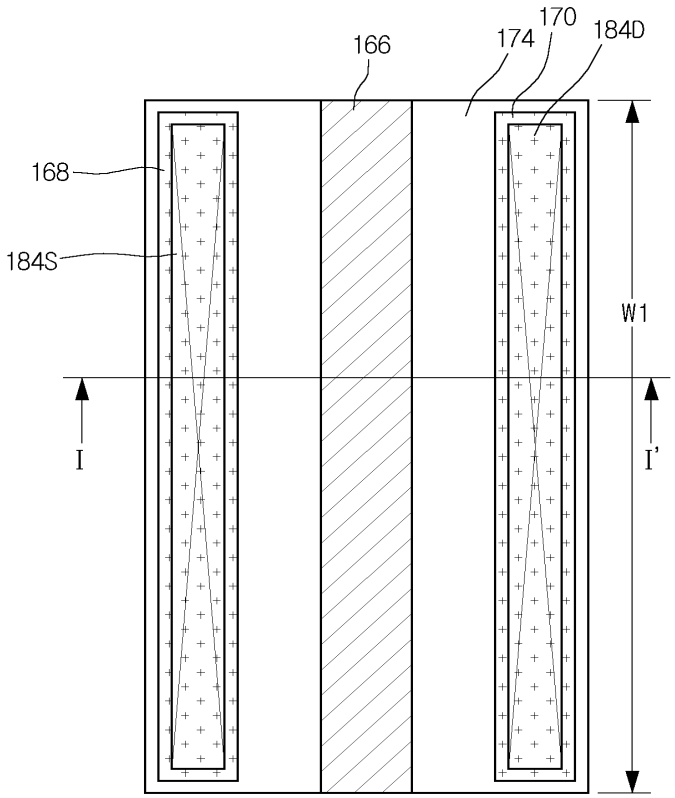
[0019] 592 : 더미 액티브층

도면

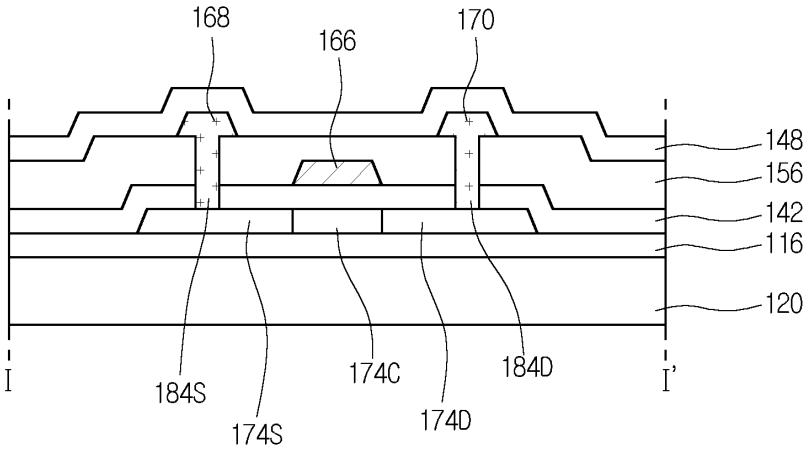
도면1



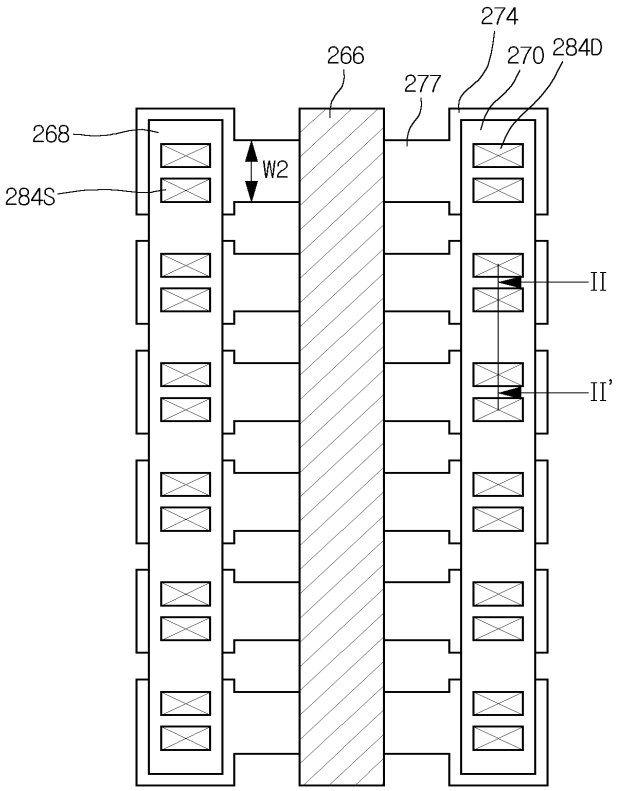
도면2


166
174
170
184D
168
184S
W1
I
I'

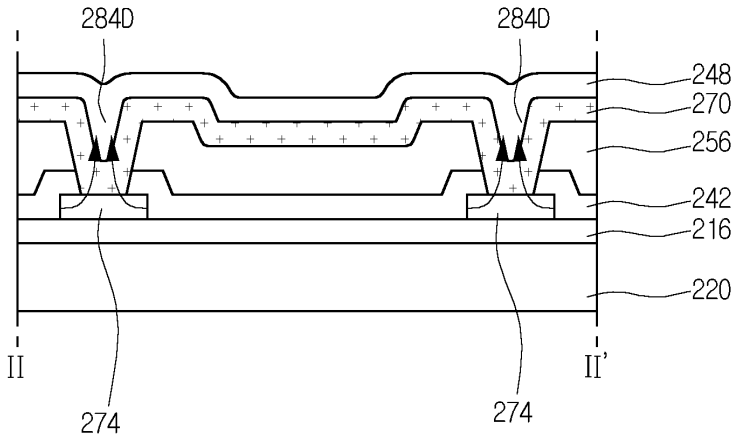
도면3


168
166
170
148
156
142
116
120
I
184S
174S
174C
174D
184D
I'

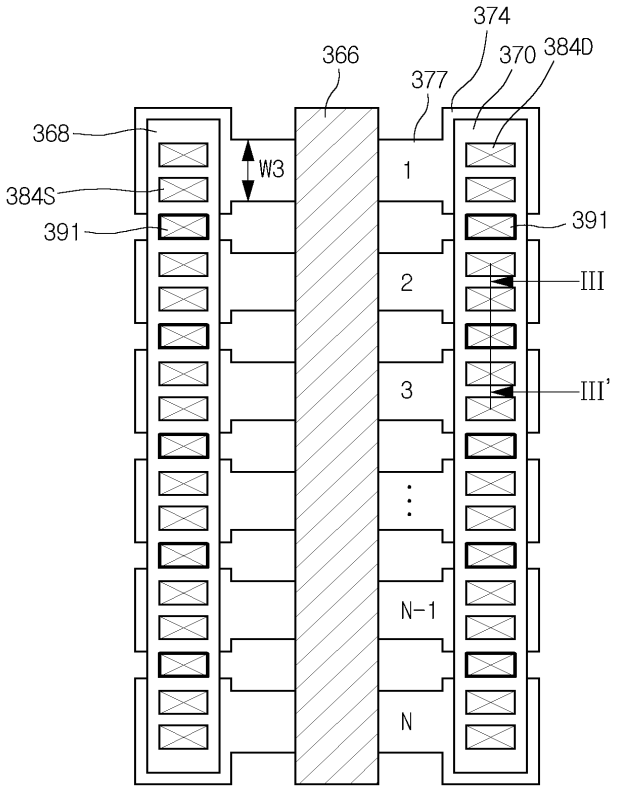
도면4


274
266
270
284D
277
268
W2
284S
II
II'

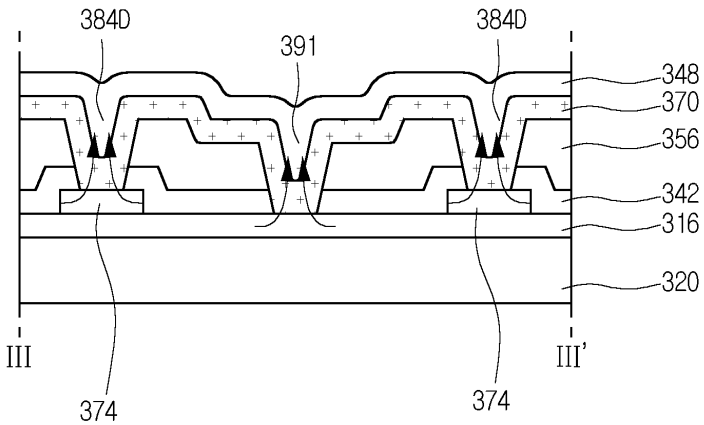
도면5


284D
284D
248
270
256
242
216
220
II
II'
274
274

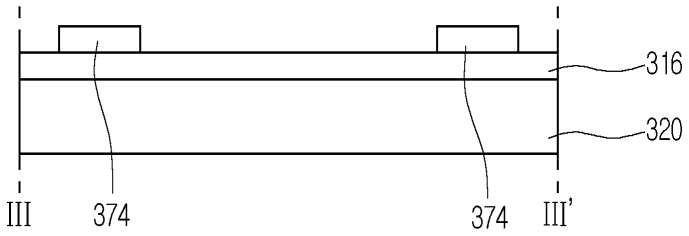
도면6


374
366
370
384D
377
368
W3
1
384S
391
391
2
III
3
III'
N-1
N

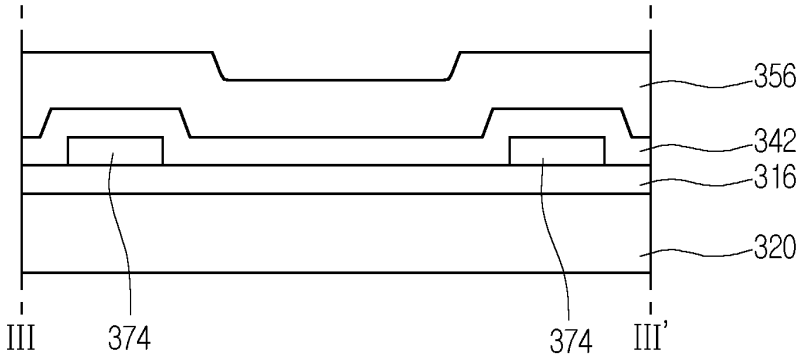
도면7


384D
391
384D
348
370
356
342
316
320
III
III'
374
374

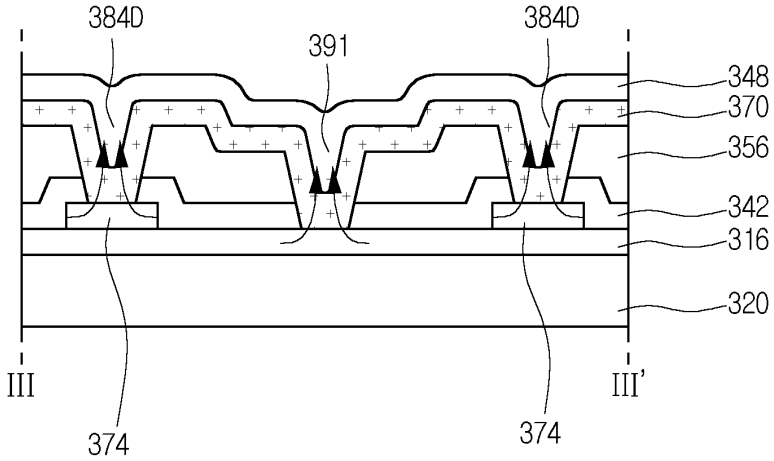
도면8a



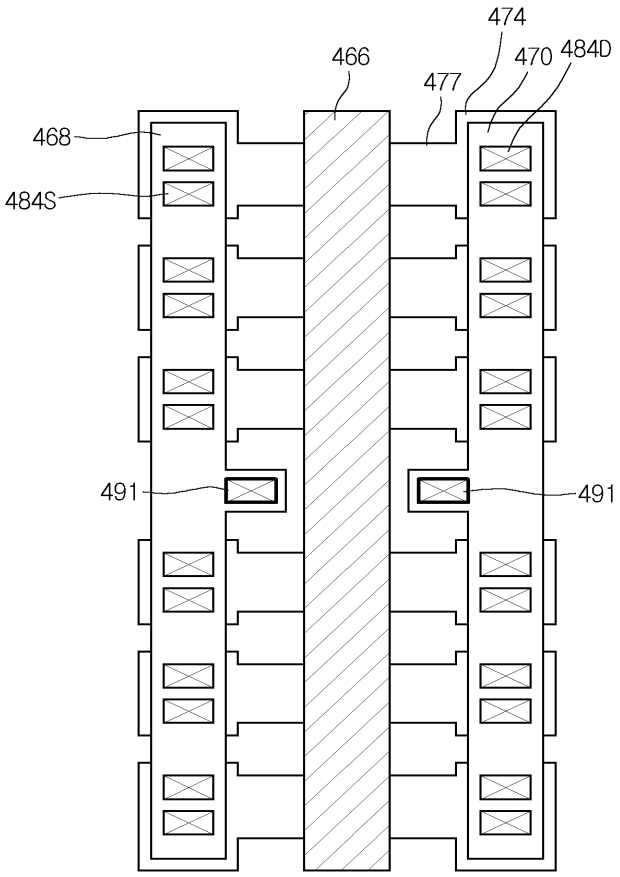
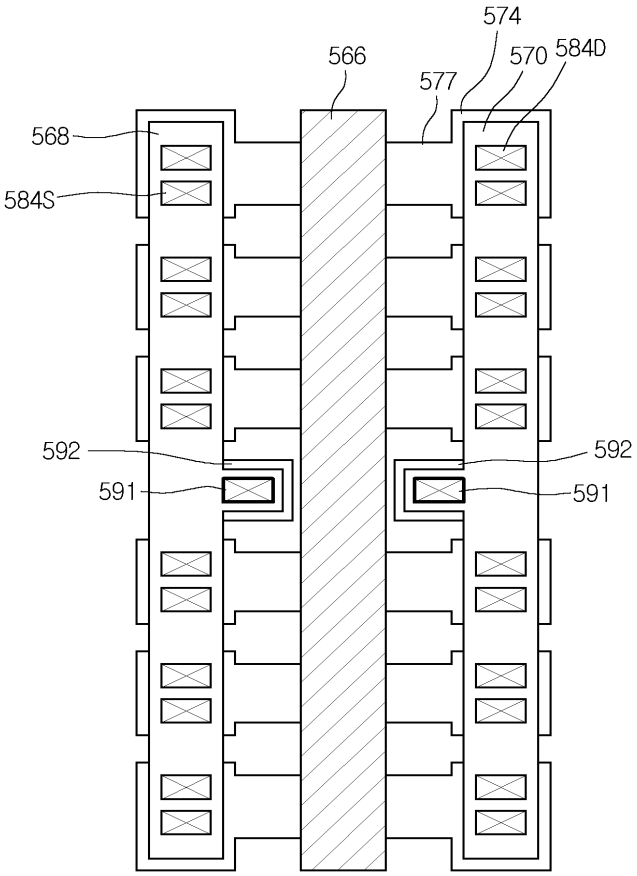
도면8b



도면8c



도면9



도면10