

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6290610号  
(P6290610)

(45) 発行日 平成30年3月7日(2018.3.7)

(24) 登録日 平成30年2月16日(2018.2.16)

|                              |                |
|------------------------------|----------------|
| (51) Int.Cl.                 | F I            |
| <b>G09G 3/3233 (2016.01)</b> | G09G 3/3233    |
| <b>G09G 3/30 (2006.01)</b>   | G09G 3/30 K    |
| <b>H01L 51/50 (2006.01)</b>  | H05B 33/14 A   |
| <b>H05B 33/08 (2006.01)</b>  | H05B 33/08     |
| <b>G09G 3/20 (2006.01)</b>   | G09G 3/20 670B |
| 請求項の数 5 (全 13 頁) 最終頁に続く      |                |

|           |                               |           |                     |
|-----------|-------------------------------|-----------|---------------------|
| (21) 出願番号 | 特願2013-243250 (P2013-243250)  | (73) 特許権者 | 502356528           |
| (22) 出願日  | 平成25年11月25日(2013.11.25)       |           | 株式会社ジャパンディスプレイ      |
| (65) 公開番号 | 特開2015-102685 (P2015-102685A) |           | 東京都港区西新橋三丁目7番1号     |
| (43) 公開日  | 平成27年6月4日(2015.6.4)           | (74) 代理人  | 110000154           |
| 審査請求日     | 平成28年10月14日(2016.10.14)       |           | 特許業務法人はるか国際特許事務所    |
|           |                               | (72) 発明者  | 武田 伸宏               |
|           |                               |           | 東京都港区西新橋三丁目7番1号 株式会 |
|           |                               |           | 社ジャパンディスプレイ内        |
|           |                               | (72) 発明者  | 佐藤 敏浩               |
|           |                               |           | 東京都港区西新橋三丁目7番1号 株式会 |
|           |                               |           | 社ジャパンディスプレイ内        |
|           |                               | 審査官       | 橋本 直明               |
|           |                               |           | 最終頁に続く              |

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

電流駆動型の発光素子を含みかつ入力された階調電圧に基づいて前記発光素子に流れる電流を制御する画素、を複数含む表示パネルと、

各画素の階調値を出力する映像処理回路と、

映像処理回路から出力された各画素の階調値に基づいて、各画素に階調電圧を入力する階調電圧入力回路と、

を備えた表示装置において、

前記表示パネルに複数の単位領域が設定され、

前記単位領域ごとに、該単位領域が欠陥画素を含む欠陥領域であるか否かを判定し、欠陥領域であると判定された単位領域のうちで、欠陥のある欠陥画素を検出する欠陥検出回路をさらに備え、

前記映像処理回路は、

前記映像処理回路に入力された映像対象の画像データ中の前記欠陥画素の階調値を補正し、前記欠陥画素の階調値が補正された前記映像対象の画像データ中の各階調値を、前記階調電圧入力回路に出力する補正回路、を含み、

前記補正回路は、

前記欠陥画素の階調値を、黒階調を表す黒階調値に補正し、

前記映像処理回路は、

各画素の階調値を含む画像データであって、一部の画素の階調値のみ前記黒階調値でな

い欠陥検出用の画像データを取得し、取得した画像データ中の各階調値を前記階調電圧入力回路に出力する検出用画像出力回路、をさらに含み、

前記表示装置は、

階調値が前記黒階調値でない画素中の発光素子に流れる電流の総量、を測定する電流測定部、をさらに含み、

前記検出用画像出力回路は、

前記単位領域ごとに、該単位領域中の画素の階調値のみ前記黒階調値でない欠陥検出用の画像データを取得し、取得した画像データ中の各階調値を前記階調電圧入力回路に出力し、

前記欠陥検出回路は、

前記単位領域が前記欠陥領域であるか否かを、該単位領域中の画素の階調値のみ前記黒階調値でない欠陥検出用の画像データ中の全階調値が前記階調電圧入力回路に出力された場合における前記電流測定部の測定値に基づいて判定すること、

を特徴とする表示装置。

【請求項 2】

前記検出用画像出力回路は、

前記欠陥領域中の画素ごとに、該画素の階調値のみ前記黒階調値でない欠陥検出用の画像データを取得し、取得した画像データ中の各階調値を前記階調電圧入力回路に出力し、

前記欠陥検出回路は、

前記欠陥領域中の画素が前記欠陥画素であるか否かを、該画素の階調値のみ前記黒階調値でない欠陥検出用の画像データ中の全階調値が出力された場合における前記電流測定部の測定値に基づいて判定すること、

を特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記発光素子は、有機 EL 素子であり、

前記欠陥画素は、陽極と陰極とが短絡している有機 EL 素子を含む画素であること、

を特徴とする請求項 1 又は 2 に記載の表示装置。

【請求項 4】

前記補正回路は、

前記映像対象の画像データ中の、前記欠陥画素と所定の位置関係を有する関係画素の階調値を前記欠陥画素の階調値に基づいて補正するとともに、前記欠陥画素の階調値を前記黒階調値に補正し、前記欠陥画素及び関係画素の階調値が補正された前記映像対象の画像データ中の各階調値を、前記階調電圧入力回路に出力すること、

を特徴とする請求項 1 から 3 のいずれか一項に記載の表示装置。

【請求項 5】

前記補正回路は、

前記関係画素の階調値を、欠陥画素の階調値と、基準タイミングから経過時間に応じた数値と、に基づいて補正すること、

を特徴とする請求項 4 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置に関する。

【背景技術】

【0002】

電流駆動型の発光素子と入力された階調電圧に基づいて発光素子に流れる電流を制御する制御素子とを含む複数の画素からなる表示パネル、を備えた表示装置が知られている。例えば、特許文献 1 に上記のような表示パネルが記載されている。特許文献 1 に記載の表示装置では、全画素につきオフセット電圧を導きだし、このオフセット電圧に基づき、各発光素子を所期の輝度で発光させるようにしている。

10

20

30

40

50

## 【先行技術文献】

## 【特許文献】

【0003】

【特許文献1】特開2008-241803号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

【0004】

ところで、上記のような表示装置では、異物により陽極と陰極とが短絡した発光素子を含む欠陥画素が表示パネルに含まれる場合がある。このような欠陥画素では、発光素子が発光しないにも関わらず、発光素子にて多くの電流が消費されてしまう。

10

【0005】

本発明の目的は、電流駆動型の発光素子を含み入力された階調電圧に基づいて発光素子に流れる電流を制御する画素複数からなる表示パネル、を備えた表示装置において、欠陥画素において消費される電流を抑制することである。

## 【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明に係る表示装置は、電流駆動型の発光素子を含みかつ入力された階調電圧に基づいて前記発光素子に流れる電流を制御する画素、を複数含む表示パネルと、各画素の階調値を出力する映像処理回路と、映像処理回路から出力された各画素の階調値に基づいて、各画素に階調電圧を入力する階調電圧入力回路と、前記複数の画素うちで欠陥のある欠陥画素を検出する欠陥検出回路と、を備え、前記映像処理回路が、前記映像処理回路に入力された映像対象の画像データ中の前記欠陥画素の階調値を補正し、前記欠陥画素の階調値が補正された前記映像対象の画像データ中の各階調値を、前記階調電圧入力回路に出力する補正回路、を含み、前記補正回路が、前記欠陥画素の階調値を、黒階調を表す黒階調値に補正すること、を特徴としている。

20

【0007】

ここで、前記発光素子が、有機EL素子であり、前記欠陥画素が、陽極と陰極とが短絡している有機EL素子を含む画素であってもよい。

【0008】

また、前記補正回路が、前記映像対象の画像データ中の、前記欠陥画素と所定の位置関係を有する関係画素の階調値を前記欠陥画素の階調値に基づいて補正するとともに、前記欠陥画素の階調値を前記黒階調値に補正し、前記欠陥画素及び関係画素の階調値が補正された前記映像対象の画像データ中の各階調値を、前記階調電圧入力回路に出力してもよい。

30

【0009】

また、前記表示パネルに複数の単位領域が設定され、前記欠陥検出回路が、前記単位領域ごとに、該単位領域が欠陥画素を含む欠陥領域であるか否かを判定し、欠陥領域であると判定された単位領域のうちで、欠陥画素を検出してもよい。

【0010】

また、前記映像処理回路が、各画素の階調値を含む画像データであって、一部の画素の階調値のみ前記黒階調値でない欠陥検出用の画像データを取得し、取得した画像データ中の各階調値を前記階調電圧入力回路に出力する検出用画像出力回路、をさらに含み、前記表示装置が、階調値が前記黒階調値でない画素中の発光素子に流れる電流の総量、を測定する電流測定部をさらに備え、前記検出用画像出力回路が、前記単位領域ごとに、該単位領域中の画素の階調値のみ前記黒階調値でない欠陥検出用の画像データを取得し、取得した画像データ中の各階調値を前記階調電圧入力回路に出力し、前記欠陥検出回路が、前記単位領域が前記欠陥領域であるか否かを、該単位領域中の画素の階調値のみ前記黒階調値でない欠陥検出用の画像データ中の全階調値が前記階調電圧入力回路に出力された場合における前記電流測定部の測定値に基づいて判定してもよい。

40

【0011】

50

また、前記検出用画像出力回路が、前記欠陥領域中の画素ごとに、該画素の階調値のみ前記黒階調値でない欠陥検出用の画像データを取得し、取得した画像データ中の各階調値を前記階調電圧入力回路に出力し、前記欠陥検出回路が、前記欠陥領域中の画素が前記欠陥画素であるか否かを、該画素の階調値のみ前記黒階調値でない欠陥検出用の画像データ中の全階調値が出力された場合における前記電流測定部の測定値に基づいて判定してもよい。

【0012】

また、前記補正回路が、前記関係画素の階調値を、欠陥画素の階調値と、基準タイミングから経過時間に応じた数値と、に基づいて補正してもよい。

【図面の簡単な説明】

10

【0013】

【図1】本発明の実施形態に係る表示装置の構成を示す図である。

【図2】画素の構成の一例を示す図である。

【図3】有機ELパネルに設定される単位領域を示す図である。

【図4】第1検出用画像データの表示順序を示す図である。

【図5】第2検出用画像データの表示順序を示す図である。

【図6】階調補正回路に設けられるラインメモリを示す図である。

【図7】階調補正回路が行う処理を示すフロー図である。

【図8】階調値の補正例を示す図である。

【図9】階調値の補正例を示す図である。

20

【発明を実施するための形態】

【0014】

以下、本発明の実施形態の例について図面に基づき詳細に説明する。

【0015】

図1は、本発明の実施形態に係る表示装置1の構成を示す図である。本実施形態の場合、表示装置1は、有機ELディスプレイとして実現され、有機ELパネル2、ドライバ3、画素選択回路4、電源回路5、及び電流計6などを備える。有機ELパネル2は、一般的な有機ELパネルであり、電流駆動型の発光素子である有機EL素子をそれぞれ含む複数の画素により構成される。画素には、三種類あり、赤色の画素であるR画素と、緑色の画素であるG画素と、青色の画素であるB画素と、がある。各画素には、有機EL素子を発光させるための電源電圧が、電源回路5より供給される。

30

【0016】

画像選択回路4は、有機ELパネル2中の画素を選択する。すなわち、画像選択回路4は、選択する画素に選択信号を入力する。

【0017】

ドライバ3は、映像処理部8と、画素駆動回路9と、制御回路10と、メモリ11と、を備える。映像処理部8には、外部から取得された映像対象の画像データが入力される。映像対象の画像データは各画素の階調値を含む。映像処理部8は、各画素の階調値を画素駆動回路9に出力する。本実施形態の場合、動作モードが通常モードである場合には、映像対象の画像データに基づいて各画素の階調値を画素駆動回路9に出力する。また、動作モードが検出モードである場合には、自ら生成した画像データに基づいて各画素の階調値を画素駆動回路9に出力する。動作モードについては後述する。

40

【0018】

画素駆動回路9は、映像処理部8から出力された各画素の階調値に基づいて、各画素に階調電圧を入力する。各画素に入力される階調電圧は、その画素の階調値に対応する電圧を有する。各画素は、入力された階調電圧に基づいて有機EL素子に流れる電流を制御する。図2は、画素の構成の一例を示す図である。点線内が一つの画素を示す。同図に示すように、画素は、スイッチSWと、容量Cと、駆動トランジスタTRと、有機EL素子7と、を含む。画素には、階調電圧と、選択信号と、電源電圧と、が入力され、スイッチSWは選択信号が画素に入力された場合にオンし、階調電圧を、容量Cに蓄積する。駆動ト

50

ランジスタTRは、容量Cに蓄積された階調電圧に応じた駆動電流を、有機EL素子7に供給する。有機EL素子7の発光輝度は、容量Cに蓄積する階調電圧と電源5より供給される電源電圧により決まる。但し、容量Cに蓄積された階調電圧が、最低階調を表す黒階調値に対応する階調電圧である場合、有機EL素子7に駆動電流は流れない。

#### 【0019】

なお、各有機EL素子7を流れる駆動電流は、電流計6に入力される。電流計6により、各有機EL素子7に流れる駆動電流の総量が測定される。電流計6の測定値は電源回路5に入力される。電源回路5は、電源電圧を各画素だけでなく、ドライバ3にも供給する。本実施形態では、電流計6の測定値に応じて電源電圧のレベルやパルス幅が調整されるようになっており、ドライバ3に対しては、電源電圧が、電流計6の測定値を示す測定データとして供給される。

10

#### 【0020】

制御回路10には、測定データや映像対象の画像データが入力される。制御部10は、現在の動作モードを示す信号やどの画素の階調値を画素駆動回路9に出力すべきかを示す信号を映像処理部8に供給する。また、どの画素にどの階調電圧を入力すべきかを示す信号を画像駆動回路9に供給する。また、選択信号をどの画素にどのタイミングで入力すべきかを示す信号を画素選択回路4に供給する。

#### 【0021】

また、制御回路10は、動作モードが検出モードである場合、有機EL表示パネル2のうち、欠陥画素を検出する。ここで、欠陥画素とは、異物の混入などが原因で陽極と陰極とが短絡した有機EL素子7を含む画素である。欠陥画素では、短絡のため有機EL素子7に流れる駆動電流が大きくなる。しかし、発光層に駆動電流が流れなくなるので、有機EL素子7は発光しない。欠陥画素の検出方法を簡単に説明すると、まず、制御回路10は、有機ELパネル2のうち欠陥画素を含む欠陥領域を絞り込み、絞り込んだ欠陥領域のうち欠陥画素を検出する。

20

#### 【0022】

具体的には、図3に示すように、有機ELパネル2に、単位領域A～単位領域Iの9つの単位領域が設定される。検出用画像生成回路12が映像処理部8に備えられ、動作モードが検出モードであるとき、第1検出用画像データA～第1検出用画像データIの9つの第1検出用画像データを順番に生成する。第1検出用画像データは各画素の階調値を含み、検出用画像生成回路12は、これら第1検出用画像データのの一つ一つを、順番に有機ELパネル2に表示させる。すなわち、第1検出用画像データAから順番に、各画素の階調値を画素駆動部9に出力する。

30

#### 【0023】

ここで、第1検出用画像データAは、単位領域A外の画素の階調値が黒階調値であり且つ単位領域A内の画素の階調値が黒階調値以外の基準値である画像データであり、第1検出用画像データBは、単位領域B外の画素の階調値が黒階調値であり且つ単位領域A内の画素の階調値が上記基準値である画像データである。また、第1検出用画像データCは、単位領域C外の画素の階調値が黒階調値であり且つ単位領域C内の画素の階調値が上記基準値である画像データであり、第1検出用画像データDは、単位領域D外の画素の階調値が黒階調値であり且つ単位領域D内の画素の階調値が上記基準値である画像データである。また、第1検出用画像データEは、単位領域E外の画素の階調値が黒階調値であり且つ単位領域E内の画素の階調値が上記基準値である画像データであり、第1検出用画像データFは、単位領域F外の画素の階調値が黒階調値であり且つ単位領域F内の画素の階調値が上記基準値である画像データであり、第1検出用画像データGは、単位領域G外の画素の階調値が黒階調値であり且つ単位領域G内の画素の階調値が上記基準値である画像データである。また、第1検出用画像データHは、単位領域H外の画素の階調値が黒階調値であり且つ単位領域H内の画素の階調値が上記基準値である画像データであり、第1検出用画像データIは、単位領域I外の画素の階調値が黒階調値であり且つ単位領域I内の画素の階調値が上記基準値である画像データである。図4に、第1検出用画像データの表示順

40

50

序を示した。矢印が、表示順序を示している。

【0024】

黒階調値に対応する階調電圧が入力された画素では有機EL素子7に駆動電流が流れないことは上述した。そのため、例えば第1検出用画像データAが表示されているときの電流計6の測定値は、単位領域A内の有機EL素子7に流れる駆動電流の総量となる。制御回路10は、第1検出用画像データが表示されるたびに、測定データが表す測定値が予め定められた第1閾値以上であるか否かを判定する。こうすることにより、制御回路10は、単位領域ごとに、その単位領域が欠陥画素を含む欠陥領域であるか否かを判定する。例えば、「第1検出用画像データAが表示されているときに測定値が第1閾値以上であるか否かを判定すること」は、単位領域Aが欠陥領域であるか否かを判定することを意味する。

10

【0025】

こうして、制御回路10は、欠陥領域である単位領域を絞り込む。

【0026】

次に、制御回路10は、欠陥領域であると判定された単位領域のうちで欠陥画素を検出する。すなわち、制御回路10は、欠陥領域であると判定された単位領域中の画素ごとに、その画素の階調値が上記基準値であり且つその他の画素の階調値が黒階調値である画像データである第2検出用画像データを生成する。また、生成したこれら第2検出用画像データ一つ一つを、順番に有機ELパネル2に表示させる。すなわち、表示順序が最初の第2検出画像データから順番に、各画素の階調値を画素駆動部9に出力する。図5に、単位領域Aが欠陥領域である場合における、第2検出用画像データの表示順序を示した。矢印が、表示順序を示している。

20

【0027】

黒階調値に対応する階調電圧が入力された画素では有機EL素子7に駆動電流が流れないことは上述した。そのため、例えば表示順序が最初の第2検出用画像データが表示されているときの電流計6の測定値は、単位領域Aの左上頂点の画素の有機EL素子7に流れる駆動電流となる(図5参照)。よって、この測定値が比較的大きい場合、単位領域の左上頂点の画素は欠陥画素であると考えられる。そこで、制御回路10は、第2検出用画像データが表示されるたびに、測定データが表す測定値が予め定められた第2閾値以上であるか否かを判定する。こうすることにより、制御回路10は、欠陥領域と判定された単位領域中の画素ごとに、その画素が欠陥画素であるか否かを判定する。また、欠陥画素であると判定された画素のアドレスをメモリ11に記憶する。例えば、「表示順序が最初の第2検出用画像データが表示されているときに測定値が第2閾値以上であるか否かを判定すること」は、単位領域の左上頂点の画素が欠陥画素であるか否かを判定することを意味する。

30

【0028】

こうして、制御部10は、欠陥画素を検出し、欠陥画素のアドレスをメモリ11に保存する。

【0029】

このように、表示装置1では、まず欠陥画素を含む単位領域が絞り込まれてから、欠陥画素を含む単位領域のうちで欠陥画素が検出される。そのため、欠陥画素を含む単位領域を絞り込まずに有機ELパネル2中の全画素につき第2検出用画像データを生成して、測定値が第2閾値以上である否かを判定する場合よりも少ない処理で欠陥画素を検出できる。

40

【0030】

次に、動作モードが通常モードである場合について説明する。通常モードでは、メモリ11に記憶される欠陥画素のアドレスが読み出され、読み出されたアドレスが制御部10により映像処理部8に供給される。通常モードでは、映像処理部8は、映像対象の画像データに基づいて各画素の階調値を画素駆動部9に出力する。こうして、映像処理部8は、映像対象の画像を有機ELパネル2に表示させる。

50

## 【 0 0 3 1 】

但し、欠陥画素で無駄に電流が消費されないように、階調補正回路 1 3 が映像処理部 8 に備えられ、階調補正回路 1 3 が映像対象の画像データに含まれる欠陥画素の階調値を黒階調値に補正するようになっている。そして、階調補正回路 1 3 が、欠陥画素の階調値が黒階調値に補正された映像対象の画像データ中の各階調値を、画素駆動部 9 に出力するようになっている。

## 【 0 0 3 2 】

また、欠陥画素では有機 E L 素子 7 が発光しないのだからこれにより輝度低下が生じる。そこで、階調補正回路 1 3 は、欠陥画素と所定の位置関係にある関係画素の階調値を欠陥画素の階調値に基づいて増加させるようになっている。ここで、関係画素とは、欠陥画素と同色の画素であって、欠陥画素の上下左右隣りの画素である。そして、欠陥画素の階調値が黒階調値に補正され且つ関係画素の階調値が増加された映像データ中の各階調値を、画素駆動部 9 に出力するようになっている。こうすることにより、欠陥画素による輝度低下を補償するようになっている。

10

## 【 0 0 3 3 】

しかも、階調補正回路 1 3 は、関係画素の階調値を補正するにあたり、関係画素の有機 E L 素子 7 の経年劣化を考慮するようになっている。すなわち、階調補正回路 1 3 は、関係画素の階調値を欠陥画素の階調値だけでなく、表示装置 1 の製造時からの経過時間 T に関する単調増加関数値  $K(T)$  にも基づいて関係画素の階調値を増加させるようになっている。こうすることにより、欠陥画素による輝度低下をより確実に補償するようになっている。

20

## 【 0 0 3 4 】

本実施形態の場合、階調補正回路 1 3 に、図 6 に示すような 3 つのラインメモリ 1 4 a , 1 4 b , 1 4 c が設けられる。それぞれのラインメモリは、一つの画素ラインに対応している。ラインメモリには、対応する画素ライン中の各画素に関する画素情報が格納される。画素情報は、画素のアドレス及び階調値を含む。階調補正回路 1 3 は、所定周期で、ラインメモリ 1 4 a に格納される画素情報列を読み出し、読み出した画素情報中の階調値を画素駆動回路 9 に出力する。また、ラインメモリ 1 4 a 及びラインメモリ 1 4 b に格納される画素情報列を、それぞれ、ラインメモリ 1 4 b 及びラインメモリ 1 4 c に格納される画素情報列で更新するとともに、ラインメモリ 1 4 c に格納される画素情報列を、新たな画素ラインの画素情報列で更新する。階調補正回路 1 3 は、ラインメモリ 1 4 b に格納される画素情報列がラインメモリ 1 4 c に格納される画素情報列で更新される度に、ラインメモリ 1 4 b 中の画素情報を左から順番に選択し、選択した画素情報につき図 7 のフロー図に示す処理を実行する。以下、選択した画素情報を注目画素情報と表記し且つ注目画素情報に対応する画素のことを注目画素と表記して、図 7 について説明する。

30

## 【 0 0 3 5 】

すなわち、階調補正回路 1 3 は、注目画素が欠陥画素であるか否かを判定する ( S 1 0 1 )。すなわち、階調補正回路 1 3 は、注目画素情報中のアドレスが、いずれかの欠陥画素のアドレスと同じであるか否かを判定する。注目画素が、欠陥画素である場合 ( S 1 0 1 の Y )、階調補正回路 1 3 は、 S 1 1 2 のステップに進む。

40

## 【 0 0 3 6 】

一方、注目画素が、欠陥画素でない場合 ( S 1 0 1 の N )、階調補正回路 1 3 は、注目画素の右隣の同色の画素が、欠陥画素であるか否かを判定する ( S 1 0 2 )。ここでは、画素ラインにおいて同色の画素が 2 つおきに並んでいるため、階調補正回路 1 3 は、注目画素情報の 3 つ右の画素情報中のアドレスが、いずれかの欠陥画素のアドレスと同じであるか否かを判定する。注目画素の右隣の同色の画素が欠陥画素である場合 ( S 1 0 2 の Y )、注目画素の階調値 A ( 注目画素情報中の階調値 ) を、注目画素の右隣の同色の画素の階調値 B ( 注目画素情報の 3 つ右の画素情報中の階調値 ) に基づいて更新する ( S 1 0 3 )。すなわち、階調補正回路 1 3 は、階調値 A に B / X を加算する。ここで、「 X 」は、「 4 」である。一方、注目画素の右隣の同色の画素が欠陥画素でない場合 ( S 1 0 2 の N

50

)、階調補正回路13は、階調値Aを補正せずに、S104に進む。

【0037】

S104では、階調補正回路13は、注目画素の左隣の同色の画素が、欠陥画素であるか否かを判定する(S104)。ここでは、階調補正回路13は、注目画素情報の3つ左の画素情報中のアドレスが、いずれかの欠陥画素のアドレスと同じであるか否かを判定する。注目画素の左隣の同色の画素が欠陥画素である場合(S104のY)、注目画素の階調値A(注目画素情報中の階調値)を、注目画素の左隣の同色の画素の階調値B(注目画素情報の3つ左の画素情報中の階調値)に基づいて更新する(S105)。すなわち、階調補正回路13は、階調値Aに $B/X$ を加算する。一方、注目画素の左隣の同色の画素が欠陥画素でない場合(S104のN)、階調補正回路13は、階調値Aを補正せずに、S106に進む。

10

【0038】

S106では、階調補正回路13は、注目画素の下隣の同色の画素が、欠陥画素であるか否かを判定する(S106)。ここでは、階調補正回路13は、ラインメモリ14cに格納される、注目画素情報の一つ下の画素情報中のアドレスが、いずれかの欠陥画素のアドレスと同じであるか否かを判定する。注目画素の下隣の同色の画素が欠陥画素である場合(S106のY)、注目画素の階調値A(注目画素情報中の階調値)を、注目画素の下隣の同色の画素の階調値B(ラインメモリ14cに格納される、注目画素情報の一つ下の画素情報中の階調値)に基づいて更新する(S107)。すなわち、階調補正回路13は、階調値Aに $B/X$ を加算する。一方、注目画素の下隣の同色の画素が欠陥画素でない場合(S106のN)、階調補正回路13は、階調値Aを補正せずに、S108に進む。

20

【0039】

S108では、階調補正回路13は、注目画素の上隣の同色の画素が、欠陥画素であるか否かを判定する(S108)。ここでは、階調補正回路13は、ラインメモリ14aに格納される注目画素情報の一つ上の画素情報中のアドレスが、いずれかの欠陥画素のアドレスと同じであるか否かを判定する。注目画素の上隣の同色の画素が欠陥画素である場合(S108のY)、注目画素の階調値A(注目画素情報中の階調値)を、注目画素の上隣の同色の画素の階調値B(ラインメモリ14aに格納される、注目画素情報の一つ上の画素情報中の階調値)に基づいて更新する(S109)。すなわち、階調補正回路13は、階調値Aに $B/X$ を加算する。一方、注目画素の上隣の同色の画素が欠陥画素でない場合(S108のN)、階調補正回路13は、階調値Aを補正せずに、S110に進む。

30

【0040】

S110では、階調補正回路13は、注目画素の周辺の同色の画素(すなわち、上下左右隣の同色の画素)のうちの一つでも欠陥画素があるか否かを判定する(S110)。階調補正回路13は、注目画素の周辺の同色の画素のうちの一つでも欠陥画素がある場合(S110のY)、階調補正回路13は、メモリ11に記憶される関数値 $K(T)$ を読み出し、関数値 $K(T)$ に基づいて、注目画素の階調値A(注目画素情報中の階調値)を補正する(S111)。すなわち、階調補正回路13は、階調値Aに関数値 $K(T)$ を乗算する。一方、注目画素の周辺の同色の画素のうち欠陥画素が一つもない場合(S110のN)、階調補正回路13は、階調値Aの補正を行わずに、S112のステップを実行する。上述のように、注目画素が欠陥画素である場合(S101のY)も、階調補正回路13は、S112のステップを実行する。注目画素が欠陥画素である場合(S101のY)、階調値Aの補正はなされないこととなる。

40

【0041】

S112では、階調補正回路13は、注目画素がラインメモリ14bに対応する画素ライン中の最後の画素であるか否かを判定する(S112)。すなわち、階調補正回路13は、注目画素情報が、ラインメモリ14bの一番右に格納された画素情報であるか否かを判定する。注目画素が最後の画素でない場合(S112のN)、注目画素情報の右隣の画素情報が新たな注目画素情報として選択されて、S101以降のステップが再実行される。一方、注目画素が最後の画素である場合(S112のY)、階調補正回路13は、ライ

50



ンメモリ 14 a に格納される、欠陥画素の階調値を黒階調値「0」に補正する (S 113)。すなわち、階調補正回路 13 は、ラインメモリ 14 a に格納される画素情報のうち、欠陥画素のアドレスと同じアドレスを含むものを特定し、特定した画素情報中の階調値を黒階調値に補正する。S 113 のステップにより、欠陥画素の階調値が黒階調値に補正される。

【0042】

図 8 は、図 7 の処理による、階調値の補正例を示す図である。P は、欠陥画素の階調値を示し、Q が欠陥画素の上下左右隣の色画素の階調値を示し、R は、欠陥画素の斜め隣の色画素の階調値を示す。図 7 の処理によれば、補正後の欠陥画素の階調値 P' が黒階調値「0」となる。補正後の上下左右隣の色画素の階調値 Q' が「 $K(T) \times (Q + P/X)$ 」となる。すなわち、補正前の欠陥画素の階調値 P が均等に分配された上で、関数値 K(T) が乗算される。

10

【0043】

以上のように、表示装置 1 では、欠陥画素の階調値が黒階調値に補正される。そのため、欠陥画素で無駄に電流が消費されることを抑制できる。

【0044】

また、欠陥画素の周辺の色画素の階調値が、欠陥画素の階調値に基づき補正される。そのため、欠陥画素の有機 EL 素子 7 が発光しないことによる輝度低下を補正することができる。

【0045】

なお、本発明の実施形態は、上記実施形態だけに限らない。

20

【0046】

例えば、階調補正回路 13 は、欠陥画素の斜め隣の色画素の階調値も、欠陥画素の階調値に基づいて補正してもよい。図 9 は、この場合における、階調値の補正例を示す図である。R' が、補正後の斜め隣の色画素階調値を示す。この場合、補正前の欠陥画素の階調値 P が斜め隣の色画素にも分配される。そのため、「X」の値が変わり、上下左右隣の色画素への分配量が図 8 に示す場合より減る。但し、斜め隣の色画素に階調値への分配量より上下左右隣の色画素の階調値への分配量の方を大きくしている。

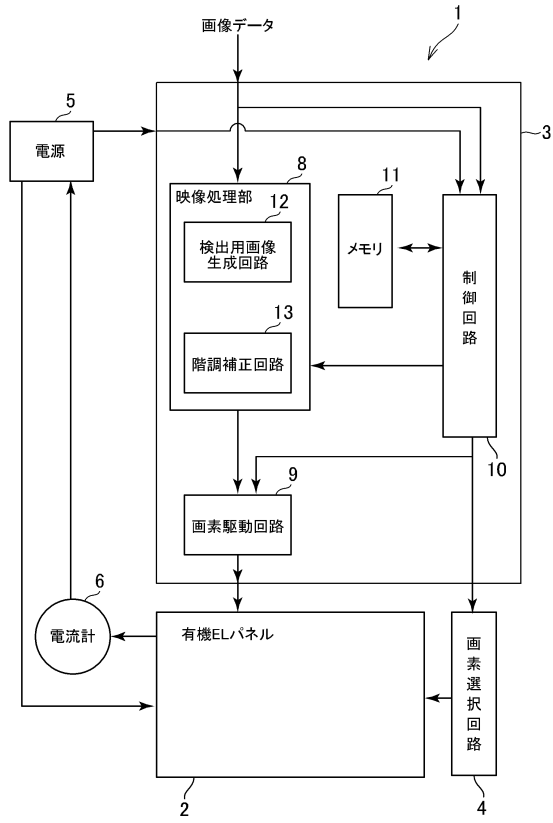
【符号の説明】

30

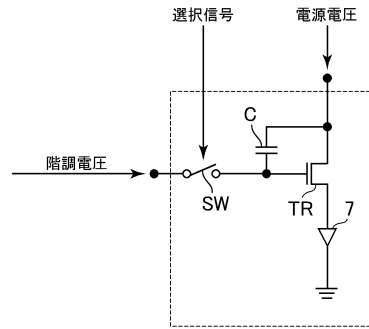
【0047】

1 表示装置、2 有機 EL パネル、3 ドライバ、4 画素選択回路、5 電源回路、6 電流計、7 有機 EL 素子、8 映像処理部、9 画素駆動回路、10 制御回路、11 メモリ、12 検出用画像生成回路、13 階調補正回路、C 容量、SW スイッチ、TR 駆動トランジスタ。

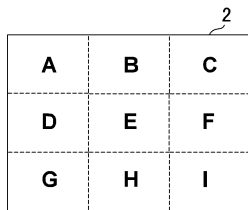
【図1】



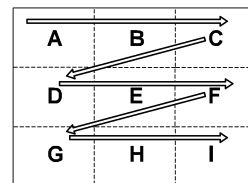
【図2】



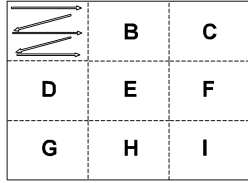
【図3】



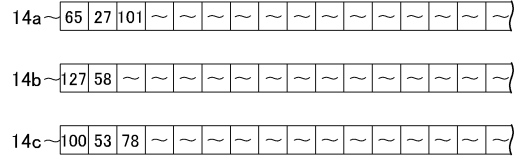
【図4】



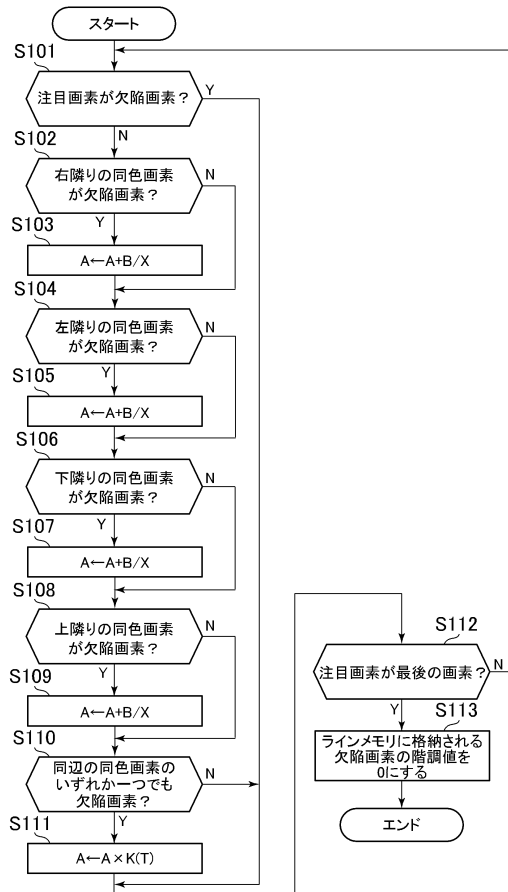
【 図 5 】



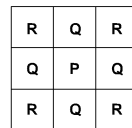
【 図 6 】



【 図 7 】



【 図 8 】



$P' = 0$   
 $Q' = K(T) \times (Q+P/X) \cdots (X=4)$

P: 欠陥画素  
 Q: 上下左右隣接画素  
 R: 斜め隣接画素

【 図 9 】

|   |   |   |
|---|---|---|
| R | Q | R |
| Q | P | Q |
| R | Q | R |

$$P' = 0$$

$$Q' = K(T) \times (Q+A/X) \cdots (X=4+\sqrt{2})$$

$$R' = K(T) \times (R+A/Y) \cdots (Y=\sqrt{2} \cdot X)$$

P: 欠陥画素  
 Q: 上下左右隣接画素  
 R: 斜め隣接画素

## フロントページの続き

|                |              |                  |         |              |
|----------------|--------------|------------------|---------|--------------|
| (51)Int.Cl.    |              | F I              |         |              |
| <b>H 0 5 B</b> | <b>33/12</b> | <b>(2006.01)</b> | G 0 9 G | 3/20 6 4 1 P |
|                |              |                  | G 0 9 G | 3/20 6 1 1 A |
|                |              |                  | G 0 9 G | 3/30 J       |
|                |              |                  | G 0 9 G | 3/20 6 7 0 J |
|                |              |                  | G 0 9 G | 3/20 6 2 4 B |
|                |              |                  | H 0 5 B | 33/12 Z      |

(56)参考文献 特開2013-120321(JP,A)  
 特開平11-282420(JP,A)  
 特開2007-025303(JP,A)  
 特開2006-349966(JP,A)  
 特開2002-175041(JP,A)  
 特開2008-171020(JP,A)  
 特開平10-254410(JP,A)  
 特開2005-181951(JP,A)  
 特開2005-242162(JP,A)  
 特開2006-330237(JP,A)  
 米国特許出願公開第2006/0164407(US,A1)  
 米国特許出願公開第2006/0015272(US,A1)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 3 2 3 3  
 G 0 9 G 3 / 2 0  
 G 0 9 G 3 / 3 0  
 H 0 1 L 5 1 / 5 0  
 H 0 5 B 3 3 / 0 8  
 H 0 5 B 3 3 / 1 2