



(12) 发明专利

(10) 授权公告号 CN 107342224 B

(45) 授权公告日 2020.10.16

(21) 申请号 201610287331.7

(56) 对比文件

(22) 申请日 2016.05.03

CN 104766799 A, 2015.07.08

US 2003122196 A1, 2003.07.03

(65) 同一申请的已公布的文献号

申请公布号 CN 107342224 A

审查员 陈燕坤

(43) 申请公布日 2017.11.10

(73) 专利权人 北大方正集团有限公司

地址 100871 北京市海淀区成府路298号中

关村方正大厦9层

专利权人 深圳方正微电子有限公司

(72) 发明人 赵圣哲

(74) 专利代理机构 北京同立钧成知识产权代理

有限公司 11205

代理人 张洋 刘芳

(51) Int. Cl.

H01L 21/336 (2006.01)

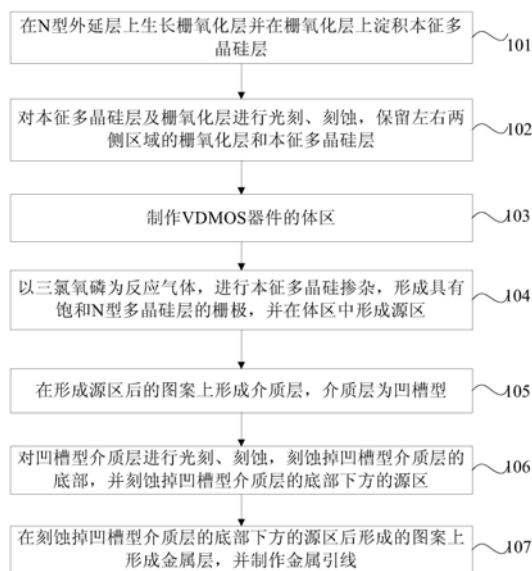
权利要求书1页 说明书6页 附图6页

(54) 发明名称

VDMOS器件的制作方法

(57) 摘要

本发明提供了一种VDMOS器件的制作方法，该方法包括：在N型外延层上生长栅氧化层并在栅氧化层上淀积本征多晶硅层；对本征多晶硅层及栅氧化层进行光刻、刻蚀，保留左右两侧区域的栅氧化层和本征多晶硅层；制作VDMOS器件的体区；以三氯氧磷为反应气体，进行本征多晶硅掺杂，形成具有饱和N型多晶硅层的栅极，并在体区中形成源区；在形成源区后的图案上形成介质层，介质层为凹槽型；对凹槽型介质层进行光刻、刻蚀，刻蚀掉凹槽型介质层的底部，并刻蚀掉凹槽型介质层的底部下方的源区；在刻蚀掉凹槽型介质层的底部下方的源区后形成的图案上形成金属层，并制作金属引线，保证了VDMOS器件的高性能。



1. 一种VDMOS器件的制作方法,其特征在于,包括:
 - 在N型外延层上生长栅氧化层并在所述栅氧化层上淀积本征多晶硅层;
 - 对所述本征多晶硅层及所述栅氧化层进行光刻、刻蚀,保留左右两侧区域的栅氧化层和本征多晶硅层;
 - 制作所述VDMOS器件的体区;
 - 以三氯氧磷为反应气体,进行本征多晶硅掺杂,形成具有饱和N型多晶硅层的栅极,并在所述体区中形成源区;
 - 在形成源区后的图案上形成介质层,所述介质层为凹槽型;
 - 对凹槽型介质层进行光刻、刻蚀,刻蚀掉凹槽型介质层的底部,并刻蚀掉凹槽型介质层的底部下方的源区;
 - 在刻蚀掉凹槽型介质层的底部下方的源区后形成的图案上形成金属层,并制作金属引线;
 - 其中,所述对凹槽型介质层进行光刻、刻蚀,刻蚀掉凹槽型介质层的底部,并刻蚀掉凹槽型介质层的底部下方的源区具体包括:
 - 对凹槽型介质层进行光刻、刻蚀,刻蚀掉凹槽型介质层的底部,并保留进行光刻、刻蚀后的介质层上方的光刻胶;
 - 在所述光刻胶的阻挡下,对源区继续进行刻蚀,刻蚀掉凹槽型介质层的底部下方的源区。
2. 根据权利要求1所述的方法,其特征在于,所述在N型外延层上生长栅氧化层并在所述栅氧化层上淀积本征多晶硅层,具体包括:
 - 采用干法热氧化生长工艺,在所述N型外延层上生长栅氧化层;
 - 采用化学气相淀积工艺,在所述栅氧化层上淀积本征多晶硅层。
3. 根据权利要求2所述的方法,其特征在于,所述制作所述VDMOS器件的体区具体为:
 - 对所述VDMOS器件进行P型离子注入和高温驱入,在所述N型外延层内形成体区。
4. 根据权利要求3所述的方法,其特征在于,所述P型离子注入的离子为硼离子,剂量为 $1.0E13-1.0E15$ 个/平方厘米,能量可以为60-120KEV。
5. 根据权利要求3或4所述的方法,其特征在于,所述高温驱入的温度为900-1150摄氏度,所述高温驱入的时间为50-300分钟。
6. 根据权利要求2所述的方法,其特征在于,所述栅氧化层的厚度为500-1500埃,所述本征多晶硅层的厚度为4000-8000埃。
7. 根据权利要求6所述的方法,其特征在于,所述本征多晶硅层的厚度为6000埃。

VDMOS器件的制作方法

技术领域

[0001] 本发明实施例涉及半导体制作技术领域,尤其涉及一种VDMOS器件的制作方法。

背景技术

[0002] 单垂直双扩散金属-氧化物半导体晶体管(简称:VDMOS)兼有双极晶体管和普通MOS器件的优点。无论开关应用还是线性应用,VDMOS都是理想的功率器件。VDMOS器件主要用于电机调速、逆变器、不间断电源、电子开关、高保真音响、汽车电器和电子镇流器等。VDMOS器件分为增强型VDMOS器件和耗尽型VDMOS器件。

[0003] 图11为现有技术中VDMOS器件的剖面结构示意图,图12为现有技术中VDMOS器件的制作流程图,如图11和图12所示,现有的VDMOS器件的制作方法包括以下几个步骤。步骤1201,在N型外延层2上依次形成栅氧化层3和本征多晶硅层;步骤1202,在炉管中,以三氯氧磷为反应气体,对本征多晶硅层进行N型饱和掺杂,将本征多晶硅层掺杂成饱和N型多晶硅层;步骤1203,对饱和N型多晶硅层进行光刻、刻蚀,形成栅极6并进行体区5的注入和驱入;步骤1204,在栅氧化层3的两栅极6之间形成光刻胶,以光刻胶为阻挡做源区7的注入,注入后去除光刻胶,并进行源区7的驱入;步骤1205,沉积介质层8,进行接触孔刻蚀,沉积金属层9,并做出金属引线。

[0004] 从现有技术中VDMOS器件的制作流程可看出,在步骤1202中进行多晶硅层的掺杂,及在步骤1204中进行源区的注入和驱入时,均混合了N型离子,但需要多个重复的制作环节,使制作工艺复杂,并增加了VDMOS器件的制作成本。

发明内容

[0005] 本发明实施例提供一种VDMOS器件的制作方法,解决了现有技术中制作VDMOS器件时需要多个重复的制作环节,使制作工艺复杂,并增加了VDMOS器件的制作成本的问题。

[0006] 本发明实施例提供一种VDMOS器件的制作方法,包括:

[0007] 在N型外延层上生长栅氧化层并在所述栅氧化层上淀积本征多晶硅层;

[0008] 对所述本征多晶硅层及所述栅氧化层进行光刻、刻蚀,保留左右两侧区域的栅氧化层和本征多晶硅层;

[0009] 制作所述VDMOS器件的体区;

[0010] 以三氯氧磷为反应气体,进行本征多晶硅掺杂,形成具有饱和N型多晶硅层的栅极,并在体区中形成源区;

[0011] 在形成源区后的图案上形成介质层,所述介质层为凹槽型;

[0012] 对凹槽型介质层进行光刻、刻蚀,刻蚀掉凹槽型介质层的底部,并刻蚀掉凹槽型介质层的底部下方的源区;

[0013] 在刻蚀掉凹槽型介质层的底部下方的源区后形成的图案上形成金属层,并制作金属引线。

[0014] 进一步地,如上所述的方法,所述对凹槽型介质层进行光刻、刻蚀,刻蚀掉凹槽型

介质层的底部,并刻蚀掉凹槽型介质层的底部下方的源区具体包括:

[0015] 对凹槽型介质层进行光刻、刻蚀,刻蚀掉凹槽型介质层的底部,并保留进行光刻、刻蚀后的介质层上方的光刻胶;

[0016] 在所述光刻胶的阻挡下,对源区继续进行刻蚀,刻蚀掉凹槽型介质层的底部下方的源区。

[0017] 进一步地,如上所述的方法,所述在N型外延层上生长栅氧化层并在所述栅氧化层上淀积本征多晶硅层,具体包括:

[0018] 采用干法热氧化生长工艺,在所述N型外延层上生长栅氧化层;

[0019] 采用化学气相淀积工艺,在所述栅氧化层上淀积本征多晶硅层。

[0020] 进一步地,如上所述的方法,所述制作所述VDMOS器件的体区具体为:

[0021] 对所述VDMOS器件进行P型离子注入和高温驱入,在所述N型外延层内形成体区。

[0022] 进一步地,如上所述的方法,所述P型离子注入的离子为硼离子,剂量为 $1.0E13-1.0E15$ 个/平方厘米,能量可以为60-120KEV。

[0023] 进一步地,如上所述的方法,所述高温驱入的温度为900-1150摄氏度,所述高温驱入的时间为50-300分钟。

[0024] 进一步地,如上所述的方法,所述栅氧化层的厚度为500-1500埃,所述本征多晶硅层的厚度为4000-8000埃。

[0025] 进一步地,如上所述的方法,所述本征多晶硅层的厚度为6000埃。

[0026] 本发明实施例提供一种VDMOS器件的制作方法,通过在N型外延层上生长栅氧化层并在栅氧化层上淀积本征多晶硅层;对本征多晶硅层及栅氧化层进行光刻、刻蚀,保留左右两侧区域的栅氧化层和本征多晶硅层;制作VDMOS器件的体区;以三氯氧磷为反应气体,进行本征多晶硅掺杂,形成具有饱和N型多晶硅层的栅极,并在体区中形成源区;在形成源区后的图案上形成介质层,介质层为凹槽型;对凹槽型介质层进行光刻、刻蚀,刻蚀掉凹槽型介质层的底部,并刻蚀掉凹槽型介质层的底部下方的源区;在刻蚀掉凹槽型介质层的底部下方的源区后形成的图案上形成金属层,并制作金属引线。由于进行本征多晶硅层的掺杂制作栅极时,连同进行了源区的注入,避免了再一次进行源区的光刻和注入过程,减少了VDMOS器件的重复的制作环节,降低了VDMOS器件的制作成本,并保证了VDMOS器件的高性能。

附图说明

[0027] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作一简单地介绍,显而易见地,下面描述中的附图是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

[0028] 图1为本发明VDMOS器件的制作方法实施例一的流程图;

[0029] 图2为本发明执行实施例一的步骤101后的器件剖面结构示意图;

[0030] 图3为本发明执行实施例一的步骤102后的器件剖面结构示意图;

[0031] 图4为本发明执行实施例一的步骤103后的器件剖面结构示意图;

[0032] 图5为本发明执行实施例一的步骤104后的器件剖面结构示意图;

- [0033] 图6为本发明执行实施例一的步骤105后的器件剖面结构示意图；
 [0034] 图7为本发明执行实施例一的步骤106后的器件剖面结构示意图；
 [0035] 图8为本发明执行实施例一的步骤107后的器件剖面结构示意图；
 [0036] 图9为本发明VDMOS器件的制作方法实施例二的流程图；
 [0037] 图10为本发明执行实施例二的步骤207后的器件剖面结构示意图；
 [0038] 图11为现有技术中VDMOS器件的剖面结构示意图；
 [0039] 图12为现有技术中VDMOS器件的制作流程图。
 [0040] 附图标记：
 [0041] 1-N型衬底 2-N型外延层 3-栅氧化层
 [0042] 4-本征多晶硅层 5-体区 6-栅极
 [0043] 7-源区 8-介质层 9-金属层
 [0044] 10-光刻胶

具体实施方式

[0045] 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0046] 图1为本发明VDMOS器件的制作方法实施例一的流程图，如图1所示，本实施例提供的VDMOS器件的制作方法包括以下几个步骤。

[0047] 步骤101，在N型外延层2上生长栅氧化层3并在栅氧化层3上淀积本征多晶硅层4。

[0048] 具体地，本实施例中，图2为本发明执行实施例一的步骤101后的器件剖面结构示意图，如图2所示，在N型外延层2上生长栅氧化层3并在栅氧化层3上淀积本征多晶硅层4之前，在N型衬底1上外延生长N型外延层2。其中，N型衬底1为重掺杂N型衬底1，N型外延层2为轻掺杂N型外延层2。具体的N型衬底1的掺杂浓度以及N型外延层2的掺杂浓度与现有技术中的掺杂浓度相同，在此不再一一赘述。

[0049] 本实施例中，在N型外延层2上可采用干法热氧化生长工艺生长栅氧化层3，也可采用其他工艺生长栅氧化层3，本实施中不做限定。在栅氧化层3上淀积本征多晶硅层4时，可采用化学气相淀积的工艺，也可采用其他工艺，本实施例中不做限定。

[0050] 步骤102，对本征多晶硅层4及栅氧化层3进行光刻、刻蚀，保留左右两侧区域的栅氧化层3和本征多晶硅层4。

[0051] 具体地，本实施例中，图3为本发明执行实施例一的步骤102后的器件剖面结构示意图，如图3所示，本实施例中，将本征多晶硅层4及栅氧化层3一并进行光刻、刻蚀，直到N型外延层2的上表面，刻蚀掉中间区域的本征多晶硅层4和栅氧化层3，保留左右两侧区域的栅氧化层3和本征多晶硅层4。其中，刻蚀掉的栅氧化层3和本征多晶硅层4后，剖面形成的刻蚀后的窗口呈矩形。

[0052] 步骤103，制作VDMOS器件的体区5。

[0053] 具体地，图4为本发明执行实施例一的步骤103后的器件剖面结构示意图，如图4所示，本实施例中，可对VDMOS器件进行P型离子注入和高温驱入工艺，在N型外延层2内形成体

区5,该体区5的厚度小于N型外延层2的厚度,形成在步骤102对栅氧化层3和本征多晶硅层4进行光刻刻蚀后的窗口的下方,其中体区5的宽度大于对栅氧化层3和本征多晶硅层4进行光刻刻蚀后的窗口的宽度。

[0054] 步骤104,以三氯氧磷为反应气体,进行本征多晶硅掺杂,形成具有饱和N型多晶硅层的栅极6,并在体区5中形成源区7。

[0055] 具体地,图5为本发明执行实施例一的步骤104后的器件剖面结构示意图,如图5所示,本实施例中,将VDMOS器件放入炉管中,以三氯氧磷为反应气体,进行本征多晶硅掺杂,N型离子进入到本征多晶硅层4中,并从刻蚀后的窗口注入到体区5中,不仅形成了具有饱和N型多晶硅层的栅极6,而且在体区5中形成了源区7。

[0056] 本实施例中,源区7的厚度小于体区5的厚度,源区7的宽度小于体区5的宽度。

[0057] 步骤105,在形成源区7后的图案上形成介质层8,介质层8为凹槽型。

[0058] 具体地,图6为本发明执行实施例一的步骤105后的器件剖面结构示意图,如图6所示,本实施例中,在形成源区7后的图案上形成介质层8,即在栅极6上方,对栅氧化层3和本征多晶硅层4进行光刻刻蚀后形成的窗口上方及侧面均形成介质层8,介质层8的剖面形状为凹槽型。

[0059] 步骤106,对凹槽型介质层8进行光刻、刻蚀,刻蚀掉凹槽型介质层8的底部,并刻蚀掉凹槽型介质层8的底部下方的源区7。

[0060] 具体地,图7为本发明执行实施例一的步骤106后的器件剖面结构示意图,如图7所示,本实施例中,对凹槽型介质层8进行光刻、刻蚀,保留栅极6上方,栅极6和栅氧化层3侧面的介质层8,刻蚀掉凹槽型介质层8的底部,并刻蚀掉凹槽型介质层8的底部下方的源区7,保留栅氧化层3下方及栅氧化层3侧面介质层8下方的源区7,即保留原有的源区7左右区域。

[0061] 步骤107,在刻蚀掉凹槽型介质层8的底部下方的源区7后形成的图案上形成金属层9,并制作金属引线。

[0062] 具体地,图8为本发明执行实施例一的步骤107后的器件剖面结构示意图,如图8所示,本实施例中,在刻蚀掉凹槽型介质层8的底部下方的源区7后形成的图案上形成金属层9,即在介质层8的上方,介质层8的侧面,源区7的侧面及体区5的上表面均形成金属层9,并制作金属引线。

[0063] 本实施例中,制作金属引线的操作与现有技术中的相同,在此不再一一赘述。

[0064] 本实施例提供的VDMOS器件的制作方法,通过在N型外延层2上生长栅氧化层3并在栅氧化层3上淀积本征多晶硅层4;对本征多晶硅层4及栅氧化层3进行光刻、刻蚀,保留左右两侧区域的栅氧化层3和本征多晶硅层4;制作VDMOS器件的体区5;以三氯氧磷为反应气体,进行本征多晶硅掺杂,形成具有饱和N型多晶硅层的栅极6,并在体区5中形成源区7;在形成源区7后的图案上形成介质层8,介质层8为凹槽型;对凹槽型介质层8的进行光刻、刻蚀,刻蚀掉凹槽型介质层的底部,并刻蚀掉凹槽型介质层8的底部下方的源区7;在刻蚀掉凹槽型介质层8的底部下方的源区7后形成的图案上形成金属层9,并制作金属引线。由于进行本征多晶硅层4的掺杂制作栅极6时,连同进行了源区7的注入,避免了再一次进行源区7的光刻和注入过程,减少了VDMOS器件的重复的制作环节,降低了VDMOS器件的制作成本。并保证了VDMOS器件的高性能。

[0065] 图2为本发明VDMOS器件的制作方法实施例二的流程图,如图2所示,本实施提供的

VDMOS器件的制作方法相较于实施例一,为一更为优选的实施例,则本实施例提供的VDMOS器件的制作方法包括以下几个步骤。

[0066] 步骤201,采用干法热氧化生长工艺,在N型外延层2上生长栅氧化层3。

[0067] 进一步地,栅氧化层3的厚度为500-1500埃。

[0068] 步骤202,采用化学气相淀积工艺,在栅氧化层3上淀积本征多晶硅层4。

[0069] 进一步地,本征多晶硅层4的厚度为4000-8000埃,优选地,本征多晶硅层4的厚度为6000埃。

[0070] 步骤203,对本征多晶硅层4及栅氧化层3进行光刻、刻蚀,保留左右两侧区域的栅氧化层3和本征多晶硅层4。

[0071] 本实施例中,步骤203的实现方式和本发明实施例一中步骤102的实现方式相同,在此不再一一赘述。

[0072] 步骤204,对VDMOS器件进行P型离子注入和高温驱入,在N型外延层2内的形成体区5。

[0073] 进一步地,本实施例中,P型离子注入的离子为硼离子,剂量为 $1.0E13-1.0E15$ 个/平方厘米,能量可以为60-120KEV。

[0074] 进一步地,高温驱入的温度为900-1150摄氏度,高温驱入的时间为50-300分钟。

[0075] 本实施例中,对VDMOS器件进行P型离子注入和高温驱入,在N型外延层2内的形成的体区5的厚度小于N型外延层2的厚度,器件剖面中体区5的宽度小于N型外延层2的宽度。

[0076] 步骤205,以三氯氧磷为反应气体,进行本征多晶硅掺杂,形成具有饱和N型多晶硅层的栅极6,并在体区5中形成源区7。

[0077] 步骤206,在形成源区7后的图案上形成介质层8,介质层8为凹槽型。

[0078] 本实施例中,步骤205-步骤206的实现方式与本发明实施例一中的步骤104-步骤105的实现方式相同,在此不再一一赘述。

[0079] 步骤207,对凹槽型介质层8进行光刻、刻蚀,刻蚀掉凹槽型介质层8的底部,并保留进行光刻、刻蚀后的介质层8上方的光刻胶10。

[0080] 进一步地,图10为本发明执行实施例二的步骤207后的器件剖面结构示意图,如图10所示,本实施例中,对凹槽型介质层8进行光刻、刻蚀后,刻蚀掉凹槽型介质层8底部的介质层8,保留栅极6上方,栅极6和栅氧化层3侧面的介质层8,并保留进行光刻、刻蚀后的介质层8上方的光刻胶10,以便后续对源区7进行刻蚀。

[0081] 步骤208,在光刻胶10的阻挡下,对源区7继续进行刻蚀,刻蚀掉凹槽型介质层8的底部下方的源区7。

[0082] 进一步地,本实施例中,利用进行介质层8光刻时的光刻胶10,在光刻胶10的阻挡下,对源区7继续进行刻蚀,刻蚀掉凹槽型介质层8的底部下方的源区7,直到体区5的上表面,保留栅氧化层3下方及在栅氧化层3侧面介质层8下方的源区7,即保留原有源区7的左右区域。

[0083] 步骤209,去除掉进行光刻、刻蚀后的介质层8上方的光刻胶10。

[0084] 本实施例中,刻蚀掉凹槽型介质层8的底部下方的源区7后,去除掉进行光刻、刻蚀后的介质层8上方的光刻胶10,具体的去除工艺本实施例中不做限定。

[0085] 步骤210,在刻蚀掉凹槽型介质层8的底部下方的源区7后形成的图案上形成金属

层9,并制作金属引线。

[0086] 本实施例中,步骤209的实现方式和本发明实施例一中的步骤107中的步骤的实现方式相同,在此不再一一赘述。

[0087] 本实施例提供的VDMOS器件的制作方法,通过采用干法热氧化生长工艺,在N型外延层2上生长栅氧化层3,采用化学气相淀积工艺,在栅氧化层3上淀积本征多晶硅层4,对本征多晶硅层4及栅氧化层3进行光刻、刻蚀,保留左右两侧区域的栅氧化层3和本征多晶硅层4,对VDMOS器件进行P型离子注入和高温驱入,在N型外延层2内的形成体区5,以三氯氧磷为反应气体,进行本征多晶硅掺杂,形成具有饱和N型多晶硅层的栅极6,并在体区5中形成源区7,在形成源区7后的图案上形成介质层8,介质层8为凹槽型,对凹槽型介质层8进行光刻、刻蚀,刻蚀掉凹槽型介质层8的底部,并保留进行光刻、刻蚀后的介质层8上方的光刻胶10,在光刻胶10的阻挡下,对源区7继续进行刻蚀,刻蚀掉凹槽型介质层8的底部下方的源区7,去除掉进行光刻、刻蚀后的介质层8上方的光刻胶10,在刻蚀掉凹槽型介质层8的底部下方的源区7后形成的图案上形成金属层9,并制作金属引线,在进行介质层8和源区7刻蚀时,重复利用光刻胶10,进一步减少了VDMOS器件的重复的制作环节,降低了VDMOS器件的制作成本。并保证了VDMOS器件的高性能。

[0088] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

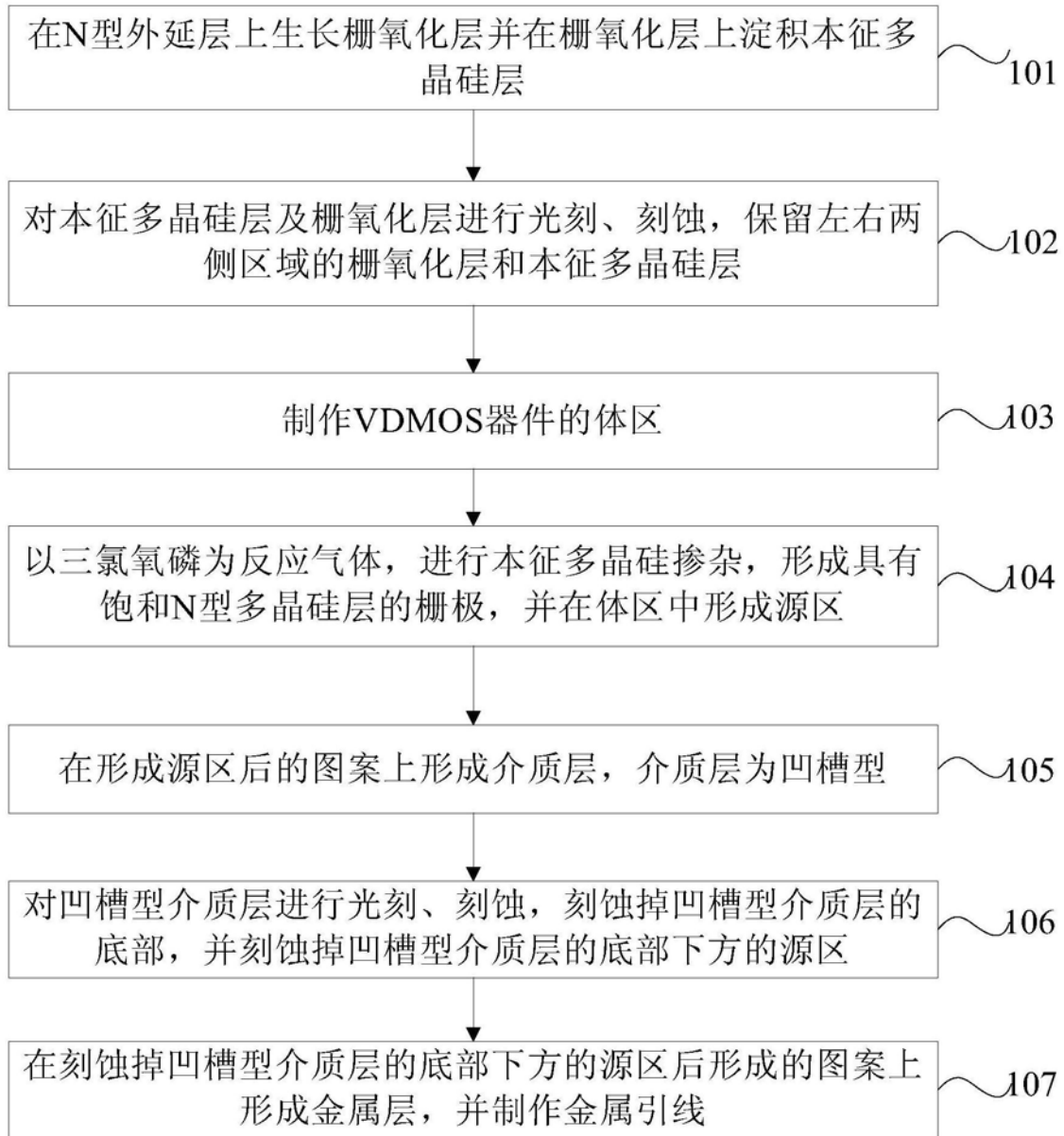


图1

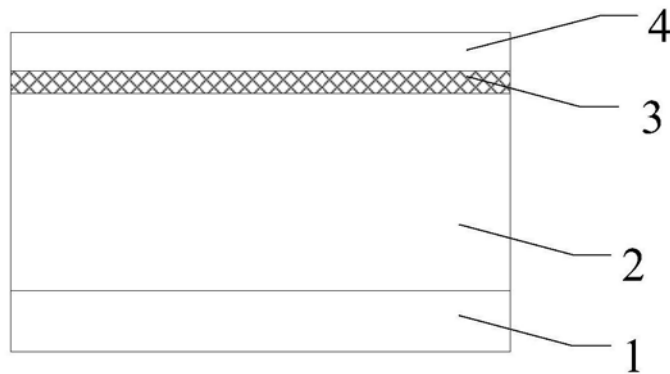


图2

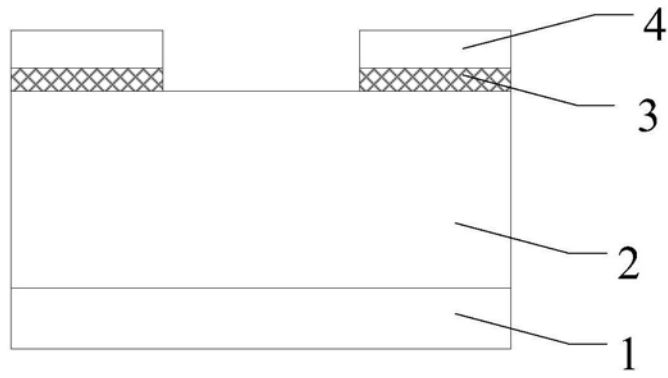


图3

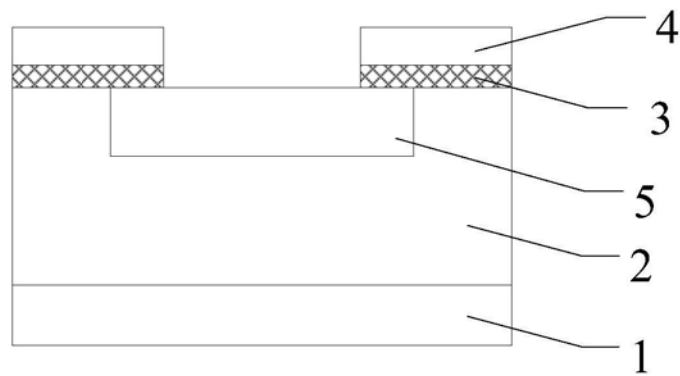


图4

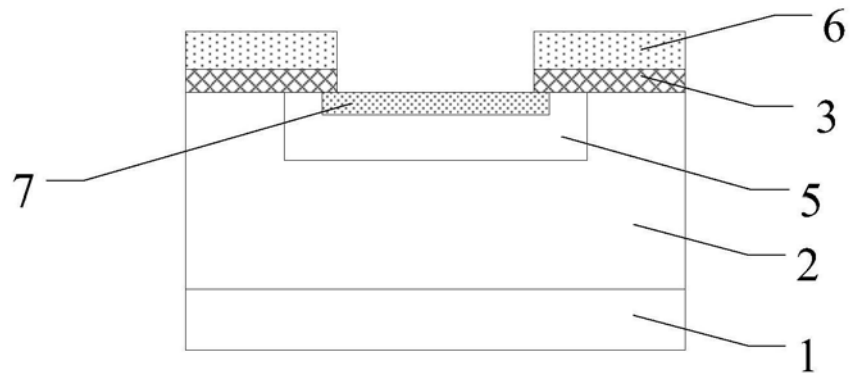


图5

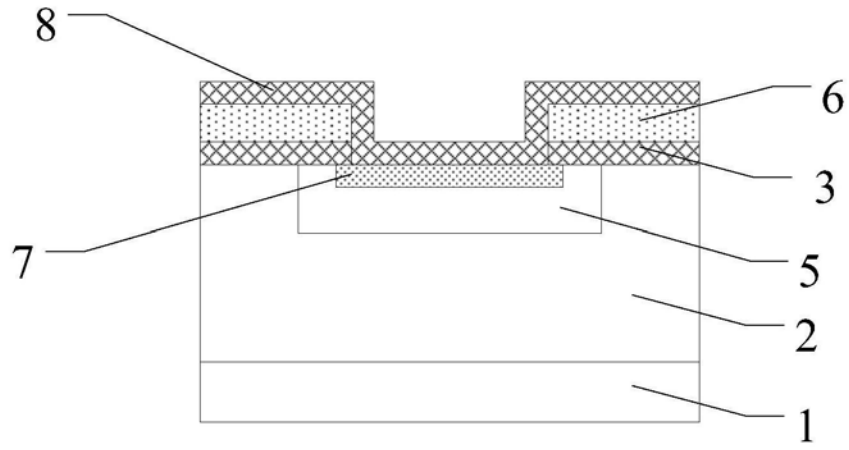


图6

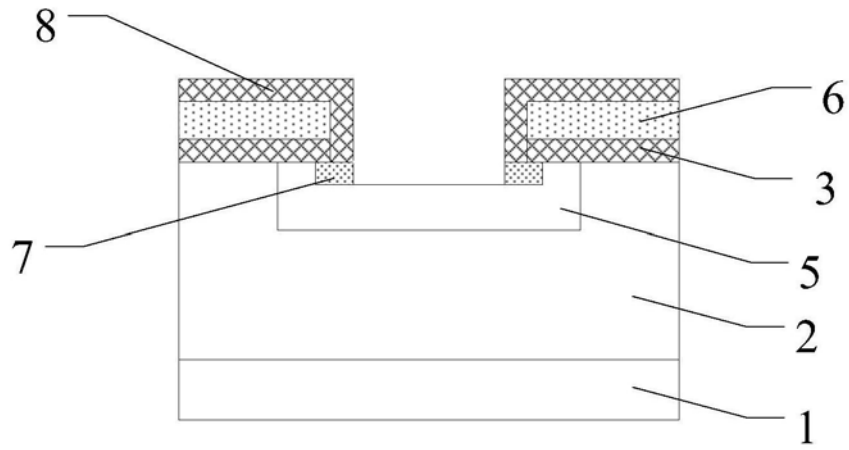


图7

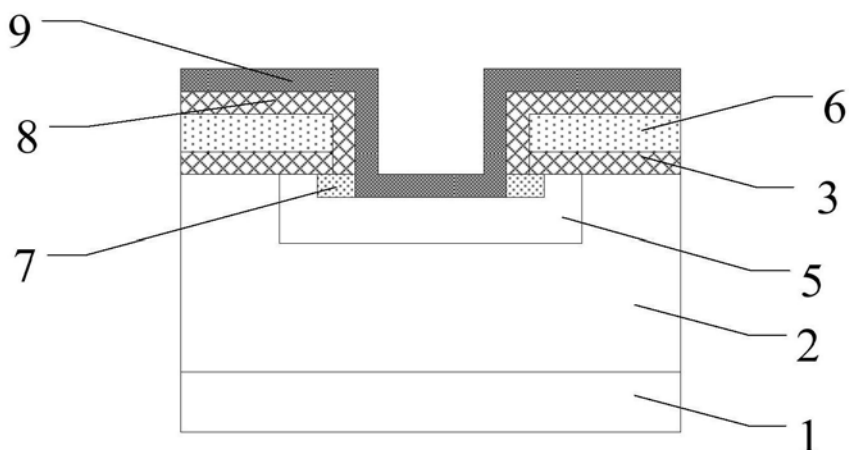


图8

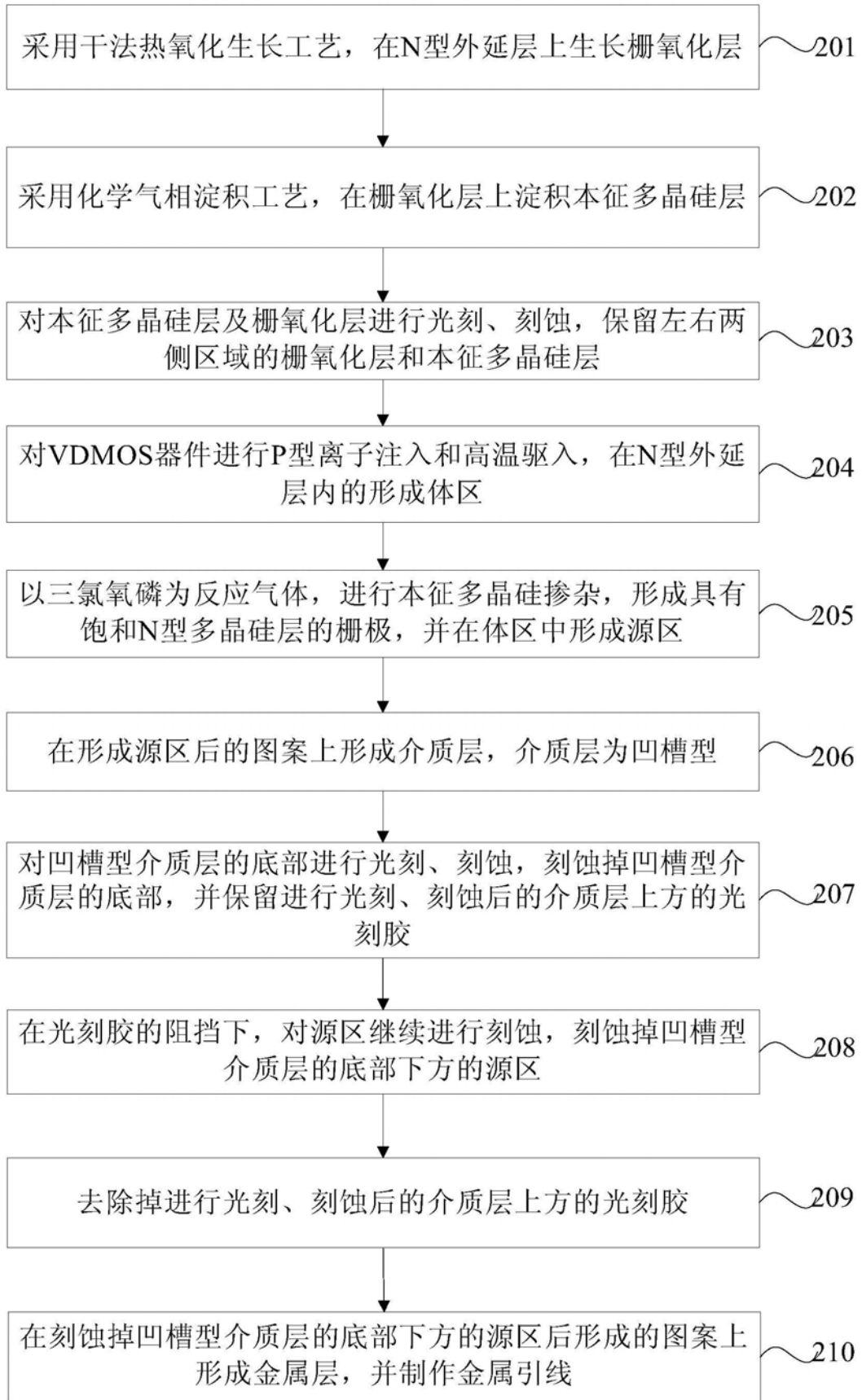


图9

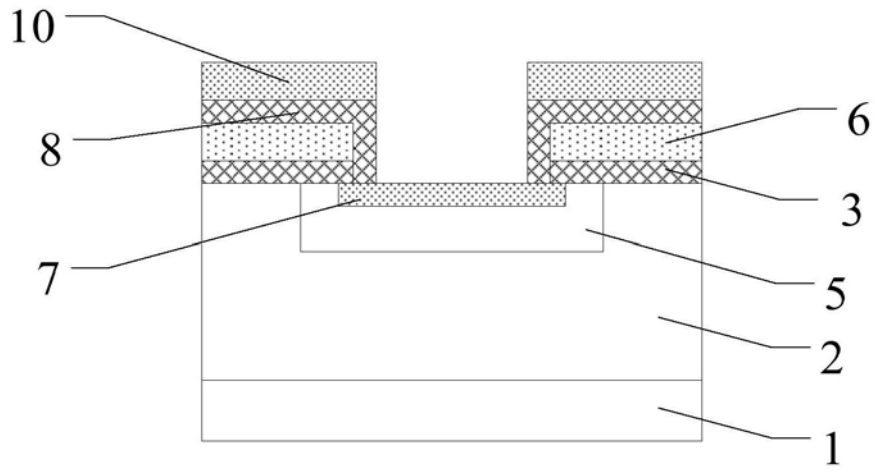


图10

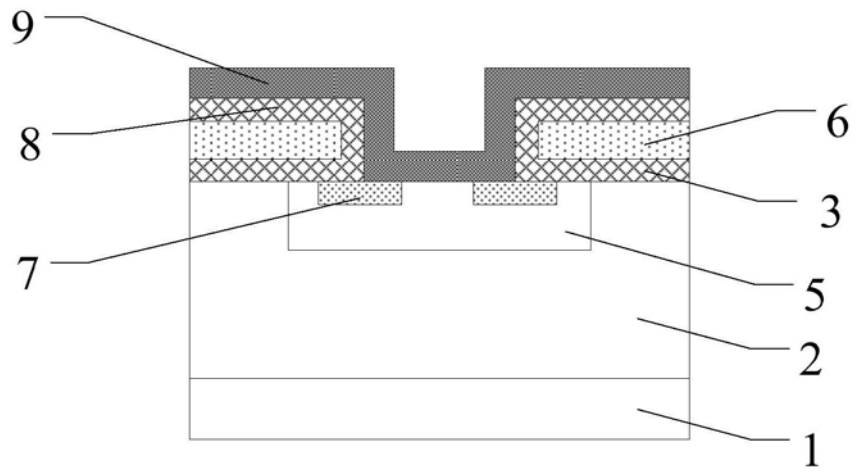


图11

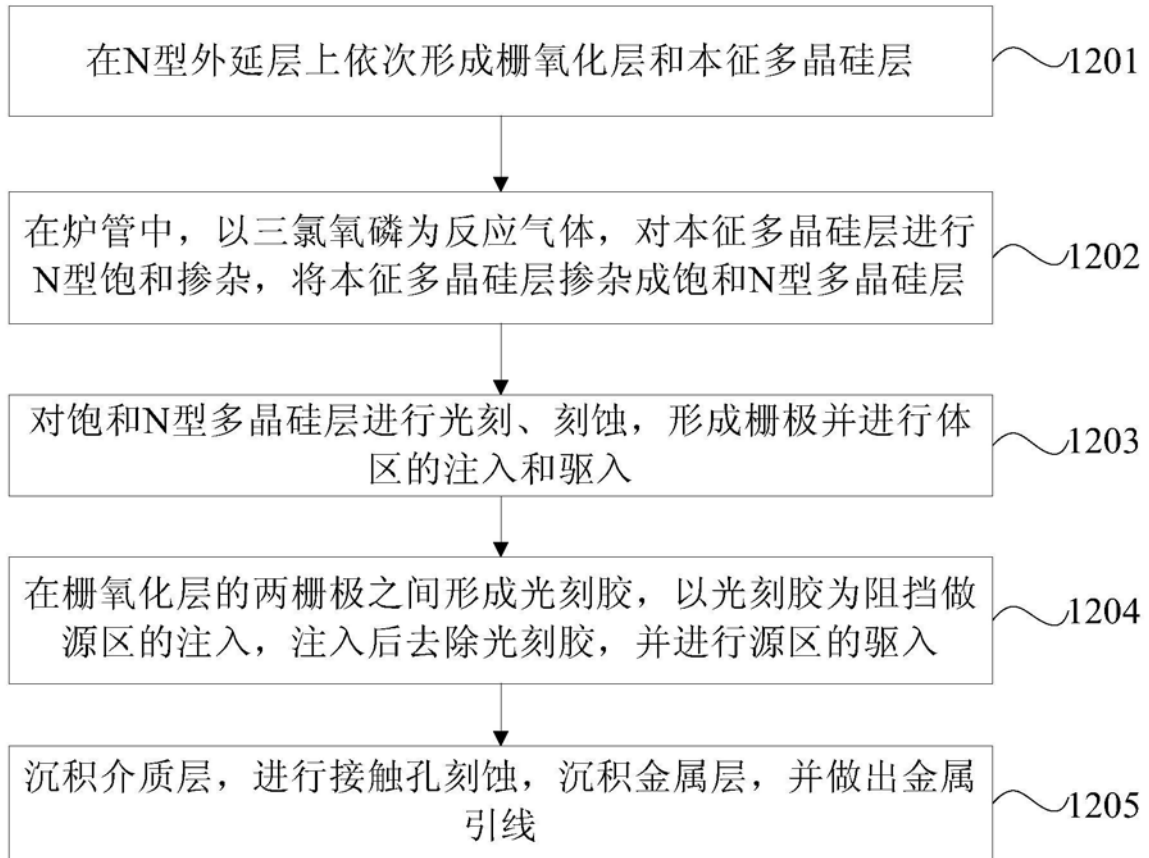


图12