(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2007-123851
(P2007-123851A)
(43)公開日　平成19年5月17日(2007.5.17)

(51)Int.Cl.		F I			テーマコード（参考）
H01L 31/10	(2006.01)	H01L	31/10	A	5F049
H01L 29/786	(2006.01)	H01L	29/78	622	5F110
H01L 21/336	(2006.01)	H01L	29/78	618B	
		H01L	29/78	627G	

審査請求 未請求　請求項の数 23　ＯＬ　（全 14 頁）

(21)出願番号　特願2006-258037(P2006-258037)
(22)出願日　平成18年9月22日(2006.9.22)
(31)優先権主張番号　11/261,191
(32)優先日　平成17年10月28日(2005.10.28)
(33)優先権主張国　米国(US)

(71)出願人　000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町２２番２２号
(74)代理人　110000338
特許業務法人原謙三国際特許事務所
(72)発明者　シェン　テン　スー
アメリカ合衆国　ワシントン州　９８６０７，カマス，エヌ．ダブリュ．トラウトコート　２２１６
(72)発明者　チョン　ジャン　リー
アメリカ合衆国　ワシントン州　９８６０７，カマス，エヌ．ダブリュ．サーティセカンド　アヴェニュー　２５２５

最終頁に続く

(54)【発明の名称】光吸収しきい値バイアス領域を有するフローティングボディゲルマニウムフォトトランジスタ

(57)【要約】　（修正有）
【課題】ゲルマニウムフォトトランジスタのフローティングボディ効果を高める。
【解決手段】光吸収しきい値バイアス領域を有するフローティングボディゲルマニウムフォトトランジスタの製造方法において、Ｐ型シリコン基板の第１の表面上に選択的に形成された絶縁体層上に、エピタキシャルＧｅ層を形成する工程と、Ｇｅ層中にチャネル領域を形成する工程と、ゲート誘電体、ゲート電極、およびゲートスペーサを形成する工程と、Ｇｅ層中にソース／ドレイン（Ｓ／Ｄ）領域を形成する工程と、Ｇｅ層中にチャネル領域に隣接する光吸収しきい値バイアス領域を形成する工程とを有する。一実施形態において、第２のＳ／Ｄ領域は、オフセット領域によりチャネルから引き離され、光吸収しきい値バイアス領域は、濃度の薄いＰ型ドーピング後のＧｅ層中のオフセット領域である。
【選択図】なし

【特許請求の範囲】
【請求項１】
光吸収しきい値バイアス領域を有するフローティングボディゲルマニウム（Ｇｅ）フォトトランジスタを製造する方法であって、
Ｐ型不純物が添加されたシリコン（Ｓｉ）基板を用意する工程と、
前記Ｓｉ基板の第１の表面上に、絶縁体層を選択的に形成する工程と、
前記絶縁体層上に、エピタキシャルＧｅ層を形成する工程と、
前記Ｇｅ層中に、チャネル領域を形成する工程と、
前記チャネル領域上に、ゲート誘電体、ゲート電極およびゲートスペーサを形成する工程と、
前記Ｇｅ層中に、ソース／ドレイン（Ｓ／Ｄ）領域を形成する工程と、
前記Ｇｅ層中に、前記チャネル領域に隣接する光吸収しきい値バイアス領域を形成する工程とを有することを特徴とする方法。
【請求項２】
前記絶縁体層上に前記エピタキシャルＧｅ層を形成する工程は、堆積させたＧｅを液相エピタキシー（ＬＰＥ）法により処理する工程を含むことを特徴とする請求項１に記載の方法。
【請求項３】
前記絶縁体層上にＧｅを堆積させる工程は、約３００～１０００ナノメートル（ｎｍ）の範囲の厚さにＧｅを堆積させる工程を含むことを特徴とする請求項２に記載の方法。
【請求項４】
前記堆積させたＧｅをＬＰＥ法により処理する工程は、
前記Ｇｅの融解温度よりも高い融解温度を有するＧｅバリア材料により前記Ｇｅを封止する工程と、
前記Ｇｅバリア材料の融解温度よりも低い温度により前記Ｇｅを融解させる工程とを含むことを特徴とする請求項２に記載の方法。
【請求項５】
前記Ｓｉ基板の第１表面上に、前記絶縁体層を選択的に形成する工程は、
前記Ｓｉ基板上に、上部表面を有するシリコン窒化物を堆積させる工程と、
前記エピタキシャルＧｅ層を形成した後、前記Ｇｅ層を封止する材料、前記Ｇｅ層、および前記シリコン窒化物を選択的にエッチングすることによって、Ｓｉ基板の第２の表面を露出させる工程とを含み、
前記Ｓｉ基板の第２の表面上にシリコン酸化物を堆積させる工程と、
前記Ｇｅ層を封止する材料の高さになるまで、前記シリコン酸化物を化学的機械的研磨（ＣＭＰ）する工程と、
エッチングにより、前記Ｇｅ層を封止する材料を除去する工程とをさらに有することを特徴とする請求項１に記載の方法。
【請求項６】
深部硼素（ボロン）イオン注入を行う工程と、
前記シリコン窒化物上部表面の直上の前記Ｇｅ層中に、Ｐ型領域を形成する工程
とを、さらに有することを特徴とする請求項５に記載の方法。
【請求項７】
前記Ｇｅ層中に前記Ｓ／Ｄ領域を形成する工程は、
前記Ｓｉ基板の第２の表面の概ね上に、第１の長さを有する第１のＳ／Ｄ領域を形成する工程と、
前記第１の長さよりも長い第２の長さを有する第２のＳ／Ｄ領域を形成する工程とを含み、
前記Ｇｅ層中に、前記光吸収しきい値バイアス領域を形成する工程は、前記第２のＳ／Ｄ領域の下に、前記光吸収しきい値バイアス領域を形成する工程を含むことを特徴とする請求項５に記載の方法。

【請求項８】
前記Ｇｅ層中に前記Ｓ／Ｄ領域を形成する工程は、
前記Ｓｉ基板の第２の表面の概ね上に、第１のＳ／Ｄ領域を形成する工程と、
オフセット領域により、前記チャネルから引き離された第２のＳ／Ｄ領域を形成する工程とを含み、
前記Ｇｅ層中の前記光吸収しきい値バイアス領域を形成する工程は、前記Ｇｅ層中の前記オフセット領域にＰ型の不純物を添加する工程を含むことを特徴とする請求項５に記載の方法。
【請求項９】
前記絶縁体層およびＳｉ基板の第２の表面上にＧｅを堆積させる工程は、化学気相成長法（ＣＶＤ）、物理気相成長法（ＰＶＤ）、および分子線エピタキシー法（ＭＢＥ）をから成る群から選択される方法によりＧｅを堆積させる工程を含むことを特徴とする請求項３に記載の方法。
【請求項１０】
前記Ｇｅを融解させる工程は、約９２０～１０００℃の範囲の温度に、約０～１０秒の範囲の時間継続して、Ｓｉ基板を加熱する工程を含むことを特徴とする請求項３に記載の方法。
【請求項１１】
前記Ｓｉ基板上に前記絶縁体層を選択的に形成する工程は、約１０～５００ｎｍの範囲の層厚を有する絶縁体層を形成する工程を含むことを特徴とする請求項１に記載の方法。
【請求項１２】
前記チャネル領域上に、前記ゲート誘電体、前記ゲート電極、および前記ゲートスペーサを形成する工程は、前記ゲート誘電体および前記ゲートスペーサを、広い禁制帯幅（ｗｉｄｅ　ｂａｎｄｇａｐ）の材料から形成する工程を含むことを特徴とする請求項１に記載の方法。
【請求項１３】
前記チャネル領域上に、前記ゲート誘電体、前記ゲート電極、および前記ゲートスペーサを形成する工程は、
前記チャネル上の前記ゲート誘電体を、SiO_2、GeO_2、Al_2O_3、HfO_2、ZrO_2、TiO_2、Ta_2O_5、およびこれらを組み合わせた材料から成る群から選択される材料から形成する工程と、
前記ゲート電極を、多結晶Ｇｅ、多結晶ＳｉＧｅ、および多結晶シリコン（ポリシリコン）から成る群から選択される材料から形成する工程と、
前記電極に隣接する前記ゲートスペーサを、SiO_2およびSi_3N_4から成る群から選択される材料から形成する工程とを含むことを特徴とする請求項１２に記載の方法。
【請求項１４】
光吸収しきい値バイアス領域を有するフローティングボディゲルマニウム（Ｇｅ）フォトランジスタであって、
Ｐ型不純物が添加されたシリコン（Ｓｉ）基板と、
前記Ｓｉ基板の第１の表面上の絶縁体層と、
前記絶縁体層上のエピタキシャルＧｅ層と、
前記Ｇｅ層中のチャネル領域と、
前記チャネル領域上のゲート誘電体、ゲート電極、およびゲートスペーサと、
前記Ｇｅ層中の第１および第２のソース／ドレイン（Ｓ／Ｄ）領域と、
前記Ｇｅ層中の前記チャネル領域に隣接する、光吸収しきい値バイアス領域とを有していることを特徴とするフォトトランジスタ。
【請求項１５】
前記エピタキシャルＧｅ層は、約３００～１０００ナノメートル（ｎｍ）の範囲の層厚を有していることを特徴とする請求項１４に記載のフォトトランジスタ。
【請求項１６】

前記絶縁体層は、上部表面を有するシリコン窒化物層であり、
前記Ｓｉ基板は、第１の表面に隣接する第２の表面を含み、
前記Ｓｉ基板の第２の表面上のシリコン酸化物をさらに有していることを特徴とする請求項１４に記載のフォトトランジスタ。
【請求項１７】
前記シリコン窒化物の上部表面の直上のＧｅ層中に、Ｐ型不純物が添加された領域をさらに備えたことを特徴とする請求項１６に記載のフォトトランジスタ。
【請求項１８】
前記第１のＳ／Ｄ領域は、前記Ｓｉ基板の第２の表面の概ね上にあり、かつ第１の長さを有し、
前記第２のＳ／Ｄ領域は、前記第１の長さよりも長い第２の長さを有し、
前記Ｇｅ層中の前記光吸収しきい値バイアス領域は、前記第２のＳ／Ｄ領域の下にあることを特徴とする請求項１６に記載のフォトトランジスタ。
【請求項１９】
前記第１のＳ／Ｄ領域は、前記Ｓｉ基板の第２の表面の概ね上にあり、
前記Ｇｅ層中の前記光吸収しきい値バイアス領域は、前記チャネルから前記第２のＳ／Ｄ領域を引き離す、Ｐ型の不純物が添加されたオフセット領域を含むことを特徴とする請求項１６に記載のフォトトランジスタ。
【請求項２０】
前記第２のＳ／Ｄ領域は、下記式により算定されるｄよりも大きくない距離だけ前記チャネル領域からオフセットされたチャネル側端部を有していることを特徴とする請求項１９に記載のフォトトランジスタ（式中εはゲルマニウムの誘電定数であり、Ｎはチャネルのドーピング濃度であり、V_DおよびV_{DSAT}は、それぞれ作動中のゲートバイアス電圧における第２のＳ／Ｄバイアス電圧および飽和電圧である）。
【数１】

$$d=\sqrt{\frac{2\varepsilon(V_D-V_{DSAT})}{qN}}$$

【請求項２１】
前記Ｓｉ基板上の前記絶縁体層は、約１０～５００ｎｍの範囲の層厚を有していることを特徴とする請求項１４に記載のフォトトランジスタ。
【請求項２２】
前記ゲート誘電体、および前記ゲートスペーサは、広い禁制帯幅の材料から形成されていることを特徴とする請求項１４に記載のフォトトランジスタ。
【請求項２３】
前記ゲート誘電体は、SiO_2、GeO_2、Al_2O_3、HfO_2、ZrO_2、TiO_2、Ta_2O_5、およびこれらを組み合わせた材料から成る群から選択される材料から形成され、
前記ゲート電極は、多結晶Ｇｅ、多結晶ＳｉＧｅ、および多結晶シリコン（ポリシリコン）から成る群から選択される材料から形成され、
前記ゲートスペーサは、SiO_2およびSi_3N_4から成る群から選択される材料から形成されていることを特徴とする請求項２２に記載のフォトトランジスタ。
【発明の詳細な説明】
【発明の詳細な説明】
【０００１】
〔関連特許出願〕
本発明は、リー（Ｌｅｅ）らによる発明（発明の名称；フローティングボディゲルマニウムフォトトランジスタ）の係属中の米国特許出願Ｎｏ．１１／１７４，０３５（２００５年７月１日出願）の一部継続出願（ＣＩＰ出願）である。
【０００２】

本発明は、合衆国法典３５巻１２０条の下、上述した親出願に基づく優先権を主張し、参照として、親出願を明白に組み込む。

【０００３】

〔背景技術〕

（１．技術分野）

本発明は、一般に集積回路（ＩＣ）の製造に関するものであり、より詳細には、光吸収しきい値バイアス領域（photo absorption threshold bias region）を有するフローティングボディゲルマニウム（Ｇｅ）フォトトランジスタ（floating body germanium phototransistor）およびそれに関連する製造方法に関する。

【０００４】

（２．関連技術の説明）

図１は、透過型電子顕微鏡（ＸＴＥＭ）による、ＧｅとＳｉ$_3$Ｎ$_4$との間の界面の断面画像である。Ｇｅ膜は、液相エピタキシーにより再成長している。リー（Ｌｅｅ）らによる発明（発明の名称；ＣＭＯＳ画像処理のためのゲルマニウムフォトディテクタのエピタキシャル成長法）の同時係属中の米国特許出願Ｎｏ．１１／０６９，４２４（２００５年２月２８日出願）には、赤外線光子検出のためのＰＩＮフォトディテクタの製造方法とともに、液層エピタキシーによる単結晶Ｇｅ膜の成長方法が開示されている。しかしながら、単結晶Ｇｅおよび底部誘電体層（Ｓｉ$_3$Ｎ$_4$）の間の界面は、ＴＥＭ画像が示すように完全ではないことが注目される。この界面は、ダイオードにおける電流漏れの原因となる可能性がある。また、この界面は、完全なＧｅ膜を用いたＧｅＰＩＮダイオードにおいて生じやすく、底部界面は、電気性能を悪化させる。

【０００５】

より厚いゲルマニウム膜は、トランジスタの製造に用いるのに好適である。それは、ドレイン空乏領域が、絶縁体の界面に接するゲルマニウムの高密度欠陥領域（high defect region）に接しないからである。フローティングボディの問題に取り組むために、ソース電極は、ゲルマニウム薄膜の全厚さを貫通し、シリコン基板にまで延伸され得る。ソースは、さらに、高密度欠陥ゲルマニウムを貫通し、絶縁体の界面にまで延伸され得る。しかしながら、この構造では、ソース接合部の電流漏れが相対的に高い。結果として、トランジスタのフローティング基板効果は減少する。

【０００６】

〔発明の開示〕

本発明は、Ｇｅフォトトランジスタのフローティングボディ効果の改良を提供するものであり、一形態において、フォトトランジスタの効率を高めるオフセットドレインを提供する。ゲルマニウムとシリコン窒化物との接触領域におけるゲルマニウム薄膜は、適度にドープされており、浅いソース接合部は、ソース接合部の電流漏れを最小限度に抑えるために用いられている。別の形態において、光吸収のためのさらなるゲルマニウム容量を供給するために、ドレイン拡散領域は、ゲートからオフセットされている。非常に短いチャネルを有する装置においては、有効な総光吸収領域が非常に小さいので、オフセットされたドレインは重要である。

【０００７】

従って、光吸収しきい値バイアス領域を有するフローティングボディＧｅフォトトランジスタの製造方法を提供する。その方法は、Ｐ型シリコン（Ｓｉ）基板を用意する工程と、シリコン基板の第１の表面上に絶縁体層を選択的に形成する工程と、絶縁体層上にエピタキシャルＧｅ層を形成する工程と、Ｇｅ層中にチャネル領域を形成する工程と、チャネル領域上にゲート誘電体、ゲート電極、およびゲートスペーサを形成する工程と、Ｇｅ層中にソース／ドレイン（Ｓ／Ｄ）領域を形成する工程と、Ｇｅ層中のチャネル領域に隣接する、光吸収しきい値バイアス領域を形成する工程とを有する。

【０００８】

一形態において、Ｓｉ基板の第１の表面上に絶縁体層を選択的に形成する工程は、Ｓｉ基板上に、上部表面を有するシリコン窒化物を堆積する工程と、エピタキシャルＧｅ層の

形成後に、Ｇｅ層を封止する材料、Ｇｅ層、およびシリコン窒化物を選択的にエッチングすることによってＳｉ基板の第２の表面を露出させる工程とを含む。そして、この方法は、さらに、Ｓｉ基板の第２の表面上にシリコン酸化物を堆積する工程と、Ｇｅ層を封止する材料のレベルまでシリコン酸化物を化学的機械的研磨（ＣＭＰ）する工程と、エッチングによりＧｅ層を封止する材料を取り除く工程とを含む。

【０００９】

別の形態において、この方法は、さらに、硼素（ボロン）イオン注入を行う工程と、シリコン窒化物の上部表面直上のＧｅ層中にＰ型領域を形成する工程とを含む。

【００１０】

第１のＳ／Ｄ領域は、概ねＳｉ基板の第２の表面上に形成され、第１の長さを有している。第２のＳ／Ｄ領域は、第１の長さよりも長い第２の長さを有している。光吸収しきい値バイアス領域は、第２のＳ／Ｄ領域の下にある。言い換えると、第２のＳ／Ｄ領域は、オフセットされることによりチャネルから切り離される。そして、光吸収しきい値バイアス領域は、Ｇｅ層中のＰ型オフセット領域により形成される。

【００１１】

上述した方法、および光吸収しきい値バイアス領域を有するフローティングボディＧｅトランジスタの詳細な説明は、以下に示す。

【００１２】

〔詳細な説明〕

図２は、光吸収しきい値バイアス領域を有するフローティングボディゲルマニウム（Ｇｅ）フォトトランジスタの部分断面図である。フォトトランジスタ２００は、Ｐ型シリコン（Ｓｉ）基板２０２、およびＳｉ基板２０２の第１の表面２０６上の絶縁体層２０４を含む。エピタキシャルＧｅ層２０８は、絶縁体層２０４上にある。フォトトランジスタ２００は、ＬＤＤ領域を必要としないため、ＬＤＤ領域は図中に示されていない。他の実施形態において、フォトトランジスタ２００は、任意のＬＤＤ領域を伴って製造されていてもよい（図示せず）。例えば、周辺回路構成トランジスタ（図示せず）がＬＤＤ領域を伴う構造であれば、フォトトランジスタ２００がＬＤＤ領域を含んでいても良い。

【００１３】

チャネル領域２１０は、Ｇｅ層２０８中に形成されている。ゲート誘電体２１２、ゲート電極２１４、およびゲートスペーサ２１６は、チャネル領域２１０上にある。第１のソース／ドレイン（Ｓ／Ｄ）領域２１８、および第２のＳ／Ｄ領域２２０もまた、Ｇｅ層２０８中に形成されている。光吸収しきい値バイアス領域２２２もまた、Ｇｅ層２０８中のチャネル領域２１０の近くに示されている。

【００１４】

一実施形態において、絶縁体層２０４は、上部表面２２６を有するシリコン窒化物層である。Ｓｉ基板２０２は、第１の表面２０６に隣接する第２の表面２２８を含む。シリコン酸化物２３０は、シリコン基板の第２の表面２２８上にある。Ｐ型領域２３２もまた、Ｇｅ層２０８中のシリコン窒化物上部表面２２６の直上に示されている。

【００１５】

第１のＳ／Ｄ領域２１８は、ほぼシリコン基板の第２表面２２８上にあり、第１の長さ２３４を有している。より具体的には、基板の第２の表面２２８は、第１のＳ／Ｄ領域２１８の“外側”の端部に隣接するシリコン酸化物の領域の下にある。“外側”の端部とは、チャネル領域２１０から最も離れた位置にあるＳ／Ｄ領域の端部である。第２のＳ／Ｄ領域２２０は、第１の長さ２３４よりも長い第２の長さ２３６を有している。Ｇｅ層２０８中の光吸収しきい値バイアス領域２２２は、第２のＳ／Ｄ領域２２０の下にある。金属層間相互接続部２３８もまた示されている。言い換えると、第２のＳ／Ｄ領域２２０は、拡張領域２３７（点線とチャネルとの間）を有している。この拡張領域２３７は、第２のＳ／Ｄ領域２２０を第１のＳ／Ｄ領域２１８よりも長くする。この実施形態において、光吸収しきい値バイアス領域２２２は、拡張領域２３７の下にある。

【００１６】

図３は、光吸収しきい値バイアス領域を有するフローティングボディＧｅフォトトランジスタ、およびオフセットされたＳ／Ｄ領域の部分断面図である。図２と同様に、第１のＳ／Ｄ領域２１８は、ほぼＳｉ基板の第２の表面２２８上にある。より具体的には、基板の第２の表面２２８は、第１のＳ／Ｄ領域２１８の“外側”の端部に隣接するシリコン酸化物の領域の下にある。外側”の端部とは、チャネル領域２１０から最も離れた位置にあるＳ／Ｄ領域の端部である。

【００１７】

また、図３に示すように、第２のＳ／Ｄ領域２２０のチャネル側の端部３００、またはチャネルに最も近い側の端部３００は、従来と同様に、直接チャネル領域２１０に接していない。正確には、チャネル側の端部３００は、距離３０２によってチャネル領域２１０からオフセットされている。Ｇｅ層２０８中の光吸収しきい値バイアス領域２２２は、チャネル領域２１０から第２のＳ／Ｄ領域２２０を切り離すＰ型オフセット領域２２２を含んでいる。より具体的には、Ｐ型オフセット領域２２２は、第２のＳ／Ｄ領域の端部３００を、チャネル領域２１０から切り離す。

【００１８】

最大オフセット距離３０２は、以下の式により算出されるｄ以下である。

【００１９】

【数１】

$$d=\sqrt{\frac{2\varepsilon(V_D-V_{DSAT})}{qN}}$$

【００２０】

εはゲルマニウムの誘電定数であり、Ｎはチャネルのドーピング濃度であり、そして、V_DおよびV_{DSAT}は、それぞれ、作動中のゲートバイアス電圧におけるドレインバイアス電圧、およびドレイン飽和電圧である。上述した式は、第２のＳ／Ｄ領域２２０がドレインであると仮定した式である。

【００２１】

図２または図３のいずれかに関して、Ｓｉ基板２０２上の絶縁体層２０４は、約１０～５００ｎｍの範囲の厚さ２４０を有している。エピタキシャルＧｅ層２０８は、約３００～１０００ナノメートル（ｎｍ）の範囲の厚さ２４２を有している。

【００２２】

一実施形態において、ゲート誘電体２１２およびゲートスペーサ２１６は、広い禁制帯幅（ｗｉｄｅ　ｂａｎｄｇａｐ）の材料から形成されている。広い禁制帯幅の材料の使用は、“上”方向からＧｅ層２０６への光（ＩＲ）の侵入を許容する。言い換えると、これらの領域のいくつかのみが、広い禁制帯幅の材料から製造されている。他の態様として、狭い禁制帯幅の材料および／または金属のゲートを用いれば、ＩＲ光は、横または下方向からＧｅ層に侵入する。

【００２３】

例えば、ゲート誘電体２１２は、SiO_2、GeO_2、Al_2O_3、HfO_2、ZrO_2、TiO_2、Ta_2O_5、またはこれら材料の組み合わせであってよい。ゲート電極２１４は、多結晶Ｇｅ、多結晶ＳｉＧｅ、または多結晶シリコン（ポリシリコン）であってよい。ゲートスペーサ２１６は、SiO_2またはSi_3N_4であってよい。しかしながら、これは、材料の完全なリストではない。さらに、上述したように、広い禁制帯幅の材料は、使用しなくてよい。ここで使用される場合、広い禁制帯幅の材料は、約１．１ｅＶよりも大きい禁制帯幅を有しており、１～１．６マイクロメートルの間の波長を有する光の侵入を容易に許容する。これは、Ｇｅに吸収される光の波長である。１．１ｅＶは、Ｓｉの禁制帯幅である。多結晶ＳｉＧｅおよび多結晶Ｇｅは、１．１ｅＶよりもわずかにせまい禁制帯幅を有しており、これらは少なくともＩＲの部分的な侵入を許容する。

【００２４】

〔機能説明〕

図４は、図２に示すフォトトランジスタの他の部分断面図である。ゲルマニウムフォトトランジスタは、Ｐ型シリコン基板、またはシリコン集積回路基板のＰウエル上に形成される。窒化物との境界におけるゲルマニウムは、適度に硼素が添加されている。ソースおよびドレインの両接合部は、非常に浅い。これは、空乏領域が、ゲルマニウムと窒化物との界面領域で高欠陥密度に達するのを避けるためである。この装置の詳細な構成および作動については、製造工程の説明により明らかになる。

【００２５】

装置の製造工程は、以下のとおりである。

【００２６】

１．電子回路を補助するシリコンＣＭＯＳを製造するための、好ましい公知のシリコン集積工程に従う。ゲルマニウムフォトトランジスタ製造のために、Ｐ型基板またはＰ型ウエル領域を保持する。

【００２７】

２．シリコン基板上に形成されたシリコン窒化物上に液相エピタキシー（ＬＰＥ）ゲルマニウム薄膜を形成する。ゲルマニウムの膜厚は、典型的には約３００ｎｍよりも薄くない。上部のカバー酸化物を除去しない。

【００２８】

３．上部のカバー酸化物とゲルマニウムとに、フォトレジストおよびエッチングの処理をする。

【００２９】

４．酸化物を堆積させる。酸化物の厚さを、ゲルマニウムおよびカバー酸化物の厚さの和の、約１～１．５倍にする。

【００３０】

図５は、図２に示すフォトトランジスタの製造における追加工程を示す図である。

【００３１】

５．ＣＭＰによりウエハを平坦化する。このときカバー酸化物を完全に除去しない。そしてウエットエッチングにより残りのカバー酸化物を除去する。

【００３２】

６．しきい値電圧を調整するために、硼素イオン注入によりゲルマニウム膜をドーピングする。そして、窒化物との境界のＰ型領域のゲルマニウム層に、ドーピングするために、深部硼素イオン注入を行う。

【００３３】

７．従来の方法を用いて、ゲート酸化物を堆積させ、ゲート電極を形成する。そして、浅いソース／ドレイン領域にヒ素イオンを注入する。酸化物不動態化、および金属化工程は、次の工程において行う。

【００３４】

ソース接合部の空乏領域は、シリコン窒化物近傍のゲルマニウム層の下部における結晶欠陥領域にまで拡がらないので、ソース接合部における漏れ電流は減少する。光により発生した正孔は、ゲルマニウム膜に蓄積され得る。そして、この正孔は、ゲルマニウムフォトトランジスタのしきい値電圧を減少させるように、ゲルマニウム膜に効果的にバイアスをかける。その結果、出力電流は上昇する。シリコン窒化物近傍において、ゲルマニウム薄膜は、Ｐ型不純物が添加されている。これにより、発生する電流は減少し、またドレイン空乏領域がシリコン窒化物との境界に達するのを防ぐ。

【００３５】

図６は、図３に示すフォトトランジスタの他の部分断面図である。他の実施形態において、フォトトランジスタのドレイン接合部は、ドレインの端部からオフセットされている。非常に短いチャネルを有するトランジスタにおいては、作動する光検出領域が非常に小さいので、この実施形態は有用である。オフセット領域は、低濃度にＰ型不純物が添加されている。この実施形態において、トランジスタは、従来のＬＤＤ構造を必要としない。ドレインイオン注入中にオフセットドレイン領域をマスクするために、フォトレジスト工

程を必要とする点を除いて、オフセットドレインを有する形態のフォトトランジスタの製造は、図２および図４に示すフォトトランジスタと同一になり得る。

【００３６】

最大のオフセット距離は、以下の式により算出するｄ以下である。

【００３７】

【数２】

$$d=\sqrt{\frac{2\varepsilon(V_D-V_{DSAT})}{qN}}$$

【００３８】

εはゲルマニウムの誘電定数であり、Ｎはチャネルのドーピング濃度であり、そして、V_DおよびV_{DSAT}は、それぞれ、作動中のゲートバイアス電圧におけるドレインバイアス電圧、およびドレイン飽和電圧である。トランジスタが選択され、ゲートおよびドレインの両方に適切にバイアスがかけられているとき、ドレインオフセット領域（光吸収しきい値バイアス領域）は、光の存在下において完全な空乏状態である。それゆえに、オフセット領域によりドレイン電流は低下しない。この選択されたトランジスタおいて、光の非存在下では、オフセット領域は、完全な空乏状態ではない。ドレイン電流は小さくなり、それゆえに、光の存在下／非存在下におけるドレイン電流の比は、非常に大きい。

【００３９】

本発明を、改善された光検出信号の増幅により、フローティングボディ効果の利点を有する絶縁体構造のＧｅ　ＭＯＳＦＥＴ装置に関して説明する。Ｇｅエピタキシャル膜は、液相エピタキシャル再成長により形成される。しかしながら、このＧｅ　ＭＯＳフォトトランジスタに関するフローティングボディ効果は、ｇｅｒｍａｎｉｕｍ−ｏｎ−ｉｎｓｕｌａｔｏｒ（ＧｅＯＩ）ウエハ上に形成された何れの装置にも適用できる。

【００４０】

ＳＯＩ装置のためのフローティングボディモデルは、分離した容量を介してゲート、ドレイン、ソース、および基板に容量結合された基体として描写される。より複雑なモデルは、基体に結合する底部、およびソースとドレインとに結合するエミッタならびにコレクタを有する寄生バイポーラトランジスタ（parasitic bipolar transistor）、および基板に結合されたゲートを有する並列接続後部トランジスタ（parallel connected back transistor）であることが想定される。

【００４１】

Ｇｅの堆積方法は、化学気相成長法（ＣＶＤ）、物理気相成長法（ＰＶＤ）、分子線エピタキシ法（ＭＢＥ）、または他の適切な薄膜成長方法であってよい。次に、Ｇｅ膜は、所望の形状にパターン化、およびエッチングされる。これらの形状は、Ｓｉ基板上部の直上にＧｅの小領域を含んでいる必要がある。この領域は、Ｇｅエピタキシャル工程のためのシードウインドウ（ｓｅｅｄ　ｗｉｎｄｏｗ）として機能する。そして、共形的（conformal）な誘電体層（２０ｎｍ～１０００ｎｍ）は、Ｇｅ膜を封止するように堆積される。瞬時熱アニール（ＲＴＡ）は、ウエハを加熱し、Ｇｅ膜を融解するのに用いられる。例えば、シリコン酸化物、またはシリコン窒化物を、誘電体層として用いることが可能である。Ｇｅ結晶の融解温度（融点）は、９３８℃であるため、ＲＴＡ温度は、９２０℃～１０００℃の間である。このアニーリング中、Ｇｅ膜は融解し、Ｇｅを封止する誘電性の絶縁体は、液状のＧｅが無作為に流れないように、極小の湯だまりとして機能する。絶縁体の下であり、誘電体の上にあるＳｉ基板は、固体のままである。次にウエハは、自然に冷却される。液状のＧｅの冷却中に、シードウインドウ（ｓｅｅｄｉｎｇ　ｗｉｎｄｏｗ）におけるＳｉ／Ｇｅ境界から成長が始まる液相エピタキシー（ＬＰＥ）が起こる。そして、この液相エピタキシーにより、側部から成長する。最後に、単結晶Ｇｅは、シードウインドウにて集中かつ終結する結晶欠陥を伴って形成される。

【００４２】

図７Ａおよび図７Ｂは、光吸収しきい値バイアス領域を有するフローティングボディＧ

ｅフォトトランジスタの製造方法を説明するフローチャートである。この方法は、明確に番号付けられた一連の工程として示されているが、この番号は、必ずしも、これらの工程の順序を示すものではない。これらの工程のいくつかを省いてもよく、平行して行っても、また連続した順の厳密な維持を要求せずに遂行してもよい。この方法は、工程７００から開始する。

【００４３】

工程７０２において、Ｐ型不純物が添加されたＳｉ基板を用意する。工程７０４において、Ｓｉ基板の第１の表面上に絶縁体層を選択的に形成する。一実施形態において、絶縁体層は、約１０～５００ｎｍの範囲の層厚を有する。工程７０６において、絶縁体層上にエピタキシャルＧｅ層を形成する。工程７０８において、Ｇｅ層中にチャネル領域を形成する。工程７１０において、チャネル領域上にゲート誘電体、ゲート電極、およびゲートスペーサを形成する。工程７１２において、Ｇｅ層中にソース／ドレイン（Ｓ／Ｄ）領域を形成する。工程７１４において、Ｇｅ層中に、チャネル領域に隣接する光吸収しきい値バイアス領域を形成する。

【００４４】

一実施形態において、絶縁体層上にエピタキシャルＧｅ層を形成する工程７０６は、堆積されたＧｅにおいて液相エピタキシー（ＬＰＥ）を行う工程を含む。例えば、工程７０６は、以下の副工程を含んでいてもよい（図示せず）。工程７０６ａにおいて、約３００～１０００ｎｍの範囲の厚さにＧｅを堆積させる。例えば、ＣＶＤ、ＰＶＤまたはＭＢＥ方法を用いて、Ｇｅを堆積させてもよい。工程７０６ｂにおいて、Ｇｅの融解温度よりも高い融解温度を有するＧｅバリア材料によりＧｅを封止する。典型的には、Ｇｅバリア材料は、Ｇｅと化学的に相互作用しない材料である。そして、工程７０６ｃにおいて、Ｇｅバリア材料の融解温度よりも低い温度により、Ｇｅを融解させる。例えば、工程７０６ｃにおいて、Ｓｉ基板の温度を約９２０～１０００℃の範囲まで、約０～１０秒の範囲の時間、継続して加熱しても良い。“０”秒の継続加熱時間は、基板が目的とする温度に到達すると、即座に冷却し得ることを意味する。

【００４５】

他の実施形態において、Ｓｉ基板の第１の表面上に、絶縁体層を選択的に形成する工程７０４は、副工程を含む。工程７０４ａにおいて、Ｓｉ基板上に、上部表面を有するシリコン窒化物を堆積させる。工程７０６においてエピタキシャルＧｅ層を形成した後に、工程７０４ｂを行う。工程７０４ｂにおいて、Ｇｅ層を封止する材料、Ｇｅ層、およびシリコン窒化物を選択的にエッチングし、Ｓｉ基板の第２の表面を露出させる。そして、工程７０７ａにおいて、Ｓｉ基板の第２の表面上にシリコン酸化物を堆積させる。工程７０７ｂにおいて、Ｇｅ層を封止する材料のレベルまで、シリコン酸化物を化学的機械的研磨（ＣＭＰ）する。工程７０７ｃにおいて、Ｇｅ層を封止する材料を取り除くためにエッチングする。

【００４６】

他の実施形態において、工程７０７ｄにおいて、深部硼素（Ｂ：Ｂｏｒｏｎ）イオン注入を行う。そして、工程７０７ｅにおいて、Ｇｅ層中のシリコン窒化物の上部表面（工程７０７ｄの結果）の直上にＰ型の領域を形成する。

【００４７】

一実施形態において、Ｇｅ層中に第１のＳ／Ｄ領域を形成する工程７１２は、副工程を含む。工程７１２ａにおいて、Ｓｉ基板の第２の表面の概ね上に、第１の長さを有する第１のＳ／Ｄ領域を形成する。工程７１２ｂにおいて、第１の長さよりも長い第２の長さを有する第２のＳ／Ｄ領域を形成する。そして、Ｇｅ層中に光吸収しきい値バイアス領域を形成する工程（工程７１４）は、第２のＳ／Ｄ領域の下に、光吸収しきい値バイアス領域を形成する工程を含む。

【００４８】

工程７１２ｂの代替として、工程７１２ｃにおいて、オフセット領域によりチャネルから引き離された第２のＳ／Ｄ領域を形成する。そして、工程７１４において、Ｇｅ層中の

オフセット領域にＰ型不純物を添加する。

【００４９】

一実施形態において、ゲート誘電体およびゲートスペーサを形成する工程７１０は、広い禁制帯幅の材料からゲート誘電体およびゲートスペーサを形成する工程を含む。例えば、ゲート誘電体は、SiO_2、GeO_2、Al_2O_3、HfO_2、ZrO_2、TiO_2、Ta_2O_5、またはこれら材料の組み合わせであってよい。ゲート電極は、多結晶Ｇｅ、多結晶ＳｉＧｅ、または多結晶シリコン（ポリシリコン）であってよい。ゲートスペーサは、SiO_2またはSi_3N_4であってよい。

【００５０】

光吸収しきい値バイアス領域を有するエピタキシャルＧｅフォトトランジスタ、および関連する製造方法について述べた。特定の製造工程および材料は、本発明を説明するための例として用いている。しかしながら、本発明は、単にこれらの例に限定されない。当業者は、本発明のその他の変形および実施形態を見出すだろう。

【００５１】

本発明は上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、実施形態に開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

【図面の簡単な説明】

【００５２】

【図１】透過型電子顕微鏡（ＸＴＥＭ）による、ＧｅとSi_3N_4との間の界面の断面画像である。

【図２】光吸収しきい値バイアス領域を有するフローティングボディゲルマニウム（Ｇｅ）フォトトランジスタの部分断面図である。

【図３】光吸収しきい値バイアス領域を有するフローティングボディＧｅフォトトランジスタ、およびオフセットＳ／Ｄ領域の部分断面図である。

【図４】図２に示すフォトトランジスタの他の部分断面図である。

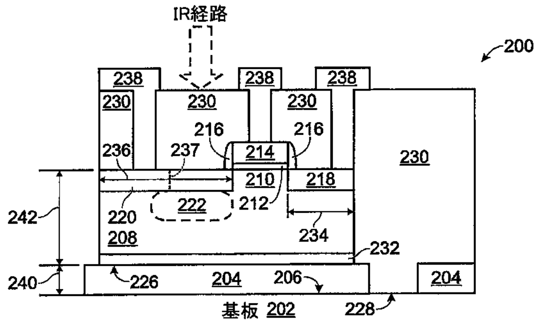
【図５】図２に示すフォトトランジスタの製造方法における追加工程を示す図である。

【図６】図３に示すフォトトランジスタの他の部分断面図である。

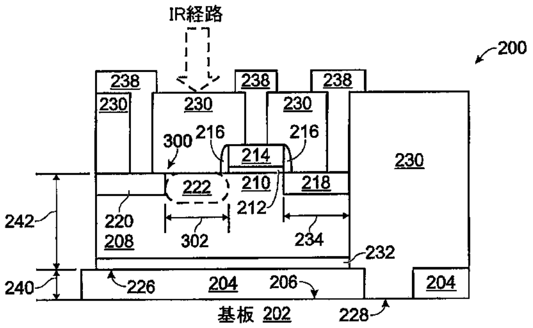
【図７Ａ】光吸収しきい値バイアス領域を有するフローティングボディＧｅフォトトランジスタの製造方法を説明するフローチャートである。

【図７Ｂ】光吸収しきい値バイアス領域を有するフローティングボディＧｅフォトトランジスタの製造方法を説明するフローチャートである。

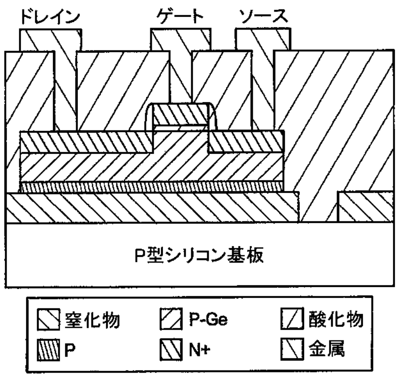
【図２】



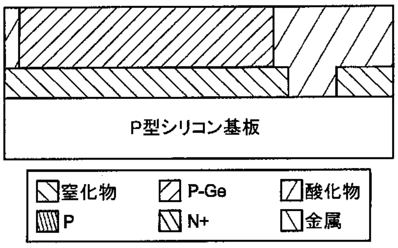
【図３】



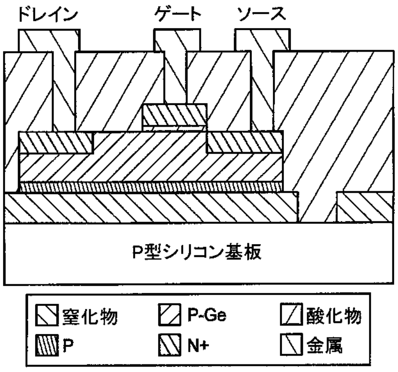
【図４】



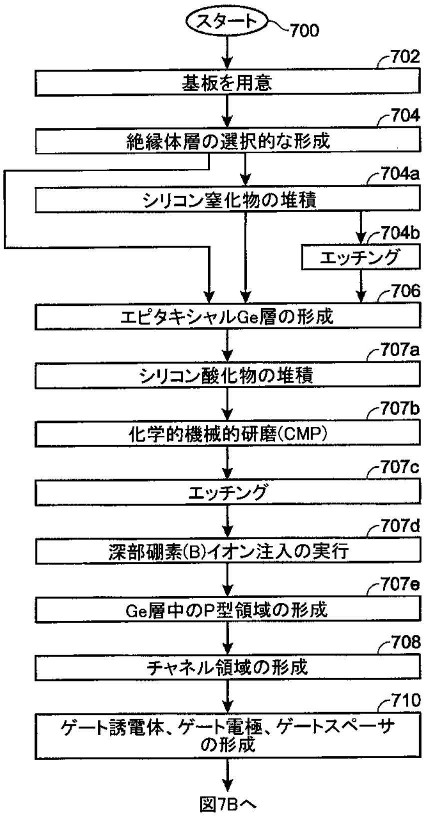
【図５】



【図６】



【図７Ａ】



【図７Ｂ】

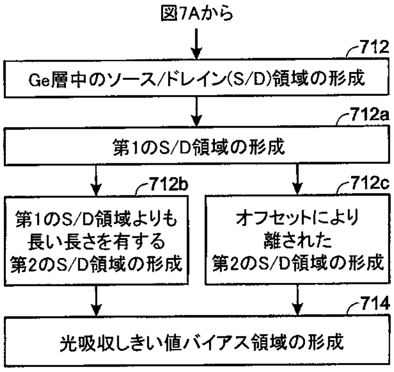
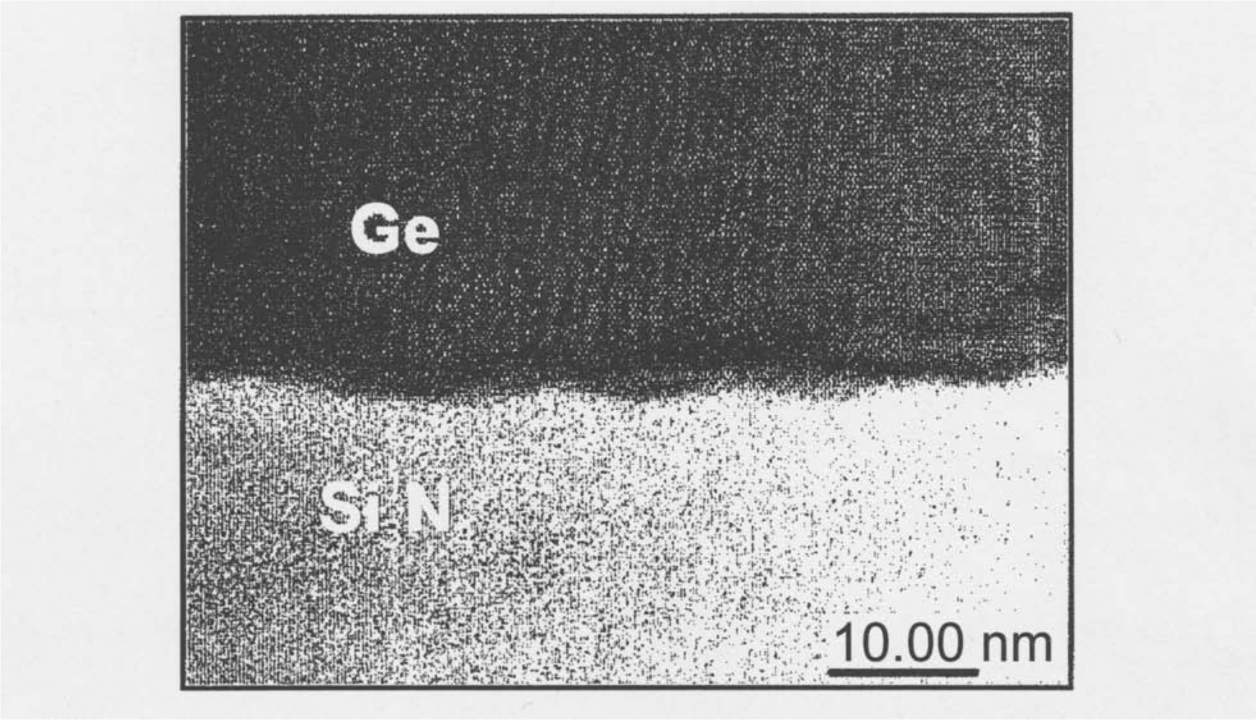


図7Aから
712
Ge層中のソース/ドレイン(S/D)領域の形成
712a
第1のS/D領域の形成
712b
第1のS/D領域よりも
長い長さを有する
第2のS/D領域の形成
712c
オフセットにより
離された
第2のS/D領域の形成
714
光吸収しきい値バイアス領域の形成

【図１】


Ge
Si N
10.00 nm

フロントページの続き

(72)発明者　ジェー　シェン　マー
アメリカ合衆国　ワシントン州　９８６８４，ヴァンクーヴァー，エス．イー．ソロモン　ループ　１５１１
(72)発明者　ダグラス　ジェイ．トゥイート
アメリカ合衆国　ワシントン州　９８６０７，カマス，エヌ．ダブリュ．サーティフォース　サークル　２７１５

Ｆターム(参考) 5F049 MB02 PA02 PA10 QA09 SS03
5F110 BB09 CC02 DD05 DD14 EE08 EE09 EE31 FF01 FF02 FF27
GG03 GG13 GG25 GG32 GG36 GG42 GG44 GG52 GG58 HJ01
HJ13 HL02 HM12 HM14 HM15 NN02 NN23 NN33 PP02 QQ19