

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95129894

※申請日期：95.8.15 ※IPC 分類：

一、發明名稱：(中文/英文)

H01L 23/34, 23/28, 21/56

(2006.01)

半導體封裝結構、加強材及其封裝方法

Semiconductor package structure, stiffener and method of making same

二、申請人：(共1人)

姓名或名稱：(中文/英文)

台灣積體電路製造股份有限公司

Taiwan Semiconductor Manufacturing Co., Ltd.

代表人：(中文/英文) 張忠謀/Chung-Mou Chang

住居所或營業所地址：(中文/英文)

新竹科學工業園區新竹市力行六路八號

NO.8, Li-Hsin Rd.6, Science-Based Industrial Park Hsin-Chu, Taiwan 300-77, R.O.C.

國籍：(中文/英文) 中華民國/TW

三、發明人：(共2人)

姓名：(中文/英文)

1. 李建勳/Chien-Hsiun Lee

2. 蕭永寬/Yung-Kuan Hsiao

國籍：(中文/英文)

1. 中華民國/TW

2. 中華民國/TW

#### 四、聲明事項：

主張專利法第二十二條第二項  第一款或  第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國(US)、2005/12/15、11/300,328

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明係有關於一種半導體封裝結構及其製造方法，特別有關於一種半導體封裝結構之加強材(stiffener)的改良，使得晶片之底部填膠及清潔製程更有效率。

### 【先前技術】

在微電子工業中，具有積體電路之晶片通常被固定在封裝載體上，例如基底、電路板或導線架，其可提供由晶片至封裝外部的電性連接。在覆晶接合(flip chip mounting)的封裝配置中，晶片具有矩陣式的導電接點，稱為接合墊(bond pads)，其電性連接至基底上相對應的導電接點，稱為錫球(solder balls)或錫鉛凸塊(solder bumps)。將錫鉛凸塊與接合墊相對應，並以再回流(reflow)製程使得晶片與基底間形成錫錫接合而產生電性連接。覆晶接合後晶片與基底之間會產生間隙。

晶片和基底通常由不同的材料組成，其熱膨脹係數不匹配，因此，受熱時晶片和基底之間會產生不同的尺寸變化，而在晶片和基底之間的電性連接產生熱應力。若不補償在熱膨脹方面的差異，將使得晶片性能降低，並損害錫錫接合或使得封裝失效。當晶片尺寸增加時，在晶片和基底間熱膨脹係數不匹配的效應將更加顯著，而且在疊層晶片封裝(stacked die package)中，其熱膨脹係數不匹配的影響亦大於單一晶片封裝，甚至造成晶片

受損。

為了改善覆晶接合中電性連接的可靠度，通常會用封膠材質或底部填膠(underfill)填滿晶片和基底間的間隙。底部填膠會在熱循環或當晶片與基底有明顯溫度差異時，藉由降低電性連接受到的應力，以增加封裝的疲勞壽命(fatigue life)並改善電性連接的可靠度。底部填膠可完全密封該間隙，將電性連接處與周遭環境隔離，並且可提供封裝體適當的機械強度以對抗衝擊及彎曲。底部填膠更可提供熱傳導路徑以移除晶片產生的熱，如此可降低晶片與基底間的溫度差異，因此底部填膠可增加封裝體的壽命。

為了更進一步提升封裝體的剛性，通常會在封裝體中加入加強材，因為加強材為高剛性材質，可以讓封裝體比較不會扭曲變形。

在傳統的封裝製程中，先將清潔溶劑注入間隙中以除去殘留的銲錫助銲劑，再將底部填膠注入在晶片與基底間的間隙中。然而，其缺點為清潔溶劑會被加強材阻礙，使得清潔過程很難有效並徹底地完成，當有銲錫助銲劑殘留時，會造成接下來的覆晶底部填膠層產生空隙，使得最後封裝成品的品質及可靠度降低許多。

傳統封裝的另一缺點為在底部填膠注入晶片與基底間的間隙時，底部填膠點膠機會被加強材阻礙，使得底部填膠塗佈製程耗時又不容易徹底完成。

因此，業界亟需一種可克服上述問題之半導體封裝

結構。

### 【發明內容】

本發明的目的在於提供一種具有導熱加強材的半導體封裝結構以及其製造方法。

本發明實施例中提供一種半導體封裝結構，包括一基底，具有一正面及一背面；一半導體晶片固定在該基底的正面；一導熱加強材固定在該基底的正面並包圍該晶片，加強材具有第一區及第二區，其中第一區較第二區寬，使得點膠機容易進出晶片與基底間的間隙；一底部填膠層填充在該間隙中並硬化；以及複數個錫球固定在基底的背面。

為了讓本發明之上述目的、特徵、及優點能更明顯易懂，以下配合所附圖式，作詳細說明如下：

### 【實施方式】

第 1 圖為傳統覆晶封裝半成品的剖面圖，具有一加強材固定在基底上。覆晶封裝 10 包括一晶片 30，其具有上表面 32 及下表面 34；一組錫鉛凸塊 40 連接至晶片下表面 34 的接觸墊(未圖示)；晶片 30 固定在晶片 30 下的第一基底 20 上；錫鉛凸塊 40 也連接至第一基底 20 上表面的接觸墊(未圖示)；底部填膠 50 填充在晶片 30 與第一基底 20 間，使得覆晶封裝 10 更堅固，保護晶片 30 避免彎曲受損；一組錫球 60 固定至第一基底 20 下表面的接觸墊(未圖示)，以及第二基底 70 的接觸墊(未圖示)，第

二基底 70 可以是印刷電路板或此技藝人士熟知之多層印刷電路板。

覆晶封裝 10 也可包括散熱片 80 以及加強材 2，以避免封裝體過度扭曲，散熱片 80 固定在晶片 30 頂端以消除晶片 30 產生的熱，並且可抵銷平衡因為晶片 30 與第一基底 20 之間熱膨脹不匹配所產生的應力。加強材 2 藉由黏著劑 5 固定在第一基底 20 與散熱片 80 之間，加強材 2 的上視圖如第 2 圖所示，傳統的覆晶封裝 10 可包括導熱膠材(thermal interface material, TIM)120 設置於晶片 30 和散熱片 80 之間，以轉移晶片 30 產生的熱至散熱片 80。

接下來介紹本發明之實施例，本發明之實施例如第 3、4 及 5 圖所示。第 3 圖為本發明之一實施例的覆晶封裝半成品剖面圖，其中加強材固定在基底上。覆晶封裝 11 包括第一基底 20；加強材 3 藉由黏著劑 5 黏著在第一基底 20 的上表面；晶片 30 藉由錫鉛凸塊 40 與第一基底 20 的上表面接合，並且被包圍在加強材 3 之內；底部填膠 50 填充在晶片 30 與第一基底 20 間の間隙並硬化；以及複數個錫球 60 固定在第一基底 20 的背面。

加強材 3 較佳為具有大的表面積固定至第一基底 20 上，其有助於在結構上強化覆晶封裝 11，避免扭轉及彎曲。加強材 3 的尺寸大多由封裝體的大小決定，並且至少取決於第一基底 20 的尺寸及形狀。加強材 3 包括下方之第一區及上方之第二區，其中第一區較第二區寬，因

此在加強材 3 中產生一凹口 4。第 4 圖為依據本發明之一實施例的加強材 3 上視圖，第一區及第二區的尺寸可經過設計，讓點膠機針頭容易進出晶片 30 與第一基底 20 間的間隙。在本發明之一實施例中，加強材第一區的寬度約為  $50\sim 12000\ \mu\text{m}$ ，高度約為  $50\sim 1500\ \mu\text{m}$ ；加強材第二區的寬度約為  $50\sim 11000\ \mu\text{m}$ ，高度約為  $50\sim 1500\ \mu\text{m}$ ，然而，熟悉此技藝人士當可瞭解，加強材 3 的尺寸設計是為了讓點膠機容易進出該間隙。散熱片 80 藉由黏著劑 5 固定在加強材的第二區上，以密封其中的晶片 30。

加強材 3 具有一開口以環繞晶片 30，因此可以瞭解加強材 3 及其開口的尺寸取決於晶片 30 的大小，加強材 3 必須能夠容納及包圍晶片 30。加強材及開口的尺寸最佳為讓加強材 3 固定至第一基底 20 的表面積盡可能地大，以降低扭轉及彎曲。

加強材 3 由剛性材質製成，包括金屬、陶瓷或含矽材料，其中金屬例如為銅。然而，熟悉此技藝人士當可瞭解，加強材 3 可由任何材料製成，只要能提供足夠程度的剛性，使得覆晶封裝 11 避免彎曲及扭轉。此外，加強材 3 可由熱膨脹係數與第一基底 20 實質相當的材料製成，且其導熱性可提供高度的散熱效率。

在製造過程中，加強材 3 組裝定位之後，晶片 30 可穿過加強材 3 固定在第一基底 20 的上表面，之後清潔溶劑經由凹口 4 注射入晶片 30 與第一基底 20 間的間隙，以清除殘留在間隙中的鐳錫助鐳劑。接下來進行覆晶底

部填膠製程，在晶片 30 與第一基底 20 間の間隙中形成底部填膠 50，在底部填膠製程完成之後，為了進一步提升覆晶封裝 11 的剛性，如第 5 圖所示，可利用接著物 6 (attachment) 例如環氧樹脂 (epoxy) 以連接加強材 3 的第一區及第二區。在另一實施例中，接著物 6 可以是散熱片 80 上的單一組件，固定在加強材的第一區及第二區之上，以密封其中的晶片 30。

由上述對本發明之覆晶封裝 11 的描述可瞭解，在鍍錫助鍍劑清潔過程中，可以讓清潔溶劑注入機不會被加強材 3 阻礙，因為凹口 4 可使清潔溶劑更平順地注入晶片 30 與第一基底 20 間の間隙，其優點為讓接下來形成的底部填膠 50 實質上沒有空隙產生，因此，所完成的封裝更能保證其品質及可靠度。此外，加強材 3 中的凹口 4 可使得在晶片與基底間進行底部填膠的點膠機針頭不會被加強材阻礙，因此本發明之底部填膠製程比傳統製程更加快速且更容易完成。

雖然本發明已揭露較佳實施例如上，然其並非用以限定本發明，任何熟悉此項技藝者，在不脫離本發明之精神和範圍內，當可做些許更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定為準。



### 【圖式簡單說明】

第 1 圖為習知的覆晶封裝半成品之剖面圖，其中具有一加強材固定在基底上。

第 2 圖為習知的加強材之上視圖。

第 3 圖為本發明之一實施例的覆晶封裝半成品之剖面圖，其中具有一加強材固定在基底上。

第 4 圖為本發明之一實施例的加強材之上視圖

第 5 圖為本發明之一實施例的覆晶封裝半成品之剖面圖，其中具有一接著物連接至加強材。

### 【主要元件符號說明】

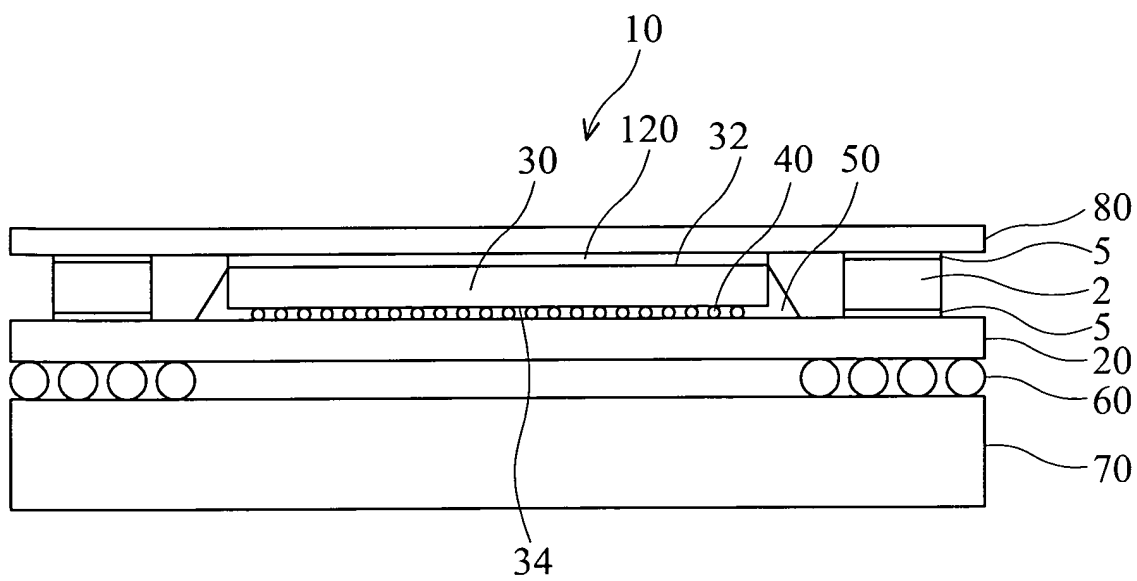
- |             |            |
|-------------|------------|
| 2、3～加強材；    | 4～加強材的凹口；  |
| 5～黏著劑；      | 6～接著物；     |
| 10、11～覆晶封裝； | 20～第一基底；   |
| 30～晶片；      | 32～晶片之上表面； |
| 34～晶片之下表面；  | 40～錫鉛凸塊；   |
| 50～底部填膠；    | 60～錫球；     |
| 70～第二基底；    | 80～散熱片；    |
| 120～導熱膠材。   |            |

## 五、中文發明摘要：

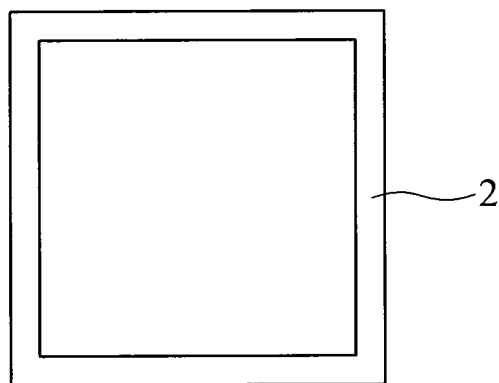
本發明提供一種半導體封裝結構及其製造方法，該半導體封裝結構包括一基底具有正面及背面；一半導體晶片固定在基底的正面上；一導熱加強材固定在基底的正面上並包圍晶片，該加強材具有第一區及第二區，其中第一區較第二區寬，使得點膠機容易進出晶片與基底間間隙；一底部填膠層填充在該間隙中並硬化；以及複數個錫球固定在基底的背面上。

## 六、英文發明摘要：

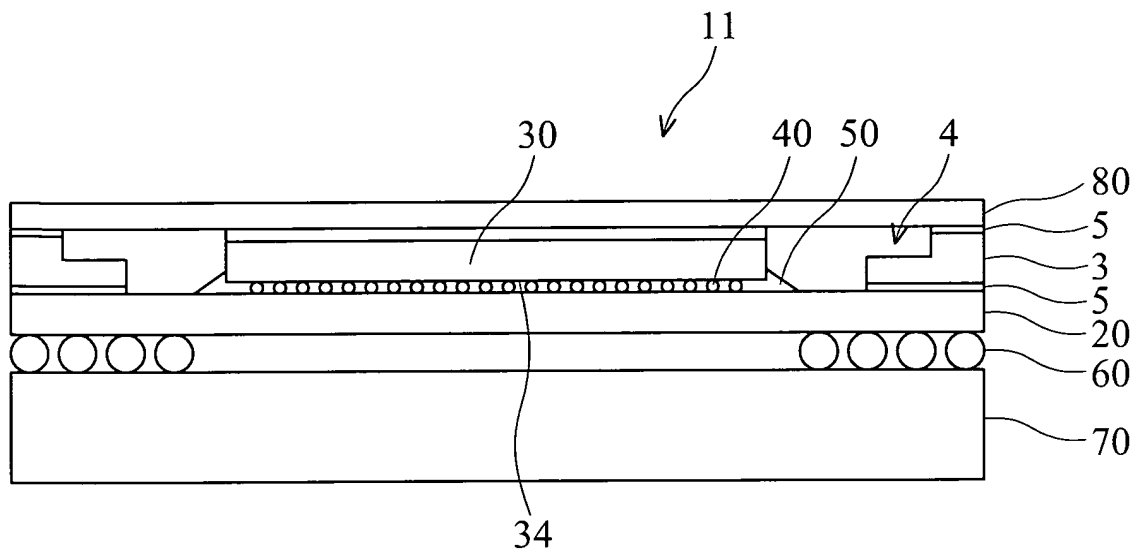
A semiconductor package structure with a heat dissipating stiffener and method of fabricating the same are provided. In one embodiment, the package structure comprises a substrate having a front side and a back side; a semiconductor chip mounted on the front surface of the substrate; a thermally-conductive stiffener mounted over the front surface of the substrate and surrounding the chip, the stiffener having a first portion and a second portion, wherein the first portion is wider than the second portion so as to allow for easy egress of a dispenser into a gap between the chip and the substrate; an underfill layer filled and cured in the gap; and a plurality of solder balls mounted on the back surface of the substrate.



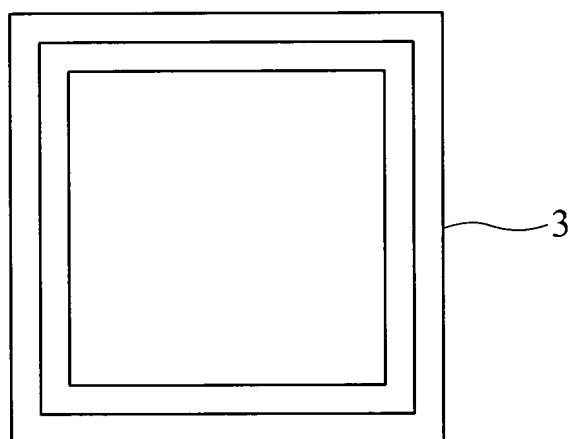
第 1 圖



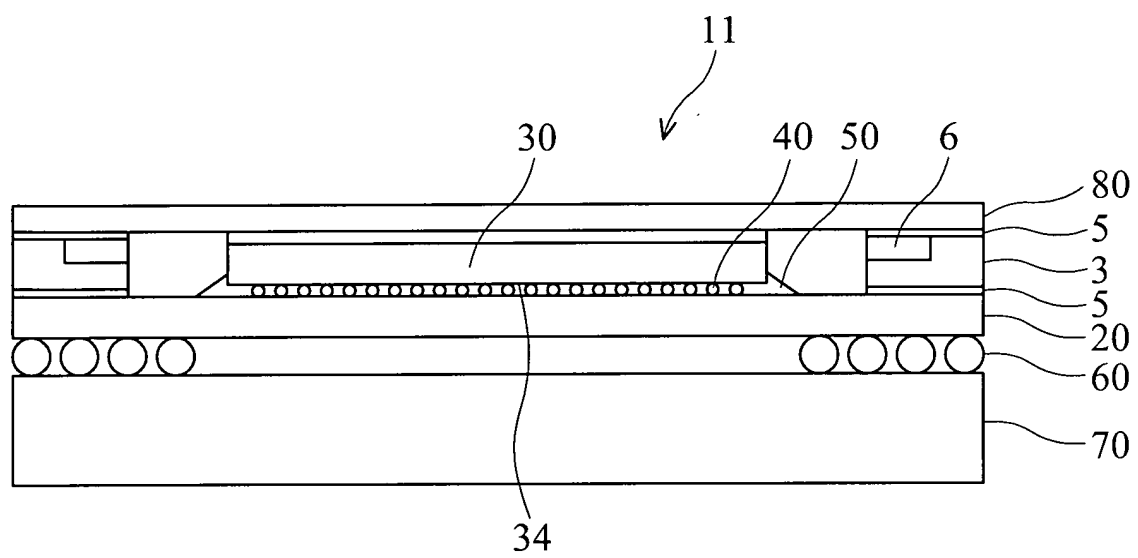
第 2 圖



第 3 圖



第 4 圖



第 5 圖

**七、指定代表圖：**

(一)本案指定代表圖為：第(5)圖。

(二)本代表圖之元件符號簡單說明：

- |               |           |
|---------------|-----------|
| 3～加強材；        | 5～黏著劑；    |
| 6～接著物；        | 11～覆晶封裝；  |
| 20～第一基底；      | 30～半導體晶片； |
| 34～半導體晶片的下表面； |           |
| 40～錫鉛凸塊；      | 50～底部填膠層； |
| 60～錫球；        | 70～第二基底；  |
| 80～散熱片。       |           |

**八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：**



## 十、申請專利範圍：

1. 一種半導體封裝結構，包含：

一基底，具有一正面及一背面；

一半導體晶片，固定在該基底的正面上；

一導熱加強材，固定在該基底的正面上且包圍該晶片，其中該加強材具有一第一區及一第二區，該第一區鄰近該基底，該第二區直接設置於該第一區的上表面之上，且該第一區較該第二區寬；

一底部填膠層，填充在該半導體晶片和該基底之間的一間隙中並硬化；

複數個錫球，固定在該基底的背面上；以及

一散熱片，固定在該加強材的第二區上，以封裝該半導體晶片，其中在該散熱片與該加強材的第一區之上表面之間具有一凹口，且該凹口介於該半導體晶片與該加強材的第二區之間。

2. 如申請專利範圍第 1 項所述之半導體封裝結構，其中該加強材第一區的尺寸能夠讓一點膠機容易進出該間隙。

3. 如申請專利範圍第 1 項所述之半導體封裝結構，其中該加強材第一區的寬度約為 50~12000  $\mu\text{m}$ ，高度約為 50~1500  $\mu\text{m}$ 。

4. 如申請專利範圍第 1 項所述之半導體封裝結構，其中該加強材第二區的寬度約為 50~11000  $\mu\text{m}$ ，高度約為 50~1500  $\mu\text{m}$ 。

5.如申請專利範圍第 1 項所述之半導體封裝結構，其中該半導體晶片以錫鉛凸塊接合至該基底。

6.如申請專利範圍第 1 項所述之半導體封裝結構，更包括一接著物用來連接該加強材的第一區及第二區以提高剛性。

7.如申請專利範圍第 6 項所述之半導體封裝結構，其中該接著物用環氧樹脂(epoxy)來連接該加強材的第一區及第二區。

8.一種加強材，包含：

一第一區及一第二區，其中該第一區較該第二區寬，以便一點膠機容易進出一晶片和一基底之間的一間隙，且其中該第一區鄰近該基底，該第二區直接設置於該第一區的上表面之上，在該晶片與該加強材的第二區之間產生一凹口。

9.如申請專利範圍第 8 項所述之加強材，更包括一接著物用來連接該加強材的第一區及第二區。

10.一種半導體的封裝方法，包含：

提供一基底，具有一正面及一背面；

將一導熱加強材固定在該基底的正面上，該加強材具有一第一區及一第二區，該第一區鄰近該基底的正面，該第二區直接設置於該第一區的上表面之上，且該第一區較該第二區寬，因此產生一凹口在該加強材中；

將一半導體晶片固定在該基底的正面上，並且在該加強材之內；



經由該加強材的凹口注入一清潔溶劑在該半導體晶片與該基底之間の間隙中；

形成複數個錫球在該基底的背面上；以及

將一散熱片固定在該加強材的第二區上，以封裝該半導體晶片，其中該凹口在該散熱片與該加強材的第一區之上表面之間，且該凹口介於該半導體晶片與該加強材的第二區之間。

11.如申請專利範圍第 10 項所述之半導體的封裝方法，更包括經由該加強材中的凹口塗佈一底部填膠材料在該半導體晶片及該基底之間の間隙中。

12.如申請專利範圍第 10 項所述之半導體的封裝方法，其中該加強材第一區的尺寸能夠讓一點膠機容易進出該間隙。

13.如申請專利範圍第 12 項所述之半導體的封裝方法，其中該加強材第一區的寬度約為  $50\sim 12000\ \mu\text{m}$ ，高度約為  $50\sim 1500\ \mu\text{m}$ 。

14.如申請專利範圍第 12 項所述之半導體的封裝方法，其中該加強材第二區的寬度約為  $50\sim 11000\ \mu\text{m}$ ，高度約為  $50\sim 1500\ \mu\text{m}$ 。

15.如申請專利範圍第 10 項所述之半導體的封裝方法，其中該半導體晶片以錫鉛凸塊接合至該基底。

16.如申請專利範圍第 10 項所述之半導體的封裝方法，更包括提供一接著物用來連接該加強材的第一區和第二區以提高剛性。

17.如申請專利範圍第 16 項所述之半導體的封裝方法，其中該接著物用環氧樹脂來連接該加強材的第一區及第二區。