

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
H01L 27/10

(11) 공개번호 특1998-085777
(43) 공개일자 1998년12월05일

(21) 출원번호	특1997-021937
(22) 출원일자	1997년05월30일
(71) 출원인	엘지반도체 주식회사 문정환 충청북도 청주시 흥덕구 향정동 1번지 구자근
(72) 발명자	충청북도 청주시 흥덕구 개신동 해주빌라 A동 115호 박장원
(74) 대리인	박장원

심사청구 : 있음

(54) 반도체 칩의 내부신호 측정회로

요약

본 발명은 반도체 칩의 내부회로 측정회로에 관한 것으로, 종래에는 원하는 신호를 측정하기 위해서 현미경을 통해서 지정된 인터널 프로빙 패드를 찾아 피코 프로브 팁을 직접 사람이 갖다 대어야 하므로 칩을 손상시킬 우려가 있고, 패드를 찾아 갖다 대는 작업도 어려울 뿐만 아니라 피코 프로브 팁이 매우 약해서 쉽게 망가질 우려가 있으며 또, 패키지가 된 상태라면 디캡(decap)을 해야하는 불편한 문제점이 있었다. 따라서 이와 같은 문제점을 감안한 본 발명은 반도체 칩에서 사용하지 않는 패드(NC pad)를 이용한 테스트 패드와 아웃풋 패드를 이용함으로써 원하는 신호를 피코 프로브 팁을 사용하지 않고 직접 측정하고, 또한 패키지가 된 상태라도 핀을 통해 원하는 신호를 직접 측정할 수 있어, 칩의 손상이나 피코 프로브 팁의 손상을 막을 수 있는 효과가 있다.

대표도

도2

명세서

도면의 간단한 설명

도1은 종래의 내부신호 측정회로 구성도.

도2는 본 발명의 내부신호 측정 회로도.

도면의 주요 부분에 대한 부호의 설명

10 : 테스트 신호 발생부

20 : 데이터아웃 인에이블신호 및 내부신호 제어부

30 : 출력부NM1~NM3 : 엔모스 트랜지스터

PM1 : 피모스 트랜지스터 IN1 : 인버터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 반도체 칩의 내부신호 측정회로에 관한 것으로, 특히 사용하지 않는 패드(NC pad)를 이용한 테스트 패드와 아웃풋 패드를 이용해 직접 지정된 신호를 측정할 수 있도록 한 반도체 칩의 내부신호 측정회로에 관한 것이다.

도1은 종래의 반도체 칩의 내부신호 측정회로의 구성도로서, 이에 도시된 바와 같이 반도체 칩 내부에서 측정하고자 하는 신호가 흐르는 패스(path)에 인터널 프로빙 패드(internal probing pad)(IP)가 연결되어 구성된 것으로 동작은 다음과 같다.

측정하고자 하는 신호가 흐르는 인터널 프로빙 패드(IP)에 오실로스코프에 연결된 피코 프로브(pico probe)의 팁(tip)을 현미경을 보면서 갖다 대어 원하는 신호를 측정한다.

발명이 이루고자 하는 기술적 과제

그러나 상기와 같은 종래의 기술은 원하는 신호를 측정하기 위해서 현미경을 통해서 지정된 인터널 프로빙 패드를 찾아 피코 프로브 팁을 직접 사람이 갖다 대어야 하므로 칩을 손상시킬 우려가 있고, 패드를 찾아 갖다 대는 작업도 어려울 뿐만 아니라, 피코 프로브 팁이 매우 약해서 쉽게 망가질 우려가 있고 또 패키지가 된 상태라면 디캡(decap)을 해야하는 불편한 문제점이 있었다.

따라서 이와 같은 문제점을 감안한 본 발명은 반도체 칩에서 사용하지 않는 패드(NC pad)를 이용한 테스트 패드와 아웃풋 패드를 이용해 원하는 신호를 피코 프로브 팁을 사용하지 않고 직접 측정하고, 또한 패키지가 된 상태라도 핀을 통해 원하는 신호를 직접 측정하고자 하는데 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 갖는 본 발명을 첨부한 도면을 참조하여 상세히 설명하면 다음과 같다.

도2는 본 발명 반도체 칩의 내부신호 측정회로도로서, 이에 도시한 바와 같이 테스트패드(TP)에서 발생한 테스트신호(ϕ)가 출력되고 또 그 신호(ϕ)가 인버터(IN1)를 통해 반전된 신호($\overline{\phi}$)로 되어 출력되며 상기 테스트패드(TP)에 접속되어 그 테스트패드(TP)가 플로팅 상태일 때 저전위상태를 만드는 엔모스 트랜지스터(NM1)로 이루어진 테스트신호 발생부(10)와, 반전입력단자는 테스트신호(ϕ)를 인가받고 비반전입력단자는 반전된 테스트신호($\overline{\phi}$)를 인가받아 데이터아웃 인에이블신호(DOEN)의 도통제어를 하는 전송게이트(S1)와, 반전입력단자는 반전된 테스트신호($\overline{\phi}$)를 인가받고 비반전입력단자는 테스트신호(ϕ)를 인가받아 내부신호(INS)의 도통제어를 하는 전송게이트(S2)와, 상기 전송게이트(S1)의 출력단에 접속되어 상기 테스트신호(ϕ)에 의해 풀다운 동작을 하는 엔모스 트랜지스터(NM2)로 이루어진 데이터아웃 인에이블신호 및 내부신호 제어부(20)와, 상기 전송게이트(S1)가 온일때 데이터아웃 인에이블신호(DOEN)의 제어에 따라 데이터신호(D)를 입력받는 데이터 아웃버퍼(Dobuf)와, 상기 데이터 아웃버퍼(Dobuf)에서 출력되는 데이터신호(D)를 게이트로 각기 입력받는 피모스 트랜지스터(PM1) 및 엔모스 트랜지스터(NM3)와, 상기 피모스 트랜지스터(PM1) 및 엔모스 트랜지스터(NM3)의 접속점에서 출력되는 신호를 인가받는 한편, 상기 전송게이트(S2)가 온일 때 내부신호(INS)를 인가받는 아웃풋패드(OP)로 이루어진 출력부(30)로 구성된 것으로, 이와 같이 구성된 본 발명의 동작을 상세히 설명한다.

테스트패드(TP)에 고전위가 인가되면 테스트신호(ϕ)는 고전위, 그 신호(ϕ)가 인버터(IN1)를 통해 반전된 신호($\overline{\phi}$)는 저전위가 되므로 전송게이트(S2)가 온되어 아웃풋 패드(OP)에 내부신호(INS)가 인가되는 반면에, 전송게이트(S1)는 오프되어 데이터아웃 인에이블신호(DOEN)를 차단하고, 엔모스 트랜지스터(NM2)는 상기 테스트신호(ϕ)를 게이트로 인가받아 온되어 상기 전송게이트(S1)의 출력단을 풀다운시켜 저전위 상태를 유지하므로 데이터 아웃버퍼(Dobuf)는 동작을 하지않아 피모스 트랜지스터(PM1) 및 엔모스 트랜지스터(NM3)는 오프상태가 된다.

한편, 테스트패드(TP)가 플로팅 상태로 되면, 전원전압(VCC)에 의해 엔모스 트랜지스터(NM1)가 온되어 테스트신호(ϕ)는 저전위, 그 신호(ϕ)가 인버터(IN1)를 통해 반전된 신호($\overline{\phi}$)는 고전위가 되므로 전송게이트(S1)가 온되어 데이터아웃 인에이블신호(DOEN)를 데이터 아웃버퍼(Dobuf)에 인가한다. 이때 상기 데이터 아웃버퍼(Dobuf)는 상기 데이터아웃 인에이블신호(DOEN)에 따라서 데이터(D)를 피모스 트랜지스터(PM1) 및 엔모스 트랜지스터(NM3)의 게이트에 인가하며 그 피모스 트랜지스터(PM1) 및 엔모스 트랜지스터(NM3)의 접속점에서 출력신호가 아웃풋 패드(OP)로 전달된다. 그러나 이때 전송게이트(S2)는 오프되어 내부신호(INS)를 아웃풋 패드(OP)로 전달할 수 없게 된다.

발명의 효과

이상에서 상세히 설명한 바와 같이 본 발명은 반도체 칩에서 사용하지 않는 패드(NC pad)를 사용한 테스트 패드와 아웃풋 패드를 이용해 원하는 신호를 피코 프로브 팁을 사용하지 않고 직접 측정하고, 또한 패키지가 된 상태라도 핀을 통해 원하는 신호를 직접 측정할수 있어 칩의 손상이나 피코 프로브 팁의 손상을 막을 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1

테스트패드(TP)에 인가한 신호에 따라 테스트신호(ϕ) 및 그를 반전한 테스트 신호($\overline{\phi}$)를 발생하는 테스트신호 발생부(10)와, 상기 테스트신호 발생부(10)의 테스트신호(ϕ , $\overline{\phi}$)에 따라 전송게이트(S2) 또는 전송게이트(S1)가 선택적으로 도통되어 내부신호(INS) 또는 데이터아웃 인에이블신호(DOEN)를 통과시키는 데이터아웃 인에이블신호 및 내부신호 제어부(20)와, 상기 데이터아웃 인에이블신호 및 내부신호 제어부(20)에서 내부신호(INS)가 출력될 때 그 내부신호(INS)를 아웃풋패드(OP)로 출력하고, 데이터아웃 인에이블신호(DOEN)가 출력될 때 데이터 아웃버퍼(Dobuf)가 인에이블되어 데이터(D)에 따른 신호를 피모스 트랜지스터(PM1) 및 엔모스 트랜지스터(NM3)를 통해 상기 아웃풋패드(OP)로 출력하는 출력부(30)로 구성되어 된 것을 특징으로 하는 반도체 칩의 내부신호 측정회로.

청구항 2

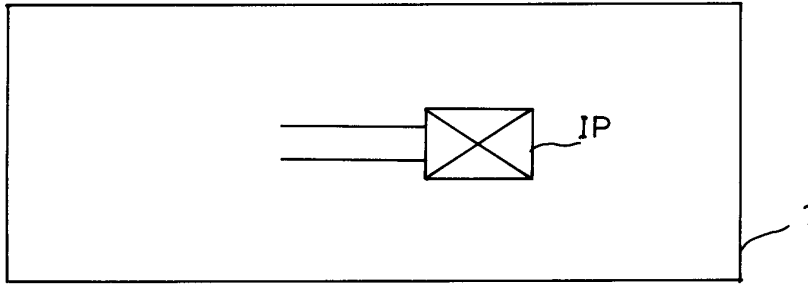
제 1항에 있어서, 테스트신호 발생부(10)는 테스트패드(TP)가 플로팅 상태일 때 저전위 상태로 만드는 엔모스 트랜지스터(NM1)를 포함하여 구성된 것을 특징으로 하는 반도체 칩의 내부신호 측정회로.

청구항 3

제 1항에 있어서, 데이터아웃 인에이블 신호 및 내부신호 제어부(20)는 전송게이트(S1)의 출력측에 접속되어 테스트신호(\emptyset)에 의해 풀다운동작을 하는 엔모스트랜지스터(NM2)를 포함하여 구성된 것을 특징으로 하는 반도체칩의 내부신호 측정회로.

도면

도면1



도면2

