



(12) 发明专利申请

(10) 申请公布号 CN 102737605 A

(43) 申请公布日 2012. 10. 17

(21) 申请号 201210238516. 0

G11C 19/28(2006. 01)

(22) 申请日 2008. 03. 31

H01L 29/786(2006. 01)

(30) 优先权数据

2007-098950 2007. 04. 05 JP

2007-226132 2007. 08. 31 JP

(62) 分案原申请数据

200810090721. 0 2008. 03. 31

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 三宅博之 梅崎敦司

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 吴丽丽

(51) Int. Cl.

G09G 3/36(2006. 01)

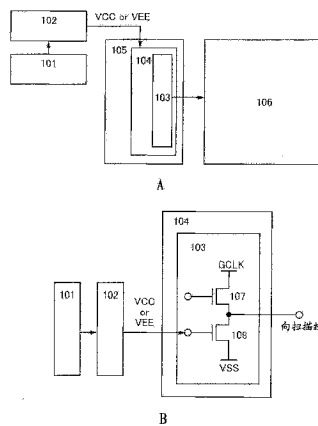
权利要求书 2 页 说明书 24 页 附图 24 页

(54) 发明名称

半导体装置、显示装置以及电子装置

(57) 摘要

本发明提供一种半导体装置、显示装置以及电子装置,该半导体装置包括:第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、以及第七晶体管,其中所述第一晶体管的源极和漏极之一电连接到所述第二晶体管的源极和漏极之一以及所述第五晶体管的栅极,其中所述第一晶体管的栅极电连接到所述第四晶体管的栅极,其中所述第二晶体管的栅极电连接到所述第三晶体管的源极和漏极之一、所述第四晶体管的源极和漏极之一、所述第六晶体管的栅极、以及所述第七晶体管的源极和漏极之一,其中所述第五晶体管的源极和漏极之一电连接到所述第六晶体管的源极和漏极之一。



1. 一种半导体装置,包括:

第一晶体管、
第二晶体管、
第三晶体管、
第四晶体管、
第五晶体管、
第六晶体管、以及
第七晶体管,

其中所述第一晶体管的源极和漏极之一电连接到所述第二晶体管的源极和漏极之一以及所述第五晶体管的栅极,

其中所述第一晶体管的栅极电连接到所述第四晶体管的栅极,

其中所述第二晶体管的栅极电连接到所述第三晶体管的源极和漏极之一、所述第四晶体管的源极和漏极之一、所述第六晶体管的栅极、以及所述第七晶体管的源极和漏极之一,并且

其中所述第五晶体管的源极和漏极之一电连接到所述第六晶体管的源极和漏极之一。

2. 根据权利要求 1 所述的半导体装置,其中所述第一至第七晶体管中的至少一个是薄膜晶体管。

3. 根据权利要求 1 所述的半导体装置,其中所述第七晶体管是 n 沟道型晶体管。

4. 根据权利要求 1 所述的半导体装置,其中所述第七晶体管是 p 沟道型晶体管。

5. 一种显示装置,包括权利要求 1 所述的半导体装置,还包括像素部。

6. 一种显示装置,包括权利要求 1 所述的半导体装置,该显示装置是从由液晶显示装置、包括有机发光二极管的发光装置、数字微反射镜装置、等离子体显示面板以及场发射显示器组成的组中选择的一种。

7. 一种电子装置,包括权利要求 1 所述的半导体装置,该电子装置是从由移动电话、便携式游戏机、电子书阅读器、视频照相机、数码相机、护目镜型显示器、导航系统、音频再现装置、笔记本型计算机以及具有记录介质的图像再现装置组成的组中选择的一种。

8. 一种半导体装置,包括:

第一晶体管、
第二晶体管、
第三晶体管、
第四晶体管、
第五晶体管、
第六晶体管、
第七晶体管、
第八晶体管、以及
第九晶体管,

其中所述第一晶体管的源极和漏极之一电连接到所述第二晶体管的源极和漏极之一、所述第五晶体管的栅极、以及所述第八晶体管的源极和漏极之一,

其中所述第一晶体管的栅极电连接到所述第四晶体管的栅极,

其中所述第二晶体管的栅极电连接到所述第三晶体管的源极和漏极之一、所述第四晶体管的源极和漏极之一、所述第六晶体管的栅极、以及所述第七晶体管的源极和漏极之一，并且

其中所述第五晶体管的源极和漏极之一电连接到所述第六晶体管的源极和漏极之一、以及所述第九晶体管的源极和漏极之一。

9. 根据权利要求 8 所述的半导体装置，其中所述第一至第七晶体管中的至少一个是薄膜晶体管。

10. 根据权利要求 8 所述的半导体装置，其中所述第七晶体管是 n 沟道型晶体管。

11. 根据权利要求 8 所述的半导体装置，其中所述第七晶体管是 p 沟道型晶体管。

12. 一种显示装置，包括权利要求 8 所述的半导体装置，还包括像素部。

13. 一种显示装置，包括权利要求 8 所述的半导体装置，该显示装置是从由液晶显示装置、包括有机发光二极管的发光装置、数字微反射镜装置、等离子体显示面板以及场发射显示器组成的组中选择的一种。

14. 一种电子装置，包括权利要求 8 所述的半导体装置，该电子装置是从由移动电话、便携式游戏机、电子书阅读器、视频照相机、数码相机、护目镜型显示器、导航系统、音频再现装置、笔记本型计算机以及具有记录介质的图像再现装置组成的组中选择的一种。

半导体装置、显示装置以及电子装置

[0001] 本申请是申请号为 200810090721.0、申请日为 2008 年 3 月 31 日、发明名称为“显示装置”的发明专利申请的分案申请。

技术领域

[0002] 本发明涉及使用薄膜晶体管的半导体装置以及包括该半导体装置的显示装置和电子装置。

背景技术

[0003] 使用廉价的玻璃衬底形成的显示装置呈现如下倾向：随着其分辨率升高，衬底中的用于安装的像素部周边的区域（边框区域）所占有的比例增大，从而对小型化形成妨碍。因此，普遍认为将使用单晶的半导体衬底所形成的驱动电路安装在玻璃衬底的方式具有有限度，将驱动电路和像素部一体形成在相同的玻璃衬底上的技术即所谓系统型面板（system on panel）化正在受到重视。通过实现系统型面板来减少用来连接驱动电路和像素部的引脚数目，可以避免如下问题：当将半导体衬底的驱动电路安装在玻璃衬底之际发生的因驱动电路和像素部的连接缺陷而引起的成品率的降低；以及使用引脚的连接部分的机械强度的下降等。另外，通过实现系统型面板，不仅进一步使显示装置小型化，还可以因装配工序及检查工序的减少而实现降低成本。

[0004] 作为上述显示装置所具有的驱动电路的典型例子，有扫描线驱动电路和信号线驱动电路。通过使用扫描线驱动电路，针对每一行、根据情况针对多个行选择多个像素。而且通过信号线驱动电路控制对该被选择的行所具有的像素的视频信号的输入。

[0005] 在信号线驱动电路和扫描线驱动电路之中，与信号线驱动电路相比，扫描线驱动电路可以将驱动频率抑制为低，所以比较容易在玻璃衬底上形成。在下述非专利文献 1（YongSoon Lee 以及其他七名，SID06DIGEST, 16.2 (p. 1083-p. 1086) (2006)) 中记载有如下技术：利用使用了非晶半导体的晶体管将扫描线驱动电路和像素部形成在玻璃衬底上。

[0006] 另一方面，使用了非晶半导体或多晶半导体的薄膜晶体管（TFT）其电流供应能力低于单晶的晶体管。因此，有时采用介电常数高于氧化硅高的氮化硅膜、氮氧化硅膜等的绝缘膜作为该 TFT 的栅极绝缘膜，以提高用于驱动电路的 TFT 的导通电流。

[0007] 然而，在使用含氮的栅极绝缘膜的薄膜晶体管中，施加到栅极的电压的绝对值越大，或处于导通状态的时间（驱动时间）越长，其阈值电压越容易移动得大。这是因为当对栅极施加电压时，电荷被栅极绝缘膜捕捉的缘故。尤其是，当采用使用非晶半导体的薄膜晶体管时，由于将含氮的绝缘膜用作栅极绝缘膜的情况多，所以电荷的捕捉所引起的阈值电压的移动成为很大的问题。

[0008] 图 18A 示出用于扫描线驱动电路的输出电路的一般结构，该输出电路用来控制向扫描线的电压输入。图 18A 所示的输出电路包括串联连接的 n 型晶体管 3001 及 n 型晶体管 3002。并且，对晶体管 3001 的源极及漏极的任何一方供应时钟信号 GCLK 的电压，而对晶体管 3002 的源极供应电源电压 VSS。对晶体管 3001 的栅极供应电压 V_{in1} ，而对晶体管

3002 的栅极供应电压 V_{in2} 。此外,晶体管 3001 的源极及漏极的另一方和晶体管 3002 的漏极连接的节点的电压 V_{out} 被供应到扫描线。

[0009] 图 18B 示出在图 18A 所示的输出电路中输入电压和输出电压的时序图。如图 18B 所示,仅在时钟信号 GCLK 所具有的高电平脉冲之一出现的期间以及其前后,电压 V_{in1} 处于高电平。当 V_{in1} 处于高电平时,晶体管 3001 导通,且另外当 V_{in1} 处于低电平时,晶体管 3001 截止。

[0010] 另一方面,仅在时钟信号 GCLK 所具有的高电平脉冲之一出现的期间以及其前后,电压 V_{in2} 处于低电平。当 V_{in2} 处于低电平时,晶体管 3002 截止,且另外当 V_{in2} 处于高电平时,晶体管 3002 导通。在晶体管 3001 导通,而晶体管 3002 截止的期间中,对时钟信号 GCLK 所具有的高电平的脉冲进行取样,然后将它输出为电压 V_{out} 。然后,使用被取样的脉冲选择扫描线。

[0011] 在具有上述结构的输出电路中,在扫描线没有被选择的期间中晶体管 3002 维持导通状态。然而,扫描线没有被选择的期间比扫描线被选择的期间长得多。由此,晶体管 3002 的驱动时间比晶体管 3001 长,并且其阈值电压因栅极绝缘膜的电荷捕捉而容易移动。而且,由于当阈值电压大幅度地移动时,晶体管 3002 不正常地工作,所以栅极绝缘膜的电荷捕捉成为缩短扫描线驱动电路的寿命的一个原因。

发明内容

[0012] 鉴于上述问题,本发明的目的是提供一种显示装置,其中即使 TFT 的阈值电压移动也可以确保驱动电路的高可靠性。

[0013] 本申请人注意到如下现象:当对晶体管的栅极连续施加正电压时,该晶体管的阈值电压向正方向移动,与此相反,当继续施加负电压时,该晶体管的阈值电压向负方向移动,并且,提案下述显示装置:即使输出电路的晶体管的阈值电压移动,通过将具有相反极性的电压施加到栅极,将阈值电压向相反的方向移动来进行校正。

[0014] 本发明的显示装置包括电源控制电路和阈值控制电路,该电源控制电路可以以该晶体管的源极电位为标准,对输出电路所具有的晶体管的栅极供应正向偏压或反向偏压,而该阈值控制电路以源极的电位为基准,将电源控制电路控制为对该晶体管的栅极供应反向偏压,以校正该晶体管的阈值电压。

[0015] 阈值控制电路也可以根据晶体管的驱动时间控制对该晶体管的栅极施加反向偏压的时间。具体来说,阈值控制电路根据对晶体管的栅极施加正向偏压的时间(驱动时间) t 预测阈值电压的变化量 ΔV_{th} 。而且,根据该变化量 ΔV_{th} ,算出将反向偏压施加到栅极的时间 t' ,该时间 t' 是为将阈值电压向反向变化 ΔV_{th} 而必需的。然后,将电源控制电路控制为以算出了的时间 t' 对晶体管的栅极施加反向偏压。

[0016] 而且,通过将相对于驱动时间 t 的变化量 ΔV_{th} 的推移数据预先存储在存储器中,且参照该数据,来可以预测阈值控制电路中的阈值电压的变化量 ΔV_{th} 。与此相同,通过将相对于施加反向偏压的时间的阈值电压的变化量 ΔV_{th} 的推移数据预先存储在存储器中,且参照该数据,来可以算出施加反向偏压的时间 t' 。

[0017] 或者,也可以根据上述两个数据来决定相对于驱动时间 t 的施加反向的偏压的时间 t' 的数据,且预先将它存储在存储器中。

[0018] 此外,也可以将测量的驱动时间存储在存储器中,以便即使关掉显示装置而断绝电力的供应,再度开启之后就能够继续地测量驱动时间。

[0019] 此外,也可以在显示装置的像素部中设置多个具备有输入电路的扫描线驱动电路,具体来说,在用来驱动像素的扫描线的两侧设置该扫描线驱动电路。而且,通过使一个输出电路进行在像素部中显示图像的工作,且使另一个输出电路进行工作,以受到反向偏压,来可以校正晶体管的阈值电压,而不中断像素部中的图像显示。

[0020] 此外,除了在像素部中显示图像的期间之外,任何时候都可以使用反向偏压校正阈值电压。例如,既可以在显示装置供应电源之后到实际显示图像的期间中进行校正,又可以在显示图像的过程中,通过适当地停止图像的显示进行校正。

[0021] 在本发明中,即使用于驱动电路的晶体管的阈值电压移动,通过对该晶体管的栅极施加反向偏压,可以使移动了的阈值电压回到原来的状态。因此,可以提高驱动电路和显示装置的可靠性。尤其是,在使用非晶半导体膜的薄膜晶体管中多次出现如下情况,即将介电常数比氧化硅高的氮化硅或氮氧化硅用作栅极绝缘膜,以确保导通电流。当使用介电常数高的氮化硅或氮氧化硅时,电荷容易被捕捉,该现象导致阈值电压的移动。但是根据本发明的结构可以校正薄膜晶体管的阈值电压,从而可以提高显示装置的可靠性。

[0022] 此外,在本发明中,通过在显示装置的像素部中设置多个具备有输出电路的扫描线驱动电路,具体来说,在驱动像素的扫描线的两侧设置该扫描线驱动电路,可以校正晶体管的阈值电压,而不中断像素部中的图像显示,从而可以提高显示装置的可靠性。

附图说明

[0023] 图 1A 和图 1B 是示出本发明的显示装置的结构方框图;

[0024] 图 2 是示出阈值控制电路的结构方框图;

[0025] 图 3A 是示出相对于施加正向偏压的时间的阈值电压变化的图表,图 3B 是示出相对于施加反向偏压的时间的阈值电压变化的图表;

[0026] 图 4A 和图 4B 是示出扫描线驱动电路的结构图;

[0027] 图 5 是示出脉冲输出电路的结构图;

[0028] 图 6 是脉冲输出电路的时序图;

[0029] 图 7 是示出脉冲输出电路的结构图;

[0030] 图 8 是示出本发明的显示装置的结构方框图;

[0031] 图 9A 至图 9C 是示出本发明的显示装置外观的图;

[0032] 图 10 是示出信号线驱动电路的结构方框图;

[0033] 图 11A 和图 11B 是示出像素部的结构图;

[0034] 图 12 是示出像素部的结构图;

[0035] 图 13A 至图 13C 是示出本发明的显示装置的制造方法的图;

[0036] 图 14A 至图 14C 是示出本发明的显示装置的制造方法的图;

[0037] 图 15A 和图 15B 是示出本发明的显示装置的制造方法的图;

[0038] 图 16A 和图 16B 是本发明的显示装置的俯视图及剖面图;

[0039] 图 17A 至图 17C 是使用本发明的显示装置的电子设备的图;

[0040] 图 18A 和图 18B 是输出电路的电路图及输出电路的时序图;

- [0041] 图 19 是示出本发明的显示装置的结构方框图；
- [0042] 图 20A 至图 20D 是说明本发明的显示装置的工作的图；
- [0043] 图 21A 至图 21C 是示出本发明的显示装置的外观的图。

具体实施方式

[0044] 下面,参照附图对本发明的实施方式给予说明。但是,所属技术领域的普通技术人员可以很容易地理解一个事实,就是本发明可以以多个不同形式来实施,其方式和详细内容可以被变换为各种各样的形式而不脱离本发明的宗旨及其范围。因此,本发明不应该被解释为仅限定在本实施方式所记载的内容中。

[0045] 实施方式 1

[0046] 参照图 1A 和图 1B 说明本发明的显示装置的结构。图 1A 是本发明的显示装置的方框图。本发明的显示装置包括阈值控制电路 101、电源控制电路 102、输出电路 103。在图 1A 所示的本发明的显示装置中,还包括具有输出电路 103 的移位寄存器 104、具有移位寄存器 104 的扫描线驱动电路 105、像素部 106。除了上述结构之外,本发明的显示装置还可以包括信号线驱动电路。

[0047] 像素部 106 设有多个像素,并且由扫描线驱动电路 105 针对每个行选择该像素。信号线驱动电路控制向由扫描线驱动电路 105 所选择的行输入像素的视频信号。

[0048] 移位寄存器 104 使用被输入的时钟信号 GCLK、起始脉冲信号 GSP 选择行。具体来说,通过按照起始脉冲信号 GSP 以及时钟信号 GCLK 控制输出电路 103 的开关,对时钟信号 GCLK 的脉冲进行取样且将它供应到扫描线。

[0049] 当在像素中将 n 型的晶体管用作开关元件之际,在脉冲所具有的高电平的电压 VDD 供应到扫描线时,该晶体管导通,且具有该扫描线的行的像素处于选择状态。此外,在低电平的电压 VSS 供应到扫描线时,该晶体管截止,且具有该扫描线的行的像素处于非选择状态。

[0050] 与此相反,当在像素中将 p 型晶体管用作开关元件之际,在脉冲所具有的低电平的电压 VSS 供应到扫描线时,该晶体管导通,且具有该扫描线的行的像素处于选择状态。此外,在高电平的电压 VDD 供应到扫描线时,该晶体管截止,且具有该扫描线的行的像素处于非选择状态。

[0051] 接着,以在像素中将 n 型晶体管用作开关元件的情况为例子,且使用图 1B 所示的方框图说明阈值控制电路 101、电源控制电路 102、输出电路 103、移位寄存器 104 的结构及其工作。

[0052] 输出电路 103 至少包括两个开关元件。图 1B 具体示出的输出电路 103 将 n 型晶体管 107 和 n 型晶体管 108 用作开关元件。另外,虽然图 1B 例示晶体管 107 和晶体管 108 都是 n 型的情况,但是本发明不局限于该结构。晶体管 107 和晶体管 108 也都可以是 p 型。

[0053] 晶体管 107 和晶体管 108 串联连接。在将图像显示在像素部 106 中的期间中,对晶体管 107 的源极及漏极的任何一个供应时钟信号 GCLK 的电压,而另一个连接到扫描线。此外,对晶体管 108 的源极供应电压 VSS,而漏极连接到扫描线。因此,由晶体管 107 进行时钟信号 GCLK 的取样,并且由晶体管 108 控制对扫描线供应的电压 VSS。

[0054] 电源控制电路 102 可以将高电平的电压 VCC 及低电平的电压 VEE 的任何一个供应

到移位寄存器 104。阈值控制电路 101 选择电压 VCC 及电压 VEE 的任何一个,且控制电源控制电路 102,以对移位寄存器 104 供应选择了的电压。

[0055] 在将图像显示在像素部 106 中的期间中,阈值控制电路 101 控制电源控制电路 102,以对移位寄存器 104 供应电压 VCC。此外,电压 VCC 低于电压 VDD。通过将正向偏压 VCC 供应到栅极,晶体管 108 导通。在晶体管 108 导通时,对扫描线供应电压 VSS,作为像素的开关元件而发挥功能的晶体管截止,并且具有该扫描线的行的像素成为非选择状态。另一方面,在将图像显示在像素部 106 中的期间中,晶体管 107 进行如下开关工作,即在将电压 VDD 供应到栅极时导通,而在将电压 VSS 供应到栅极时截止。而且,在晶体管 107 导通时使晶体管 108 截止,而在晶体管 107 截止时使晶体管 108 导通。

[0056] 此外,当对晶体管 108 的栅极供应高电平的电压 VCC 的期间变长时,晶体管 108 的阈值电压向正方向移动。因此,在本发明的显示装置中,设置校正晶体管 108 的阈值电压的期间。

[0057] 在校正晶体管 108 的阈值电压的期间中,阈值控制电路 101 控制电源控制电路 102,以将反向偏压 VEE 供应到移位寄存器 104。电压 VEE 低于电压 VSS。而且,通过将反向偏压 VEE 供应到栅极,晶体管 108 的阈值电压向负方向移动。根据在显示图像的期间中的正方向的阈值电压的变化量,可以决定将阈值电压向负方向变化到哪种程度。

[0058] 可以根据对晶体管 108 的栅极供应正向偏压 VCC 的时间(驱动时间)来预测在正方向中的阈值电压的变化量。此外,可以根据对晶体管 108 的栅极供应反向偏压 VEE 的时间来预测在负方向的阈值电压的变化量。因此,对晶体管 108 的栅极供应反向偏压 VEE 的时间可以取决于对晶体管 108 的栅极供应正向偏压 VCC 的时间。

[0059] 除了将图像显示在像素部 106 中的期间以外,任何时候都可以进行阈值电压的校正。例如,既可以在对显示装置供应电源之后到实际显示图像的期间进行,又可以在显示图像时适当地暂时中断显示而进行上述校正。

[0060] 因为扫描线不被选择的期间比被选择的期间长得多,所以晶体管 108 的驱动时间比晶体管 107 的驱动时间长得多,且其阈值电压的变化量增大。但是,在本发明中,通过对晶体管 108 的栅极供应反向偏压,可以校正其阈值电压。由此,可以提高扫描线驱动电路 105 和显示装置的可靠性。特别是,在使用非晶半导体膜的薄膜晶体管中往往出现如下情况,即将介电常数比氧化硅高的氮化硅或氮氧化硅用作栅极绝缘膜,以确保导通电流。当使用介电常数高的氮化硅或氮氧化硅时,电荷容易被捕捉,该情况导致阈值电压的移动。但是根据本发明的结构可以校正薄膜晶体管 108 的阈值电压,从而可以提高显示装置的可靠性。

[0061] 在本实施方式中,例示将 n 型晶体管用作像素及输出电路 103 的开关元件的情况,并说明校正晶体管 108 的阈值电压的结构。与此相反,就将 p 型晶体管用作像素及输出电路 103 的开关元件的情况进行考察。在此情况下,对晶体管 107 的源极及漏极的任何一个供应时钟信号 GCLK 的电压,而另一个连接到扫描线。此外,对晶体管 108 的源极供应电压 VDD,而漏极连接到扫描线。因此,晶体管 108 控制电压 VDD 的对扫描线的供应,而晶体管 107 进行时钟信号 GCLK 的取样。而且,为了使像素的晶体管截止需要在输出电路 103 中使晶体管 108 导通且将高电平的电压 VDD 供应到扫描线。因此,由于晶体管 108 的驱动时间比晶体管 107 的驱动时间长得多,所以对晶体管 108 的栅极供应高电平的反向偏压,以便校

正晶体管 108 的阈值电压。

[0062] 此外,虽然本实施方式说明晶体管 107 及晶体管 108 具有相同的极性的输出电路 103 的结构,但是本发明不局限于该结构。晶体管 107 及晶体管 108 也可以具有不同的极性。在此情况下,因为优选对 p 型晶体管的源极施加电压 VDD,且对 n 型晶体管的源极供应电压 VSS,所以晶体管 107 优选为 p 型,而晶体管 108 优选为 n 型。

[0063] 此外,本实施方式示出了如下情况,即晶体管 107、晶体管 108 是分别具有一个栅极的单栅结构。但是本发明不局限于该结构。也可以采用具有彼此电连接的多个栅极的多栅结构的晶体管。

[0064] 实施方式 2

[0065] 在本实施方式中,就本发明的显示装置所具有的阈值控制电路的更具体的结构的一个例子进行说明。图 2 所示的阈值控制电路 200 包括控制器 201、计算电路 202、测量电路 203、存储器 204、存储器 205。

[0066] 此外,移位寄存器 220 所具有的输出电路 221 包括串联连接的晶体管 223 和晶体管 224。而且,在将图像显示在像素部中的期间中,对晶体管 223 的源极及漏极的任何一个供应时钟信号 GCLK 的电压,而另一个连接到扫描线。此外,对晶体管 224 的源极供应电压 VSS,而漏极连接到扫描线。因此,晶体管 223 进行时钟信号 GCLK 的取样,而晶体管 224 控制电压 VSS 的对扫描线的供应。

[0067] 接着,说明本实施方式的显示装置的工作。首先,在将图像显示在像素部中的期间中,控制器 201 控制电源控制电路 210,以对输出电路 221 供应正向偏压(在此为电压 VCC)。可以根据输入到控制器 201 的水平同步信号(Hsync)和垂直同步信号(Vsync)辨别显示图像的期间。当对栅极供应正向偏压 VCC 时,晶体管 224 导通,且电压 VSS 供应到扫描线。而且,随着时间经过,晶体管 224 的阈值电压移动到正方向。

[0068] 此外,在显示图像的期间中,控制器 201 控制测量电路 203,以测量对晶体管 224 的栅极施加正向偏压 VCC 的时间 t 。可以使用计数器等的计数电路形成测量电路 203。并且,测量出的时间 t 存储在存储器 204 中。作为存储器 204,优选使用非易失性存储器。但是,也可以采用易失性存储器,而只要可以通过不断地将电源用电压供应到存储器 204 中来存储数据。作为存储器 204,例如可以使用 SRAM、DRAM、闪存、EEPROM、FeRAM 等。通过将正向偏压被施加的时间 t 存储在存储器 204 中,在关掉显示装置的电源之后再次供应电源时,将供应电源之后的时间加在关掉电源之前的时间 t 上。

[0069] 接着,在校正晶体管 224 的阈值电压的期间中,控制器 201 控制电源控制电路 210,以对输出电路 221 供应反向偏压(在此为电压 VEE)。当将电压 VEE 供应到栅极时,晶体管 224 截止,并且随着时间经过,其阈值电压向负方向移动。

[0070] 此外,存储器 205 存储有一种数据,该数据用来根据时间 t 单值地算出用来校正晶体管 224 的阈值电压的时间 t' 。在本实施方式中,以如下情况为例子来进行说明:存储有第一数据和第二数据,该第一数据表示相对于时间 t 的晶体管 224 的阈值电压的值或变化量,而该第二数据表示相对于时间 t' 的晶体管 224 的阈值电压的值或变化量。

[0071] 图 3A 是示出与将正向偏压施加到栅极的时间 t 对应的阈值电压 V_{th} 的值的第一个数据的一个例子。在图 3A 中,在施加正向偏压之前,即在时间 0 时的阈值电压为 $V_{th}(0)$ 。此外,在图 3A 中,在时间 $t=t_a$ 时的阈值电压为 $V_{th}(t_a)$ 。

[0072] 此外,图 3B 是示出与将反向偏压施加到栅极的时间 t' 对应的阈值电压 V_{th} 的值的第二数据的一个例子。在图 3B 中,在时间 t_b 时,阈值电压为 $V_{th}(t_a)$,而在时间 t_c 时,阈值电压为 $V_{th}(0)$ 。因此,只要将反向偏压施加时间 $t'=t_c-t_b$,就使阈值电压从 $V_{th}(t_a)$ 回到 $V_{th}(0)$ 。

[0073] 控制器 201 控制计算电路 202,以使该计算电路 202 使用存储在存储器 205 的第一数据或第二数据和在测量电路 203 中测量的时间 t 来算出上述施加反向偏压的时间 t' 。并且,根据在计算电路 202 中算出的时间 $t'=t_c-t_b$ 控制电源电路 210,以将反向偏压 VEE 供应到输出电路 221。

[0074] 在本实施方式中,优选使用非易失性存储器作为存储器 205。但是,只要能够通过不断地将电源用电压供应到存储器 205 中来存储数据,就可以采用易失性存储器。作为存储器 205,例如可以使用 SRAM、DRAM、闪存、EEPROM、FeRAM 等。此外,虽然本实施方式示出将第一数据和第二数据存储在不同的存储器 205 中的例子,但是本发明不局限于该结构。也可以将第一数据和第二数据存储在不同的存储器中。

[0075] 此外,虽然本实施方式示出使用上述第一数据和第二数据进行施加反向偏压的时间 t' 的计算的情况,但是本发明不局限于此。例如,也可以使用上述第一数据和第二数据来形成能够根据驱动时间 t 直接算出时间 t' 的数据,并将它存储在存储器中。

[0076] 此外,虽然在本实施方式中,在测量电路 203 中测量将正向偏压供应到晶体管的栅极的时间 t ,然而本发明不局限于该结构。采用如下方法测量,即可:能够间接预测将正向偏压供应到晶体管的栅极的时间 t ,而不直接测量时间 t 。例如,在阈值控制电路 200 中选择正向偏压的期间和实际上将正向偏压供应到晶体管的栅极的时间 t 不同。但是,可以根据在阈值控制电路 200 中选择正向偏压的期间间接地预测将正向偏压实际上供应到晶体管的栅极的时间 t 。因此,可以通过测量在阈值控制电路 200 中选择正向偏压的期间,算出施加反向偏压的时间 t' 。

[0077] 此外,虽然在本实施方式中,使用阈值电压的值或变化量相对于时间 t 或时间 t' 连续地变化的数据,但是本发明不局限于该结构。也可以使用阈值电压的值或变化量相对于时间 t 或时间 t' 断续地变化的数据。

[0078] 在本发明中,通过对输出电路 221 中的晶体管 224 的栅极以根据驱动时间而决定的时间施加反向偏压,校正其阈值电压。由此,即使上述晶体管 224 的阈值电压 V_{th} 移动,也可以由于在栅极绝缘膜中电荷被捕捉而确保扫描线驱动电路和显示装置的高可靠性。特别是,在使用非晶半导体膜的薄膜晶体管中,在很多情况下使用其介电常数比氧化硅高的氮化硅或氮氧化硅,以确保导通电流。当使用介电常数高的氮化硅或氮氧化硅时,电荷容易被捕捉,因此导致阈值电压的移动。但是根据本发明的结构,可以校正阈值电压的移动来提高显示装置的可靠性。

[0079] 本实施方式可以与上述实施方式适当地组合实施。

[0080] 实施方式 3

[0081] 在本实施方式中,就本发明的半导体装置所具有的扫描线驱动电路的更详细的结构和其工作进行说明。

[0082] 图 4A 示出本实施方式的扫描线驱动电路的结构。图 4A 所示的扫描线驱动电路具有多个脉冲输出电路 900。向脉冲输出电路 900 中输入时钟信号 GCLK、周期与该时钟信号

GCLK 错开一半的时钟信号 GCLKb、起始脉冲信号 GSP、扫描方向转换信号 GU/D、使该扫描方向转换信号 GU/D 的电压反相的扫描方向转换信号 GU/Db。多个脉冲输出电路 900 根据上述信号的输入对相对应的扫描线 G1 至 Gy 按顺序输出脉冲。

[0083] 图 5 示出脉冲输出电路 900 的电路图的一个具体例子。此外,图 4B 示出图 4A 所示的脉冲输出电路 900 的端子,该端子附记有 1 至 5 的号码,以明确图 5 所示的脉冲输出电路中的信号的输出和输入。图 4B 所示的脉冲输出电路 900 的 1 至 5 的端子对应于图 5 所示的脉冲输出电路的 1 至 5 的端子。

[0084] 图 5 所示的脉冲输出电路包括扫描方向转换电路 910、第一振幅补偿电路 920、第二振幅补偿电路 930、输出电路 940、开关元件 952。扫描方向转换电路 910 可以根据扫描方向转换信号 GU/D 及扫描方向转换信号 GU/Db 来转换扫描线的选择顺序。第一振幅补偿电路 920 及第二振幅补偿电路 930 根据起始脉冲信号 GSP 或从前级的脉冲输出电路输出的脉冲和从后级的脉冲输出电路输出的脉冲控制输出电路 940 的开关。输出电路 940 对时钟信号 GCLK 或时钟信号 GCLKb 的脉冲进行取样,并将其输出到前级的脉冲输出电路或扫描线 G_j (j=1 至 y)。开关元件 952 控制向输出电路 940 的正向偏压或反向偏压的供应。

[0085] 具体来说,扫描方向转换电路 910 包括晶体管 911 至 914。第一振幅补偿电路 920 包括晶体管 921、922。第二振幅补偿电路 930 包括晶体管 931、932。输出电路 940 包括晶体管 941、942。此外,在图 5 中,开关元件 952 仅使用一个晶体管,但是本发明不局限于该结构。开关元件 952 既可以使用多个晶体管,又可以使用晶体管以外的半导体元件。

[0086] 而且,晶体管 911 的栅极连接到端子 4。此外,晶体管 911 的源极和漏极中的一个连接到端子 2,而另一个连接到晶体管 921 的栅极及晶体管 932 的栅极。晶体管 912 的栅极连接到端子 5。此外,晶体管 912 的源极和漏极中的一个连接到端子 3,而另一个连接到晶体管 921 的栅极及晶体管 932 的栅极。晶体管 913 的栅极连接到端子 5。另外,晶体管 913 的源极和漏极中的一个连接到端子 2,而另一个连接到晶体管 931 的栅极。晶体管 914 的栅极连接到端子 4。此外,晶体管 914 的源极和漏极中的一个连接到端子 3,而另一个连接到晶体管 931 的栅极。

[0087] 晶体管 921 的源极和漏极中的一个被供应电压 VDD 或电压 VSS,而另一个连接到晶体管 941 的栅极。晶体管 922 的栅极连接到晶体管 942 的栅极。此外,晶体管 922 的源极和漏极中的一个连接到晶体管 941 的栅极,而另一个被供应电压 VSS。

[0088] 晶体管 931 的源极和漏极中的一个被供应电压 VCC 或电压 VEE,而另一个连接到晶体管 922 的栅极及晶体管 942 的栅极。晶体管 932 的源极和漏极中的一个连接到晶体管 922 的栅极及晶体管 942 的栅极,而另一个被供应电压 VSS 或电压 VEE。

[0089] 晶体管 941 的源极和漏极中的一个连接到端子 1,而另一个连接到扫描线 G_j。晶体管 942 的源极和漏极中的一个连接到扫描线 G_j,而另一个被供应电压 VSS。

[0090] 此外,开关元件 952 的晶体管的栅极被供应电压 VSS。另外,开关元件 952 的晶体管的源极和漏极中的一个连接到晶体管 922 的栅极及晶体管 942 的栅极,而另一个被供应电压 VSS 或电压 VEE。

[0091] 图 6 示出在将图像显示在像素部中的期间中,图 5 所示的脉冲输出电路 900 的端子 1 至 5 以及扫描线 G_j 的电压的时序图。此外,图 6 还示出输入到晶体管 941 的栅极中的电压 IN1 和输入到晶体管 942 的栅极中的电压 IN2 的时序图。

[0092] 首先,如图 6 所示,在显示图像的期间中示出输入到端子 4 中的扫描方向转换信号 U/D 的电压为高电平,而输入到端子 5 中的扫描方向转换信号 U/Db 的电压为低电平的情况。因此,晶体管 911 及晶体管 914 导通,而晶体管 912 及晶体管 913 截止。与此相反,当扫描方向转换信号 U/D 的电压为低电平,并扫描方向转换信号 U/Db 的电压为高电平时,也只是转换扫描方向。基本的工作相同。

[0093] 此外,在显示图像的期间中,晶体管 921 的源极及漏极的一个被供应电压 VDD。晶体管 931 的源极及漏极的一个被供应电压 VCC。晶体管 932 的源极及漏极的另一个被供应电压 VSS。开关元件 952 的晶体管的源极及漏极的另一个被供应电压 VSS。

[0094] 而且,如图 6 所示,在对端子 2 输入起始脉冲信号 GSP 的脉冲之前,输入到端子 2 及端子 3 中的电压为低电平。因此,晶体管 921、晶体管 931 及晶体管 932 都截止。此外,开关元件 952 的晶体管截止。由此,晶体管 941 和晶体管 942 的栅极保持有在前周期被供应的电压。

[0095] 接着,当对端子 2 输入起始脉冲信号 GSP 时,由于晶体管 921 及晶体管 932 的栅极被供应高电平的电压,从而晶体管 921 及晶体管 932 导通。因此,通过晶体管 921,作为电压 IN1 将电压 VDD 供应到晶体管 941 的栅极,从而晶体管 941 导通。此外,由于通过晶体管 932,作为电压 IN2 将电压 VSS 供应到晶体管 942 的栅极,所以晶体管 942 截止。另外,开关元件 952 的晶体管保持截止状态。此时,输入到端子 1 的时钟信号 GCLK 的电压为低电平,因此对扫描线 Gj 输出低电平的电压。

[0096] 此外,输入到端子 3 的电压保持低电平,晶体管 931 维持截止状态。通过晶体管 932,将电压 VSS 供应到晶体管 922 的栅极,因此晶体管 922 截止。

[0097] 接着,由于当再次对端子 2 输入低电平的电压时,对晶体管 921 及晶体管 932 的栅极供应低电平的电压,因此上述晶体管截止。此外,输入到端子 3 的电压保持低电平,从而晶体管 931 维持截止状态。晶体管 922 的栅极及晶体管 942 的栅极处于浮动状态,且电压 IN2 维持低电平状态,由此晶体管 922 及晶体管 942 截止。此外,开关元件 952 的晶体管保持截止状态。

[0098] 此时,晶体管 941 的栅极也处于浮动状态,但是输入到端子 1 的时钟信号 GCLK 的电压也处于高电平,因此由自举工作而晶体管的栅极电压 IN1 进一步升高。因此,晶体管 941 维持导通状态,从而时钟信号 GCLK 的高电平的电压被取样,并输出到扫描线 Gj。

[0099] 接着,输入到端子 2 的电压维持低电平状态,因此晶体管 921 及晶体管 932 保持截止状态。另一方面,输入到端子 3 的电压成为高电平,因此晶体管 931 导通。而且,通过晶体管 931 对晶体管 922 的栅极施加电压 VCC,晶体管 922 及晶体管 942 导通。由此,通过晶体管 922,作为电压 IN1 将电压 VSS 供应到晶体管 941 的栅极,从而晶体管 941 截止。此外,通过晶体管 931,作为电压 IN2 将电压 VCC 施加到晶体管 942 的栅极。另外,开关元件 952 的晶体管保持截止状态。因此,晶体管 942 导通,且通过晶体管 942 将电压 VSS 供应到扫描线 Gj。

[0100] 接着,说明在校正晶体管 942 的阈值电压的期间中的脉冲输出电路 900 的工作。由于在校正阈值电压的期间中,向信号线驱动电路的时钟信号 GCLK、时钟信号 GCLKb、起始脉冲信号 GSP、扫描方向转换信号 U/D、扫描方向转换信号 U/Db 的输入停止,因此对端子 1 至 5 供应电压 VSS。并且,对晶体管 921 的源极及漏极中的一个供应电压 VSS。对晶体管 931

的源极及漏极中的一个供应电压 VEE。对晶体管 932 的源极及漏极的另一个供应电压 VEE。对开关元件 952 的晶体管的源极及漏极的另一个供应电压 VEE。

[0101] 因此,晶体管 921 及 922 截止,晶体管 931 及 932 截止,并且晶体管 941 及 942 截止。而且,开关元件 952 的晶体管导通,将反向偏压 VEE 施加到晶体管 942 的栅极,来校正晶体管 942 的阈值电压。

[0102] 此外,也可以在校正阈值电压的期间中,对晶体管 941 的栅极供应电压 VSS,以便确实地使晶体管 941 截止。或者,也可以在校正阈值电压的期间中,对扫描线 G_j 供应电压 VSS。

[0103] 图 7 示出脉冲输出电路 900 的结构,该脉冲输出电路 900 还包括开关元件 951 以及开关元件 953,该开关元件 951 控制施加到晶体管 941 的栅极的电压 VSS,而该开关元件 953 控制施加到扫描线 G_j 的电压 VSS。在图 7 中,开关元件 951 仅使用一个晶体管,但是本发明不局限于该结构。开关元件 951 既可以使用多个晶体管,又可以使用晶体管之外的半导体元件。此外,在图 7 中,开关元件 953 仅使用一个晶体管,但是本发明不局限于该结构。开关元件 953 既可以使用多个晶体管,又可以使用晶体管之外的半导体元件。

[0104] 对开关元件 951 的晶体管的栅极供应电压 VSS 或电压 VL。开关元件 951 的晶体管的源极和漏极中的一个连接到晶体管 941 的栅极,而另一方被供应电压 VSS。对开关元件 953 的晶体管的栅极供应电压 VSS 或电压 VL。开关元件 953 的晶体管的源极和漏极中的一个连接到扫描线 G_j,而另一个被供应电压 VSS。

[0105] 在显示图像的期间中,对开关元件 951 的晶体管的栅极及开关元件 953 的晶体管的栅极供应电压 VSS,因此开关元件 951 的晶体管及开关元件 953 的晶体管截止。另一方面,在校正晶体管 942 的阈值电压的期间中,对开关元件 951 的晶体管的栅极及开关元件 953 的晶体管的栅极供应电压 VL。电压 VL 具有使开关元件 951 的晶体管及开关元件 953 的晶体管导通的程度的高度。因此,通过导通了的开关元件 951 的晶体管,将电压 VSS 供应到晶体管 941 的栅极。此外,通过导通了的开关元件 953 的晶体管,将电压 VSS 供应到扫描线 G_j。

[0106] 此外,不一定必须设置开关元件 951 和 953。但是,通过设置开关元件 951 或 953,可以在进行校正的期间中,使扫描线 G_j 确实地成为电压 VSS。

[0107] 此外,虽然本实施方式说明了脉冲输出电路 900 包括扫描方向转换电路 910 的结构,但是本发明不局限于该结构。若是不需要转换扫描线的选择顺序,就不一定必须设置扫描方向转换电路 910。

[0108] 本实施方式可以与上述实施方式适当地组合实施。

[0109] 实施方式 4

[0110] 在本实施方式中,说明本发明的显示装置的整体结构。图 8 示出本实施方式的显示装置的方框图。图 8 所示的显示装置包括具有具备显示元件的多个像素的像素部 400、在每一行中分别选择各个像素的扫描线驱动电路 410、控制对被选择的行的像素输入视频信号的信号线驱动电路 420、阈值控制电路 430、电源控制电路 431。

[0111] 在图 8 中,信号线驱动电路 420 包括移位寄存器 421、第一锁存器 422、第二锁存器 423。向移位寄存器 421 中输入时钟信号 SCLK、起始脉冲信号 SSP、扫描方向转换信号 L/R。移位寄存器 421 根据这些时钟信号 SCLK 及起始脉冲信号 SSP 生成脉冲按顺序移动的时序

信号,并将其输出到第一锁存器 422 中。时序信号的脉冲出现的顺序根据扫描方向转换信号 L/R 转换。

[0112] 当对第一锁存器 422 输入时序信号时,视频信号根据该时序信号的脉冲按顺序被写入到第一锁存器 422,并被保持。此外,虽然在本实施方式中,将视频信号按顺序写入到第一锁存器 422 所具有的多个存储电路中,然而本发明不局限于该结构。也可以将第一锁存器 422 所具有的多个存储电路分成几个组,进行所谓的分割驱动,即对该每个组同时输入视频信号。此外,此时的组数目称为分割数。例如,在将锁存器以每四个存储电路分成组时,进行四分驱动。

[0113] 到将视频信号都写入到第一锁存器 422 中的所有存储电路的时间称为行期间。实际上,有时将上述行期间加上水平回扫期间的期间包括在行期间中。

[0114] 当一个行期间结束之后,根据输入到第二锁存器 423 中的锁存信号 LS 的脉冲,保持在第一锁存器 422 中的视频信号同时写入到第二锁存器 423 中并被保持。对于将视频信号传输到第二锁存器 423 中的第一锁存器 422,再次根据来自移位寄存器 421 的时序信号按顺序进行下一次的视频信号的写入。在该第二周期的一行期间中,写入到第二锁存器 423 中并被保持的视频信号输入到像素部 400。

[0115] 信号线驱动电路 420 也可以使用能够输出脉冲按顺序移动的信号的其他电路而代替移位寄存器 421。

[0116] 虽然在图 8 中,像素部 400 直接连接到第二锁存器 423 的后级,但是本发明不局限于该结构。可以在像素部 400 的前级中设置对从第二锁存器 423 输出的视频信号执行信号处理的电路。作为执行信号处理的电路的一个例子,例如可举出能够修改波形的缓冲器、能够放大振幅的电平移动器、能够转换为模拟信号的数字模拟转换电路等。

[0117] 接着,说明扫描线驱动电路 410 的结构。扫描线驱动电路 410 包括移位寄存器 411,并且移位寄存器 411 包括输出电路 412。此外,阈值控制电路 430 控制电源控制电路 431,以使它将正向偏压或反向偏压供应到扫描线驱动电路 410。

[0118] 在扫描线驱动电路 410 中,通过对移位寄存器 411 供应时钟 GCLK、起始脉冲信号 GSP、以及扫描方向转换信号 U/D、正向偏压,输出电路 412 输出脉冲按顺序移动的选择信号。选择信号的脉冲出现的顺序根据扫描方向转换信号 U/D 转换。通过将生成了的选择信号的脉冲输入到扫描线,具有该扫描线的行的像素被选择,且视频信号输入到该像素中。

[0119] 此外,在扫描线驱动电路 410 中,通过供应反向偏压,校正输出电路 412 的晶体管的阈值电压。

[0120] 虽然在图 8 中,像素部 400 直接连接到移位寄存器 411 的后级,但是本发明不局限于该结构。也可以在像素部 400 的前级中设置对从移位寄存器 411 输出的选择信号执行信号处理的电路。作为执行信号处理的电路的一个例子,例如可举出能够修改波形的缓冲器、能够放大振幅的电平移动器等。

[0121] 此外,在采用有源矩阵型显示装置的情况下,一个行中的像素所具有的晶体管的栅极连接到扫描线。因此,在像素部 400 直接连接到移位寄存器 411 的后级的情况下,作为输出电路 412,优选使用同时使一个行中的像素的晶体管导通的电流供应能力高的晶体管。

[0122] 此外,可以将像素部 400、扫描线驱动电路 410、信号线驱动电路 420 形成在相同的衬底上,但是也可以将上述任何一种形成在不同的衬底上。

[0123] 图 9A 示出显示装置的一个方式,该显示装置将另行形成的信号线驱动电路 420 安装在形成有像素部 400 及扫描线驱动电路 410 的衬底 440 上。此外,虽然在实际上以将像素部 400 夹在与衬底 440 之间的方式设置另一个衬底,但是图 9A 示出省略另一个衬底的方式,以便明确像素部 400、扫描线驱动电路 410、信号线驱动电路 420 的配置。

[0124] 对像素部 400、信号线驱动电路 420、扫描线驱动电路 410 分别通过 FPC441 供应电源的电压、各种信号等。此外,阈值控制电路 430 或电源控制电路 431、扫描线驱动电路 410 通过 FPC441 电连接。在图 9A 中,信号线驱动电路 420 也可以包括使用单晶半导体的晶体管、使用多晶半导体的晶体管、或使用 SOI 的晶体管。

[0125] 此外,当安装信号线驱动电路 420 之际,不一定需要将形成有信号线驱动电路 420 的衬底贴附在形成有像素部 400 的衬底上,例如也可以将它贴附在 FPC 上。图 9B 示出显示装置的一个方式,在该显示装置中另行形成的信号线驱动电路 420 以贴附在 FPC451 上的方式安装在形成有像素部 400 及扫描线驱动电路 410 的衬底 450。此外,虽然在实际上以将像素部 400 夹在与衬底 450 之间的方式设置另一个衬底,但是图 9B 图示省略另一个衬底的方式,以明确像素部 400、扫描线驱动电路 410、信号线驱动电路 420 的配置。对像素部 400、信号线驱动电路 420、扫描线驱动电路 410 分别通过 FPC451 供应电源的电压、各种信号等。此外,阈值控制电路 430 或电源控制电路 431 通过 FPC451 电连接到扫描线驱动电路 410。在图 9B 中,信号线驱动电路 420 也可以包括使用单晶半导体的晶体管、使用多晶半导体的晶体管、或使用 SOI 的晶体管。

[0126] 此外,也可以将信号线驱动电路的一部分形成在与像素部 400 及扫描线驱动电路 410 相同的衬底上,且另行形成其他部分而安装。图 9C 示出显示装置的一个方式,在该显示装置中将另行形成的信号线驱动电路 420 的移位寄存器 421 与像素部 400 及扫描线驱动电路 410 一起安装在形成有信号线驱动电路 420 所具有的第一锁存器 422、第二锁存器 423 的衬底 460 上。此外,虽然在实际上设置另一个衬底以将像素部 400 夹在该衬底和衬底 460 之间,但是图 9C 图示省略另一个衬底的方式,以明确像素部 400、扫描线驱动电路 410、信号线驱动电路 420 的配置。对像素部 400、信号线驱动电路 420、扫描线驱动电路 410 分别通过 FPC461 供应电源的电压、各种信号等。此外,阈值控制电路 430 或电源控制电路 431 以及扫描线驱动电路 410 通过 FPC461 电连接。在图 9C 中,信号线驱动电路 420 也可以包括使用单晶半导体的晶体管、使用多晶半导体的晶体管、或使用 SOI 的晶体管。

[0127] 对另行形成的衬底的连接方法没有特别的限制,可以使用已知方法如 COG 法、引线键合法或 TAB 法等。此外,只要可以电连接,连接位置就不限于图 9A 至 9C 所示的位置。而且,也可以另行形成控制器、CPU、存储器等而连接。

[0128] 通过另行形成驱动电路等的集成电路并将其安装在衬底上,与将所有电路形成在与像素部相同的衬底上的情况相比可以提高成品率,并且可以根据每个电路的特性容易地实现工艺优化。

[0129] 此外,本发明的显示装置例如包括有源矩阵型显示装置如液晶显示装置、每个像素具有以有机发光元件(OLED)为代表的发光元件的发光装置、DMD(数字微镜装置)、PDP(等离子体显示面板)、FED(场致发射显示器)等。此外,还包括无源矩阵型显示装置。

[0130] 本实施方式可以与上述实施方式适当地组合而实施。

[0131] 实施方式 5

[0132] 在本实施方式中,对于本发明的显示装置的整体结构进行说明,该结构与实施方式 4 所示的结构不同。图 19 示出本实施方式的显示装置的方框图。图 19 所示的显示装置包括:具有设有显示元件的多个像素的像素部 1900;针对每个行选择各个像素的第一扫描线驱动电路 1910A 和第二扫描线驱动电路 1910B;控制对被选择的像素输入的视频信号的信号线驱动电路 1920;第一阈值控制电路 1930A;第二阈值控制电路 1930B;第一电源控制电路 1931A;第二电源控制电路 1931B;以及扫描线驱动控制电路 1932。

[0133] 在图 19 中,信号线驱动电路 1920 包括移位寄存器 1921、第一锁存器 1922、第二锁存器 1923。对移位寄存器 1921 输入时钟信号 SCLK、起始脉冲信号 SSP、扫描方向转换信号 L/R。移位寄存器 1921 根据这些时钟信号 SCLK 及起始脉冲信号 SSP 生成脉冲按顺序移动的时序信号,并将其输出到第一锁存器 1922。时序信号的脉冲出现的顺序根据扫描方向转换信号 L/R 转换。

[0134] 当对第一锁存器 1922 输入时序信号时,视频信号根据该时序信号的脉冲按顺序写入到第一锁存器 1922 中并被保持。此外,虽然在本实施方式中对第一锁存器 1922 所具有的多个存储电路按顺序写入视频信号,但是本发明不局限于该结构。也可以将第一锁存器 1922 所具有的多个存储电路分成几个组,进行所谓的分割驱动,即对该每个组同时输入视频信号。此外,此时的组数目称为分割数。例如,在将锁存器以每四个存储电路分成组时,进行四分驱动。

[0135] 到将视频信号都写入到第一锁存器 1922 中的所有存储电路的时间称为行期间。实际上,有时将上述行期间加上水平回扫期间的期间包括在行期间中。

[0136] 当一个行期间结束之后,根据输入到第二锁存器 1923 中的锁存信号 LS 的脉冲,保持在第一锁存器 1922 中的视频信号同时写入到第二锁存器 1923 中并被保持。对于将视频信号传输到第二锁存器 1923 之后的第一锁存器 1922,再次根据来自移位寄存器 1921 的时序信号按顺序进行下一次的视频信号的写入。在该第二周期的一行期间中,写入到第二锁存器 1923 中并被保持的视频信号输入到像素部 1900。

[0137] 此外,信号线驱动电路 1920 也可以使用能够输出脉冲按顺序移动的信号的其他电路而代替移位寄存器 1921。

[0138] 此外,虽然在图 19 中,像素部 1900 直接连接到第二锁存器 1923 的后级,但是本发明不局限于该结构。可以在像素部 1900 的前级中设置对从第二锁存器 1923 输出的视频信号执行信号处理的电路。作为执行信号处理的电路的一个例子,例如可举出能够修改波形的缓冲器、能够放大振幅的电平移动器、能够转换为模拟信号的数字模拟转换电路等。

[0139] 接着,说明第一扫描线驱动电路 1910A 及第二扫描线驱动电路 1910B 的结构。第一扫描线驱动电路 1910A 包括移位寄存器 1911A,并且移位寄存器 1911A 包括输出电路 1912A。此外,第一阈值控制电路 1930A 控制第一电源控制电路 1931A,以使它将正向偏压或反向偏压供应到第一扫描线驱动电路 1910A。

[0140] 此外,第二扫描线驱动电路 1910B 包括移位寄存器 1911B,并且移位寄存器 1911B 包括输出电路 1912B。另外,第二阈值控制电路 1930B 控制第二电源控制电路 1931B,以使它将正向偏压或反向偏压供应到第二扫描线驱动电路 1910B。

[0141] 第一扫描线驱动电路 1910A 及第二扫描线驱动电路 1910B 被扫描线驱动控制电路 1932 控制为使该扫描线驱动电路中之一驱动像素部 1900,且将反向偏压施加到该扫描线

驱动电路之另一个。就是说,在任意帧期间的第一扫描线驱动电路 1910A 中,通过对移位寄存器 1911A 供应时钟 GCLK、起始脉冲信号 GSP、扫描方向转换信号 U/D、正向偏压,在脉冲按顺序移动的选择信号从输出电路 1912A 输出的同时,在第二扫描线驱动电路 1910B 中第二阈值电压控制电路 1930B 及第二电源控制电路 1931B 供应反向偏压,以校正输出电路 1912B 的晶体管的阈值电压。此外,在其他帧期间中由第一阈值控制电路 1930A 及第一电源控制电路 1931A 向第一扫描线驱动电路 1910A 供应反向偏压,校正输出电路 1912A 的晶体管的阈值电压,同时在第二扫描线驱动电路 1910B 中,通过对移位寄存器 1911B 供应时钟 GCLK、起始脉冲信号 GSP、扫描方向转换信号 U/D、正向偏压,从输出电路 1912B 输出脉冲按顺序移动的选择信号。

[0142] 此外,第一扫描线驱动电路 1910A 或第二扫描线驱动电路 1910B 中的选择信号的脉冲出现的顺序根据扫描方向转换信号 U/D 转换。通过将生成了的选择信号的脉冲输入到扫描线,选择具有该扫描线的行的像素并将视频信号输入到该像素中。

[0143] 此外,虽然在图 19 中,像素部 1900 直接连接到移位寄存器 1911A 或移位寄存器 1911B 的后级,但是本发明不局限于该结构。也可以在像素部 1900 的前级中设置对从移位寄存器 1911A 或移位寄存器 1911B 输出的选择信号执行信号处理的电路。作为执行信号处理的电路的一个例子,例如可举出能够修改波形的缓冲器、能够放大振幅的电平移动器等。

[0144] 此外,在采用有源矩阵型显示装置的情况下,一个行中的像素所具有的晶体管的栅极连接到扫描线。因此,在像素部 1900 直接连接到移位寄存器 1911A 或移位寄存器 1911B 的后级的情况下,作为输出电路 1912A 或输出电路 1912B,优选使用同时使一个行中的像素的晶体管导通的电流供应能力高的晶体管。

[0145] 此外,可以将像素部 1900、第一扫描线驱动电路 1910A、第二扫描线驱动电路 1910B、信号线驱动电路 1920 形成在相同的衬底上,但是也可以将上述中的任何一种形成在不同的衬底上。

[0146] 参照图 20A 至 20D 示出一个例子来说明本实施方式所示的显示装置的具体工作。如图 20A 和 20B 所示,在本实施方式的显示装置中,第一扫描线驱动电路 1910A 或第二扫描线驱动电路 1910B 中之一进行使用正向偏压的驱动(下面,也称为正常驱动),而另一个进行使用反向偏压的驱动(下面,也称为反向偏压驱动)。扫描线驱动控制电路 1932 通过控制第一阈值控制电路 1930A 及第一电源控制电路 1930A 或者第二阈值控制电路 1930B 及第二电源控制电路 1931B,对进行反向偏压驱动的第一扫描线驱动电路 1910A 及第二扫描线驱动电路 1910B 中之一施加反向偏压,来校正输出电路 1912A 或输出电路 1912B 的晶体管的阈值电压。此外,当进行反向偏压驱动之际,输出电路 1912A 或 1912B 的输出处于高阻抗状态。而且,在相同期间中,校正晶体管的阈值电压的同时为进行像素部 1900 的显示而使第一扫描线驱动电路 1910A 或第二扫描线驱动电路 1910B 进行正常驱动,从而可以进行像素部 1900 的驱动。

[0147] 图 20A 示出使第一扫描线驱动电路 1910A 以正常驱动工作,而使第二扫描线驱动电路 1910B 以反向偏压驱动工作的图,并且图 20B 示出使第一扫描线驱动电路 1910A 以反向偏压驱动工作,而使第二扫描线驱动电路 1910B 以正常驱动工作的图。在图 20C 及 20D 中,作为交替进行图 20A 和 20B 所示的工作的结构举出一个例子来进行说明。此外,在图 20C 及 20D 中注意到第一扫描线驱动电路 1910A,将使第一扫描线驱动电路 1910A 进行正常

驱动的情况表示为正常驱动,而将使第一扫描线驱动电路 1910A 进行反向偏压驱动的情况表示为反向偏压驱动。就是说,第二扫描线驱动电路 1910B 在第一扫描线驱动电路 1910A 进行正常驱动的情况下进行反向偏压驱动,而在第一扫描线驱动电路 1910A 进行反向偏压驱动的情况下进行正常驱动。

[0148] 图 20C 是示出第一扫描线驱动电路 1910A 在每个帧期间交替使用正常驱动及反向偏压驱动来工作的图。如上所述,本实施方式的显示装置可以在进行正常驱动的同时进行反向偏压驱动。因此,可以校正晶体管的阈值电压,而不中断像素部中的图像显示。由此可以提高显示装置的可靠性。

[0149] 图 20D 是示出第一扫描线驱动电路 1910A 针对每 n (n 为自然数) 个帧期间交替使用正常驱动及反向偏压驱动来工作的图。本实施方式所示的显示装置也可以与图 20C 不同,而如图 20D 所示那样在每多个帧期间交替进行正常驱动及反向偏压驱动。而且,如上所述,本实施方式的显示装置可以在进行正常驱动的同时进行反向偏压驱动。因此,可以校正晶体管的阈值电压,而不中断像素部中的图像显示。由此可以提高显示装置的可靠性。

[0150] 图 21A 示出显示装置的一个方式,该显示装置将另行形成的信号线驱动电路 1920 安装在形成有像素部 1900 及第一扫描线驱动电路 1910A 和第二扫描线驱动电路 1910B 的衬底 1940 上。此外,虽然在实际上设置另一个衬底以将像素部 1900 夹在该衬底和衬底 1940 之间,但是图 21A 图示省略另一个衬底的方式,以明确像素部 1900、第一扫描线驱动电路 1910A、第二扫描线驱动电路 1910B 的配置。

[0151] 对像素部 1900、信号线驱动电路 1920、第一扫描线驱动电路 1910A、第二扫描线驱动电路 1910B 分别通过 FPC1941 供应电源的电压、各种信号等。此外,第一阈值控制电路 1930A、第二阈值控制电路 1930B、第一电源控制电路 1931A、第二电源控制电路 1931B、扫描线驱动电路 1932、第一扫描线驱动电路 1910A 和第二扫描线驱动电路 1910B 通过 FPC1941 电连接在一起。在图 21A 中,信号线驱动电路 1920 也可以包括使用单晶半导体的晶体管、使用多晶半导体的晶体管、或使用 SOI 的晶体管。

[0152] 此外,当安装信号线驱动电路 1920 之际,不一定需要将形成有信号线驱动电路 1920 的衬底贴附在形成有像素部 1900 的衬底上,例如也可以将它贴附在 FPC 上。图 21B 示出显示装置的一个方式,在该显示装置中另行形成的信号线驱动电路 1920 以贴附在 FPC1951 上的方式安装在形成有像素部 1900 及第一扫描线驱动电路 1910A、第二扫描线驱动电路 1910B 的衬底 1950。此外,虽然在实际上设置另一个衬底以将像素部 1900 夹在该衬底和衬底 1950 之间,但是图 21B 图示省略另一个衬底的方式,以明确像素部 1900、第一扫描线驱动电路 1910A、第二扫描线驱动电路 1910B、信号线驱动电路 1920 的配置。对像素部 1900、信号线驱动电路 1920、第一扫描线驱动电路 1910A、第二扫描线驱动电路 1910B 分别通过 FPC1951 供应电源的电压、各种信号等。此外,第一阈值控制电路 1930A、第二阈值控制电路 1930B、第一电源控制电路 1931A、第二电源控制电路 1931B、扫描线驱动控制电路 1932、第一扫描线驱动电路 1910A 和第二扫描线驱动电路 1910B 通过 FPC1951 电连接在一起。在图 21B 中,信号线驱动电路 1920 也可以包括使用单晶半导体的晶体管、使用多晶半导体的晶体管、或使用 SOI 的晶体管。

[0153] 此外,也可以将信号线驱动电路的一部分形成在与像素部 1900、第一扫描线驱动电路 1910A、及第二扫描线驱动电路 1910B 相同的衬底上,且另行形成其他部分而安装。图

21C 示出显示装置的一个方式,在该显示装置中将另行形成的信号线驱动电路 1920 的移位寄存器 1921 与像素部 1900 第一扫描线驱动电路 1910A、及第二扫描线驱动电路 1910B 一起安装在形成有信号线驱动电路 1920 所具有的第一锁存器 1922、第二锁存器 1923 的衬底 1960 上。此外,虽然在实际上设置另一个衬底以将像素部 1900 夹在该衬底和衬底 1960 之间,但是图 21C 图示省略另一个衬底的方式,以明确像素部 1900、第一扫描线驱动电路 1910A、第二扫描线驱动电路 1910B、信号线驱动电路 1920 的配置。对像素部 1900、信号线驱动电路 1920、第一扫描线驱动电路 1910A、及第二扫描线驱动电路 1910B 分别通过 FPC1961 供应电源的电压、各种信号等。此外,第一阈值控制电路 1930A、第二阈值控制电路 1930B、第一电源控制电路 1931A、第二电源控制电路 1931B、扫描线驱动控制电路 1932、第一扫描线驱动电路 1910A 和第二扫描线驱动电路 1910B 通过 FPC1961 电连接在一起。在图 21C 中,信号线驱动电路 1920 也可以包括使用单晶半导体的晶体管、使用多晶半导体的晶体管、或使用 SOI 的晶体管。

[0154] 此外,对另行形成的衬底的连接方法没有特别的限制,可以使用已知方法如 COG 法、引线键合法或 TAB 法等。此外,只要可以电连接,连接位置就不限于图 21A 至 21C 所示的位置。而且,也可以另行形成控制器、CPU、存储器等来连接。

[0155] 通过另行形成驱动电路等的集成电路并安装在衬底上,与将所有电路形成在与像素部相同的衬底上的情况相比可以提高成品率,并且可以根据每个电路的特性容易地实现工艺优化。

[0156] 此外,本发明的显示装置例如包括有源矩阵型显示装置如液晶显示装置、每个像素具有以有机发光元件(OLED)为典型的发光元件的发光装置、DMD(数字微镜装置)、PDP(等离子体显示面板)、FED(场致发射显示器)等。此外,还包括无源矩阵型显示装置。

[0157] 本实施方式可以与上述实施方式适当地组合而实施。

[0158] 实施例 1

[0159] 在本实施例中,说明本发明的显示装置所具有的信号线驱动电路的更具体的结构。

[0160] 图 10 示出信号线驱动电路的电路图的一个例子。图 10 所示的信号线驱动电路包括移位寄存器 501、第一锁存器 502、第二锁存器 503、电平移动器 504、缓冲器 505。

[0161] 移位寄存器 501 包括多个 D 触发器(DFF)506。并且,移位寄存器 501 根据被输入的起始脉冲信号 SSP 及时钟信号 SCLK 生成脉冲按顺序移动的时序信号,并将其输入到后级的第一锁存器 502。

[0162] 第一锁存器 502 包括多个存储电路(LAT)507。而且,第一锁存器 502 根据被输入的时序信号的脉冲对视频信号按顺序进行取样,并将被取样的视频信号的数据写入到存储电路 507 中。

[0163] 第二锁存器 503 包括多个存储电路(LAT)508。存储电路 508 的数目优选与像素部中的一个行的像素数目相同或比该像素数目更多。

[0164] 在第一锁存器 502 中写入到存储电路 507 中的视频信号的数据根据输入到第二锁存器 503 中的锁存信号 LS 的脉冲写入到第二锁存器 503 所具有的存储电路 508 中,并被保持。而且,保持在存储电路 508 中的数据,作为视频信号输入到后级的电平移动器 504 中。

[0165] 电平移动器 504 控制被输入的视频信号的电压的振幅并输入到后级的缓冲器 505

中。被输入的视频信号在缓冲器 505 中被修改其波形,然后输入到信号线。

[0166] 本实施例可以与上述实施方式适当地组合而实施。

[0167] 实施例 2

[0168] 在本实施例中,说明本发明的显示装置之一的有源矩阵型发光装置所具有的像素部的结构。

[0169] 在有源矩阵型发光装置中,每个像素设有相当于显示元件的发光元件。由于发光元件本身发光,所以其可见度高,不需要液晶显示装置所需的背光灯而最适合于薄型化,并且视角没有限制。在本实施例中,说明使用发光元件之一的有机发光元件(OLED)的发光装置。但是本发明也可以是使用其他发光元件的发光装置。

[0170] OLED 具有包括可获得通过施加电场产生的发光(电致发光)的材料的层(下面,写为电场发光层)、阳极层、阴极层。作为电致发光,有当从单态激发态回到基态之际的发光(荧光)以及当从三重态激发态回到基态之际的发光(磷光)。本发明的发光装置可以采用上述发光的任何一种或两种。

[0171] 图 11A 示出本实施例的发光装置的像素部 601 的放大图。像素部 601 包括配置为矩阵状的多个像素 602。此外,S1 至 Sx 相当于信号线,V1 至 Vx 相当于电源线,G1 至 Gy 相当于扫描线。在本实施例中,像素 602 包括信号线 S1 至 Sx 中之一个、电源线 V1 至 Vx 中之一个、以及扫描线 G1 至 Gy 中之一个。

[0172] 图 11B 示出像素 602 的放大图。在图 11B 中,603 是开关晶体管。开关晶体管 603 的栅极连接到扫描线 G_j (j=1 至 y)。开关晶体管 603 的源极和漏极之一连接到信号线 S_i (i=1 至 x),而另一个连接到驱动晶体管 604 的栅极。此外,在电源线 V_i (i=1 至 x)和驱动晶体管 604 的栅极之间设置有保持电容器 606。

[0173] 保持电容器 606 为了在开关晶体管 603 截止时保持驱动晶体管 604 的栅极电压(栅极和源极之间的电压)而设置。此外,虽然在本实施例中示出了设置保持电容器 606 的结构,但是本发明不局限于该结构,也可以不设置保持电容 606。

[0174] 此外,驱动晶体管 604 的源极和漏极之一连接到电源线 V_i (i=1 至 x),而另一个连接到发光元件 605。发光元件 605 包括阳极、阴极、以及设置在阳极和阴极之间的电场发光层。在阳极连接到驱动晶体管 604 的源极或漏极的情况下,阳极成为像素电极,而阴极成为相对电极。与此相反,阴极连接到驱动晶体管 604 的源极或漏极的情况下,阴极成为像素电极,而阳极成为相对电极。

[0175] 对发光元件 605 的相对电极和电源线 V_i 分别供应预定的电压。

[0176] 根据从扫描线驱动电路输入到扫描线 G1 至 Gy 的选择信号的脉冲,扫描线 G_j 被选择。换言之,当对应于扫描线 G_j 的行的像素 602 被选择时,在该行的像素 602 中其栅极连接到扫描线 G_j 的开关晶体管 603 导通。而且,当视频信号输入到信号线 S_i 时,驱动晶体管 604 的栅极电压取决于该视频信号的电压。在驱动晶体管 604 导通时,电源线 V_i 和发光元件 605 电连接,并且通过供应电流,发光元件 605 发光。与此相反,由于在驱动晶体管 604 截止时,电源线 V_i 和发光元件 605 不电连接,因此不对发光元件 605 供应电流,发光元件 605 不发光。

[0177] 此外,n 沟道型晶体管和 p 沟道型晶体管都可以用作开关晶体管 603 和驱动晶体管 604。但是,在驱动晶体管 604 的源极或漏极与发光元件 605 的阳极连接的情况下,驱动

晶体管 604 优选为 p 沟道型晶体管。另外,在驱动晶体管 604 的源极或漏极与发光元件 605 的阴极连接的情况下,驱动晶体管 604 优选为 n 沟道型晶体管。

[0178] 另外,开关晶体管 603 和驱动晶体管 604 除了具有单栅极结构以外,还可以具有双栅极结构或三栅极结构等多栅极结构。

[0179] 此外,本发明可以应用于包括具有除了图 11A 和 11B 所示的电路结构之外,还具有各种电路结构的像素的显示装置。本发明的显示装置所包括的像素也可以具有如下电路结构,例如:具有能够校正驱动晶体管的阈值电压的阈值校正型电路结构;以及通过输入电流能够校正驱动晶体管的阈值及迁移率的电流输入型的电路结构等。

[0180] 本实施例也可以与上述实施方式或上述实施例适当地组合而实施。

[0181] 实施例 3

[0182] 在本实施例中,说明本发明的显示装置的一种,即有源矩阵型液晶显示装置所具有的像素部的结构。

[0183] 图 12 示出本实施例的显示装置的像素部 610 的放大图。在图 12 中,像素部 610 包括配置为矩阵状的多个像素 611。此外,S1 至 Sx 相当于信号线,G1 至 Gy 相当于扫描线。在本实施例中,像素 611 包括信号线 S1 至 Sx 中之一个、以及扫描线 G1 至 Gy 中之一个。

[0184] 像素 611 包括用作开关元件的晶体管 612、相当于显示元件的液晶单元 613、保持电容器 614。液晶单元 613 包括像素电极、相对电极、夹在像素电极和相对电极之间的液晶。晶体管 612 的栅极连接到扫描线 G_j (j=1 至 y),并且晶体管 612 的源极及漏极中之一个连接到信号线 S_i (i=1 至 x),而另一个连接到液晶单元 613 的像素电极。此外,保持电容 614 所具有的两个电极中之一个连接到液晶单元 613 的像素电极,而另一个连接到共同电极。共同电极可以连接到液晶单元 613 的相对电极或连接到其他扫描线。

[0185] 扫描线 G_j 根据从扫描线驱动电路输入到扫描线 G1 至 Gy 的选择信号的脉冲被选择,换言之,当对应于扫描线 G_j 的行的像素 611 被选择时,在该行的像素 611 中其栅极连接到扫描线 G_j 的晶体管 612 导通。而且,当视频信号从信号线驱动电路输入到信号线 S_i 时,根据该视频信号的电压,将电压施加到液晶单元 613 的像素电极和相对电极之间。液晶单元 613 的透过率取决于施加到像素电极和相对电极之间的电压的值。此外,液晶单元 613 的像素电极和相对电极之间的电压保持在保持电容器 614 中。

[0186] 本实施例可以与上述实施方式或上述实施例适当地组合而实施。

[0187] 实施例 4

[0188] 接着,说明本发明的显示装置的具体制造方法。此外,在本实施例中,以具有晶体管的发光装置为例子来进行说明。

[0189] 首先,如图 13 所示,在衬底 700 上形成导电膜,然后通过将该导电膜加工(构图)为预定的形状,形成导电膜 701、702。作为衬底 700,例如可以使用玻璃衬底如硼硅酸钡玻璃和硼硅酸铝玻璃等、石英衬底、陶瓷衬底等。此外,也可以使用包括不锈钢衬底的金属衬底或硅衬底等半导体衬底。虽然由具有柔性的合成树脂如塑料等构成的衬底的耐热温度一般低于上述衬底的耐热温度,但只要能够耐受制造工序中的处理温度,就可以使用。

[0190] 作为塑料衬底,可以举出以聚对苯二甲酸乙二酯(PET)为典型的聚酯、聚醚砜(PES)、聚萘二酸乙二酯(PEN)、聚碳酸酯(PC)、聚醚醚酮(PEEK)、聚砜(PSF)、聚醚酰亚胺(PEI)、聚丙烯酸酯(PAR)、聚对苯二甲酸丁二酯(PBT)、聚酰亚胺、丙烯腈-丁二烯-苯乙烯

树脂、聚氯乙烯、聚丙烯、聚乙酸乙烯酯、丙烯树脂等。

[0191] 作为导电膜 701、702，可以使用钽(Ta)、钨(W)、钛(Ti)、钼(Mo)、铝(Al)、铜(Cu)、铬(Cr)、铌(Nb)等。另外，既可以使用以上述金属为主要成分的合金，又可以使用包含上述金属的化合物。或者，也可以使用对半导体膜掺杂了赋予导电性的杂质元素如磷等而成的多晶硅等半导体来形成。

[0192] 此外，虽然在本实施例中，使用一个导电膜形成导电膜 701、702，但是本实施例不局限于该结构。也可以通过层叠两个以上导电膜形成导电膜 701、702。在采用层叠三个以上导电膜的三层结构的情况下，优选采用钼膜、铝膜、和钼膜的叠层结构。当形成导电膜时，可以使用 CVD 法、溅射法等。

[0193] 接着，以覆盖导电膜 701、702 的方式形成栅极绝缘膜 703。可以通过等离子体 CVD 法或溅射法等，使用包含氧化硅、氮化硅(SiN_x 、 Si_3N_4 等)、氧氮化硅(SiO_xN_y) ($x>y>0$)、氮氧化硅(SiN_xO_y) ($x>y>0$) 等的膜的单层或叠层形成栅极绝缘膜 703。在层叠时，例如优选采用从导电膜 701、702 一侧层叠氧化硅膜、氮化硅膜、和氧化硅膜的三层结构。

[0194] 接着，在栅极绝缘膜 703 上形成第一半导体膜 704。第一半导体膜 704 的厚度为 20nm 至 200nm (优选为 40nm 至 170nm，更优选为 50nm 至 150nm)。此外，第一半导体膜 704 既可以是非晶半导体，又可以是多晶半导体。此外，作为半导体，除了硅以外，还可以使用硅锗。在使用硅锗的情况下，锗的浓度优选为 0.01atomic% 至 4.5atomic% 左右。

[0195] 此外，第一半导体膜 704 也可以通过已知的技术来结晶。作为已知的晶化方法，有利用激光的激光晶化法、使用催化元素的晶化法。或者，也可以采用组合了使用催化元素的晶化法和激光晶化法的方法。另外，在使用石英等具有优越的耐热性的衬底作为衬底 700 的情况下，也可以采用组合使用电热炉的热晶化法、利用红外光的灯退火晶化法或使用催化元素的晶化法、以及 950°C 左右的高温退火的晶化法。

[0196] 例如，在采用激光晶化的情况下，在进行激光晶化之前对第一半导体膜 704 以 550°C 进行 4 小时的加热处理，以便提高相对于激光的第一半导体膜 704 的耐性。之后，通过使用能够连续振荡的固体激光器照射基波的二次至四次谐波的激光，而可以获得粒径大的晶体。例如，典型地是，优选使用 Nd:YVO₄ 激光器(基波为 1064nm)的二次谐波(532nm)或三次谐波(355nm)。具体而言，使用非线性光学元件将从连续振荡型的 YVO₄ 激光器发射的激光转换为高次谐波以获得输出功率为 10W 的激光。优选地是，通过利用光学系统在照射表面上形成矩形或椭圆形的激光，并且将它照射到第一半导体膜 704。此时需要 0.01MW/cm² 至 100MW/cm² 左右(优选为 0.1MW/cm² 至 10MW/cm²) 的能量密度。而且，以 10cm/sec 至 2000cm/sec 左右的扫描速度进行照射。

[0197] 作为连续振荡的气体激光器，可以使用 Ar 激光器、Kr 激光器等。另外，作为连续振荡的固体激光器，可以使用 YAG 激光器、YVO₄ 激光器、YLF 激光器、YAIO₃ 激光器、镁橄榄石(Mg₂SiO₄) 激光器、GdVO₄ 激光器、Y₂O₃ 激光器、玻璃激光器、红宝石激光器、变石激光器、Ti:蓝宝石激光器等。

[0198] 另外，作为脉冲振荡的激光器，例如可以使用 Ar 激光器、Kr 激光器、受激准分子激光器、CO₂ 激光器、YAG 激光器、Y₂O₃ 激光器、YVO₄ 激光器、YLF 激光器、YAIO₃ 激光器、玻璃激光器、红宝石激光器、变石激光器、Ti:蓝宝石激光器、铜蒸气激光器、或金蒸气激光器。

[0199] 另外，也可以通过将脉冲振荡的激光的振荡频率设定为 10MHz 以上并且使用明显

高于通常使用的几十 Hz 至几百 Hz 的频带的频带,来进行激光晶化。一般认为:从以脉冲振荡的方式将激光照射到第一半导体膜 704 后直到第一半导体膜 704 完全固化的时间是几十 nsec 至几百 nsec。因此,通过使用上述频率,在第一半导体膜 704 因激光而熔融到固化的期间,可以照射下一个脉冲的激光。因此,由于可以在第一半导体膜 704 中连续移动固液界面,所以形成具有朝向扫描方向连续生长的晶粒的第一半导体膜 704。具体而言,可以形成被包含的晶粒的在扫描方向上的宽度为 $10\ \mu\text{m}$ 至 $30\ \mu\text{m}$ 并且在垂直于扫描方向的方向上的宽度为 $1\ \mu\text{m}$ 至 $5\ \mu\text{m}$ 左右的晶粒的集合。通过形成该沿着扫描方向连续生长的单晶晶粒,可以形成至少在晶体管的沟道方向上几乎不存在晶粒界的第一半导体膜 704。

[0200] 激光晶化既可以并行照射连续振荡的基波的激光和连续振荡的高次谐波的激光,又可以并行照射连续振荡的基波的激光和脉冲振荡的高次谐波的激光。

[0201] 也可以在稀有气体或氮等惰性气体气氛中照射激光。根据这种方式,可以抑制由于激光照射而导致的半导体表面的粗糙,并且可以抑制由于界面态密度的不均匀性而产生的阈值的均匀性。

[0202] 通过上述的激光照射形成进一步提高了结晶性的第一半导体膜 704。另外,也可以使用通过溅射法、等离子体 CVD 法、热 CVD 法等预先形成的多晶半导体作为第一半导体膜 704。

[0203] 另外,虽然在本实施例中使第一半导体膜 704 晶化,但也可以不使它晶化而使用非晶半导体膜或微晶半导体膜地进入后续的工艺。因为使用非晶半导体或微晶半导体的晶体管的制造工序数目少于使用多晶半导体的晶体管的制造工序数目,所以其具有可以抑制成本而提高成品率的优点。

[0204] 非晶半导体可以通过包含硅的气体的辉光放电分解而获得。作为包含硅的气体,可以举出 SiH_4 、 Si_2H_6 。也可以使用氢或氦及氮稀释上述包含硅的气体来使用。

[0205] 接着,在第一半导体膜 704 上按顺序形成第二半导体膜 705、第三半导体膜 706。故意不添加用来控制价电子的杂质元素来形成第二半导体膜 705。该第二半导体膜 705 具有一导电型,并且通过形成在第三半导体膜 706 和第一半导体膜 704 之间,具有与缓冲层类似的功能,该第三半导体膜 706 用来形成用作源极的源区域及用作漏极的漏区域。因此,在形成第三半导体膜 706 的情况下,不一定需要第二半导体膜 705,该第三导电膜 706 相对于具有弱 n 型的导电性和与第一半导体膜 704,具有相同的一导电型。在为控制阈值而添加赋予 p 型的杂质元素的情况下,第二半导体膜 705 具有逐渐使杂质浓度改变的效果,从而实现为了良好地形成接合上优选的状态。就是说,在所形成的晶体管中,第二半导体膜 705 可以用作形成在沟道形成区域和源区域或漏区域之间的低浓度杂质区域(LDD 区域)。

[0206] 在形成 n 沟道型晶体管时,对具有一导电型的第三半导体膜 706 添加以磷为典型的杂质元素,并且对含硅的气体添加 PH_3 等的杂质气体,即可。与第一半导体膜 704 相同地,第二半导体膜 705 和第三半导体膜 706 既可以是非晶半导体,又可以是多晶半导体。此外,作为半导体,除了硅之外还可以使用硅锗。

[0207] 如上所述,可以在不接触大气的状态下连续形成从栅极绝缘膜 703 至具有一导电型的第三半导体膜 706。就是说,由于可以形成各个叠层界面而不被大气成分及悬浮在大气中的污染杂质污染,所以可以减少晶体管特性的不均匀。

[0208] 接着,如图 13B 所示那样形成掩模 707,然后将第一半导体膜 704、第二半导体膜

705、具有一导电型的第三半导体膜 706 加工(构图)为所希望的形状并分开为岛状。

[0209] 如图 13C 所示,在去除掩模 707 之后形成第二导电膜 708。使用铝、或以铝为主要成分的导电材料形成第二导电膜 708。作为该第二导电膜 708 的与半导体膜接触一侧的层也可以采用由钛、钽、钼、钨、铜或上述元素的氮化物形成的叠层结构。例如,也可以采用如下材料的叠层:第一层是 Ta,第二层是 W;第一层是氮化钽,第二层是 Al;第一层是氮化钽,第二层是铜;第一层是钛,第二层是铝,第三层是钛。此外,第一层及第二层的任何一个也可以采用 AgPdCu 合金。还可以采用按顺序层叠钨、铝和硅的合金(Al-Si)、氮化钽的三层结构。也可以使用氮化钨代替钨,使用铝和钛的合金膜(Al-Ti)代替铝和硅的合金(Al-Si),也可以使用钛代替氮化钽。也可以将 0.5atomic% 至 5atomic% 的钛、硅、钨、钽、铜等的元素添加到铝中,以提高耐热性。

[0210] 接着,如图 14A 所示那样形成掩模 709。掩模 709 是用来通过对第二导电膜 708 进行构图形成与源区域或漏区域连接的布线的掩模,并且该掩模 709 兼用作去除具有一导电型的第三半导体膜 706 并形成沟道形成区域的蚀刻掩模。也可以使用 BCl_3 、 Cl_2 等的氯化物气体进行铝或以铝为主要成分的导电膜的蚀刻。通过该蚀刻加工,利用第二导电膜 708 形成布线 710 至 713。此外,作为用来形成沟道形成区域的蚀刻,使用 SF_6 、 NF_3 、 CF_4 等的氟化物气体进行蚀刻。由于在此情况下不能获得与成为基底的第一半导体膜 704 的蚀刻选择比,因此适当地调节处理时间而进行蚀刻。如此,可以形成沟道蚀刻型晶体管的结构。

[0211] 接着,在去除掩模 709 之后,如图 14B 所示那样使用氮化硅膜形成用来保护沟道形成区域的绝缘膜 714。可以通过溅射法、辉光放电分解法形成该氮化硅膜。该氮化硅膜用来防止悬浮在大气中的有机物、金属物、水蒸气等的污染杂质的进入,从而要求是致密的膜。通过以硅为靶子,并使用混合有氮和稀有气体如氩等的溅射气体进行高频溅射,可以形成更致密的氮化硅膜。

[0212] 接着,如图 14C 所示,在绝缘膜 714 上形成以平坦化为目的的绝缘膜 715。绝缘膜 715 优选使用丙烯、聚酰亚胺、聚酰胺等的有机树脂、或包含硅烷树脂的绝缘膜形成。硅烷树脂相当于以硅烷类材料为起始材料形成的包含 Si-O-Si 键的树脂。硅烷树脂作为取代基也可以具有氢、氟、氟基团、有机基(例如,烷基、芳香烃)之中的至少一种作为取代基。这些材料具有吸水性。因此,优选在绝缘膜 715 上形成用来防止水份的进入及释放的绝缘膜 716。作为绝缘膜 716,应用上述氮化硅膜,即可。

[0213] 接着,通过对绝缘膜 714、715、716 进行构图,形成使布线 713 的一部分露出的开口部。然后,形成在开口部中接触于布线 713 的布线 717。

[0214] 接着,如图 15A 所示,以与布线 717 接触的方式将阳极 718 形成在绝缘膜 716 上。在本实施例中采用溅射法并使用包含氧化硅的氧化铟锡(ITSO)来形成导电膜,然后对该导电膜进行构图形成阳极 718。此外,除了 ITSO 之外,还可以使用氧化铟锡(ITO)、氧化锌(ZnO)、氧化铟锌(IZO)、添加有镓的氧化锌(GZO)等的 ITSO 以外的透光氧化物导电材料来形成阳极 718。

[0215] 在使用 ITSO 的情况下,作为靶子,可以使用包含 2wt% 至 10wt% 的氧化硅的 ITO。具体而言,在本实施例中使用以 85:10:5 的重量%比例包含 In_2O_3 、 SnO_2 、 SiO_2 的靶子,并在如下条件下形成成为阳极 718 的导电膜:Ar 流量为 50sccm, O_2 流量为 3sccm,溅射压力为 0.4Pa,溅射电力为 1kW,形成膜的速度为 30nm/min,且膜厚度为 105nm。

[0216] 形成导电膜,然后也可以在构图之前,通过 CMP 法、及利用使用聚乙烯醇类多孔质的擦洗等进行研磨,以便使其表面平坦化。

[0217] 接着,在绝缘膜 716 上以覆盖布线 717 和阳极 718 的一部分的方式形成具有开口部的分隔壁 719。在分隔壁 719 的开口部中,阳极 718 的一部分露出。可以使用有机树脂膜、无机绝缘膜或硅烷类绝缘膜形成分隔壁 719。例如,作为有机树脂膜,可使用丙烯、聚酰亚胺、聚酰胺等,而作为无机绝缘膜,可使用氧化硅、氮氧化硅等。形成开口部之际使用的掩模可以通过液滴喷出法或印刷法形成。此外,分隔壁 719 本身也可以通过液滴喷出法或印刷法形成。

[0218] 接着,在本发明中,在形成电场发光层 720 之前,在大气气氛中进行加热处理或在真空气氛中进行加热处理(真空烘干)以便去除附着到分隔壁 719 和阳极 718 的水分及氧等。具体来说,在真空气氛中进行大约 0.5 小时至 20 小时的加热处理,此时的衬底的温度为 200℃至 450℃,优选为 250℃至 300℃。优选在 4×10^{-5} Pa 以下,若是可能,在 4×10^{-6} Pa 以下进行加热处理更优选。而且,当在进行真空气氛中的加热处理之后形成电场发光层 720 时,可以通过将该衬底直到就要形成电场发光层 720 时放置在真空气氛中,进一步提高可靠性。此外,在真空烘干之前或之后,也可以对阳极 718 照射紫外线。

[0219] 接着,如图 15B 所示,在阳极 718 上形成电场发光层 720。电场发光层 720 由一个或多个层构成,在各个层中,除了有机材料以外还可以包含有无机材料。作为在电场发光层 720 中的发光,包括当从单态激发态回到基态之际的发光(荧光)以及当从三重态激发态回到基态之际的发光(磷光)。

[0220] 接着,覆盖电场发光层 720 地形成阴极 721。作为阴极 721,一般地可以使用功函数低的金属、合金、导电化合物、以及上述材料的混合物等。具体来说,也可以使用 Li、Cs 等的碱金属、Mg、Ca、Sr 等的碱土金属、包含上述金属的合金(Mg:Ag、Al:Li 等)、Yb、Er 等的稀土金属形成。此外,通过与阴极 721 接触地形成包括电子注入性高的材料的层,也可以采用使用铝、及氧化物导电材料等的一般导电膜。

[0221] 阳极 718、电场发光层 720、阴极 721 在分隔壁 719 的开口部中重叠。该重叠部分相当于发光元件 722。

[0222] 此外,在形成发光元件 722 之后,也可以在阴极 721 上形成绝缘膜。作为该绝缘膜,与绝缘膜 716 相同地使用与其他绝缘膜相比不容易使水分及氧等成为促进发光元件的退化原因的物质透过的膜。典型地,例如优选地使用 DLC 膜、氮化碳膜、通过 RF 溅射法形成的氮化硅膜等。此外,也可以层叠上述不容易使湿气及氧等的物质透过的膜和与该膜相比容易使湿气及氧等的物质透过的膜来用作上述绝缘膜。

[0223] 此外,在图 15A 和 15B 中,示出发自发光元件 722 的光照射到衬底 700 一侧的结构,但是还可以采用光向与衬底 700 相反的方向前进的结构的发光元件。

[0224] 实际上,当完成到图 15B 时,优选使用气密性高且脱气体少的保护膜(贴合膜、紫外线固化树脂膜等)及透光覆盖材料封装(封入),以防止被暴露在外气。此时,通过使覆盖材料的内部处于惰性气氛,或在内部配置吸湿材料(例如,氧化钡),可使发光元件的可靠性提高。

[0225] 本实施例可以与上述实施方式或上述实施例适当地组合而实施。

[0226] 实施例 5

[0227] 在本实施例中,以本发明的显示装置之一的发光装置为例子,参照图 16A 和 16B 说明其外观。图 16A 是使用密封材料将形成在第一衬底上的晶体管及发光元件密封在第一衬底和第二衬底之间的面板的俯视图。图 16B 相当于图 16A 的沿 A-A' 的截面图。

[0228] 围绕设置在第一衬底 4001 上的像素部 4002、信号线驱动电路 4003、扫描线驱动电路 4004 地设置有密封材料 4020。此外,在像素部 4002、信号线驱动电路 4003 及扫描线驱动电路 4004 上设置有第二衬底 4006。因此,在第一衬底 4001 和第二衬底 4006 之间,使用密封材料 4020 与填充材料 4007 一起密封像素部 4002、信号线驱动电路 4003 及扫描线驱动电路 4004。

[0229] 此外,设置在第一衬底 4001 上的像素部 4002、信号线驱动电路 4003 及扫描线驱动电路 4004 都包括多个晶体管。在图 16B 中,例示包括在信号线驱动电路 4003 的晶体管 4008 和包括在像素部 4002 的驱动晶体管 4009 及开关晶体管 4010。

[0230] 另外,发光元件 4011 将连接到驱动晶体管 4009 的源区域或漏区域的布线 4017 的一部分用作其像素电极。此外,发光元件 4011 除了像素电极之外还包括相对电极 4012 和电场发光层 4013。此外,发光元件 4011 的结构不局限于本实施例所示的结构。根据从发光元件 4011 取出的光的方向及驱动晶体管 4009 的极性可以适当地改变发光元件 4011 的结构。

[0231] 此外,虽然在图 16B 所示的截面图中,不图示供应到信号线驱动电路 4003、扫描线驱动电路 4004 或像素部 4002 的各种信号及电压,但是通过引出布线 4014 及 4015,从连接端子 4016 供应各种信号及电压。另外,从阈值控制电路或电源控制电路对扫描线驱动电路 4004 通过引出布线 4014 及 4015 供应反向偏压。

[0232] 在本实施例中,连接端子 4016 由与发光元件 4011 所具有的相对电极 4012 相同的导电膜形成。此外,引出布线 4014 由与布线 4017 相同的导电膜形成。另外,引出布线 4015 由与驱动晶体管 4009、开关晶体管 4010、晶体管 4008 分别具有的栅电极相同的导电膜形成。

[0233] 连接端子 4016 通过各向异性导电膜 4019 电连接到 FPC4018 所具有的端子。

[0234] 此外,作为第一衬底 4001、第二衬底 4006,可以使用玻璃、金属(其典型是不锈钢)、陶瓷、塑料。但是位于从发光元件 4011 取出光的方向的第二衬底 4006 需要具有透光性。因此,作为第二衬底 4006,优选使用如玻璃板、塑料板、聚酯膜、或丙烯膜的具有透光性的材料。

[0235] 此外,除了氮、氩等惰性气体之外,还可以使用紫外线固化树脂或热固化树脂作为填充材料 4007。在本实施例中,示出使用氮作为填充材料 4007 的例子。

[0236] 本实施例可以与上述实施方式或上述实施例适当地组合而实施。

[0237] 实施例 6

[0238] 作为可以使用本发明的显示装置的电子设备,可以举出移动电话、便携式游戏机或电子书、摄像机、静态数字照相机、护目镜型显示器(头盔显示器)、导航系统、声音再现装置(车载音响、立体声组合音响等)、笔记本型个人计算机、具有记录介质的图像再现装置(具体为再现 DVD(数字通用光盘)等记录介质且具有可以显示其图像的显示器的装置)等。这些电子设备的具体例子示于图 17A 至 17C。

[0239] 图 17A 示出移动电话,包括主体 2101、显示部 2102、声音输入部 2103、声音输出部

2104、操作键 2105。通过将本发明的显示装置应用于显示部 2102,可以获得可靠性高的移动电话。

[0240] 图 17B 示出摄像机,包括主体 2601、显示部 2602、框体 2603、外部连接接口 2604、遥控接收部 2605、接收图像部 2606、电池 2607、声音输入部 2608、操作键 2609、目镜部 2610 等。通过将本发明的显示装置应用于显示部 2602,可以获得可靠性高的摄像机。

[0241] 图 17C 示出影像显示装置,包括框体 2401、显示部 2402、扬声部 2403 等。通过将本发明的显示装置应用于显示部 2402,可以获得可靠性高的影像显示装置。此外,影像显示装置包括用来显示影像的所有影像显示装置如个人计算机用、TV 播放接收用、广告显示用等影像显示装置。

[0242] 如上所述,本发明的应用范围非常广泛,因此可以应用于所有领域的电子设备。

[0243] 本实施例可以与上述实施方式或上述实施例适当地组合而实施。

[0244] 本说明书根据 2007 年 4 月 5 日在日本专利局受理的日本专利申请编号 2007-098950 以及 2007 年 8 月 31 日在日本专利局受理的日本专利申请编号 2007-226132 而制作,所述申请内容包括在本说明书中。

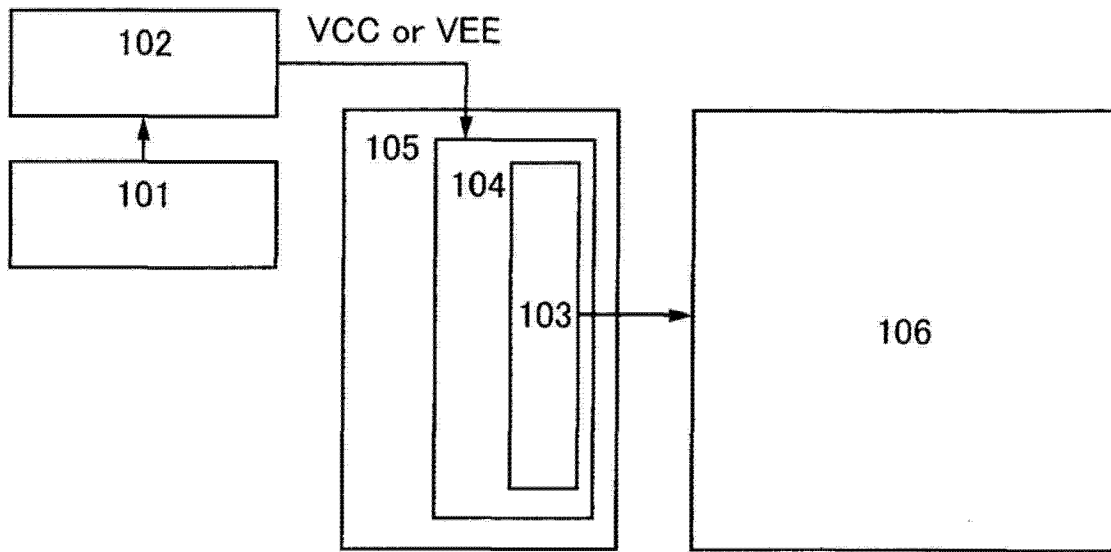


图 1A

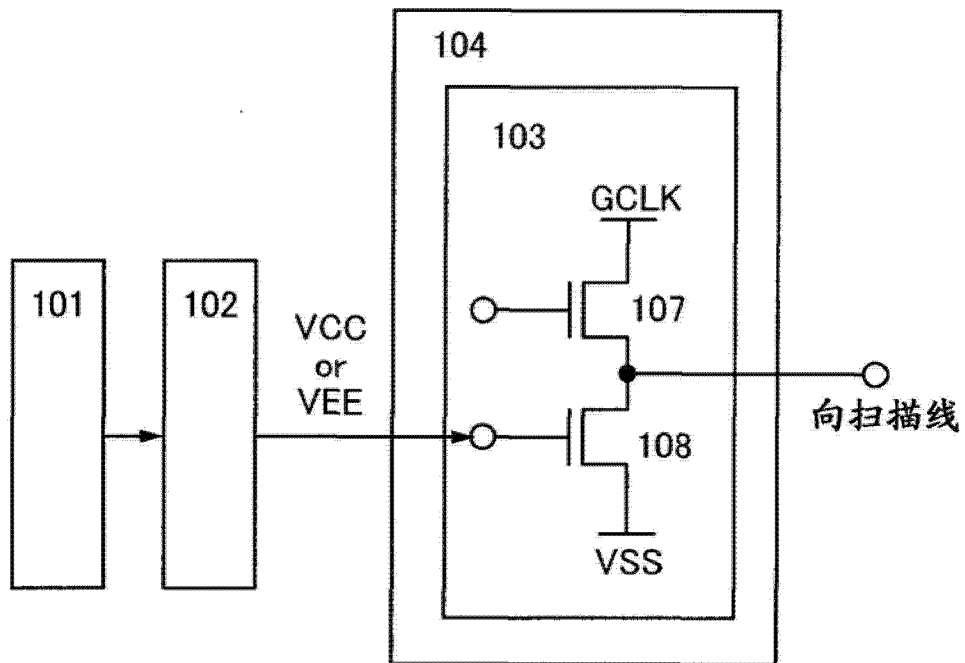


图 1B

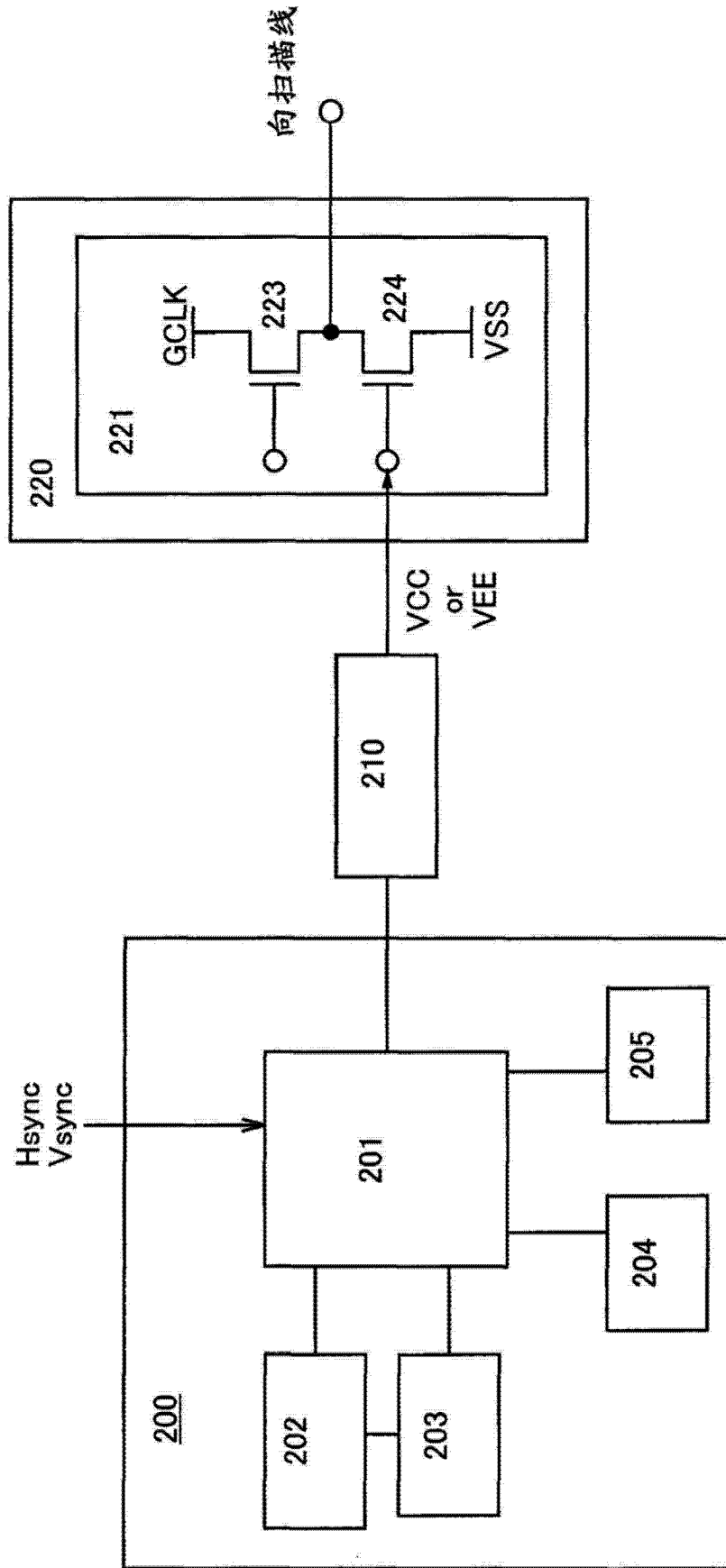


图 2

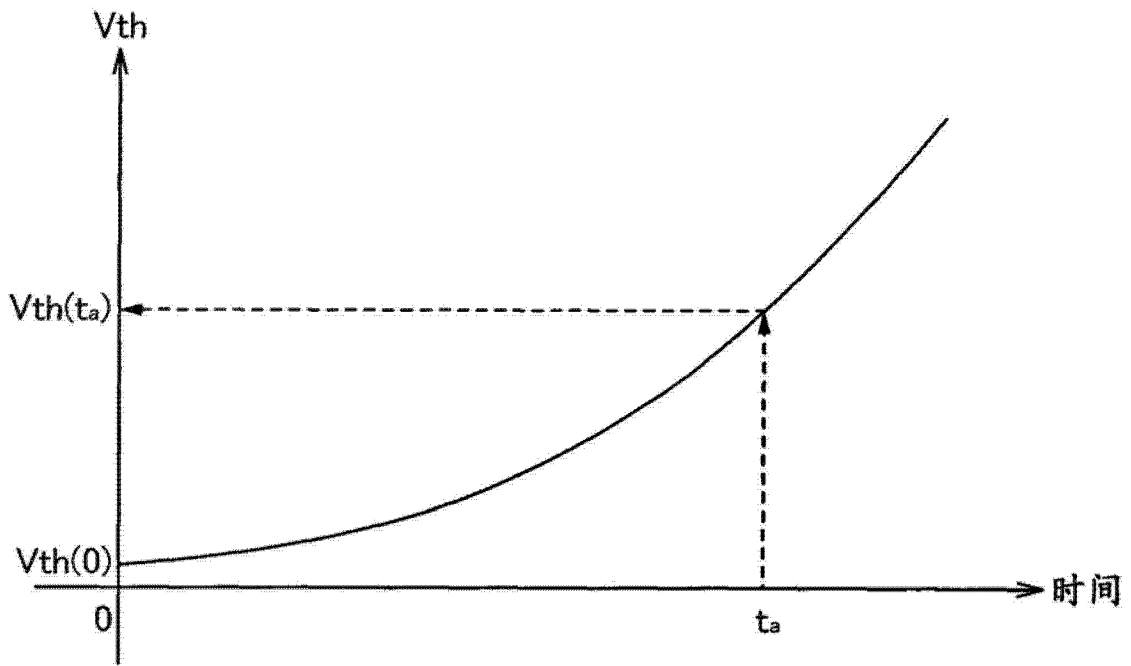


图 3A

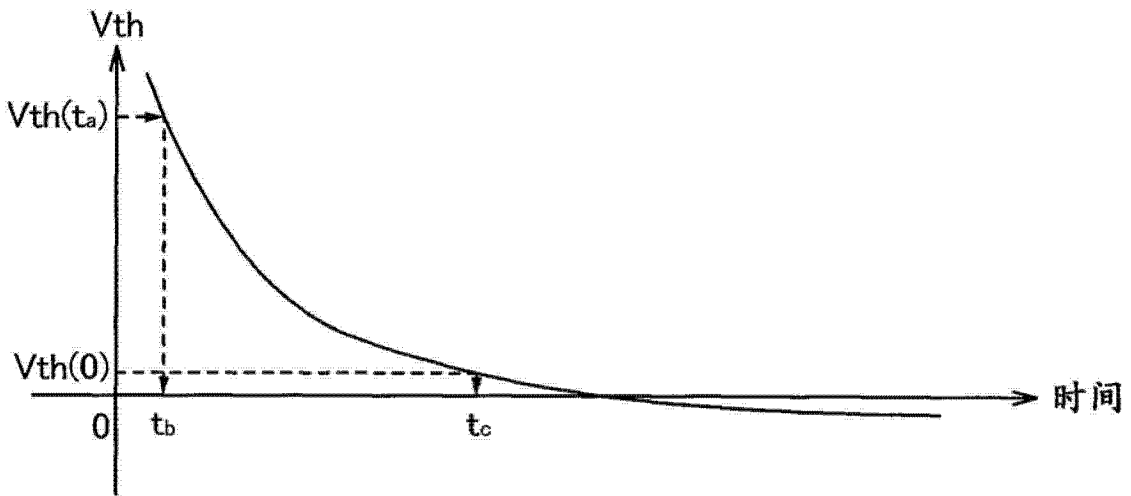


图 3B

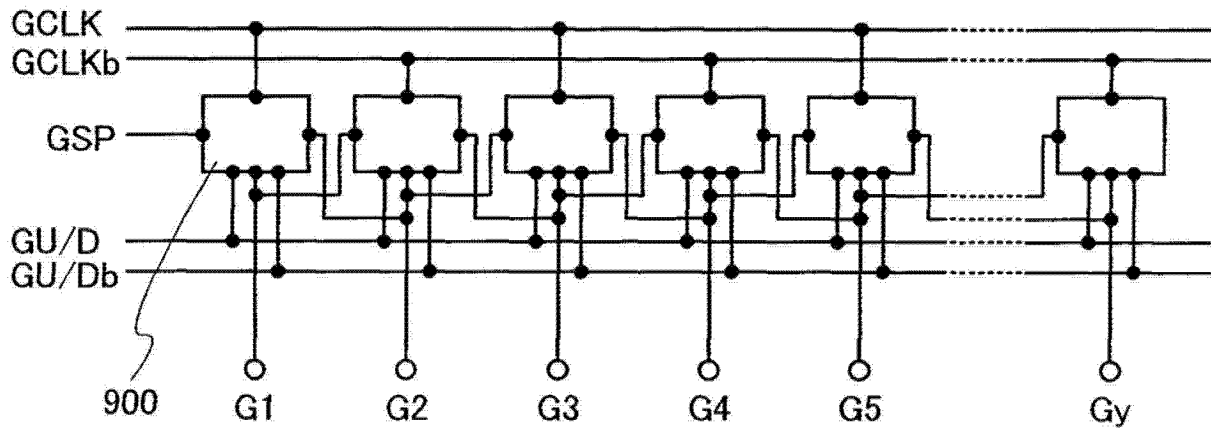


图 4A

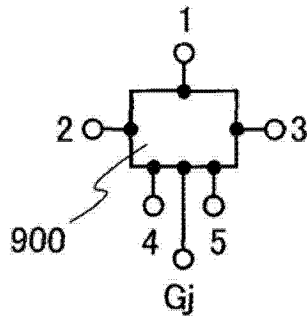


图 4B

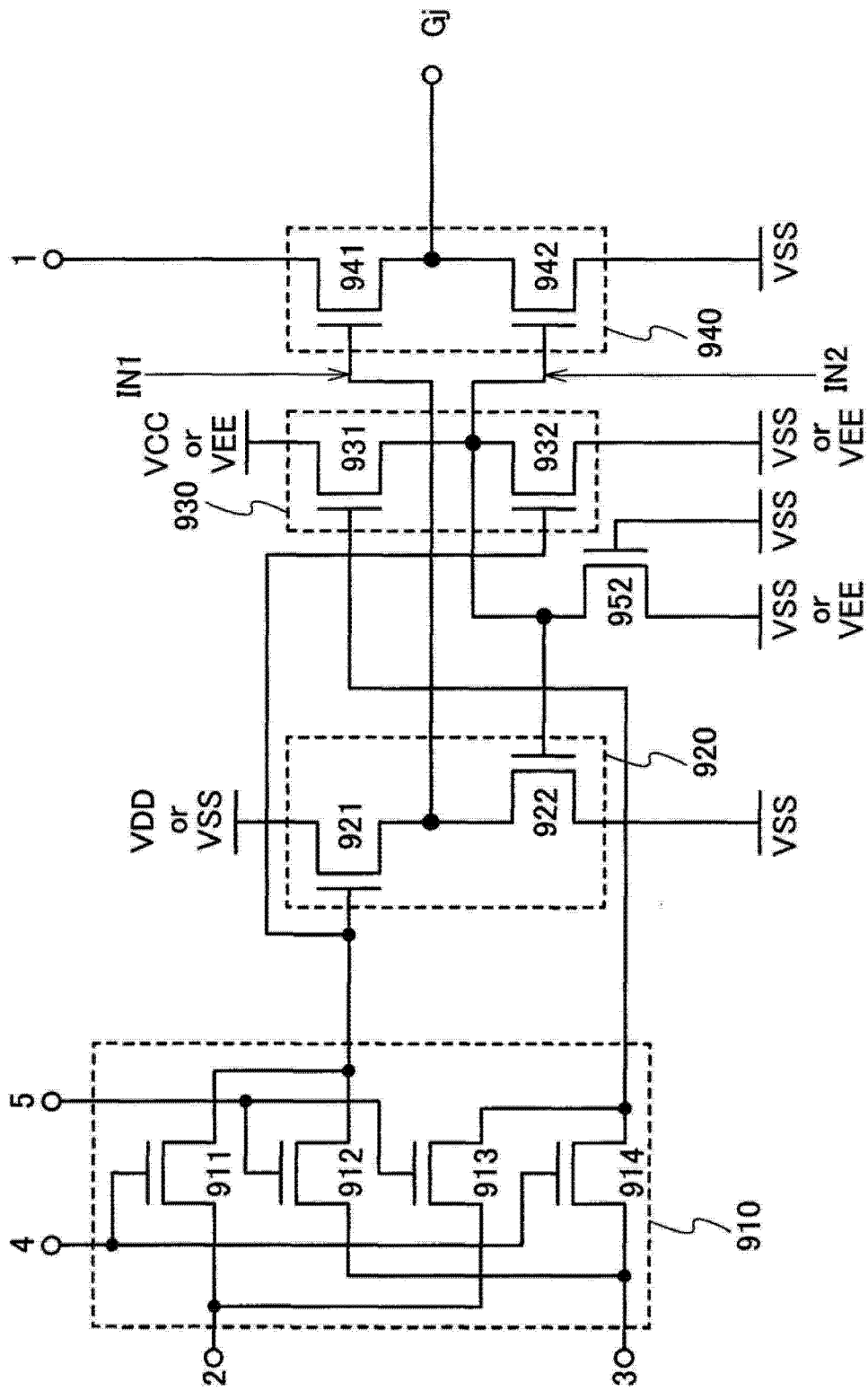


图 5

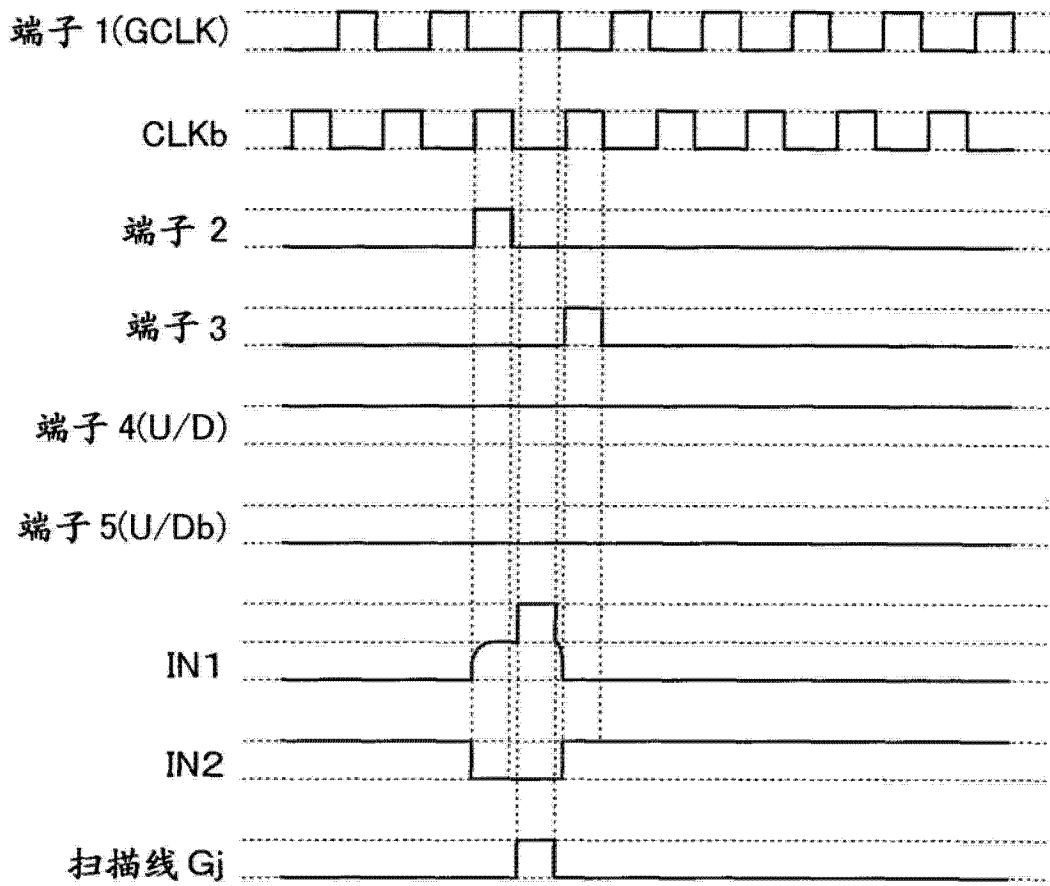


图 6

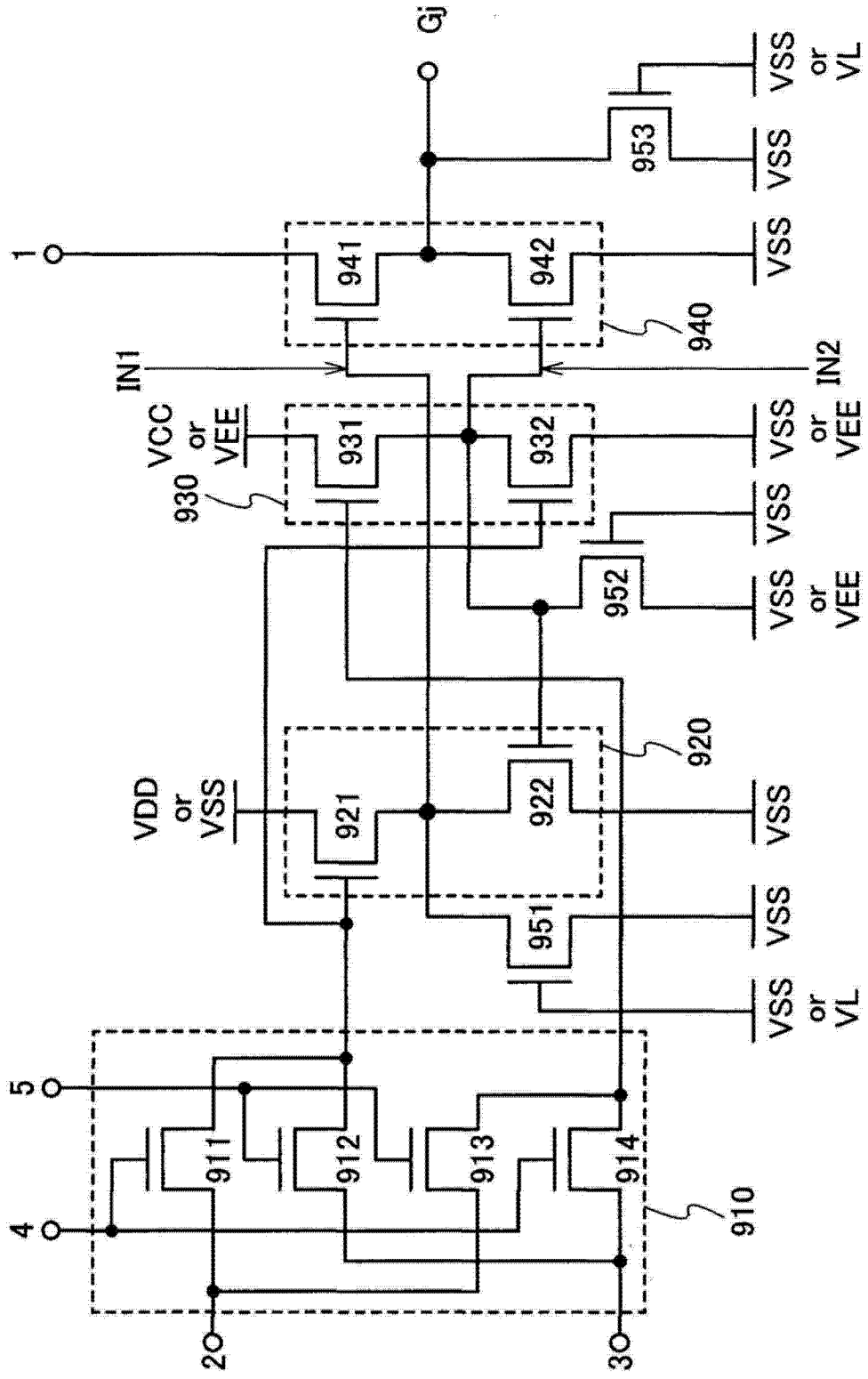


图 7

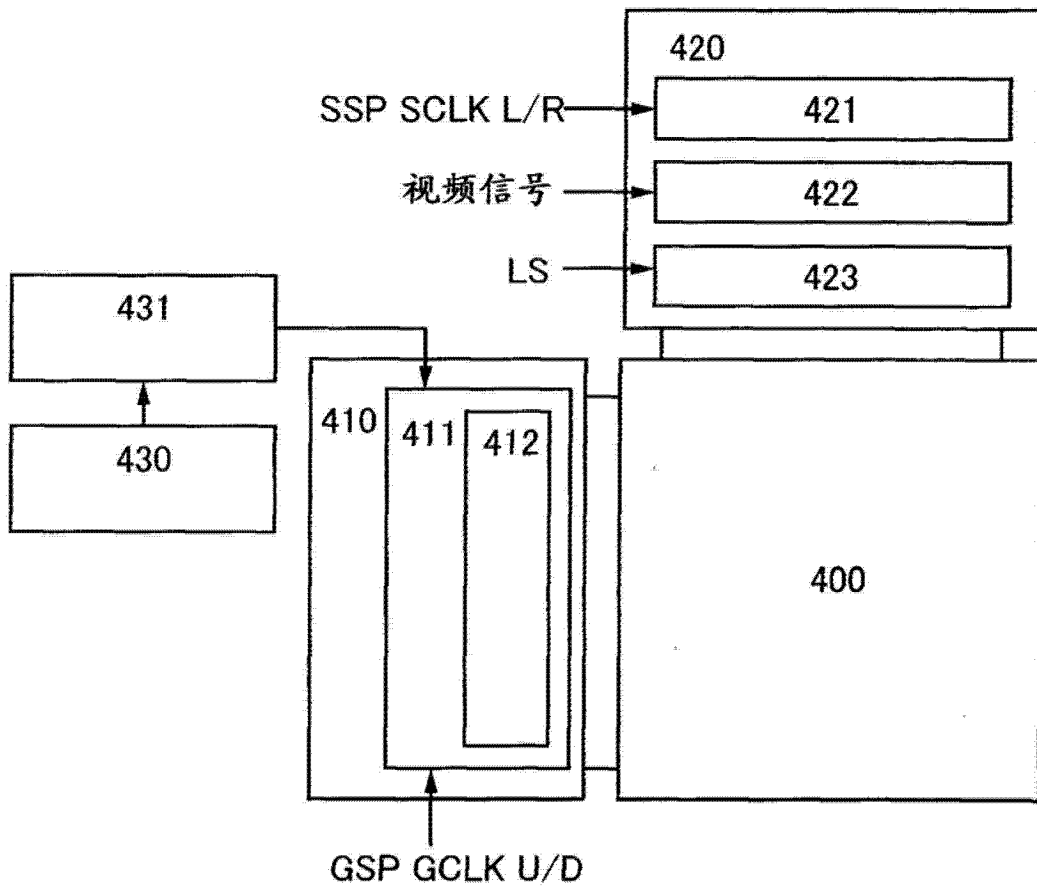


图 8

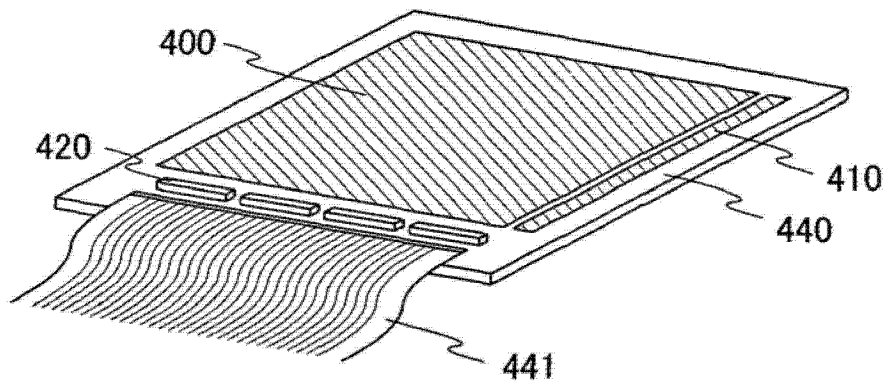


图 9A

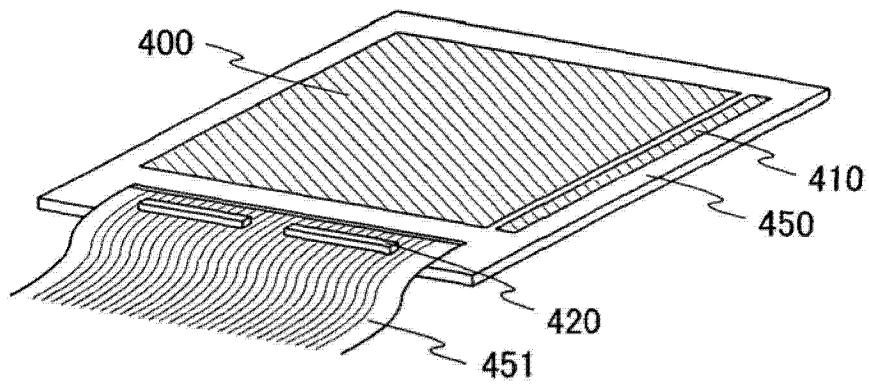


图 9B

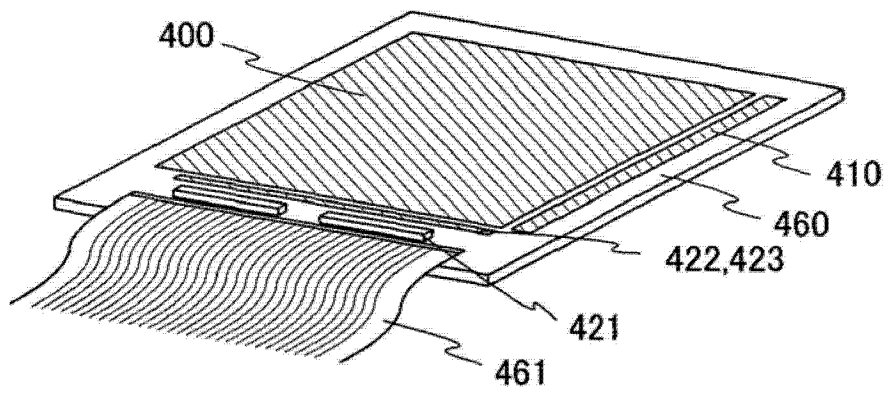


图 9C

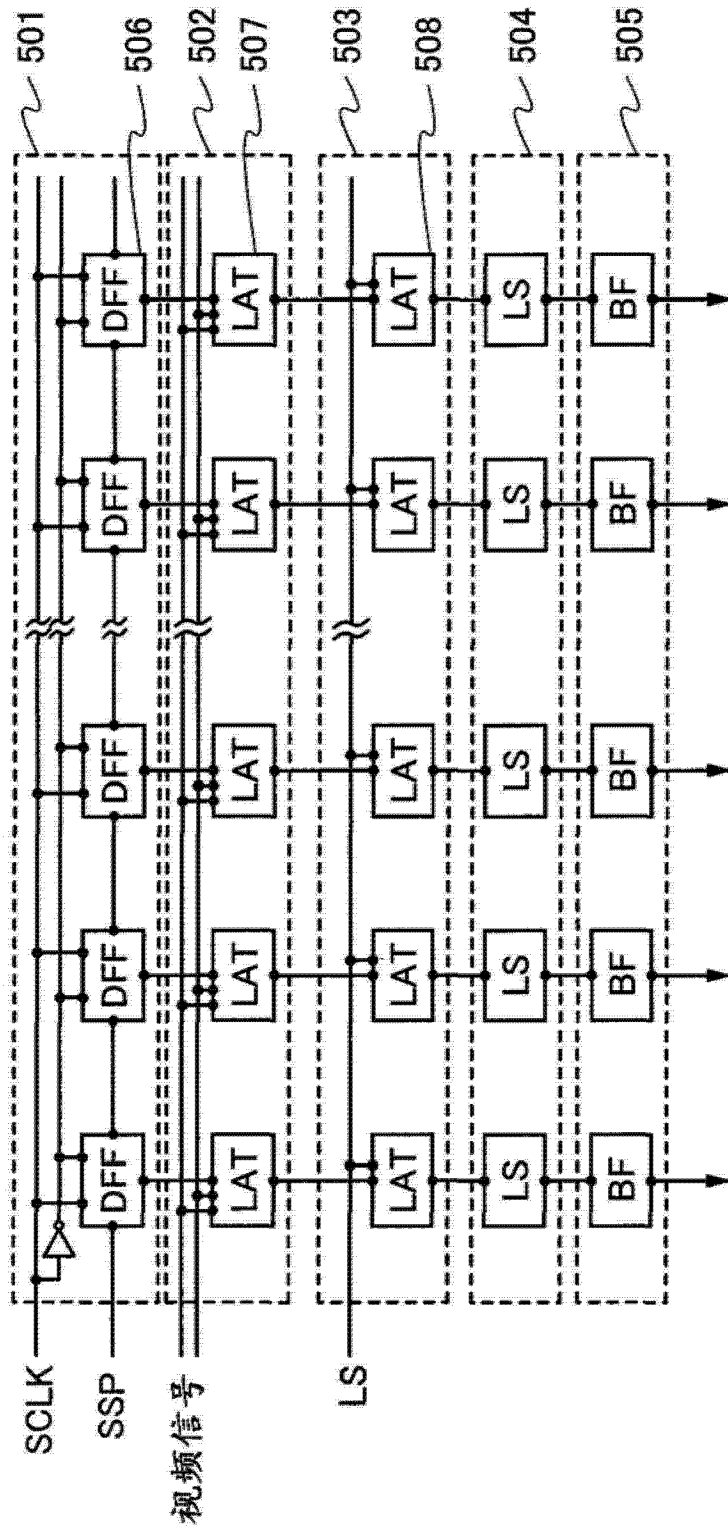


图 10

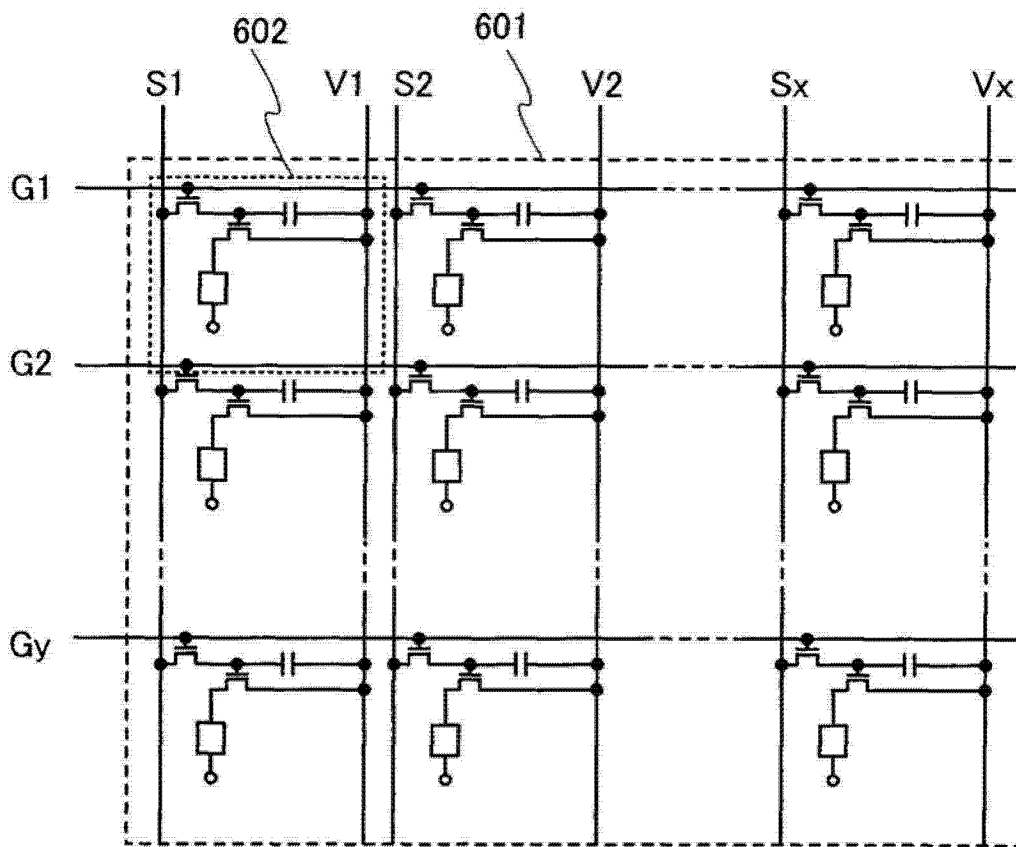


图 11A

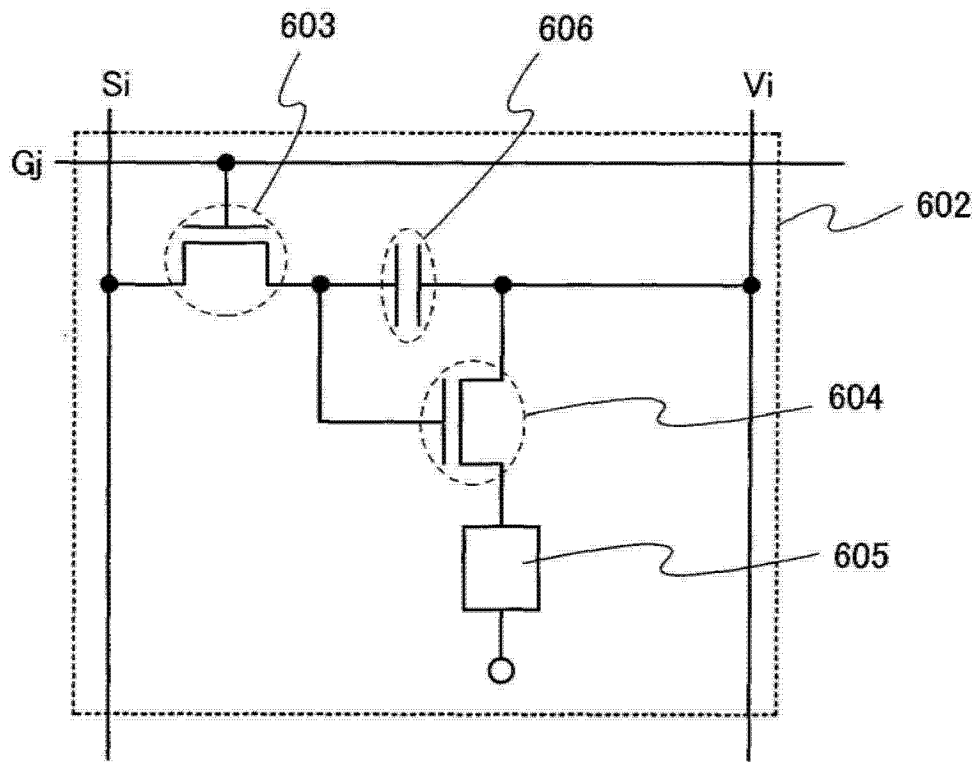


图 11B

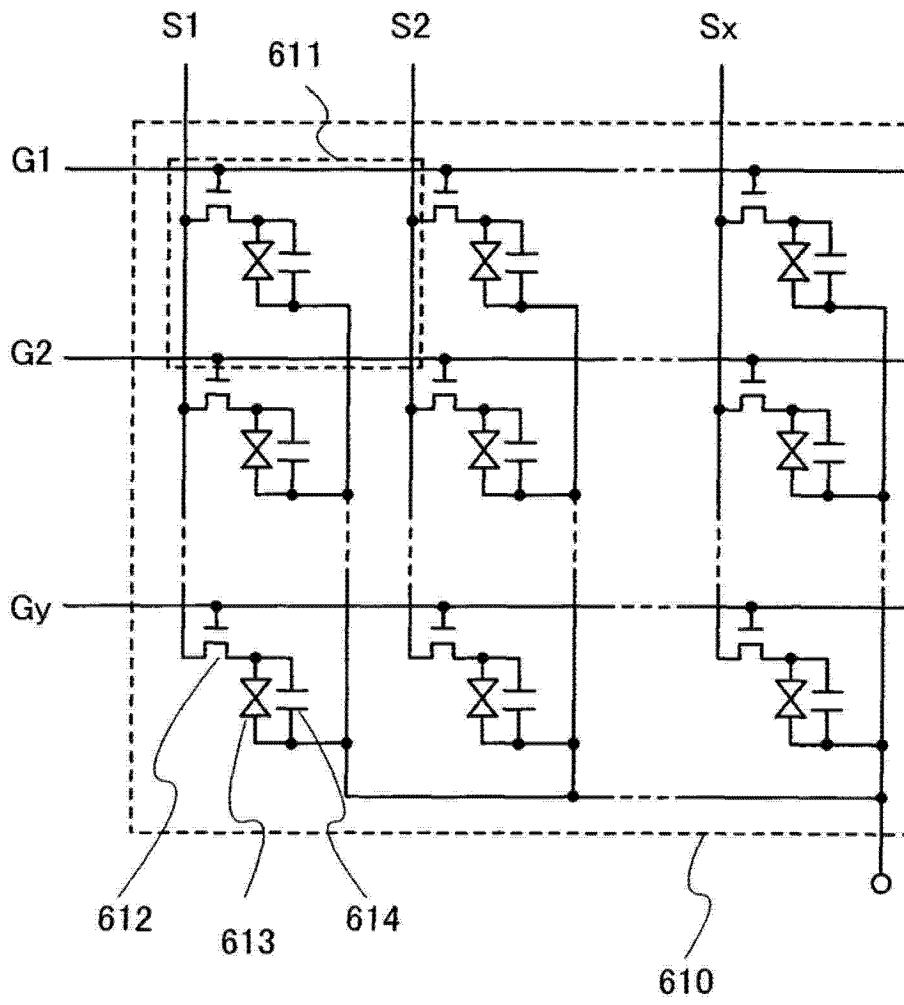


图 12

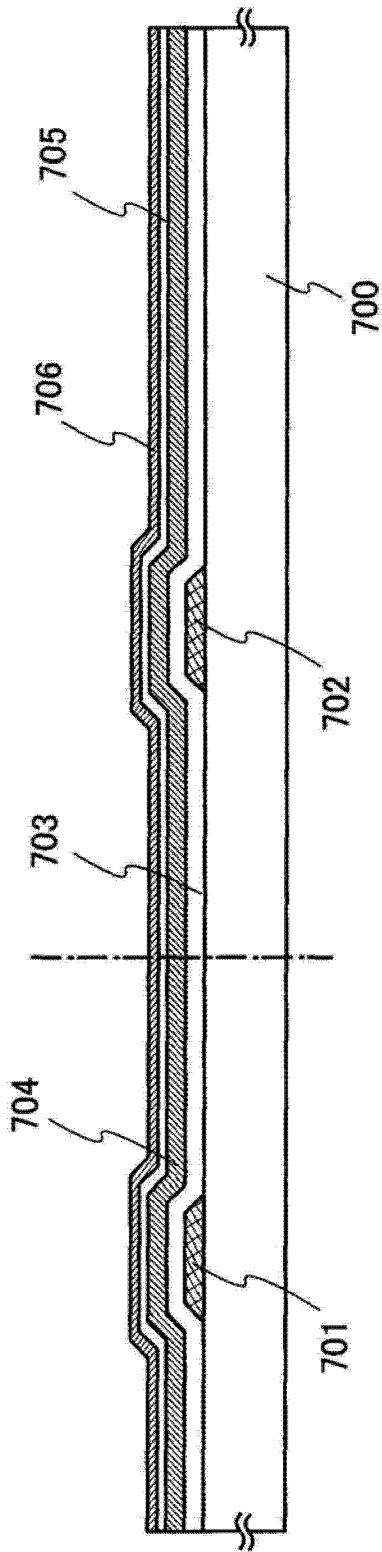


图 13A

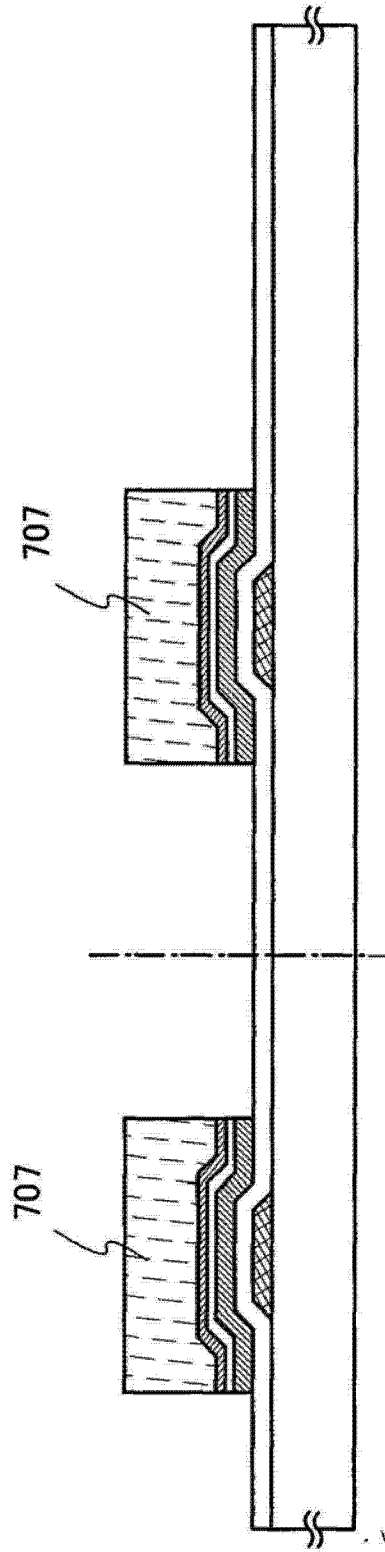


图 13B

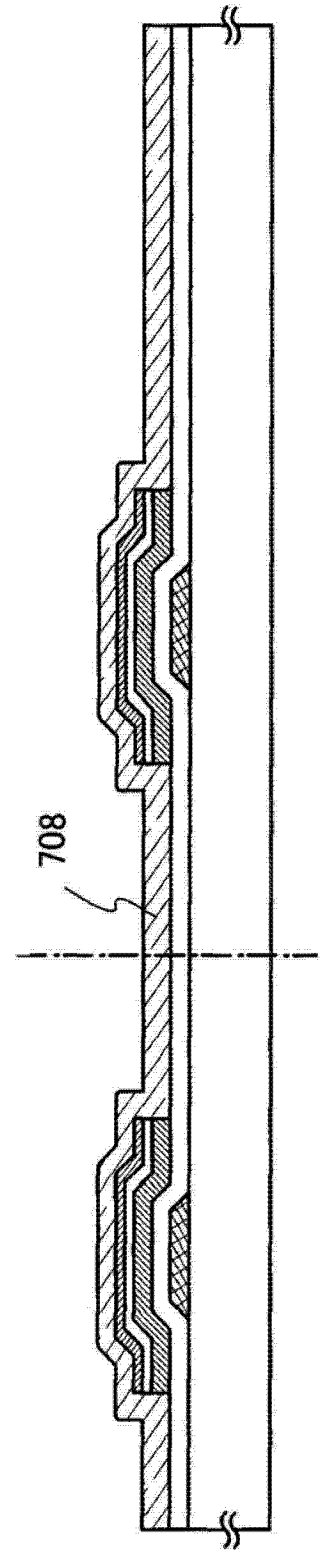


图 13C

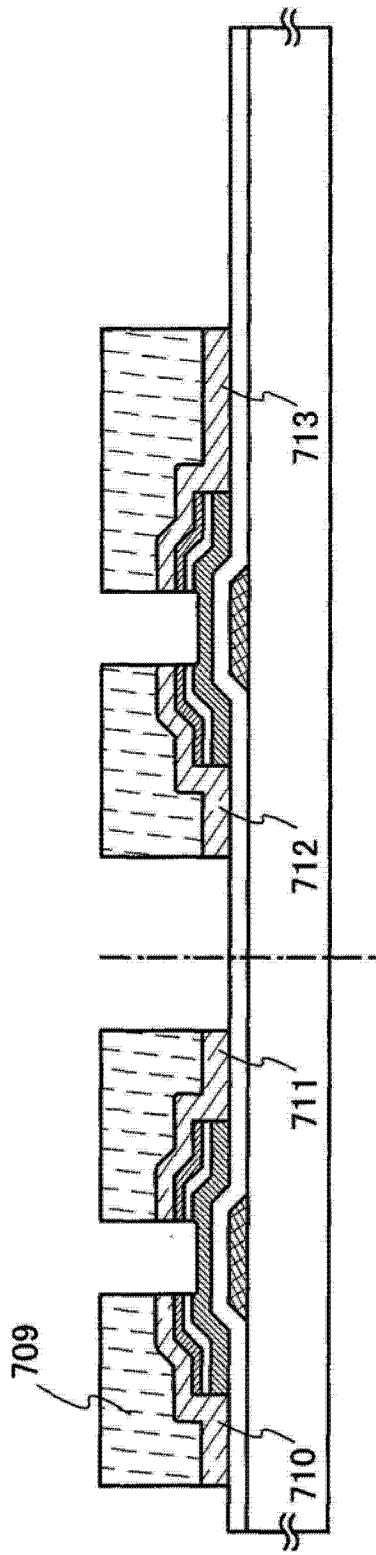


图 14A

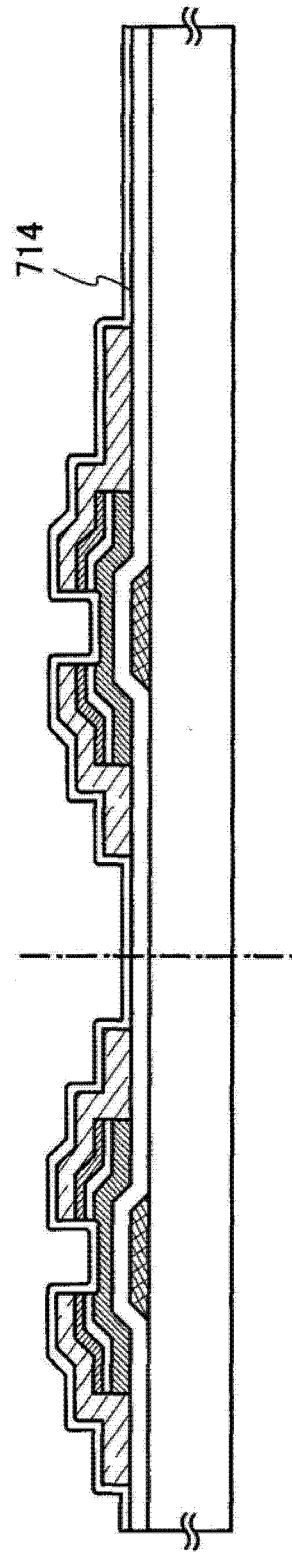


图 14B

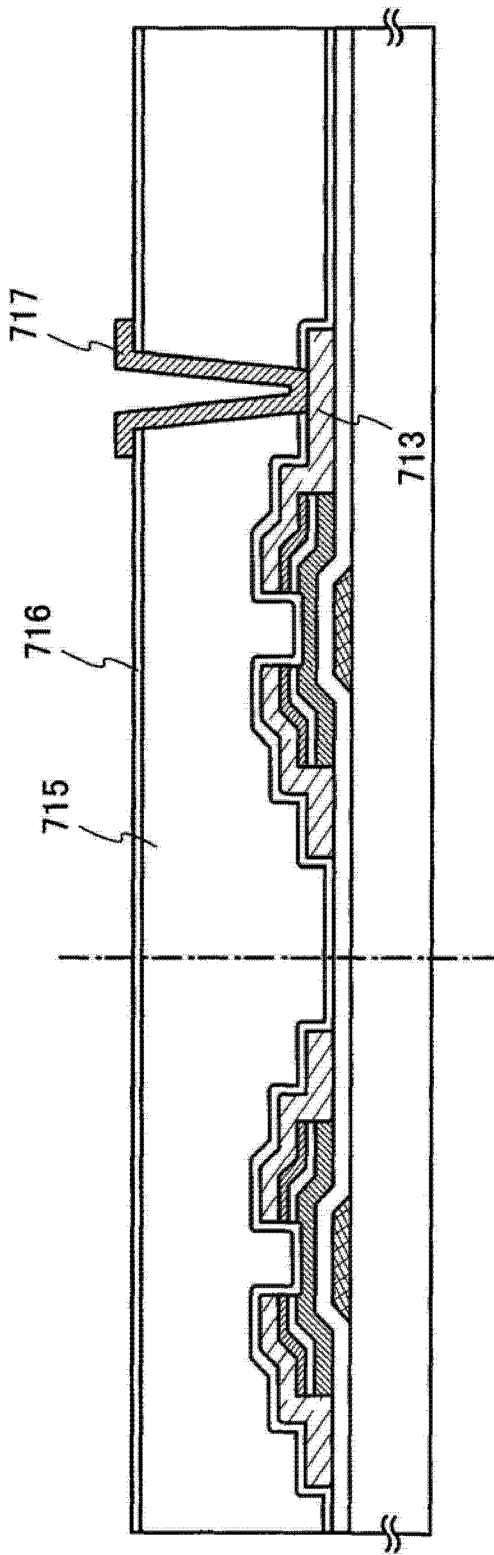


图 14C

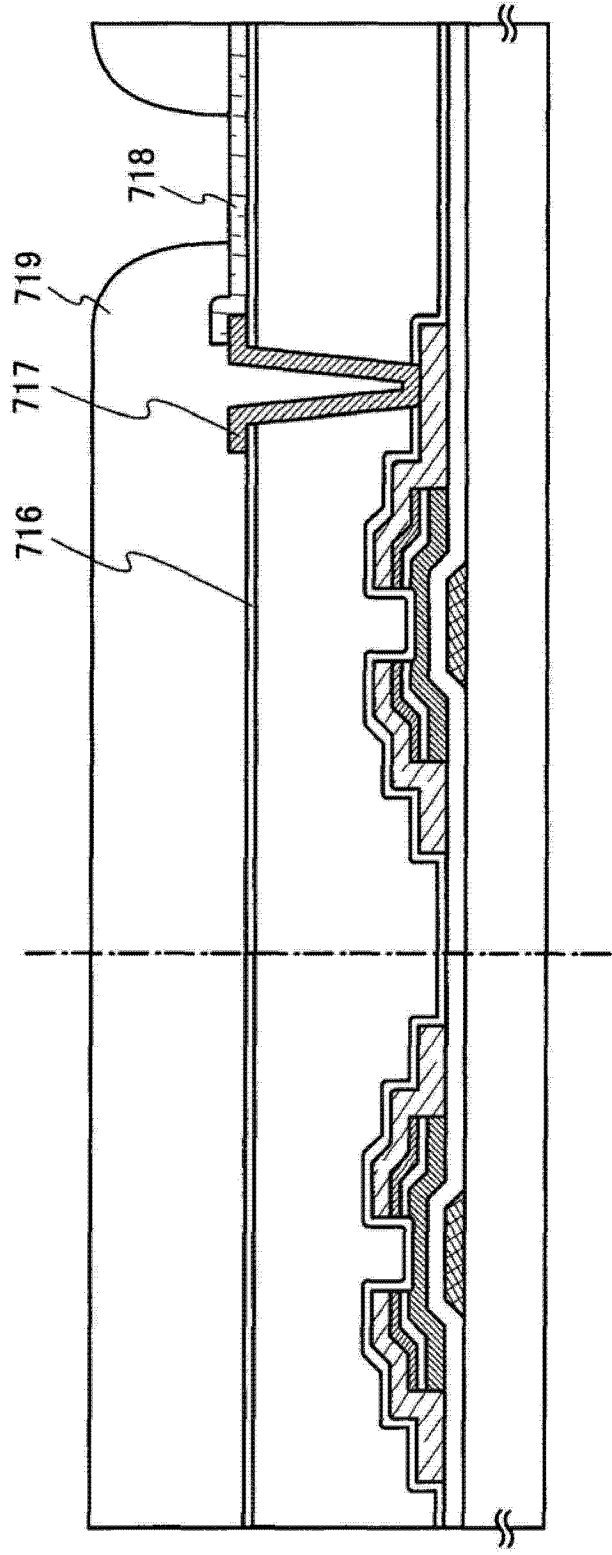


图 15A

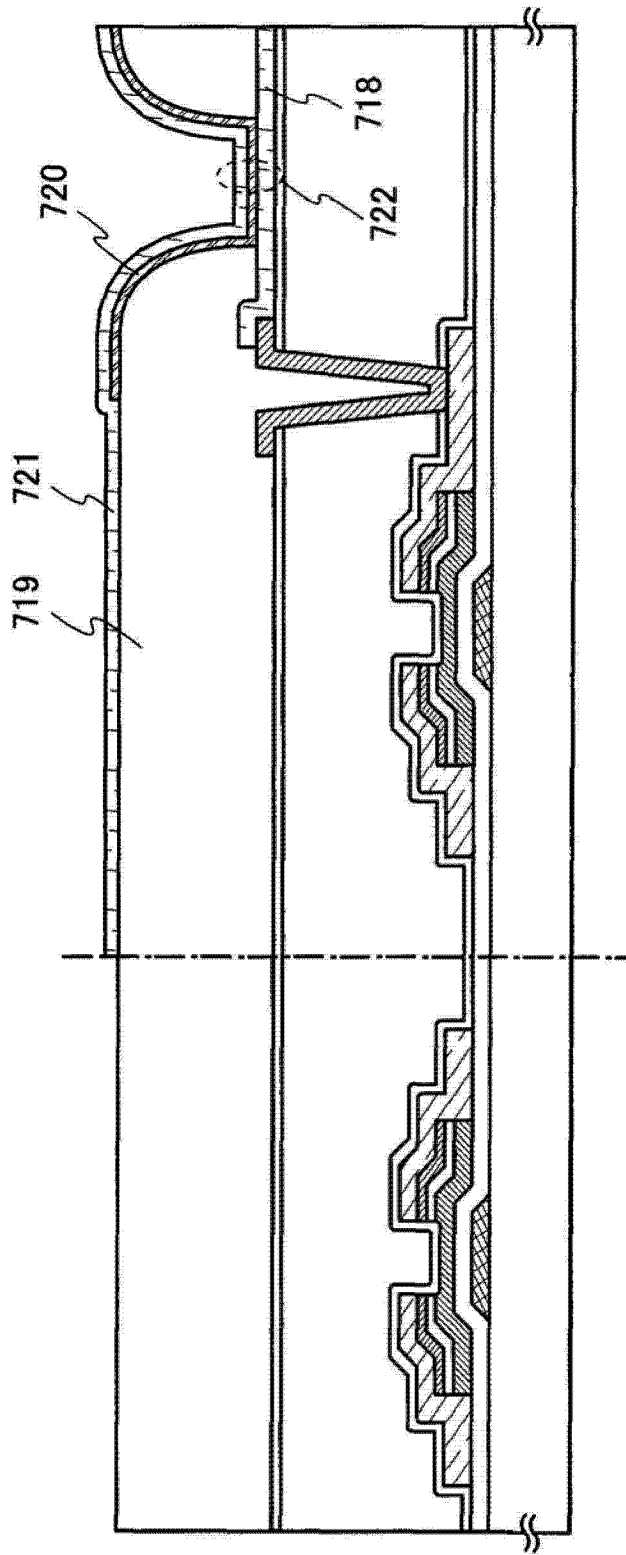


图 15B

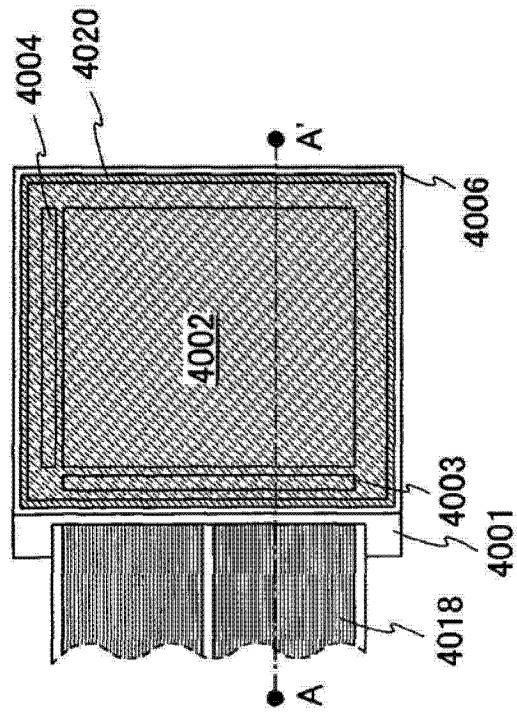


图 16A

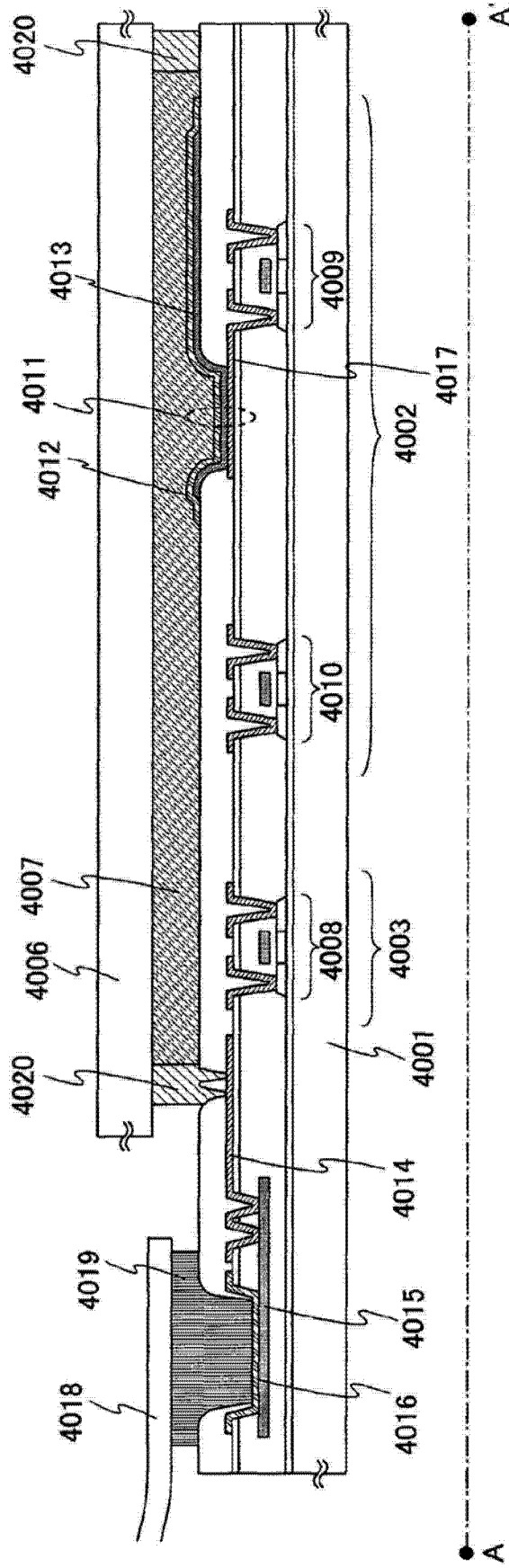


图 16B

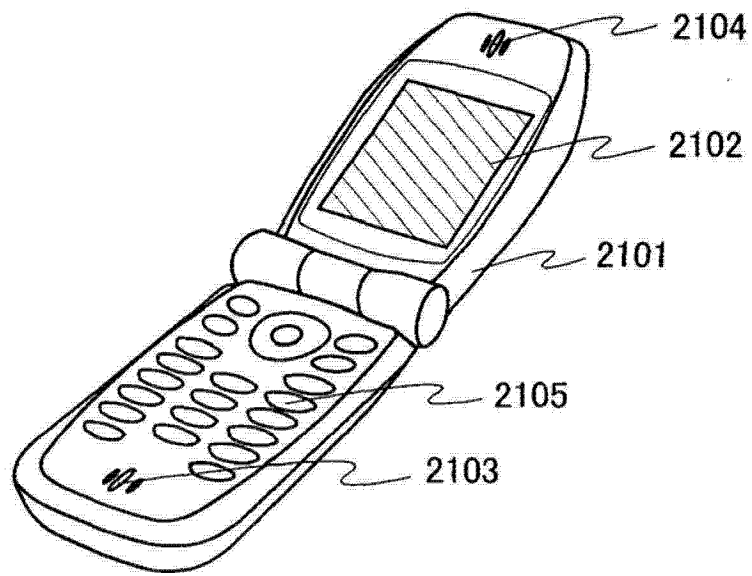


图 17A

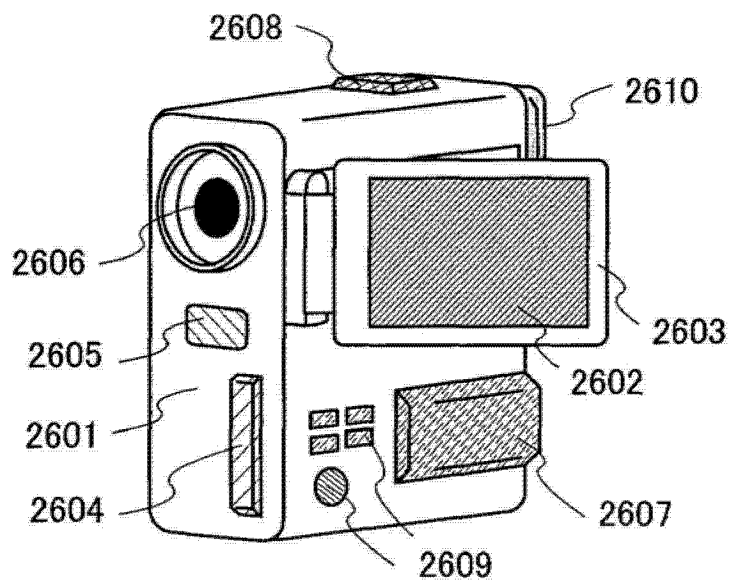


图 17B

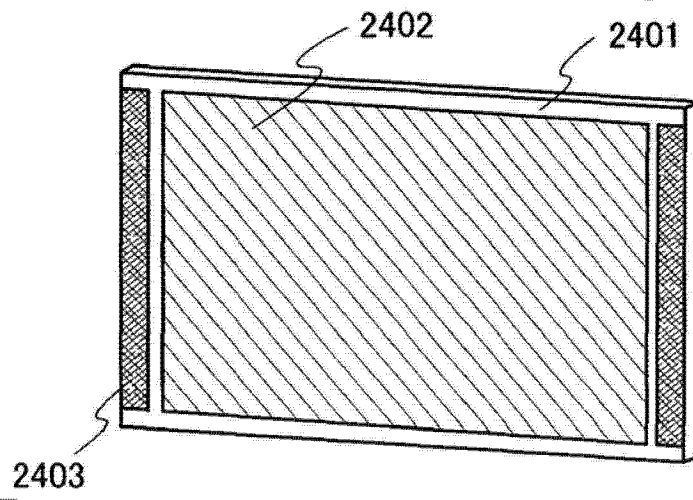


图 17C

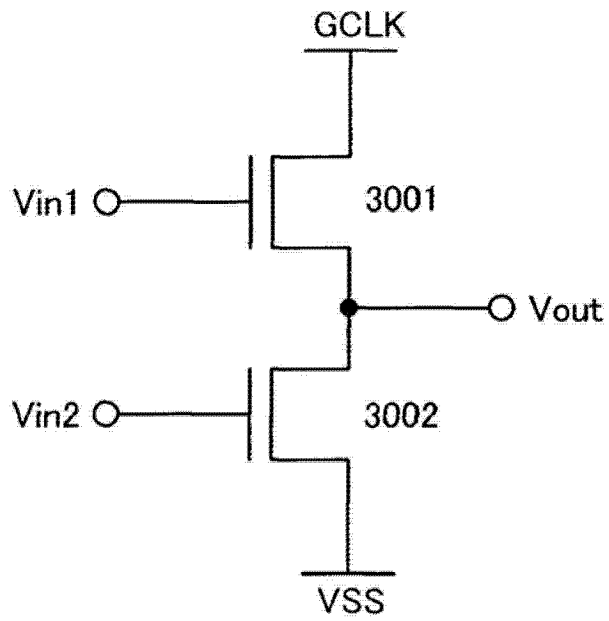


图 18A

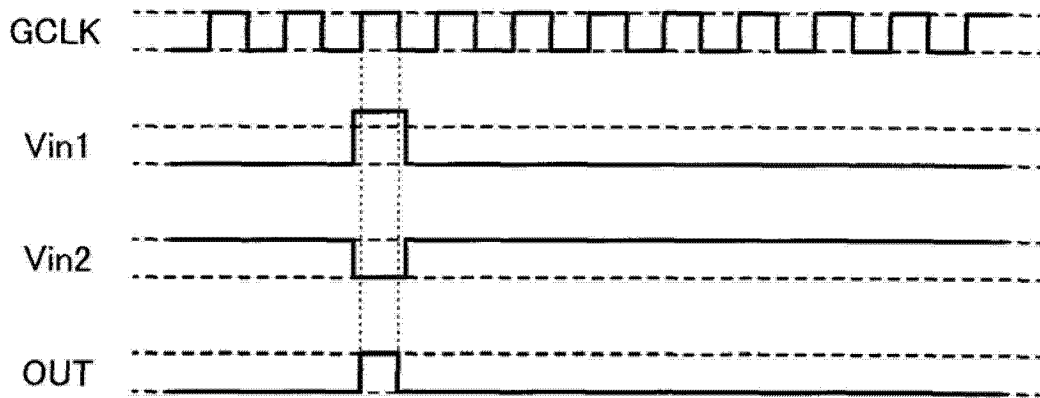


图 18B

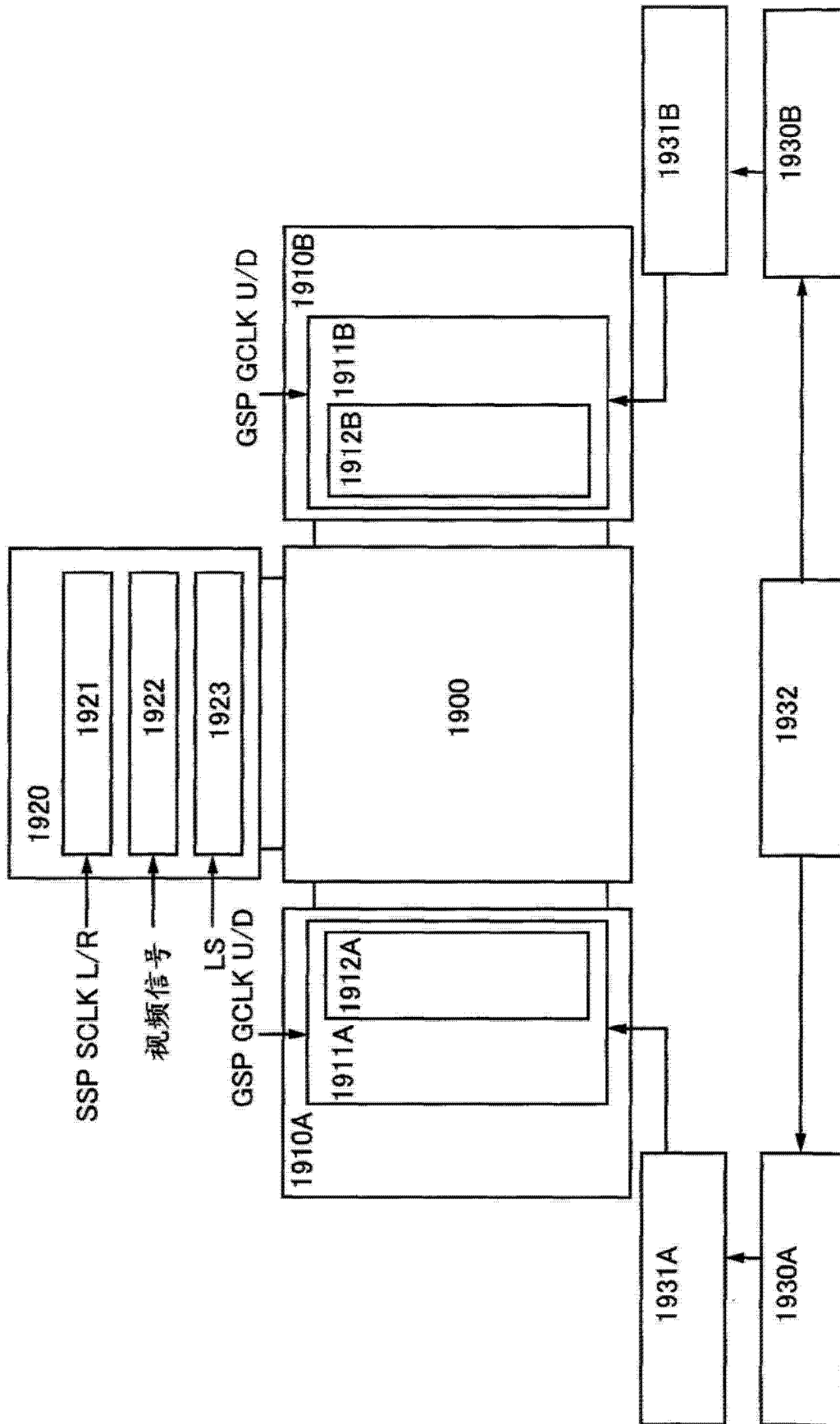


图 19

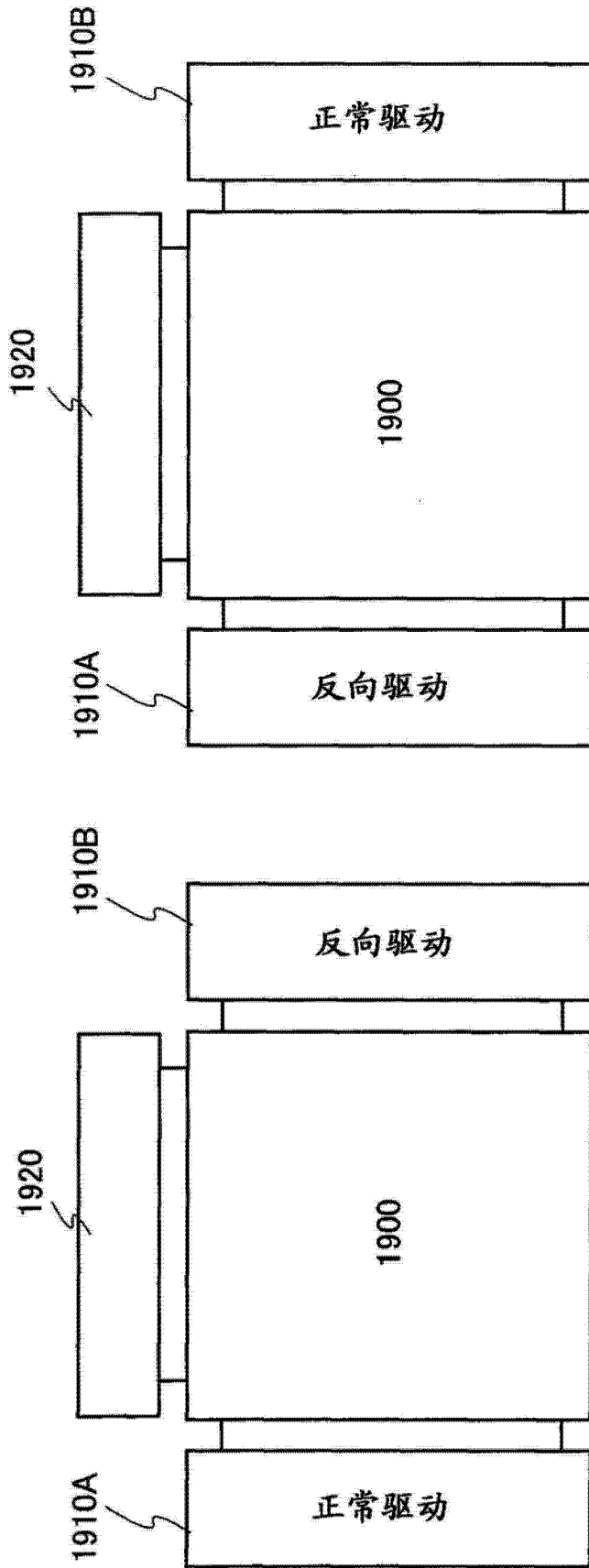


图 20A

图 20B

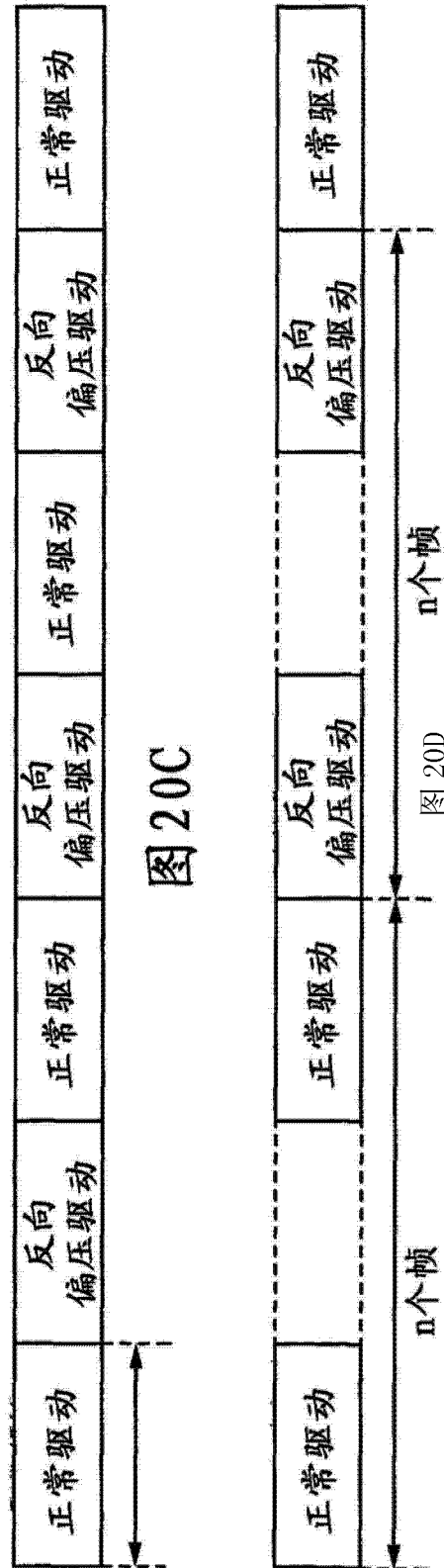


图 20C

图 20D

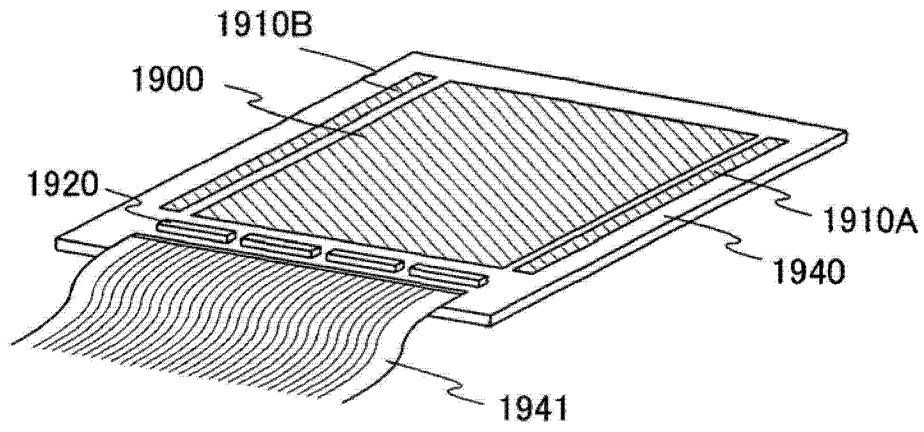


图 21A

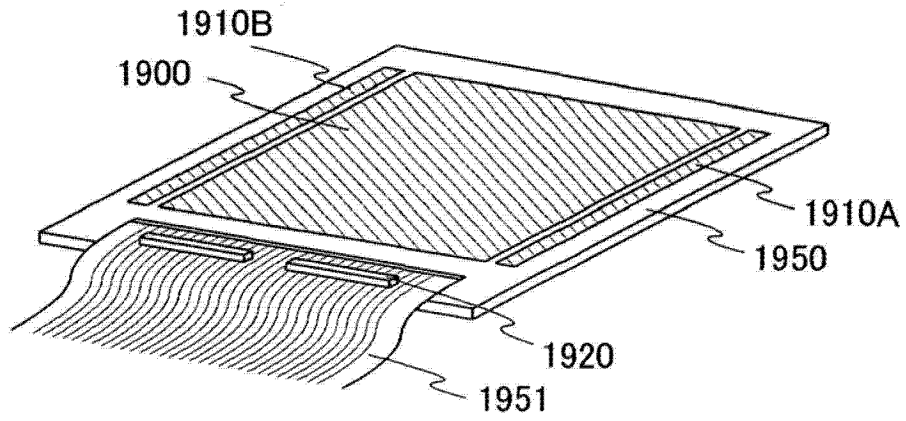


图 21B

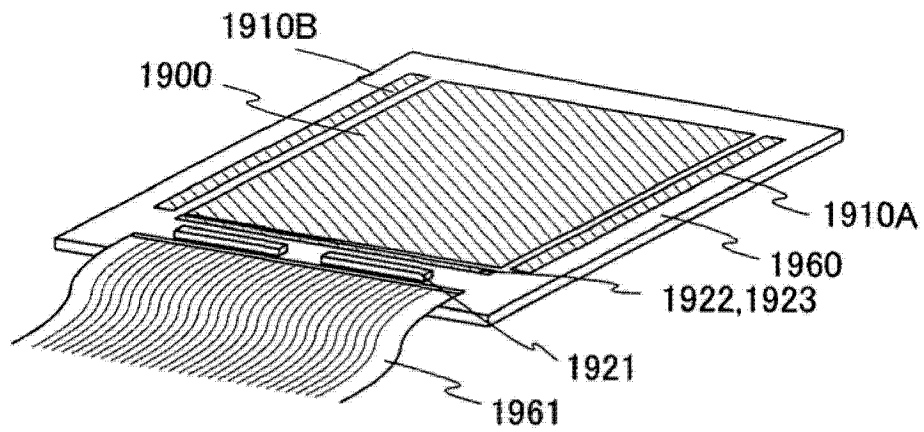


图 21C