



(21)申請案號：102114655

(22)申請日：中華民國 102 (2013) 年 04 月 24 日

(51)Int. Cl. : H01L29/786 (2006.01)

H01L21/28 (2006.01)

(71)申請人：友達光電股份有限公司 (中華民國) AU OPTRONICS CORP. (TW)

新竹市新竹科學工業園區力行二路 1 號

(72)發明人：奚鵬博 XI, PENG BO (TW) ; 陳鈺琪 CHEN, YU CHI (TW)

(74)代理人：吳豐任；戴俊彥

(56)參考文獻：

US 2012/0261671A1

US 2012/0305925A1

審查人員：王世賢

申請專利範圍項數：16 項 圖式數：19 共 53 頁

(54)名稱

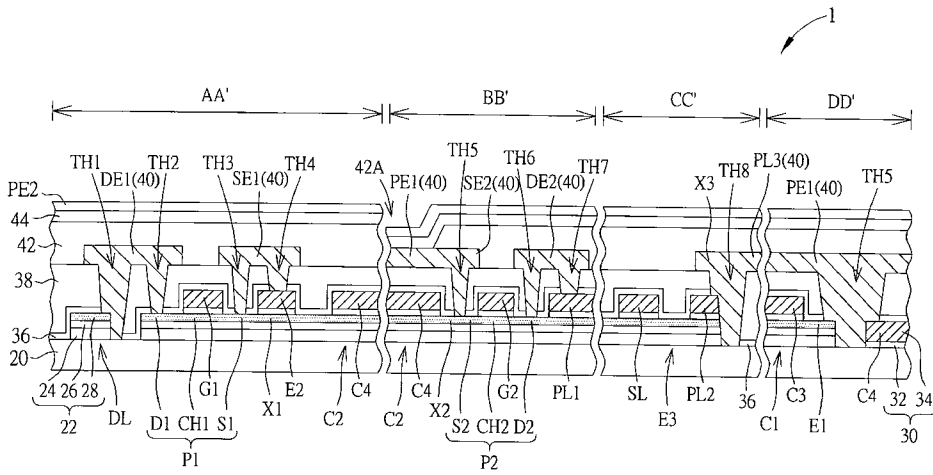
電激發光顯示面板及其製造方法

ELECTROLUMINESCENT DISPLAY PANEL AND METHOD OF FABRICATING THE SAME

(57)摘要

本發明提供一種電激發光顯示面板及其製造方法。電激發光顯示面板包括第一多層結構層、第二多層結構層、保護層以及第三圖案化導電層。第一多層結構層包括依序堆疊之第一圖案化導電層、第一圖案化絕緣層以及氧化物半導體層，且第一圖案化導電層、第一圖案化絕緣層與氧化物半導體層實質上具有相同之形狀。第二多層結構層包括第二圖案化導電層。保護層具有複數個接觸洞，其中部分接觸洞暴露出部分氧化物半導體層之頂面與側面，以及第一圖案化導電層之側面，且第三圖案化導電層經由接觸洞與氧化物半導體層以及第一圖案化導電層接觸。

An electroluminescent display panel and method of fabricating the same are provided. The electroluminescent display panel includes a first multiple-layered structural layer, a second multiple-layered structural layer, a passivation layer and a third patterned conductive layer. The first multiple-layered structural layer includes a first patterned conductive layer, a first patterned insulation layer and an oxide semiconductor layer, and the first patterned conductive layer, the first patterned insulation layer and the oxide semiconductor layer have substantially the same shape. The second multiple-layered structural layer includes a second patterned conductive layer. The passivation layer has a plurality of through holes, where a portion of the through holes expose the top surface and the lateral surface of the oxide semiconductor layer and the lateral surface of the first patterned conductive layer. The third patterned conductive layer is in contact with the oxide semiconductor layer and the first patterned conductive layer via the through holes.



第10圖

- 20 . . . 基板
- 22 . . . 第一多層結構層
- 24 . . . 第一圖案化導電層
- 26 . . . 第一圖案化絕緣層
- 28 . . . 氧化物半導體層
- DL . . . 資料線部
- C1 . . . 第一電容部
- C2 . . . 第二電容部
- P1 . . . 第一部分
- P2 . . . 第二部分
- X1 . . . 第一連接部
- X2 . . . 第二連接部
- E1 . . . 第一延伸部
- S1 . . . 第一源極區
- D1 . . . 第一汲極區
- CH1 . . . 第一通道區
- S2 . . . 第二源極區
- D2 . . . 第二汲極區
- CH2 . . . 第二通道區
- E3 . . . 第三延伸部
- 30 . . . 第二多層結構層
- 32 . . . 第二圖案化絕緣層
- 34 . . . 第二圖案化導電層
- SL . . . 掃描線部
- G1 . . . 第一閘極部
- G2 . . . 第二閘極部
- C3 . . . 第三電容部
- C4 . . . 第四電容部
- E2 . . . 第二延伸部

PL1 . . . 第一電源
線部

36 . . . 金屬層

38 . . . 保護層

TH1 . . . 第一接觸
洞

TH2 . . . 第二接觸
洞

TH3 . . . 第三接觸
洞

TH4 . . . 第四接觸
洞

TH5 . . . 第五接觸
洞

TH6 . . . 第六接觸
洞

TH7 . . . 第七接觸
洞

TH8 . . . 第八接觸
洞

40 . . . 第三圖案化
導電層

DE1 . . . 第一汲極

SE1 . . . 第一源極

PE1 . . . 第一電極
部

DE2 . . . 第二汲極

SE2 . . . 第二源極

X3 . . . 第三連接部

PL3 . . . 第三電源
線部

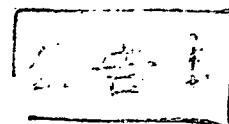
42 . . . 圖案化堤壩

42A . . . 第一開口

44 . . . 發光層

PE2 . . . 第二電極
部

1 . . . 電激發光顯示
面板



發明摘要

※ 申請案號：102114655

※ 申請日：102. 4. 24

※IPC 分類：H01L 29/1786 (2006.01)

【發明名稱】 電激發光顯示面板及其製造方法 H01L 21/28 (2006.01)

ELECTROLUMINESCENT DISPLAY PANEL AND METHOD

OF FABRICATING THE SAME

【中文】

本發明提供一種電激發光顯示面板及其製造方法。電激發光顯示面板包括第一多層結構層、第二多層結構層、保護層以及第三圖案化導電層。第一多層結構層包括依序堆疊之第一圖案化導電層、第一圖案化絕緣層以及氧化物半導體層，且第一圖案化導電層、第一圖案化絕緣層與氧化物半導體層實質上具有相同之形狀。第二多層結構層包括第二圖案化導電層。保護層具有複數個接觸洞，其中部分接觸洞暴露出部分氧化物半導體層之頂面與側面，以及第一圖案化導電層之側面，且第三圖案化導電層經由接觸洞與氧化物半導體層以及第一圖案化導電層接觸。

【英文】

An electroluminescent display panel and method of fabricating the same are provided. The electroluminescent display panel includes a first multiple-layered structural layer, a second multiple-layered structural layer, a passivation layer and a third patterned conductive layer. The first multiple-layered structural layer includes a first patterned conductive layer, a first patterned insulation layer and an oxide semiconductor layer, and the first patterned conductive layer, the first patterned insulation layer and the oxide semiconductor layer have substantially the same shape. The second multiple-layered structural layer includes a second patterned conductive layer. The passivation layer has a plurality of through holes, where a portion of the through holes expose the top surface and the lateral surface

of the oxide semiconductor layer and the lateral surface of the first patterned conductive layer. The third patterned conductive layer is in contact with the oxide semiconductor layer and the first patterned conductive layer via the through holes.

【代表圖】

【本案指定代表圖】：第（ 10 ）圖。

【本代表圖之符號簡單說明】：

20	基板
22	第一多層結構層
24	第一圖案化導電層
26	第一圖案化絕緣層
● 28	氧化物半導體層
DL	資料線部
C1	第一電容部
C2	第二電容部
P1	第一部分
P2	第二部分
X1	第一連接部
X2	第二連接部
● E1	第一延伸部
S1	第一源極區
D1	第一汲極區
CH1	第一通道區
S2	第二源極區
D2	第二汲極區
CH2	第二通道區
E3	第三延伸部
30	第二多層結構層

32	第二圖案化絕緣層
34	第二圖案化導電層
SL	掃描線部
G1	第一閘極部
G2	第二閘極部
C3	第三電容部
C4	第四電容部
E2	第二延伸部
PL1	第一電源線部
36	金屬層
38	保護層
TH1	第一接觸洞
TH2	第二接觸洞
TH3	第三接觸洞
TH4	第四接觸洞
TH5	第五接觸洞
TH6	第六接觸洞
TH7	第七接觸洞
TH8	第八接觸洞
40	第三圖案化導電層
DE1	第一汲極
SE1	第一源極
PE1	第一電極部
DE2	第二汲極
SE2	第二源極
X3	第三連接部

- PL3 第三電源線部
- 42 圖案化堤壩
- 42A 第一開口
- 44 發光層
- PE2 第二電極部
- 1 電激發光顯示面板

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

【發明名稱】 電激發光顯示面板及其製造方法

ELECTROLUMINESCENT DISPLAY PANEL AND METHOD
OF FABRICATING THE SAME

【技術領域】

【0001】 本發明係關於一種電激發光顯示面板及其製造方法，尤指一種具有較低寄生電容與製造成本之電激發光顯示面板以及可準確對位及簡化製程之電激發光顯示面板的製造方法。

【先前技術】

【0002】 電激發光顯示面板(electroluminescent display panel)由於具有不需彩色濾光片(color filter)、可自發光(不需背光模組)以及低耗電等特性，長久以來被期望可取代液晶顯示面板成為下一世代之顯示技術主流。然而，由於習知電激發光顯示面板受限於製造成本過高、寄生電容過大與製程複雜等問題，使得電激發光顯示面板仍無法普及。另外，習知大尺寸的電激發光顯示面板已逐漸使用氧化物半導體元件作為驅動元件，然而氧化物半導體層為透明膜層，在微影製程中無法準確對位，也使得電激發光顯示面板的良率無法進一步提升。

【發明內容】

【0003】 本發明之目的之一在於提供一種電激發光顯示面板及其製造方法，以使得氧化物半導體層在微影製程中可準確對位，並減少相鄰之導線之間的寄生電容，以及使開關薄膜電晶體元件與驅動薄膜電晶體元件的元件特性維持穩定。

【0004】 本發明之一實施例提供一種電激發光顯示面板，包含一基板以及

一或多個畫素結構。畫素結構設置於基板上，且畫素結構至少包括一第一多層結構層、一第二多層結構層、一保護層、一第三圖案化導電層、一發光層以及一第二電極部。第一多層結構層設置於基板上，其中第一多層結構層包括一第一圖案化導電層、一堆疊於第一圖案化導電層上之第一圖案化絕緣層以及一堆疊於第一圖案化絕緣層上之氧化物半導體層，且第一圖案化導電層、第一圖案化絕緣層與氧化物半導體層實質上具有相同之形狀。第一多層結構層至少具有一資料線部、一第一電容部、一第二電容部、一第一部分、一第二部分、一第一連接部、一第二連接部以及一第一延伸部。第一連接部位於第一部分與第二電容部之間且連接第一部分與第二電容部，第二連接部位於第二部分與第二電容部之間且連接第二部分與第二電容部，以及第一延伸部連接第一電容部，其中第一部分具有一第一源極區、一第一汲極區以及一位於第一源極區與第一汲極區間之第一通道區，以及第二部分具有一第二源極區、一第二汲極區以及一位於第二源極區與第二汲極區間之第二通道區。第二多層結構層設置於第一多層結構層上，其中第二多層結構層包括一第二圖案化絕緣層、以及一堆疊於第二圖案化絕緣層上之第二圖案化導電層，且第二圖案化絕緣層以及第二圖案化導電層實質上具有相同之形狀。第二多層結構層至少具有一掃描線部、一第一閘極部、一第二閘極部、一第三電容部、一第四電容部、一第二延伸部以及一第一電源線部。第一閘極部連接掃描線部且延伸至第一部分，第二閘極部連接第三電容部且延伸至第二部分，第三電容部堆疊於第一電容部上，第四電容部堆疊於第二電容部上，以及第二延伸部連接第三電容部且延伸至第一連接部。保護層設置且覆蓋於第一多層結構層、第二多層結構層以及基板上。保護層具有一暴露出資料線部之部份頂面與部份側面之第一接觸洞、一暴露出部份第一部分之汲極區之第二接觸洞、一暴露出部份第一部分之源極區之第三接觸洞、一暴露出部份第二延伸部之第四接觸洞、至少一分別暴露出部份第二部分之第二源極區、部份第四電容部與部份第一延伸部之第五接觸洞、一暴露出部份第二部分之該

第二汲極區之第六接觸洞、以及一暴露出部份第一電源線部之第七接觸洞。第三圖案化導電層設置於保護層上。第三圖案化導電層具有一第一汲極、第一源極、一第一電極部、一第二汲極以及一第二源極，其中第一汲極經由第一接觸洞與資料線部接觸以及第二接觸洞與第一部分之第一汲極區接觸，第一源極經由第三接觸洞與第一部分之第一源極區接觸以及第四接觸洞與第二延伸部接觸，第一電極部設置於第三電容部及第四電容部上並與第二源極連接，第二源極經由第五接觸洞分別接觸第二部分之第二源極區、第四電容部以及第一延伸部，以及第二汲極經由第六接觸洞與第七接觸洞分別接觸第二部分之第二汲極區與第一電源線部。發光層設置於第一電極部上。第二電極部設置於發光層上。

【0005】 本發明之另一實施例提供一種電激發光顯示面板之製造方法，包含提供一基板，以及於基板上形成一或多個畫素結構。形成畫素結構之方法至少包括下列步驟。於基板上形成一第一多層結構層，第一多層結構層包括一第一圖案化導電層、一堆疊於第一圖案化導電層上之第一圖案化絕緣層以及一堆疊於第一圖案化絕緣層上之氧化物半導體層，且第一圖案化導電層、第一圖案化絕緣層與氧化物半導體層實質上具有相同之形狀。第一多層結構層至少具有一資料線部、一第一電容部、一第二電容部、一第一部分、一第二部分、一第一連接部、一第二連接部以及一第一延伸部。第一連接部位於第一部分與第二電容部之間且連接第一部分與第二電容部，第二連接部位於第二部分與第二電容部之間且連接第二部分與第二電容部，以及第一延伸部連接第一電容部。第一部分具有一第一源極區、一第一汲極區以及一位於第一源極區與第一汲極區間之第一通道區，以及第二部分具有一第二源極區、一第二汲極區以及一位於第二源極區與第二汲極區間之第二通道區。於第一多層結構層上形成一第二多層結構層，第二多層結構層包括一第二圖案化絕緣層、以及一堆疊於第二圖案化絕緣層上之第二圖案化導電層，且第二圖案

化絕緣層以及第二圖案化導電層實質上具有相同之形狀。第二多層結構層至少具有一掃描線部、一第一閘極部、一第二閘極部、一第三電容部、一第四電容部、一第二延伸部以及一第一電源線部，其中第一閘極部連接掃描線部且延伸至第一部分，第二閘極部連接第三電容部且延伸至第二部分，第三電容部堆疊於第一電容部上，第四電容部堆疊於第二電容部上，以及第二延伸部連接第三電容部且延伸至第一連接部。於第一多層結構層、第二多層結構層以及基板上形成一保護層。保護層具有一暴露出資料線部之部份頂面與部份側面之第一接觸洞、一暴露出部份第一部分之第一汲極區之第二接觸洞、一暴露出部份第一部分之第一源極區之第三接觸洞、一暴露出部份第二延伸部之第四接觸洞、一分別暴露出部份第二部分之第二源極區、部份第四電容部與部份第一延伸部之第五接觸洞、一暴露出部份第二部分之第二汲極區之第六接觸洞、以及一暴露出部份第一電源線部之第七接觸洞。於保護層上形成一第三圖案化導電層。第三圖案化導電層具有一第一汲極、第一源極、一第一電極部、一第二汲極以及一第二源極，其中第一汲極經由第一接觸洞與資料線部接觸以及第二接觸洞與第一部分之第一汲極區接觸，第一源極經由第三接觸洞與第一部分之第一源極區接觸以及第四接觸洞與第二延伸部接觸，第一電極部設置於第三電容部及第四電容部上並與第二源極連接，第二源極經由第五接觸洞分別接觸第二部分之第二源極區、第四電容部以及第一延伸部，以及第二汲極經由第六接觸洞與第七接觸洞分別接觸第二部分之第二汲極區與第一電源線部。於第一電極部上形成一發光層。於發光層上形成一第二電極部。

【圖式簡單說明】

【0006】

第 1 圖繪示了本發明之顯示面板的製造方法的流程圖。

第 2 圖至第 10 圖繪示了本發明之第一實施例之電激發光顯示面板的製造方法

的示意圖。

第 11 圖至第 19 圖繪示了本發明之第二實施例之電激發光顯示面板的製造方法的示意圖。

【實施方式】

【0007】 為使熟習本發明所屬技術領域之一般技藝者能更進一步了解本發明，下文特列舉本發明之較佳實施例，並配合所附圖式，詳細說明本發明的構成內容及所欲達成之功效。

【0008】 請參考第 1 圖。第 1 圖繪示了本發明之顯示面板的製造方法的流程圖。如第 1 圖所示，本發明之顯示面板的製造方法包括下列步驟：

【0009】 步驟 2：提供一基板；

【0010】 步驟 4：於基板上形成一第一多層結構層，第一多層結構層包括一第一圖案化導電層、一堆疊於第一圖案化導電層上之第一圖案化絕緣層以及一堆疊於第一圖案化絕緣層上之氧化物半導體層，且第一圖案化導電層、第一圖案化絕緣層與氧化物半導體層實質上具有相同之形狀；其中，各相關元件及連接關係，請查閱下述詳細內容；

【0011】 步驟 6：於第一多層結構層上形成一第二多層結構層，第二多層結構層包括一第二圖案化絕緣層、以及一堆疊於第二圖案化絕緣層上之第二圖案化導電層，且第二圖案化絕緣層以及第二圖案化導電層實質上具有相同之形狀；其中，各相關元件及連接關係，請查閱下述詳細內容；

【0012】 步驟 8：於第一多層結構層、第二多層結構層以及基板上形成一保護層，其中保護層具有複數個接觸洞，且部分接觸洞暴露出氧化物半導體層之頂面與側面，以及第一圖案化導電層之側面；其中，各相關元件及連接關係，請查閱下述詳細內容；以及

【0013】 步驟 10：於保護層上形成一第三圖案化導電層，第三圖案化導電

層具有一第一汲極、第一源極、一第一電極部、一第二汲極以及一第二源極；其中，各相關元件及連接關係，請查閱下述詳細內容；

【0014】 步驟 12：於保護層上形成一發光層；以及

【0015】 步驟 14：於發光層上形成一第二電極部。

【0016】 本發明之顯示面板的製造方法可用以製造各種類型之顯示面板。下文之各實施例係以電激發光顯示面板例如有機發光二極體(OLED)顯示面板的製造方法為例，但不以此為限。

【0017】 請參考第 2 圖至第 10 圖。第 2 圖至第 10 圖繪示了本發明之第一實施例之電激發光顯示面板的製造方法的示意圖，其中第 2 圖、第 4 圖、第 6 圖以及第 8 圖係為上視示意圖，而第 3 圖、第 5 圖、第 7 圖、第 9 圖以及第 10 圖係沿第 2 圖、第 4 圖、第 6 圖以及第 8 圖之剖線 A-A'、B-B'、C-C' 以及 D-D' 所繪示之剖面示意圖。如第 2 圖與第 3 圖所示，首先提供一基板 20。基板 20 可包括硬式基板例如玻璃基板或可撓式基板例如塑膠基板，但不以此為限。接著，於基板 20 上形成一或多個畫素結構。本實施例之圖式係以形成單一個畫素結構為範例來說明。形成畫素結構之方法至少包括下列步驟。於基板 20 上形成一第一多層結構層 22。第一多層結構層 22 包括一第一圖案化導電層 24、一堆疊於第一圖案化導電層 24 上之第一圖案化絕緣層 26 以及一堆疊於第一圖案化絕緣層 26 上之氧化物半導體層 28。第一多層結構層 22 至少具有一資料線部 DL、一第一電容部 C1、一第二電容部 C2、一第一部分 P1、一第二部分 P2、一第一連接部 X1、一第二連接部 X2 以及一第一延伸部 E1。第一連接部 X1 位於第一部分 P1 與第二電容部 C2 之間且連接第一部分 P1 與第二電容部 C2，第二連接部 X2 位於第二部分 P2 與第二電容部 C2 之間且連接第二部分 P2 與第二電容部 C2，以及第一延伸部 E1 連接第一電容部 C1。此外，第一部分 P1 具有一第一源極區 S1、一第一汲極區 D1 以及一位

於第一源極區 S1 與第一汲極區 D1 間之第一通道區 CH1，且第二部分 P2 具有一第二源極區 S2、一第二汲極區 D2 以及一位於第二源極區 S2 與第二汲極區 D2 間之第二通道區 CH2。此外，第一多層結構層 22 選擇性地更可包含一第三延伸部 E3，連接第一連接部 X1 與第二電容部 C2。在本實施例中，第一圖案化導電層 24 可為單層或多層結構，且其包括不透明圖案化導電材料可為金屬例如金(gold)、銀(silver)、銅(copper)、鋁(aluminum)、鈦(titanium)、鉬(molybdenum)、鈮(niobium)之其中至少一者，或上述材料之合金，或上述材料的氮化物，或上述氧化物，或上述材料的氮氧化物，或上述材料的有機導電化合物，但不以此為限。第一圖案化絕緣層 26 可為單層或多層結構，且其可包括無機絕緣材料例如氧化矽、氮化矽或氮氧化矽之至少一者或其它合適的材料，或有機絕緣材料例如光阻、苯並環丁烯(benzocyclobutene, BCB)、聚甲基丙烯酸甲酯(polymethylmethacrylate, PMMA)、聚醯亞胺(polyimide, PI)其中至少一種或其他合適的材料。氧化物半導體層 28 可為單層或多層結構，且其材料較佳包括氧化銦鎵鋅(indium gallium zinc oxide, IGZO)，但不以此為限。氧化物半導體層 28 之材料亦可包括例如氧化銦鋅錫(indium zinc tin oxide, IZTO)、氧化銦鋁鋅(indium aluminum zinc oxide, IAZO)、氧化銦鎵錫(indium gallium tin oxide, IGTO)、氧化鋁鋅(aluminum zinc oxide, AZO)、氧化銻錫(antimony tin oxide, ATO)、氧化鎵鋅(gallium zinc oxide, GZO)或其它氧化物半導體材料。在本實施例中，第一圖案化導電層 24、第一圖案化絕緣層 26 以及氧化物半導體層 28 係使用同一道微影暨蝕刻製程(photo and etching process, PEP)定義出圖案，因此第一圖案化導電層 24、第一圖案化絕緣層 26 與氧化物半導體層 28 實質上具有相同之形狀，例如:上述元件投影至一平面上時，上述元件實質上具有相同的輪廓。本實施例之第一圖案化導電層 24 為不透明圖案化導電層，在微影製程中可作為對位圖案之用，而使得微影機台可進行準確對位。

【0018】 如第 4 圖與第 5 圖所示，接著於第一多層結構層 22 上形成一第二多層結構層 30。第二多層結構層 30 包括一第二圖案化絕緣層 32 以及一堆疊於第二圖案化絕緣層 30 上之第二圖案化導電層 34。第二多層結構層 30 至少具有一掃描線部 SL、一第一閘極部 G1、第二閘極部 G2、一第三電容部 C3、一第四電容部 C4、一第二延伸部 E2 以及一第一電源線部 PL1。第一閘極部 G1 連接掃描線部 SL 並延伸至第一部分 P1，且第一閘極部 G1 實質上係對應第一通道區 CH1。第二閘極部 G2 連接第三電容部 C3 且延伸至第二部分 P2，且第二閘極部 G2 實質上係對應第二通道區 CH2。第三電容部 C3 堆疊於第一電容部 C1 上，且第一電容部 C1 與第三電容部 C3 構成一儲存電容(或稱為第一儲存電容)。第四電容部 C4 堆疊於第二電容部 C2 上，且第二電容部 C2 與第四電容部 C4 構成另一儲存電容(或稱為第二儲存電容)。第二延伸部 E2 連接第三電容部 C3 且延伸至第一連接部 X1。第二多層結構層 30 可選擇性地更可包含一第二電源線部 PL2，其中第二電源線部 PL2 與第一電源線部 PL1 之電壓係不相同。舉例而言，第一電源線部 PL1 具有一驅動電壓，而第二電源線部 PL2 具有一參考電壓，其可為一固定電壓例如約 0 伏特或小於 0 伏特，或第二電源線部 PL2 亦可接地。第一多層結構層 22 之第三延伸部 E3 可延伸至第二電源線部 PL2 並與第二電源線部 PL2 部份重疊。第二圖案化絕緣層 32 可為單層或多層結構，且其可包括無機絕緣材料例如氧化矽、氮化矽或氮氧化矽之至少一者或其它合適的材料，或有機絕緣材料例如光阻、苯並環丁烯 (benzocyclobutene, BCB)、聚甲基丙烯酸甲酯(polymethylmethacrylate, PMMA)、聚醯亞胺(polyimide, PI)其中至少一種或其他合適的材料。第二圖案化導電層 34 可為單層或多層結構，且其包括不透明圖案化導電材料可為金屬例如金、銀、銅、鋁、鈦、鉬、鈮之其中至少一者，或上述材料之合金，或上述材料的氮化物，或上述氧化物，或上述材料的氮氧化物，或上述材料的有機導電化合物，但不以此為限。在本實施例中，第二圖案化絕緣層 32 以及第二圖案化導電層 34 係使用同一道微影暨蝕刻製程定義出圖案，因此第二圖

案化絕緣層 32 以及第二圖案化導電層 34 實質上具有相同之形狀，例如：上述元件投影至一平面上時，上述元件實質上具有相同的輪廓。

【0019】 在本實施例中，第二多層結構層 30 係覆蓋部分之第一多層結構層 22，並暴露出部分之第一多層結構層 22。舉例而言，第二多層結構層 30 暴露出第一多層結構層 22 之資料線部 DL 的一部份、第一源極區 S1、第一汲極區 D1、第二源極區 S2、第二汲極區 D2、第一連接部 X1 的一部份、第一延伸部 E1 以及第三延伸部 E3 的一部份。為了提升上述部分的導電性，本發明之方法可選擇性地進一步包括對第二多層結構層 30 所暴露出之第一多層結構層 22 進行導電性提升處理。如第 5 圖所示，本實施例之導電性提升處理可包括下列步驟。於基板 20、第一多層結構層 22 與第二多層結構層 30 上形成一金屬層 36(第 4 圖未示)，其中金屬層 36 係與部分之基板 20、第二多層結構層 30 以及第二多層結構層 30 所暴露出之第一多層結構層 22 之氧化物半導體層 28 的一部份接觸。接著，對金屬層 36 進行一退火製程。在退火製程中，金屬層 36 會與通入的氧氣作用而形成金屬氧化物層，此外，金屬層 36 也會自氧化物半導體層 28 獲取氧原子而使得與金屬層 36 接觸之氧化物半導體層 28 的氧含量下降。由於低氧含量的氧化物半導體的導電性會高於高氧含量的氧化物半導體的導電性，因此上述製程可以有效提升第二多層結構層 30 所暴露出氧化物半導體層 28 的導電性。也就是說，第二多層結構層 30 所暴露出第一多層結構層 22 之資料線部 DL 的一部份、第一源極區 S1、第一汲極區 D1、第二源極區 S2、第二汲極區 D2、第一連接部 X1 的一部份、第一延伸部 E1 以及第三延伸部 E3 的一部份之導電性會高於第二多層結構層 30 所覆蓋之第一多層結構層 22 的導電性。上述導電性提升處理為自行對準(self aligned)製程，因此不需使用額外的遮罩，不會增加製造成本。此外，金屬氧化物層對於其覆蓋的元件亦有良好的保護效果。在本實施例中，金屬層 36 可包括例如一鋁層，但不以此為限。舉例而言，在材料的選擇上，金屬層 36 所

選用的材料的陰電性應高於氧化物半導體層 28 所含之金屬的陰電性。本發明之導電性提升處理並不上述實施例為限。舉例而言，導電性提升處理可包括利用離子植入製程對第二多層結構層 30 所暴露出之氧化物半導體層 28 進行摻雜、利用熱製程改變第二多層結構層 30 所暴露出之氧化物半導體層 28 的晶格排列，或利用雷射光束照射第二多層結構層 30 所暴露出之氧化物半導體層 28 等，以提升資料線部 DL 的一部份、第一源極區 S1、第一汲極區 D1、第二源極區 S2、第二汲極區 D2、第一連接部 X1 的一部份、第一延伸部 E1 以及第三延伸部 E3 的一部份之導電性。

● **【0020】** 如第 6 圖與第 7 圖所示，接著形成一保護層 38，覆蓋第一多層結構層 22、第二多層結構層 30 以及基板 20。保護層 38 具有一第一接觸洞 TH1，較佳地，對應資料線部 DL 之部份頂面與部份側面、一第二接觸洞 TH2 對應部份第一部分 P1 之第一汲極區 D1、一第三接觸洞 TH3 對應部份第一部分 P1 之第一源極區 S1、一第四接觸洞 TH4 對應部份第二延伸部 E2、一第五接觸洞 TH5 對應部份第二部分 P2 之第二源極區 S2、部份第四電容部 C4 與部份第一延伸部 E1、一第六接觸洞 TH6 對應部份第二部分 P2 之第二汲極區 D2、以及一第七接觸洞 TH7 對應部份第一電源線部 PL1。另外，保護層 38 更可具有一第八接觸洞 TH8 對應部份第二電源線部 PL2 與部份第三延伸部 E3。在本實施例中，保護層 38 可為一平坦層，其具有平坦之頂面。保護層 38 可為一單層結構或多層結構，且其材料可為有機絕緣材料，例如感光材料、苯並環丁烯(benzocyclobutene, BCB)、聚甲基丙烯酸甲酯(polymethylmethacrylate, PMMA)、聚醯亞胺(polyimide, PI)、壓克力、環氧樹脂其中至少一種或其他合適的材料，或無機絕緣材料例如氧化矽、氮化矽或氮氧化矽，或是其他合適的材料。在本實施例中，保護層 38 之材料可以感光材料為範例，其可利用曝光顯影製程形成上述接觸洞。接著，進行一蝕刻製程例如乾蝕刻製程去除上述接觸洞所暴露出之金屬層 36，藉此第一接觸洞 TH1 較佳地會暴露出資料線

部 DL 之部份頂面與部份側面、第二接觸洞 TH2 會暴露出部份第一部分 P1 之第一汲極區 D1、第三接觸洞 TH3 會暴露出部份第一部分 P1 之第一源極區 S1、第四接觸洞 TH4 會暴露出部份第二延伸部 E2、第五接觸洞 TH5 會暴露出部份第二部分 P2 之第二源極區 S2、部份第四電容部 C4 與部份第一延伸部 E1、第六接觸洞 TH6 會暴露出部份第二部分 P2 之第二汲極區 D2、第七接觸洞 TH7 會暴露出部份第一電源線部 PL1，以及第八接觸洞 TH8 會暴露出部份第二電源線部 PL2 與部份第三延伸部 E3。在本實施例中，一部分的接觸洞例如第二接觸洞 TH2、第三接觸洞 TH3、第四接觸洞 TH4、第六接觸洞 TH6 以及第七接觸洞 TH7 係與欲暴露出之導線的位置完全重疊，亦即僅暴露出欲暴露出之導線的頂面，而另一部分的接觸洞例如第一接觸洞 TH1、第五接觸洞 TH5 以及第八接觸洞 TH8 其中至少一者的位置係與欲暴露出之導線的位置並非完全重疊，而是具有位置偏差。精確地說，較佳地，第一接觸洞 TH1 的一部分涵蓋資料線部 DL 的頂面，而另一部分則未涵蓋資料線部 DL 的頂面，因此第一接觸洞 TH1 可暴露出資料線部 DL 之部份頂面與部份側面。本實施例之資料線部 DL 為由第一圖案化導電層 24、第一圖案化絕緣層 26 與氧化物半導體層 28 所堆疊出的三層結構，而第一接觸洞 TH1 與資料線部 DL 的偏移設計可以利用單一道蝕刻製程同時暴露出氧化物半導體層 28 的頂面與側面以及第一圖案化導電層 24 之側面，藉此後續形成的第一汲極可經由第一接觸洞 TH1 同時與第一圖案化導電層 24 以及氧化物半導體層 28 電性連接。同理，第五接觸洞 TH5 暴露出第一延伸部 E1 的部份頂面與部份側面，也就是暴露出氧化物半導體層 28 的頂面與側面以及第一圖案化導電層 24 之側面，藉此後續形成的第二源極可經由第五接觸洞 TH5 同時與第一圖案化導電層 24 以及氧化物半導體層 28 電性連接。此外，第八接觸洞 TH8 暴露出第二電源線部 PL2 與第三延伸部 E3 的部份側面，也就是暴露出第二圖案化導電層 34 之頂面、氧化物半導體層 28 的側面以及第一圖案化導電層 24 之側面，藉此後續形成的第三連接部可經由第八接觸洞 TH8 同時與第二圖案化導電層 34、第

一圖案化導電層 24 以及氧化物半導體層 28 電性連接。另外，在本實施例中，第五接觸洞 TH5 可以是單一個接觸洞，同時暴露出第二源極區 S2、部份第四電容部 C4 與部份第一延伸部 E1，而在一變化實施例中，第五接觸洞 TH5 可以是複數個接觸洞，分別暴露出第二源極區 S2、部份第四電容部 C4 與部份第一延伸部 E1。

【0021】 如第 8 圖與第 9 圖所示，隨後於保護層 38 上形成一第三圖案化導電層 40。第三圖案化導電層 40 具有一第一汲極 DE1、第一源極 SE1、一第一電極部 PE1、一第二汲極 DE2 以及一第二源極 SE2。第一汲極 DE1 經由第一接觸洞 TH1 與資料線部 DL 接觸以及第二接觸洞 TH2 與第一部分 P1 之第一汲極區 D1 接觸，第一源極 SE1 經由第三接觸洞 TH3 與第一部分 P1 之第一源極區 S1 接觸以及第四接觸洞 TH4 與第二延伸部 E2 接觸，第一電極部 PE1 設置於第三電容部 C3 及第四電容部 C4 上並與第二源極 SE2 連接，第二源極 SE2 經由第五接觸洞 TH5 分別接觸第二部分 P2 之第二源極區 S2、第四電容部 C4 以及第一延伸部 E1，以及第二汲極 DE2 經由第六接觸洞 TH6 與第七接觸洞 TH7 分別接觸第二部分 P2 之第二汲極區 D2 與第一電源線部 PL1。第一閘極部 G1、第一通道區 CH1、位於第一通道區 CH1 下方的第一圖案化導電層 24(作為基極(base electrode))、第一汲極 DE1 以及第一源極 SE1 構成一四端點薄膜電晶體元件，作為開關薄膜電晶體元件；第二閘極部 G2、第二通道區 CH2、位於第二通道區 CH2 下方的第一圖案化導電層 24(作為基極)、第二汲極 DE2 以及第二源極 SE2 構成另一四端點薄膜電晶體元件，作為驅動薄膜電晶體元件。此外，在本實施例中，第三圖案化導電層 40 可選擇性地更具有第三連接部 X3，其中第三連接部 X3 經由第八接觸洞 TH8 接觸第二電源線部 PL2 與第三延伸部 E3。也就是說，第三連接部 X3 可經由第八接觸洞 TH8 將第二電源線部 PL2 與第一圖案化導電層 24 電性連接，使得位於第一通道區 CH1 下方的第一圖案化導電層 24 以及位於第二通道區 CH2 下方的第

一圖案化導電層 24 經由第三連接部 X3 與第三延伸部 E3 而與第二電源線部 PL2 電性連接。藉由第二電源線部 PL2 所提供的參考電壓，可以使開關薄膜電晶體元件與驅動薄膜電晶體元件的元件特性例如起始電壓(threshold voltage)維持穩定。第三圖案化導電層 40 更可具有一第三電源線部 PL3，其中第三電源線部 PL3 與第三連接部 X3 連接，藉此第三電源線部 PL3 可經由第三連接部 X3 與第二電源線部 PL2 電性連接而傳遞參考電壓。第三電源線部 PL3 較佳可具有一網格(mesh)結構，藉此可具有較低的電阻而具有較佳的穩壓效果，但不以此為限。於其它實施例，第三電源線部 PL3 也可不是網格結構，但電阻會較高些且穩壓效果仍在可接受的設計範圍內。第三圖案化導電層 40 可為一單層或多層結構，且其可包括不透明圖案化導電材料可為金屬例如金、銀、銅、鋁、鈦、鉬、鈮之其中至少一者，或上述材料之合金，或上述材料的氮化物，或上述氧化物，或上述材料的氮氧化物，或上述材料的有機導電化合物，但不以此為限。

【0022】 如第 10 圖所示，可選擇性地接著於第三圖案化導電層 40 上設置一圖案化堤壩(bank 或稱為 wall, barrier rib)42，其中圖案化堤壩 42 具有至少一第一開口 42A，暴露出第一電極部 PE1。也就是說，圖案化堤壩 42 至少會設置於資料線部 DL 與掃描線部 SL 上。於其它實施例中，也可不形成圖案化堤壩 42。隨後，於第一電極部 PE1 上形成一發光層 44，以及於發光層 44 上形成一第二電極部 PE2，以製作出本實施例之電激發光顯示面板 1。發光層 44 可受第一電極部 PE1 與第二電極部 PE2 的驅動而發光。發光層 44 可包括一電激發光層，例如有機發光層，且其可視所欲產生之光線的顏色而為紅光發光層、綠光發光層、藍光發光層、黃光發光層、白光發光層或可發出其它顏色之發光層。第二電極部 PE2 較佳係為透明電極，例如氧化銦錫(ITO)電極，則電激發光顯示面板 1 可稱為頂發光型(top emission)電激發光顯示面板，但不以此為限。於其它實施例，第一電極部 PE1 也可為透明電極，而第二電

極部 PE2 為不透明電極，則電激發光顯示面板 1 可稱為底發光型(bottom emission)電激發光顯示面板或者是第一電極部 PE1 與第二電極部 PE2 為透明電極，則電激發光顯示面板 1 可稱為雙面發光型電激發光顯示面板。第一電極部 PE1、第二電極部 PE2 與發光層 44 構成一電激發光元件，且第一電極部 PE1 與第二電極部 PE2 係分別作為陽極與陰極之其中一者。另外，發光層 44 分別與第一電極部 PE1 及第二電極部 PE2 之間可依設計而設置其它膜層例如：電洞注入層、電洞傳輸層、電子注入層、電子傳輸層、電洞阻擋層、電子阻擋層、連接層或其它合適的膜層其中至少一者。

● **【0023】** 本實施例之電激發光顯示面板之製造方法係利用第一圖案化導電層 24 製作資料線部 DL、利用第二圖案化導電層 34 製作掃描線部 SL、第一電源線部 PL1 與第二電源線部 PL2，以及利用第三圖案化導電層 40 製作第三電源線部 PL3，因此在圖案化製程上具有較大的寬容度而可提高開口率。再者，第一圖案化導電層 24 為不透明圖案化導電層，在微影製程中可作為對位圖案之用，而使得微影機台可進行準確對位。此外，由於相鄰的資料線部 DL 與縱向的第三電源線部 PL3 之間會產生側向寄生電容，而本實施例之資料線部 DL 與第三電源線部 PL3 係由不同層的圖案化導電層所構成，因此可以減少相鄰的資料線部 DL 與縱向的第三電源線部 PL3 之間的側向寄生電容。另外，在本實施例中，由於位於開關薄膜電晶體元件之第一通道區 CH1 下方的第一圖案化導電層 24 以及位於驅動薄膜電晶體元件之第二通道區 CH2 下方的第一圖案化導電層 24 可經由第三連接部 X3 與第三延伸部 E3 與第二電源線部 PL2 電性連接。藉由第二電源線部 PL2 所提供的參考電壓，可以使開關薄膜電晶體元件與驅動薄膜電晶體元件的元件特性維持穩定。

● **【0024】** 本發明之電激發光顯示面板及其製造方法並不以上述實施例為限。下文將依序介紹本發明之其它實施例之電激發光顯示面板及其製造方

法，且為了便於比較各實施例之相異處並簡化說明，在下文之各實施例中使用相同的符號標注相同的元件，且主要針對各實施例之相異處進行說明，而不再對重覆部分進行贅述。

【0025】 請參考第 11 圖至第 19 圖。第 11 圖至第 19 圖繪示了本發明之第二實施例之電激發光顯示面板的製造方法的示意圖，其中第 11 圖、第 13 圖、第 15 圖以及第 17 圖係為上視示意圖，而第 12 圖、第 14 圖、第 16 圖、第 18 圖以及第 19 圖係沿第 11 圖、第 13 圖、第 15 圖以及第 17 圖之剖線 E-E'、F-F'、G-G' 以及 H-H' 所繪示之剖面示意圖。如第 11 圖與第 12 圖所示，首先提供一基板 20。接著於基板 20 上形成一第一多層結構層 22。第一多層結構層 22 包括一第一圖案化導電層 24、一堆疊於第一圖案化導電層 24 上之第一圖案化絕緣層 26 以及一堆疊於第一圖案化絕緣層 26 上之氧化物半導體層 28。第一多層結構層 22 至少具有一資料線部 DL、一第一電容部 C1、一第二電容部 C2、一第一部分 P1、一第二部分 P2、一第一連接部 X1、一第二連接部 X2 以及一第一延伸部 E1。第一連接部 X1 位於第一部分 P1 與第二電容部 C2 之間且連接第一部分 P1 與第二電容部 C2，第二連接部 X2 位於第二部分 P2 與第二電容部 C2 之間且連接第二部分 P2 與第二電容部 C2，以及第一延伸部 E1 連接第一電容部 C1。此外，第一部分 P1 具有一第一源極區 S1、一第一汲極區 D1 以及一位於第一源極區 S1 與第一汲極區 D1 間之第一通道區 CH1，且第二部分 P2 具有一第二源極區 S2、一第二汲極區 D2 以及一位於第二源極區 S2 與第二汲極區 D2 間之第二通道區 CH2。不同於第一實施例，本實施例之第一多層結構層 22 未包含第三延伸部 E3。在本實施例中，第一圖案化導電層 24、第一圖案化絕緣層 26 以及氧化物半導體層 28 之材料可選自第一實施例所述的材料，但不以此為限。在本實施例中，第一圖案化導電層 24、第一圖案化絕緣層 26 以及氧化物半導體層 28 係使用同一道微影暨蝕刻製程定義出圖案，因此第一圖案化導電層 24、第一圖案化絕緣層 26 與氧化

物半導體層 28 實質上具有相同之形狀，例如：上述元件投影至一平面上時，上述元件實質上具有相同的輪廓。由於第一圖案化導電層 24 為不透明圖案化導電層，在微影製程中可作為對位圖案之用，而使得微影機台可進行準確對位。

【0026】 如第 13 圖與第 14 圖所示，接著於第一多層結構層 22 上形成一第二多層結構層 30。第二多層結構層 30 包括一第二圖案化絕緣層 32 以及一堆疊於第二圖案化絕緣層 30 上之第二圖案化導電層 34。第二多層結構層 30 至少具有一掃描線部 SL、一第一閘極部 G1、第二閘極部 G2、一第三電容部 C3、一第四電容部 C4、一第二延伸部 E2 以及一第一電源線部 PL1。第一閘極部 G1 連接掃描線部 SL 並延伸至第一部分 P1，且第一閘極部 G1 實質上係對應第一通道區 CH1。第二閘極部 G2 連接第三電容部 C3 且延伸至第二部分 P2，且第二閘極部 G2 實質上係對應第二通道區 CH2。第三電容部 C3 堆疊於第一電容部 C1 上，且第一電容部 C1 與第三電容部 C3 構成一儲存電容(或稱為第一儲存電容)。第四電容部 C4 堆疊於第二電容部 C2 上並暴露出部分之第二電容部 C2，且第二電容部 C2 與第四電容部 C4 構成另一儲存電容(或稱為第二儲存電容)。第二延伸部 E2 連接第三電容部 C3 且延伸至第一連接部 X1。第二多層結構層 30 可選擇性地更包含一第二電源線部 PL2，其中第二電源線部 PL2 與第一電源線部 PL1 之電壓係不相同。舉例而言，第一電源線部 PL1 具有一驅動電壓，而第二電源線部 PL2 具有一參考電壓，其可為一固定電壓例如約 0 伏特或小於 0 伏特，或第二電源線部 PL2 亦可接地。本實施例之第二圖案化絕緣層 32 以及第二圖案化導電層 34 之材料可選自第一實施例所述的材料，但不以此為限。在本實施例中，第二圖案化絕緣層 32 以及第二圖案化導電層 34 係使用同一道微影暨蝕刻製程定義出圖案，因此第二圖案化絕緣層 32 以及第二圖案化導電層 34 實質上具有相同之形狀，例如：上述元件投影至一平面上時，上述元件實質上具有相同的輪廓。

【0027】 在本實施例中，第二多層結構層 30 係覆蓋部分之第一多層結構層 22，並暴露出部分之第一多層結構層 22。舉例而言，第二多層結構層 30 暴露出第一多層結構層 22 之資料線部 DL 的一部份、第一源極區 S1、第一汲極區 D1、第二源極區 S2、第二汲極區 D2、第一連接部 X1 的一部份以及第一延伸部 E1。為了提升上述部分的導電性，本發明之方法可選擇性地進一步包括對第二多層結構層 30 所暴露出之第一多層結構層 22 進行導電性提升處理。本實施例之導電性提升處理可選自第一實施例所述的方法，但不以此為限。

【0028】 如第 15 圖與第 16 圖所示，接著形成一保護層 38，覆蓋於第一多層結構層 22、第二多層結構層 30 以及基板 20 上。保護層 38 具有一第一接觸洞 TH1，較佳地，對應資料線部 DL 之部份頂面與部份側面、一第二接觸洞 TH2 對應部份第一部分 P1 之第一汲極區 D1、一第三接觸洞 TH3 對應部份第一部分 P1 之第一源極區 S1、一第四接觸洞 TH4 對應部份第二延伸部 E2、一第五接觸洞 TH5 對應部份第二部分 P2 之第二源極區 S2、部份第四電容部 C4 與部份第一延伸部 E1、一第六接觸洞 TH6 對應部份第二部分 P2 之第二汲極區 D2、以及一第七接觸洞 TH7 對應部份第一電源線部 PL1。另外，保護層 38 更可具有複數個第八接觸洞分別對應部份第二電源線部 PL2 與第四電容部 C4 所暴露出之第二電容部 C2。舉例而言，保護層 38 之其中一個第八接觸洞 TH8 對應部分第二電源線部 PL2，以及另一個第八接觸洞 TH8'，較佳地，對應第二電容部 C2 的部分頂面與部分側面。在本實施例中，保護層 38 之材料可選自第一實施例所述的材料，例如可為感光材料，其可利用曝光顯影製程形成上述接觸洞，但不以此為限。接著，進行一蝕刻製程例如乾蝕刻製程去除上述接觸洞所暴露出之金屬層 36，藉此第一接觸洞 TH1 較佳地會暴露出資料線部 DL 之部份頂面與部份側面、第二接觸洞 TH2 會暴露出部份第一部

分 P1 之第一汲極區 D1、第三接觸洞 TH3 會暴露出部份第一部分 P1 之第一源極區 S1、第四接觸洞 TH4 會暴露出部份第二延伸部 E2、第五接觸洞 TH5 會暴露出部份第二部分 P2 之第二源極區 S2、部份第四電容部 C4 與部份第一延伸部 E1、第六接觸洞 TH6 會暴露出部份第二部分 P2 之第二汲極區 D2、第七接觸洞 TH7 會暴露出部份第一電源線部 PL1、第八接觸洞 TH8 會暴露出部份第二電源線部 PL2，以及第八接觸洞 TH8' 會暴露出第二電容部 C2 的部分頂面與部分側面。在本實施例中，部分的接觸洞例如第一接觸洞 TH1、第五接觸洞 TH5 以及第八接觸洞 TH8' 其中至少一者的位置係與欲暴露出之導線的位置並非完全重疊，而是具有位置偏差。精確地說，較佳地，第一接觸洞 TH1 的一部分涵蓋資料線部 DL 的頂面，而另一部分則未涵蓋資料線部 DL 的頂面，因此第一接觸洞 TH1 可暴露出資料線部 DL 之部份頂面與部份側面。本實施例之資料線部 DL 為由第一圖案化導電層 24、氧化物半導體層 28 與金屬層 36 所堆疊出的三層結構，而第一接觸洞 TH1 與資料線部 DL 的偏移設計可以利用單一道蝕刻製程同時暴露出氧化物半導體層 28 的側面以及第一圖案化導電層 24 之側面，藉此後續形成的第一汲極可經由第一接觸洞 TH1 同時與第一圖案化導電層 24 以及氧化物半導體層 28 電性連接，而增加導電性。同理，第五接觸洞 TH5 暴露出第一延伸部 E1 的部份頂面與部份側面，也就是暴露出氧化物半導體層 28 的頂面與側面以及第一圖案化導電層 24 之側面，藉此後續形成的第二源極可經由第五接觸洞 TH5 同時與第一圖案化導電層 24 以及氧化物半導體層 28 電性連接。此外，第八接觸洞 TH8' 會暴露出第二電容部 C2 的部分頂面與部分側面，也就是暴露出氧化物半導體層 28 的頂面與側面以及第一圖案化導電層 24 之側面，藉此後續形成的第三連接部可經由第八接觸洞 TH8 同時與第一圖案化導電層 24 以及氧化物半導體層 28 電性連接。另外，在本實施例中，第五接觸洞 TH5 可以是單一個接觸洞，同時暴露出第二源極區 S2、部份第四電容部 C4 與部份第一延伸部 E1，而在一變化實施例中，第五接觸洞 TH5 可以是複數個接觸洞，分別暴露出第二源極區

S2、部份第四電容部 C4 與部份第一延伸部 E1。

【0029】 如第 17 圖與第 18 圖所示，隨後於保護層 38 上形成一第三圖案化導電層 40。第三圖案化導電層 40 具有一第一汲極 DE1、第一源極 SE1、一第一電極部 PE1、一第二汲極 DE2 以及一第二源極 SE2。第一汲極 DE1 經由第一接觸洞 TH1 與資料線部 DL 接觸以及第二接觸洞 TH2 與第一部分 P1 之第一汲極區 D1 接觸，第一源極 SE1 經由第三接觸洞 TH3 與第一部分 P1 之第一源極區 S1 接觸以及第四接觸洞 TH4 與第二延伸部 E2 接觸，第一電極部 PE1 設置於第三電容部 C3 及第四電容部 C4 上並與第二源極 SE2 連接，第二源極 SE2 經由第五接觸洞 TH5 分別接觸第二部分 P2 之第二源極區 S2、第四電容部 C4 以及第一延伸部 E1，以及第二汲極 DE2 經由第六接觸洞 TH6 與第七接觸洞 TH7 分別接觸第二部分 P2 之第二汲極區 D2 與第一電源線部 PL1。第一閘極部 G1、第一通道區 CH1、位於第一通道區 CH1 下方的第一圖案化導電層 24(作為基極(base electrode))、第一汲極 DE1 以及第一源極 SE1 構成一四端點薄膜電晶體元件，作為開關薄膜電晶體元件；第二閘極部 G2、第二通道區 CH2、位於第二通道區 CH2 下方的第一圖案化導電層 24(作為基極)、第二汲極 DE2 以及第二源極 SE2 構成另一四端點薄膜電晶體元件，作為驅動薄膜電晶體元件。此外，在本實施例中，第三圖案化導電層 40 可選擇性地更具有第三連接部 X3，其中第三連接部 X3 經由第八接觸洞 TH8 接觸第二電源線部 PL2 以及經由第八接觸洞 TH8'接觸第二電容部 C2。本實施例之第三連接部 X3 的位置以及第八接觸洞 TH8, TH8'的數目與位置與第一實施例不同，但第三連接部 X3 仍可經由第八接觸洞 TH8, TH8'將第二電源線部 PL2 與第一圖案化導電層 24 電性連接，使得位於第一通道區 CH1 下方的第一圖案化導電層 24 以及位於第二通道區 CH2 下方的第一圖案化導電層 24 與第二電源線部 PL2 電性連接。藉由第二電源線部 PL2 所提供的參考電壓，可以使開關薄膜電晶體元件與驅動薄膜電晶體元件的元件特性例如起始電壓

(threshold voltage)維持穩定。另外，第三圖案化導電層 40 更可具有一第三電源線部 PL3，其中第三電源線部 PL3 與第三連接部 X3 連接，藉此第三電源線部 PL3 可經由第三連接部 X3 與第二電源線部 PL2 電性連接而傳遞參考電壓。第三電源線部 PL3 較佳可具有一網格(mesh)結構，藉此可具有較低的電阻而具有較佳的穩壓效果，但不以此為限。於其它實施例，第三電源線部 PL3 也可不是網格結構，但電阻會較高些且穩壓效果仍在可接受的設計範圍內。本實施例之第三圖案化導電層 40 之材料可選自第一實施例所述的材料，但不以此為限。

● **【0030】** 如第 19 圖所示，可選擇性地接著於第三圖案化導電層 40 上設置一圖案化堤壩(bank 或稱為 wall, barrier rib)42，其中圖案化堤壩 42 具有至少一第一開口 42A，暴露出第一電極部 PE1。也就是說，圖案化堤壩 42 至少會設置於資料線部 DL 與掃描線部 SL 上。於其它實施例中，也可不形成圖案化堤壩 42。隨後，於第一電極部 PE1 上形成一發光層 44，以及於發光層 44 上形成一第二電極部 PE2，以製作出本實施例之電激發光顯示面板 1'。第一電極部 PE1、第二電極部 PE2 與發光層 44 構成一電激發光元件，第一電極部 PE1 與第二電極部 PE2 係分別作為陽極與陰極之其中一者，且第一電極部 PE1 與第二電極部 PE2 其中至少一者可為透明電極。本實施例之發光層 44 與第二電極部 PE2 的材料可選自第一實施例所述的材料，但不以此為限。

● **【0031】** 本實施例之電激發光顯示面板之製造方法係利用第一圖案化導電層 24 製作資料線部 DL、利用第二圖案化導電層 34 製作掃描線部 SL、第一電源線部 PL1 與第二電源線部 PL2，以及利用第三圖案化導電層 40 製作第三電源線部 PL3，因此在圖案化製程上具有較大的寬容度而可提高開口率。再者，第一圖案化導電層 24 為不透明圖案化導電層，在微影製程中可作為對位圖案之用，而使得微影機台可進行準確對位。此外，由於相鄰的資料線部 DL

與縱向的第三電源線部 PL3 之間會產生側向寄生電容，而本實施例之資料線部 DL 與第三電源線部 PL3 係由不同層的圖案化導電層所構成，因此可以減少位在同一層膜層之相鄰的資料線部 DL 與縱向的第三電源線部 PL3 之間的側向寄生電容。另外，在本實施例中，由於位於開關薄膜電晶體元件之第一通道區 CH1 下方的第一圖案化導電層 24 以及位於驅動薄膜電晶體元件之第二通道區 CH2 下方的第一圖案化導電層 24 可經由第三連接部 X3 與第二電源線部 PL2 電性連接。藉由第二電源線部 PL2 所提供的參考電壓，可以使開關薄膜電晶體元件與驅動薄膜電晶體元件的元件特性維持穩定。

【0032】 本發明之電激發光顯示面板及其製造方法並不以上述實施例為限。舉例而言，電激發光顯示面板之單一畫素不限於包括兩個薄膜電晶體元件與兩個儲存電容的架構(一般稱為 2T2C 架構)，其架構可視需要變更為 2T1C 架構、4T2C 架構、5T1C 架構、6T1C 架構或其它架構。

【符號說明】

【0033】	
2	步驟流程
4	步驟流程
6	步驟流程
8	步驟流程
10	步驟流程
12	步驟流程
14	步驟流程
20	基板
22	第一多層結構層
24	第一圖案化導電層
26	第一圖案化絕緣層

28	氧化物半導體層
DL	資料線部
C1	第一電容部
C2	第二電容部
P1	第一部分
P2	第二部分
X1	第一連接部
X2	第二連接部
E1	第一延伸部
S1	第一源極區
D1	第一汲極區
CH1	第一通道區
S2	第二源極區
D2	第二汲極區
CH2	第二通道區
E3	第三延伸部
30	第二多層結構層
32	第二圖案化絕緣層
34	第二圖案化導電層
SL	掃描線部
G1	第一閘極部
G2	第二閘極部
C3	第三電容部
C4	第四電容部
E2	第二延伸部
PL1	第一電源線部

36	金屬層
38	保護層
TH1	第一接觸洞
TH2	第二接觸洞
TH3	第三接觸洞
TH4	第四接觸洞
TH5	第五接觸洞
TH6	第六接觸洞
TH7	第七接觸洞
TH8	第八接觸洞
40	第三圖案化導電層
DE1	第一汲極
SE1	第一源極
PE1	第一電極部
DE2	第二汲極
SE2	第二源極
X3	第三連接部
PL3	第三電源線部
42	圖案化堤壩
42A	第一開口
44	發光層
PE2	第二電極部
1	電激發光顯示面板
TH8'	第八接觸洞
1'	電激發光顯示面板

申請專利範圍

1. 一種電激發光顯示面板，包含：

一基板；以及

一或多個畫素結構，設置於該基板上，該一或多個畫素結構至少包括：

一第一多層結構層，設置於該基板上，該第一多層結構層包括一第一圖案化導電層、一堆疊於該第一圖案化導電層上之第一圖案化絕緣層以及一堆疊於該第一圖案化絕緣層上之氧化物半導體層，且該第一圖案化導電層、該第一圖案化絕緣層與該氧化物半導體層實質上具有相同之形狀，其中，該第一多層結構層至少具有一資料線部、一第一電容部、一第二電容部、一第一部分、一第二部分、一第一連接部、一第二連接部以及一第一延伸部，該第一連接部位於該第一部分與第二電容部之間且連接該第一部分與該第二電容部，該第二連接部位於該第二部分與第二電容部之間且連接該第二部分與該第二電容部，以及該第一延伸部連接該第一電容部，其中，該第一部分具有一第一源極區、一第一汲極區以及一位於該第一源極區與該第一汲極區間之第一通道區，以及該第二部分具有一第二源極區、一第二汲極區以及一位於該第二源極區與該第二汲極區間之第二通道區；

一第二多層結構層，設置於該第一多層結構層上，該第二多層結構層包括一第二圖案化絕緣層、以及一堆疊於該第二圖案化絕緣層上之第二圖案化導電層，且該第二圖案化絕緣層以及該第二圖案化導電層實質上具有相同之形狀，其中，該第二多層結構層至少具有一掃描線部、一第一閘極部、一第二閘極部、一第三電容部、一第四電容部、一第二延伸部以及一第一電源線部，該第一閘極部連接該掃描線部且延伸至該第一部分，該第二閘極部連接該第

三電容部且延伸至該第二部分，該第三電容部堆疊於該第一電容部上，該第四電容部堆疊於該第二電容部上，以及該第二延伸部連接該第三電容部且延伸至該第一連接部；

一保護層，設置且覆蓋於該第一多層結構層、該第二多層結構層以及該基板上，其中，該保護層具有一暴露出該資料線部之部份頂面與部份側面之第一接觸洞、一暴露出部份該第一部分之該汲極區之第二接觸洞、一暴露出部份該第一部分之該源極區之第三接觸洞、一暴露出部份該第二延伸部之第四接觸洞、至少一分別暴露出部份該第二部分之該第二源極區、部份該第四電容部與部份該第一延伸部之第五接觸洞、一暴露出部份該第二部分之該第二汲極區之第六接觸洞、以及一暴露出部份該第一電源線部之第七接觸洞；

一第三圖案化導電層，設置於該保護層上，其中，該第三圖案化導電層具有一第一汲極、第一源極、一第一電極部、一第二汲極以及一第二源極，該第一汲極經由該第一接觸洞與該資料線部接觸以及該第二接觸洞與該第一部分之該第一汲極區接觸，該第一源極經由該第三接觸洞與該第一部分之該第一源極區接觸以及該第四接觸洞與該第二延伸部接觸，該第一電極部設置於該第三電容部及該第四電容部上並與該第二源極連接，該第二源極經由該第五接觸洞分別接觸該第二部分之該第二源極區、該第四電容部以及該第一延伸部，以及該第二汲極經由該第六接觸洞與該第七接觸洞分別接觸該第二部分之該第二汲極區與該第一電源線部；

一發光層，設置於該第一電極部上；以及

一第二電極部，設置於該發光層上。

2. 如請求項 1 所述的電激發光顯示面板，更包含一圖案化堤壩(bank)設置於

- 該第三圖案化導電層上，且其具有至少一第一開口，以暴露出該第一電極部，並使得至少一部份該發光層位於該第一開口中。
3. 如請求項 1 所述的電激發光顯示面板，其中，該第二多層結構層更包含一第二電源線部，該第二電源線部與該第一電源線部之電壓係不相同。
 4. 如請求項 3 所述的電激發光顯示面板，其中，該第一多層結構層，更包含一第三延伸部，連接該第一連接部與該第二電容部，其中，該第三延伸部延伸至該第二電源線部，並與該第二電源線部部份重疊。
 5. 如請求項 4 所述的電激發光顯示面板，其中，該保護層更具有暴露出部份該第二電源線部與部份該第三延伸部之第八接觸洞。
 6. 如請求項 5 所述的電激發光顯示面板，其中，該第三圖案化導電層更具有第三連接部，該第三連接部經由該第八接觸洞接觸該第二電源線部與該第三延伸部。
 7. 如請求項 3 所述的電激發光顯示面板，其中，該保護層更具有暴露出部份該第二電源線部與部份該第二電容部之第八接觸洞。
 8. 如請求項 7 所述的電激發光顯示面板，其中，該第三圖案化導電層更具有第三連接部，該第三連接部經由該第八接觸洞接觸該第二電源線部與該第二電容部。
 9. 一種電激發光顯示面板之製造方法，包含：
提供一基板；以及
於該基板上形成一或多個畫素結構，其中形成該一或多個畫素結構之方法

至少包括：

於該基板上形成一第一多層結構層，該第一多層結構層包括一第一圖案化導電層、一堆疊於該第一圖案化導電層上之第一圖案化絕緣層以及一堆疊於該第一圖案化絕緣層上之氧化物半導體層，且該第一圖案化導電層、該第一圖案化絕緣層與該氧化物半導體層實質上具有相同之形狀，其中，該第一多層結構層至少具有一資料線部、一第一電容部、一第二電容部、一第一部分、一第二部分、一第一連接部、一第二連接部以及一第一延伸部，該第一連接部位於該第一部分與該第二電容部之間且連接該第一部分與該第二電容部，該第二連接部位於該第二部分與該第二電容部之間且連接該第二部分與該第二電容部，以及該第一延伸部連接該第一電容部，其中該第一部分具有一第一源極區、一第一汲極區以及一位於該第一源極區與該第一汲極區間之第一通道區，以及該第二部分具有一第二源極區、一第二汲極區以及一位於該第二源極區與該第二汲極區間之第二通道區；

於該第一多層結構層上形成一第二多層結構層，其中該第二多層結構層包括一第二圖案化絕緣層、以及一堆疊於該第二圖案化絕緣層上之第二圖案化導電層，且該第二圖案化絕緣層以及該第二圖案化導電層實質上具有相同之形狀，其中，該第二多層結構層至少具有一掃描線部、一第一閘極部、一第二閘極部、一第三電容部、一第四電容部、一第二延伸部以及一第一電源線部，該第一閘極部連接該掃描線部且延伸至該第一部分，該第二閘極部連接該第三電容部且延伸至該第二部分，該第三電容部堆疊於該第一電容部上，該第四電容部堆疊於該第二電容部上，以及該第二延伸部連接該第三電容部且延伸至該第一連接部；

於該第一多層結構層、該第二多層結構層以及該基板上形成一保護

層，其中該保護層具有一暴露出該資料線部之部份頂面與部份側面之第一接觸洞、一暴露出部份該第一部分之該第一汲極區之第二接觸洞、一暴露出部份該第一部分之該第一源極區之第三接觸洞、一暴露出部份該第二延伸部之第四接觸洞、一分別暴露出部份該第二部分之該第二源極區、部份該第四電容部與部份該第一延伸部之第五接觸洞、一暴露出部份該第二部分之該第二汲極區之第六接觸洞、以及一暴露出部份該第一電源線部之第七接觸洞；於該保護層上形成一第三圖案化導電層，其中該第三圖案化導電層具有一第一汲極、第一源極、一第一電極部、一第二汲極以及一第二源極，該第一汲極經由該第一接觸洞與該資料線部接觸以及該第二接觸洞與該第一部分之該第一汲極區接觸，該第一源極經由該第三接觸洞與該第一部分之該第一源極區接觸以及該第四接觸洞與該第二延伸部接觸，該第一電極部設置於該第三電容部及該第四電容部上並與該第二源極連接，該第二源極經由該第五接觸洞分別接觸該第二部分之該第二源極區、該第四電容部以及該第一延伸部，以及該第二汲極經由該第六接觸洞與該第七接觸洞分別接觸該第二部分之該第二汲極區與該第一電源線部；

於該第一電極部上形成一發光層；以及

於該發光層上形成一第二電極部。

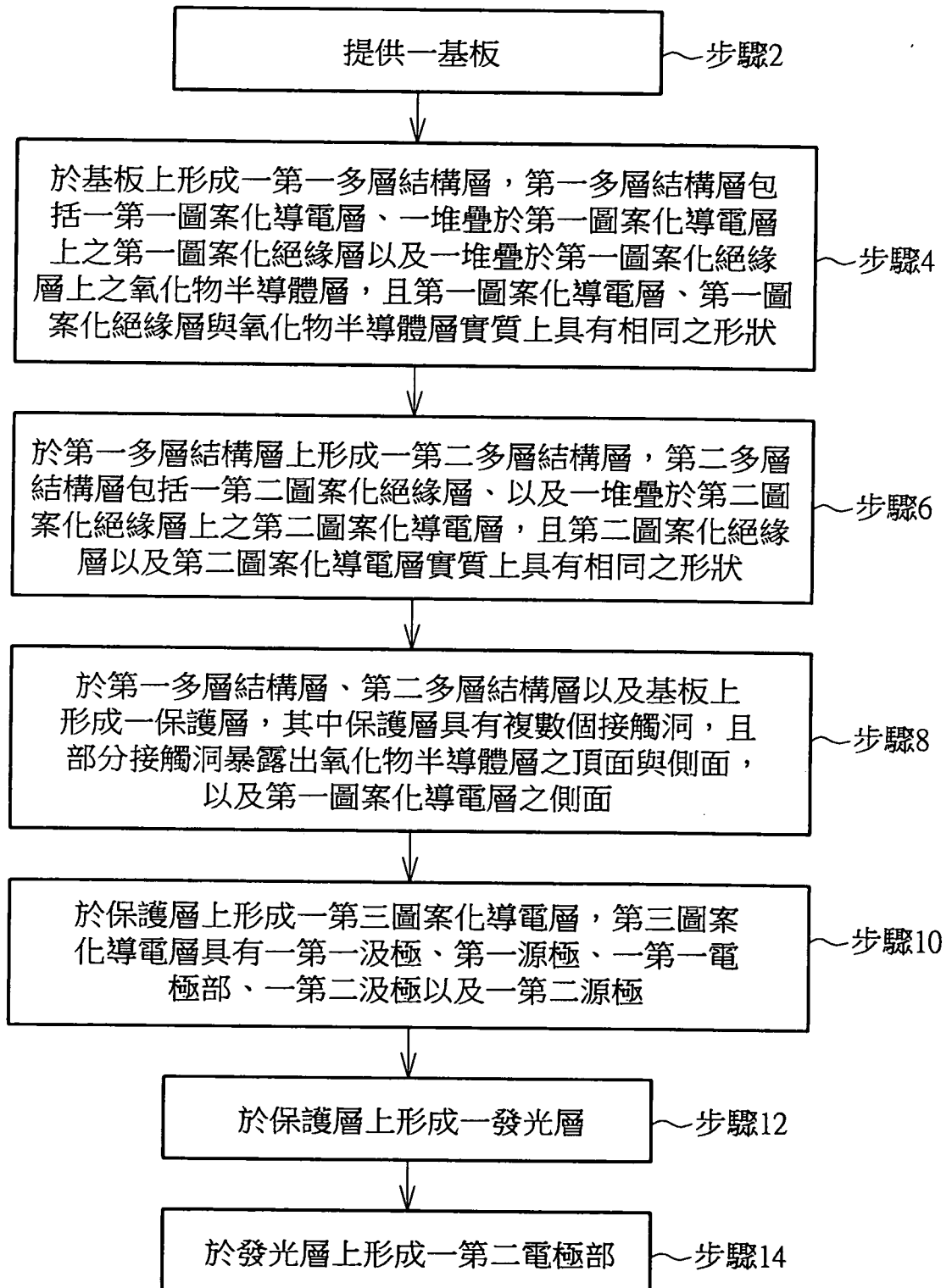
10. 如請求項 9 所述的電激發光顯示面板之製造方法，更包含設置一圖案化堤壩(bank)，於該第三圖案化導電層上，且其具有至少一第一開口，以暴露出該第一電極部，並使得至少一部份該發光層位於該第一開口中。

11. 如請求項 9 所述的電激發光顯示面板之製造方法，其中，該第二多層結構層更包含一第二電源線部，該第二電源線部與該第一電源線部之電壓

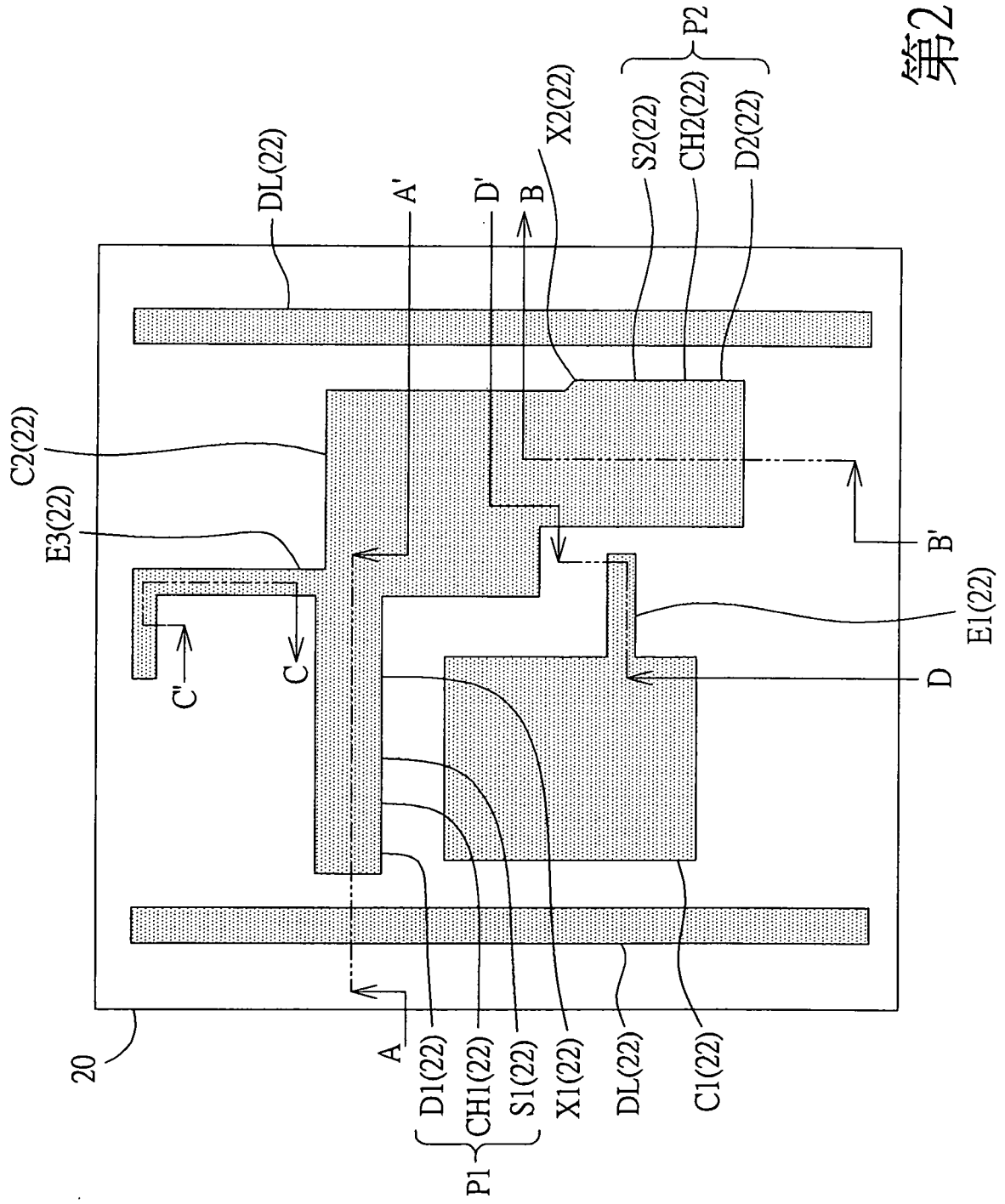
係不相同。

12. 如請求項 11 所述的電激發光顯示面板之製造方法，其中，該第一多層結構層，更包含一第三延伸部，連接該第一連接部與該第二電容部，其中，該第三延伸部延伸至該第二電源線部，並與該第二電源線部部份重疊。
13. 如請求項 12 所述的電激發光顯示面板之製造方法，其中，該保護層更具有暴露出部份該第二電源線部與部份該第三延伸部之第八接觸洞。
14. 如請求項 13 所述的電激發光顯示面板之製造方法，其中，該第三圖案化導電層更具有第三連接部，該第三連接部經由該第八接觸洞接觸該第二電源線部與該第三延伸部。
15. 如請求項 11 所述的電激發光顯示面板之製造方法，其中，該保護層更具有暴露出部份該第二電源線部與部份該第二電容部之第八接觸洞。
16. 如請求項 15 所述的電激發光顯示面板之製造方法，其中，該第三圖案化導電層更具有第三連接部，該第三連接部經由該第八接觸洞接觸該第二電源線部與該第二電容部。

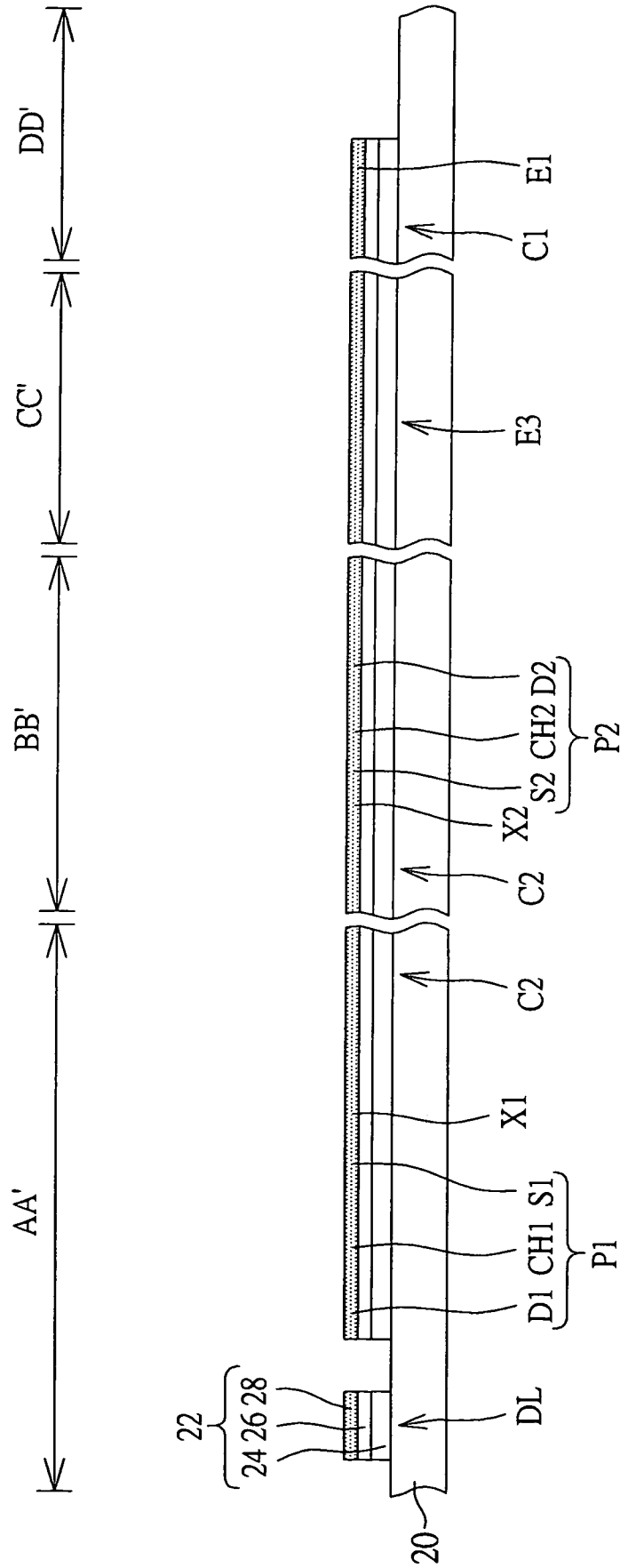
圖式



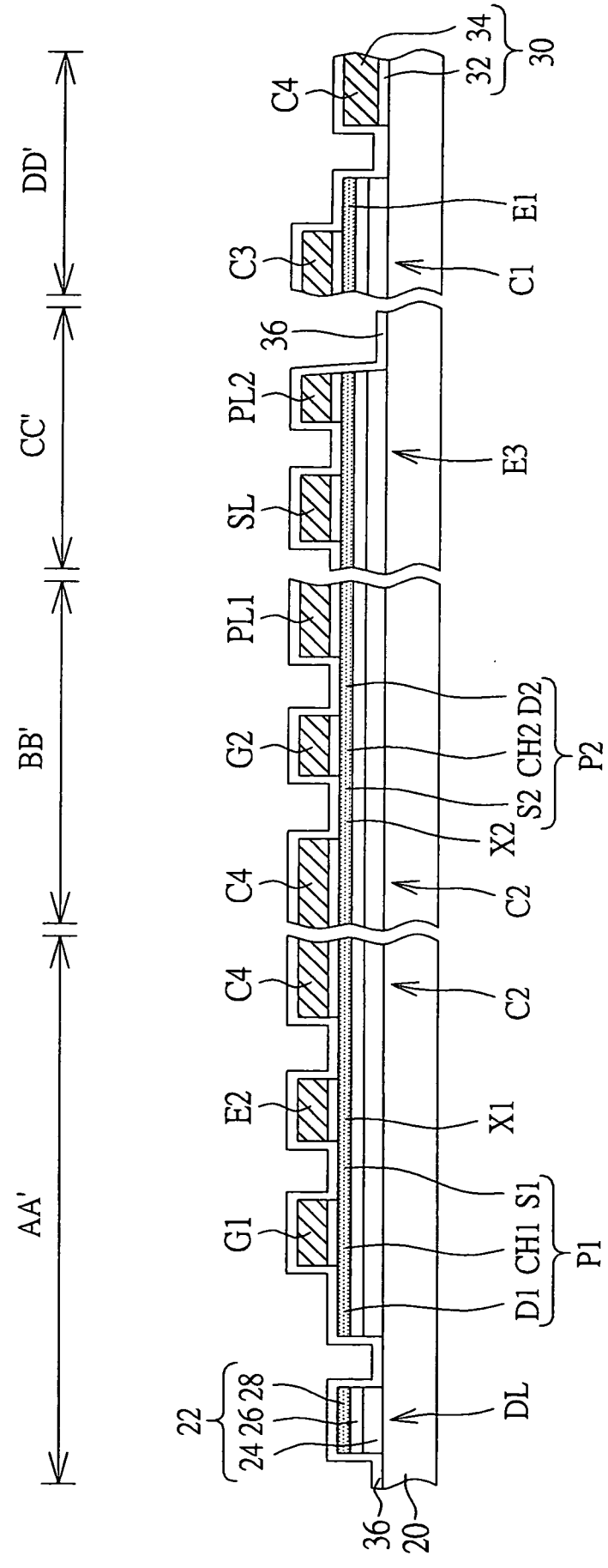
第1圖



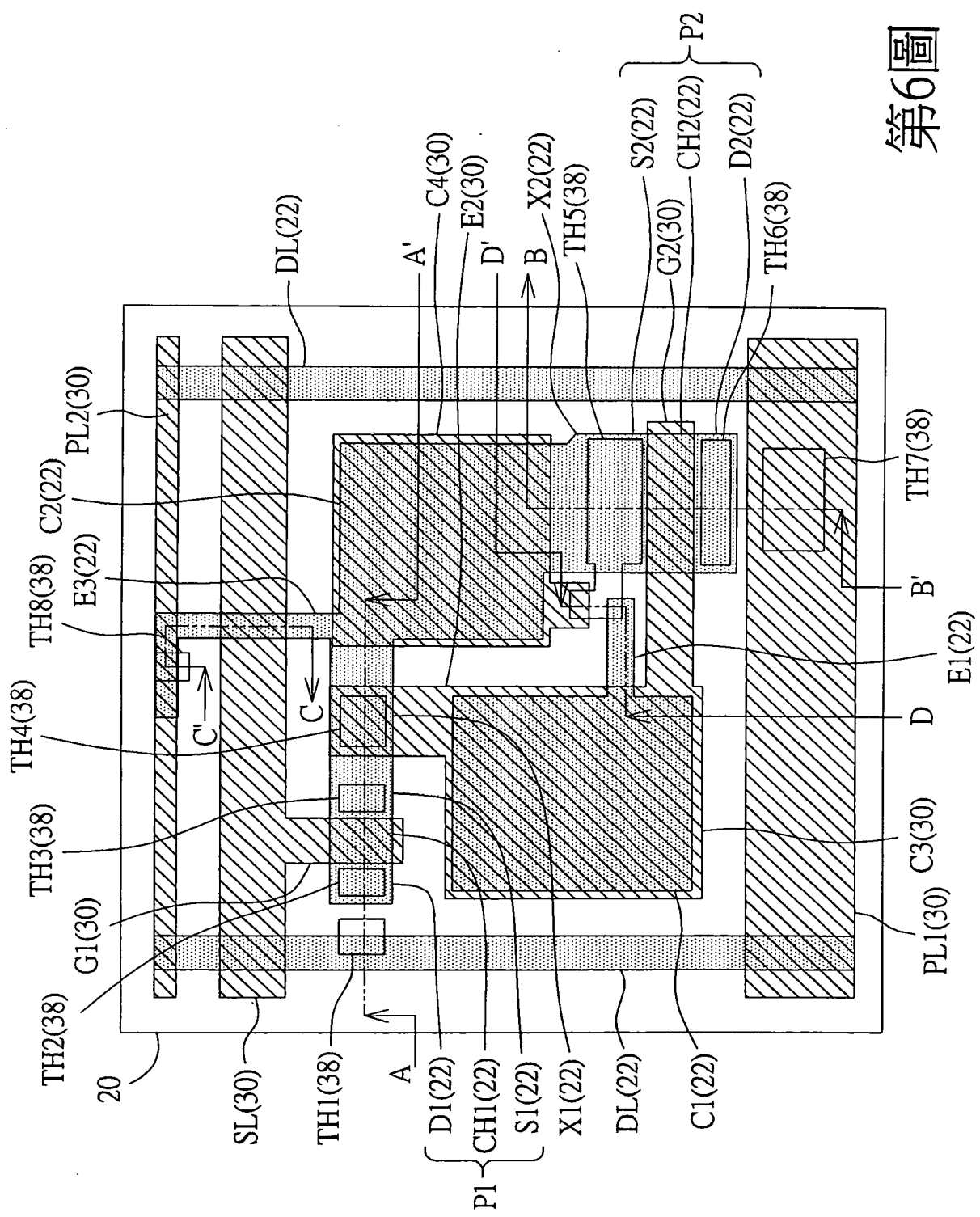
第2圖



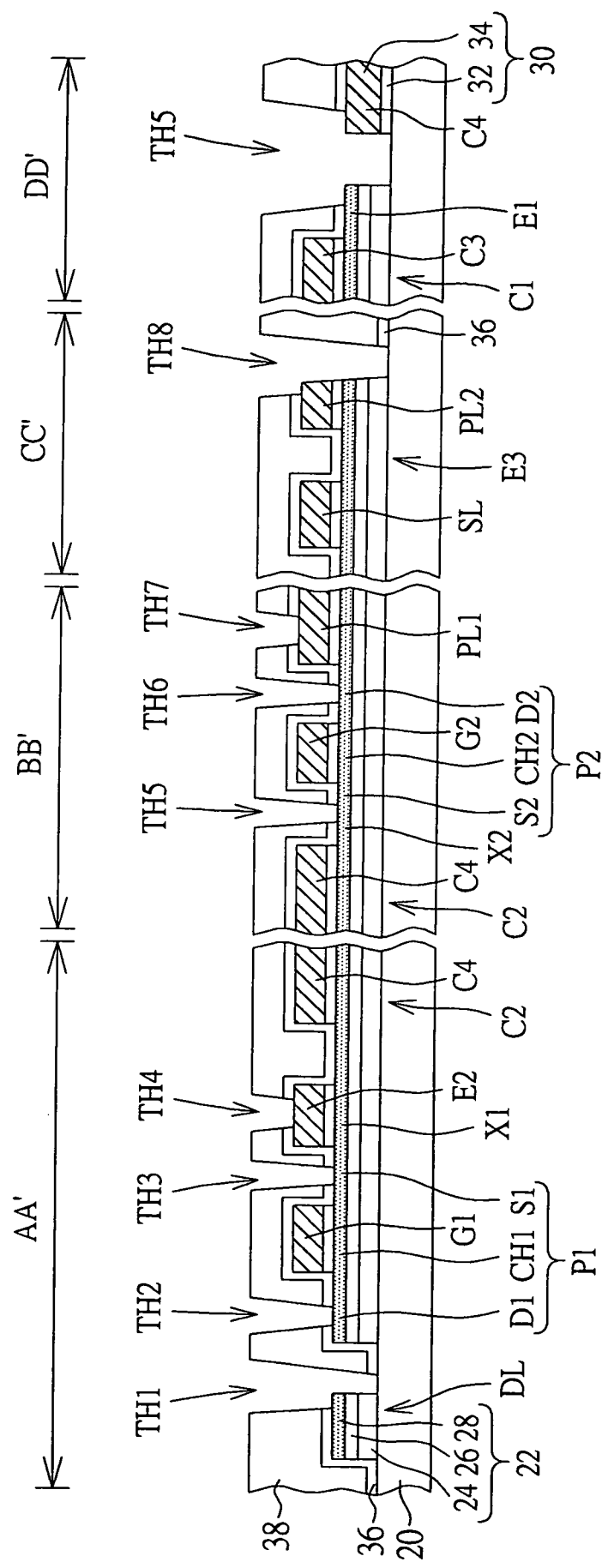
第3圖



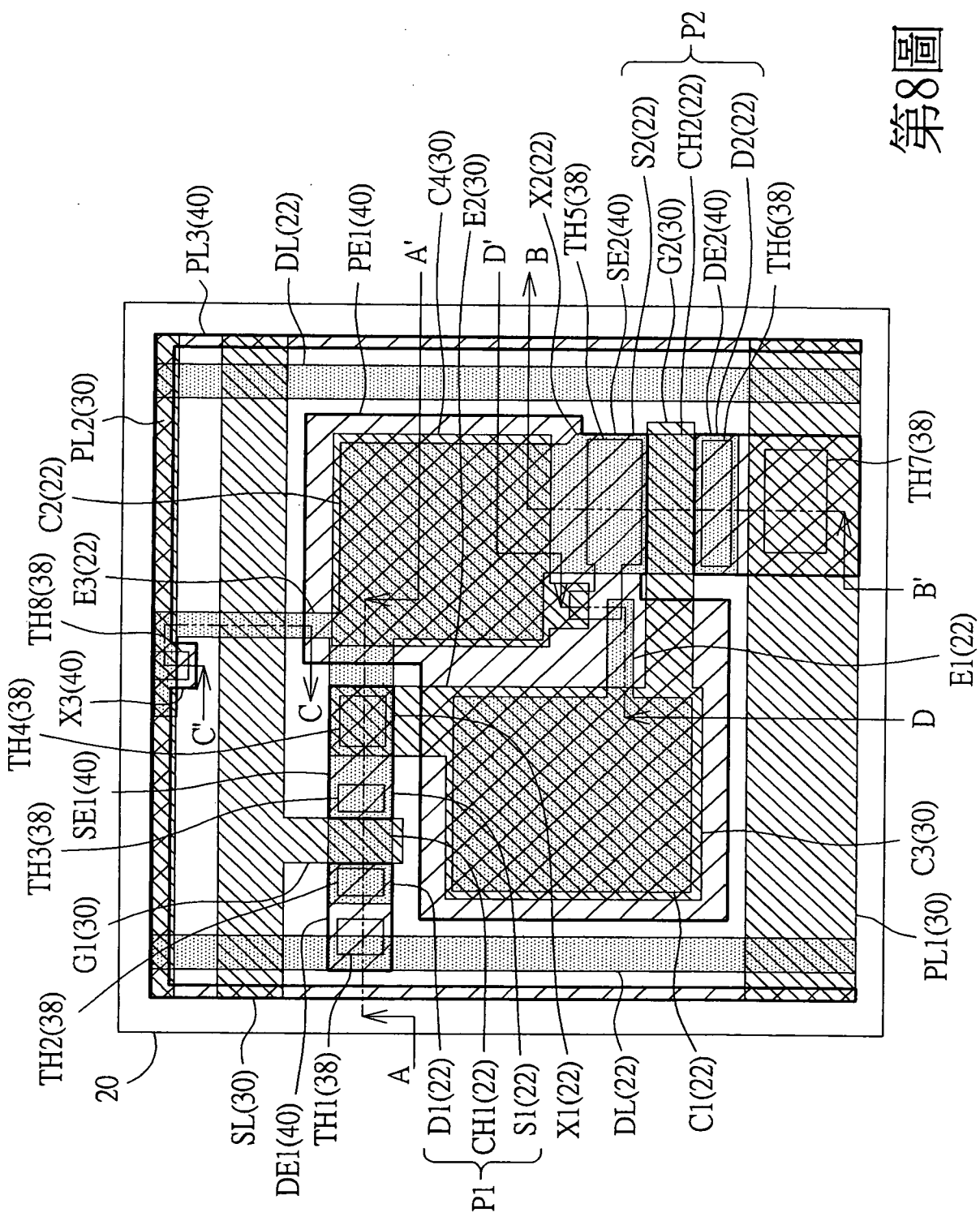
第5圖



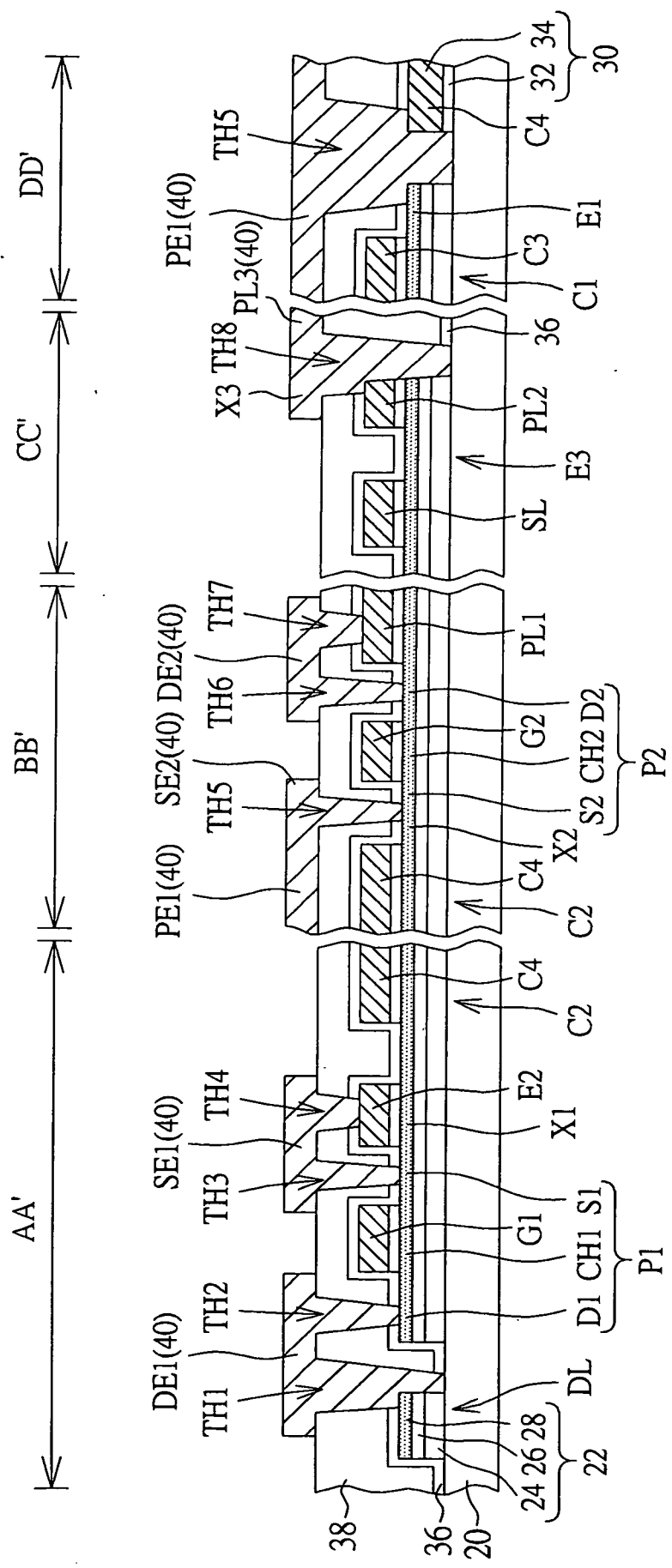
第6圖



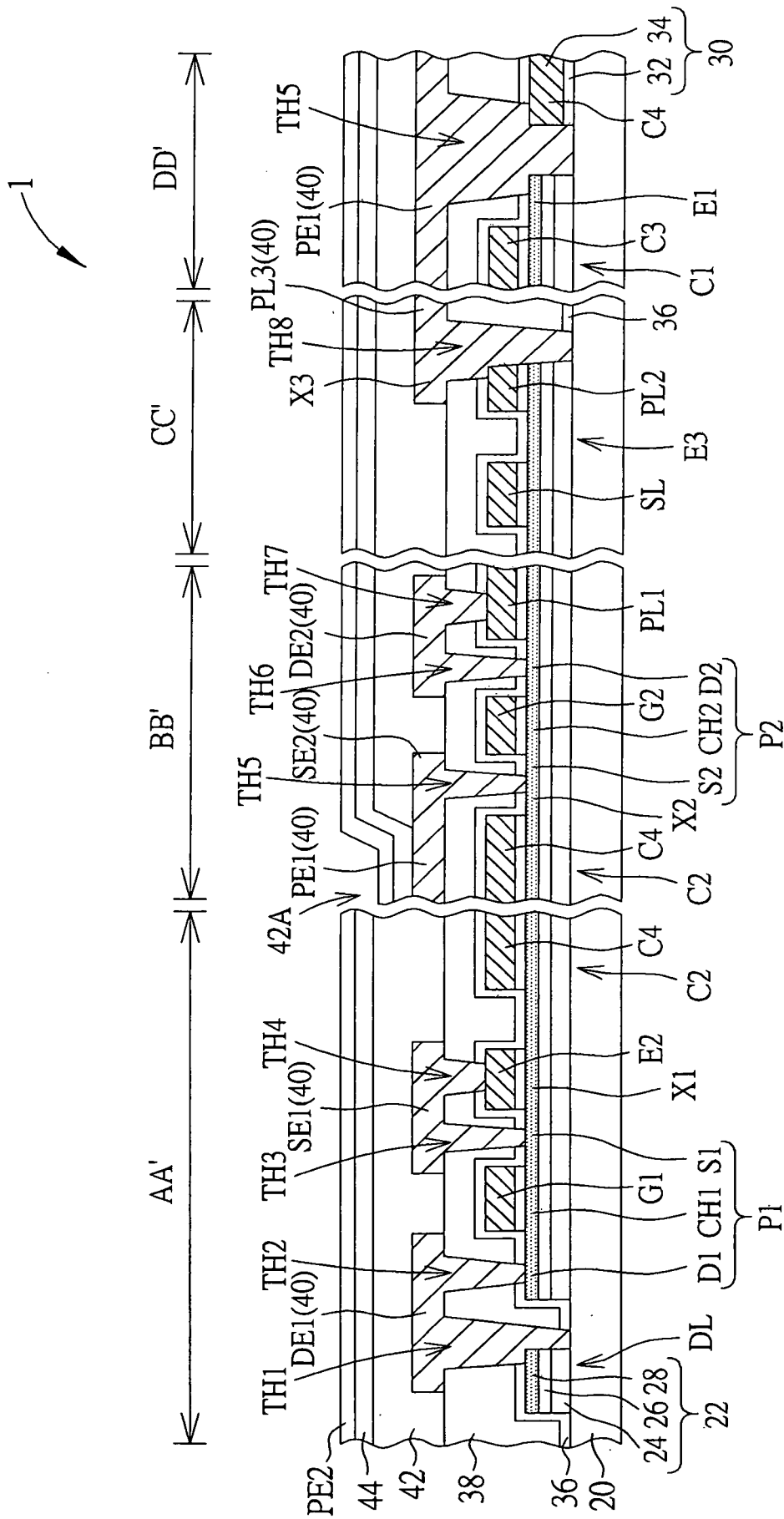
第7圖



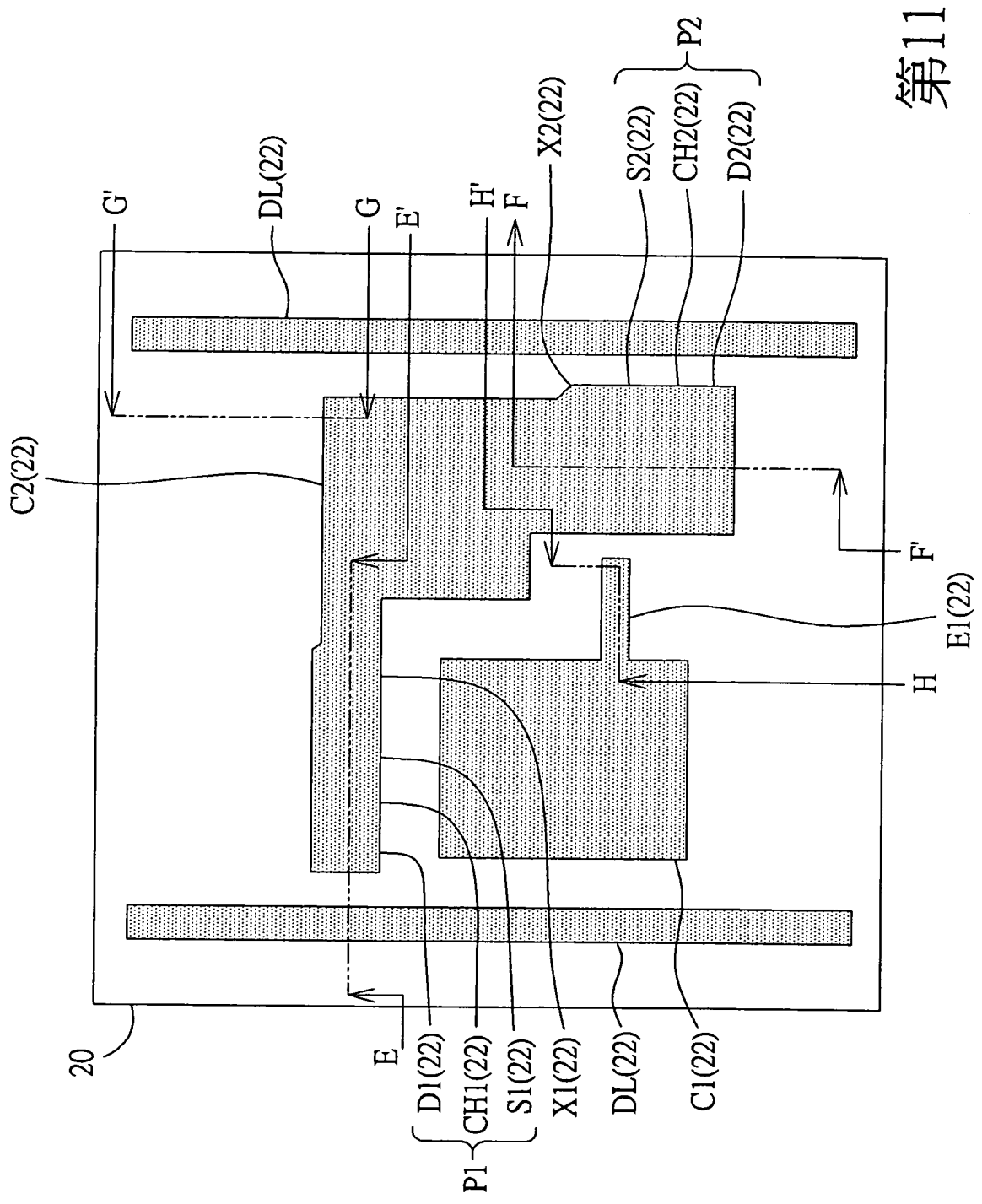
第8圖



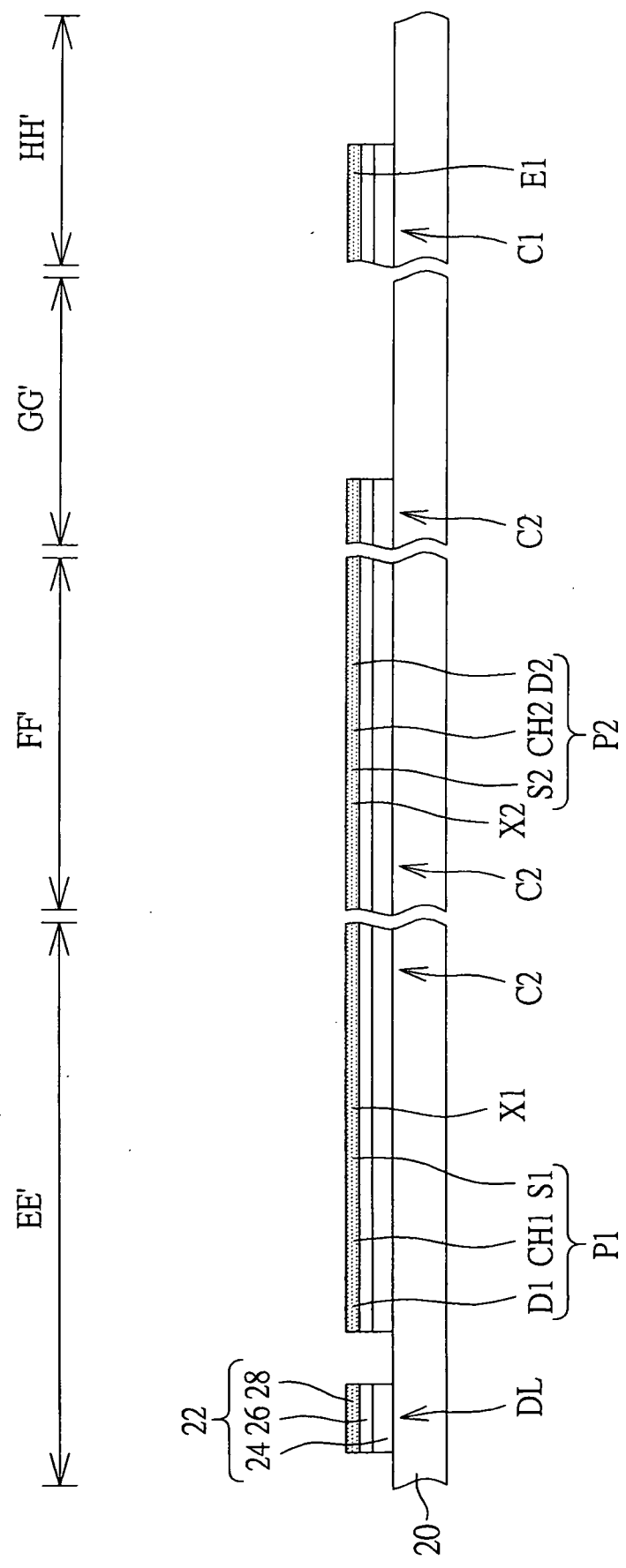
第9圖



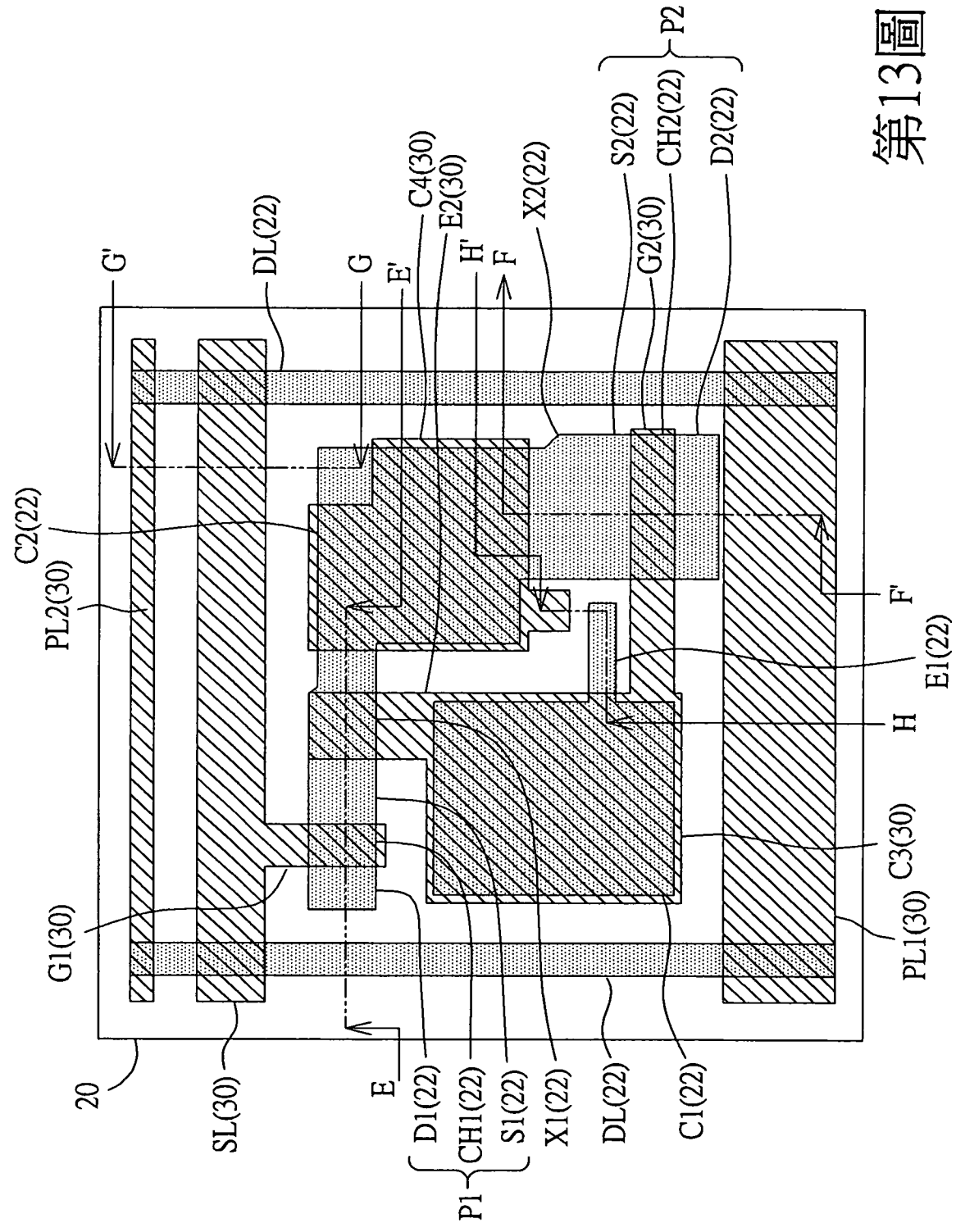
第10圖



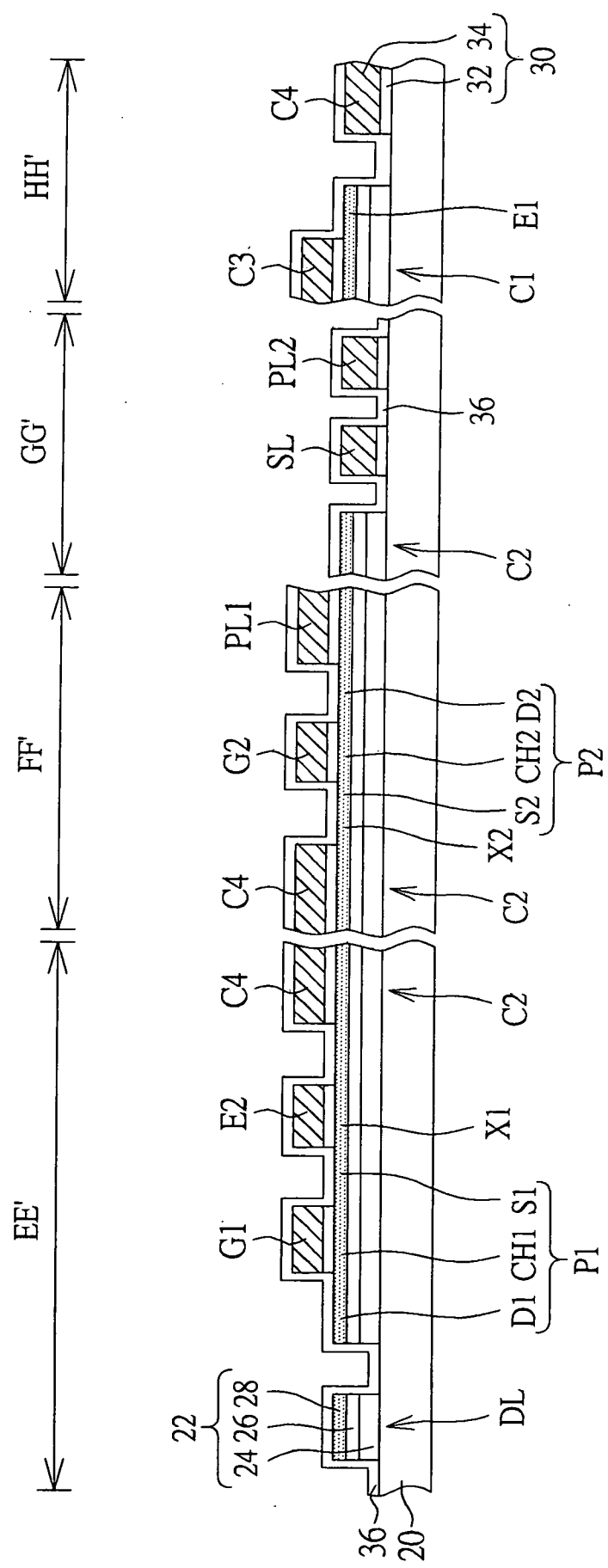
第11圖



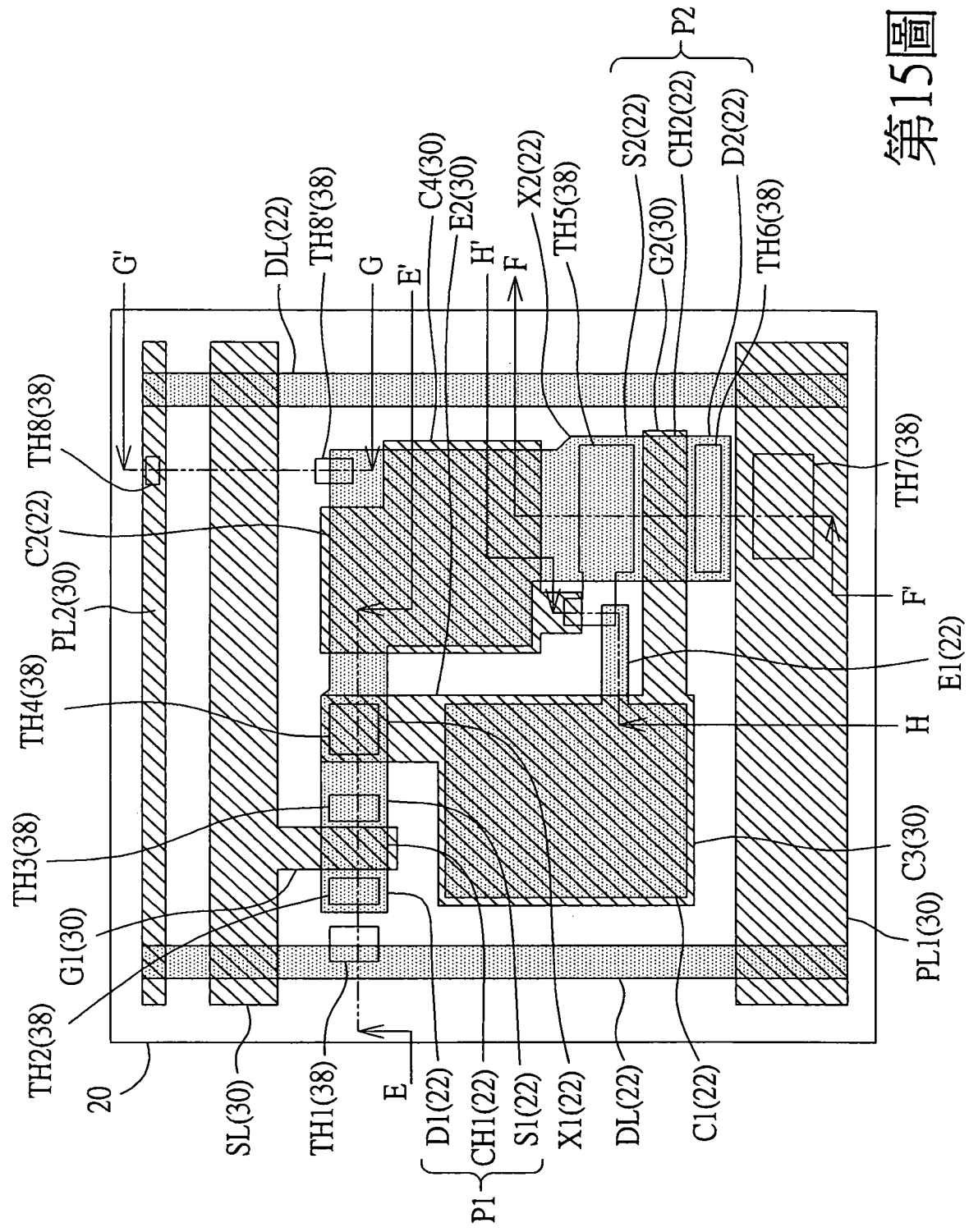
第12圖



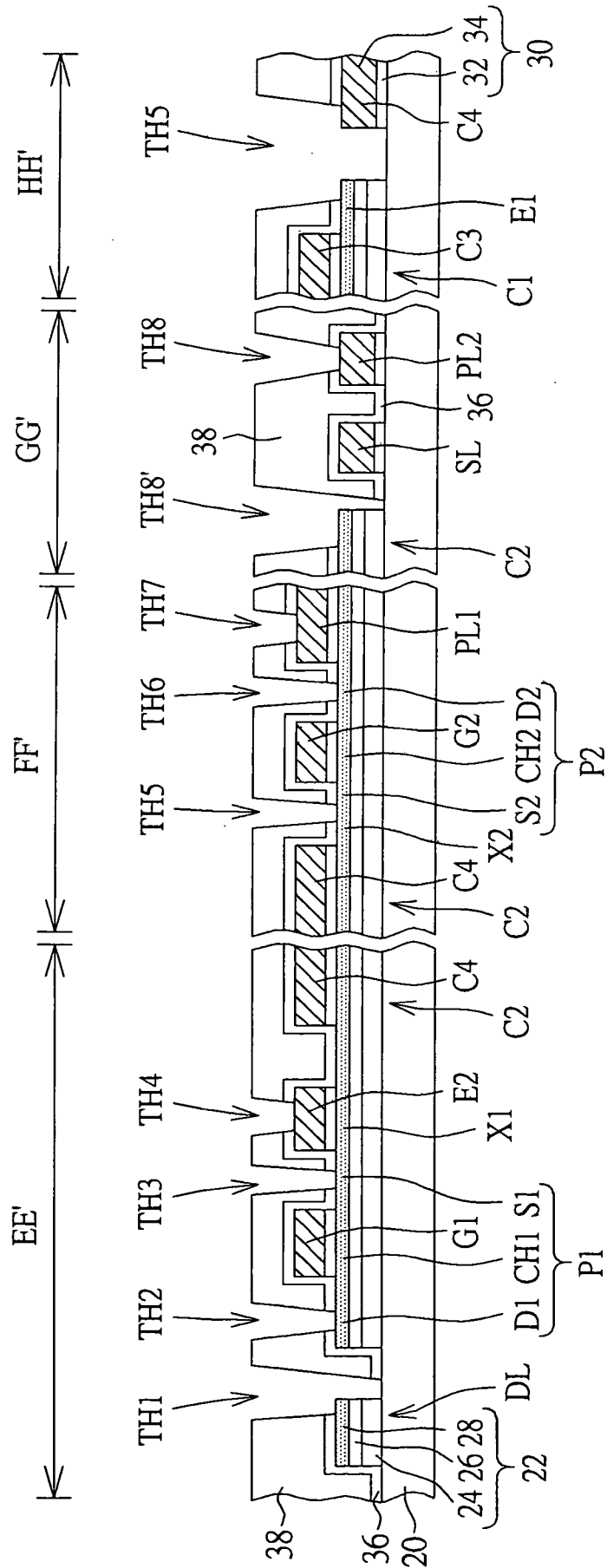
第13圖



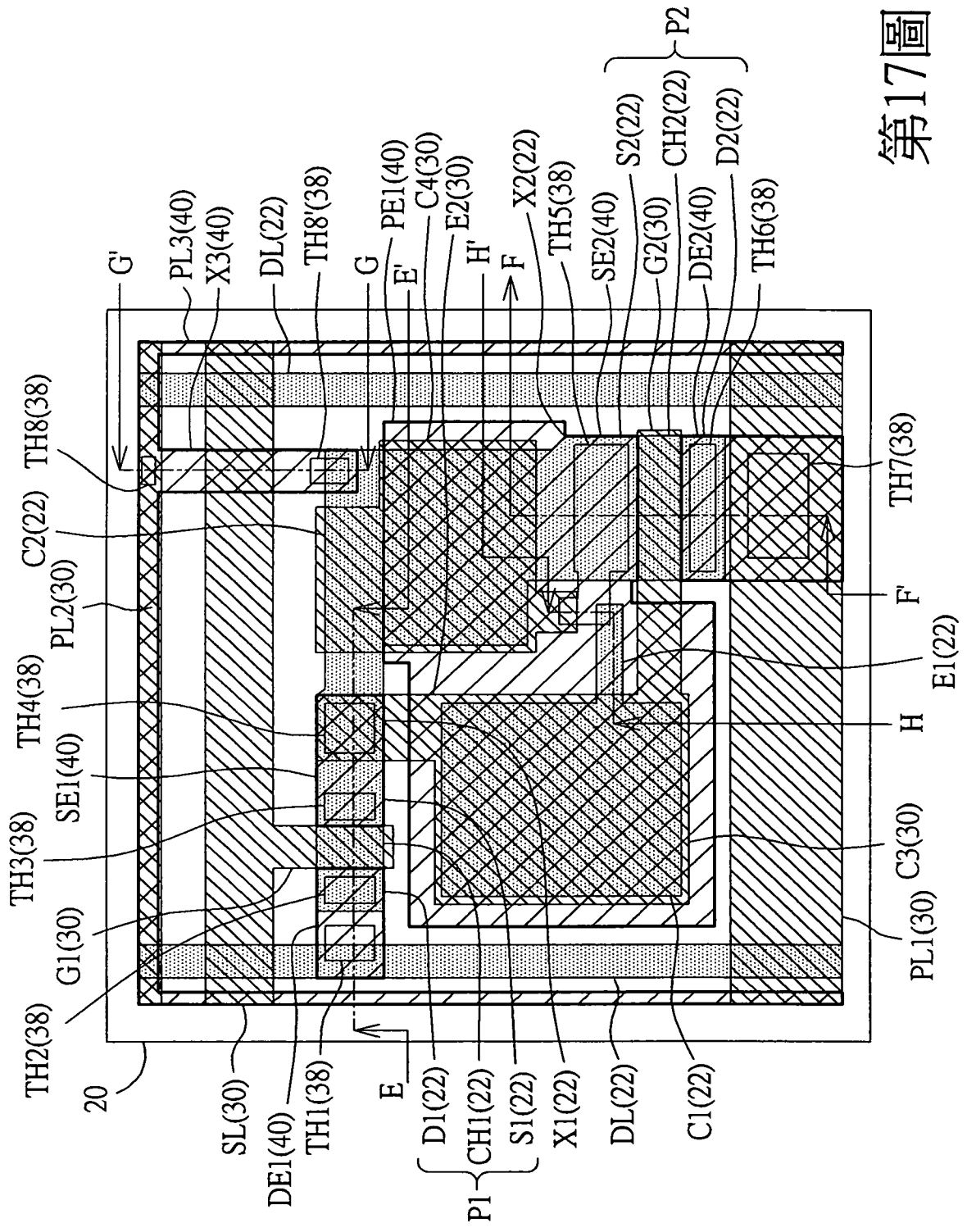
第14圖



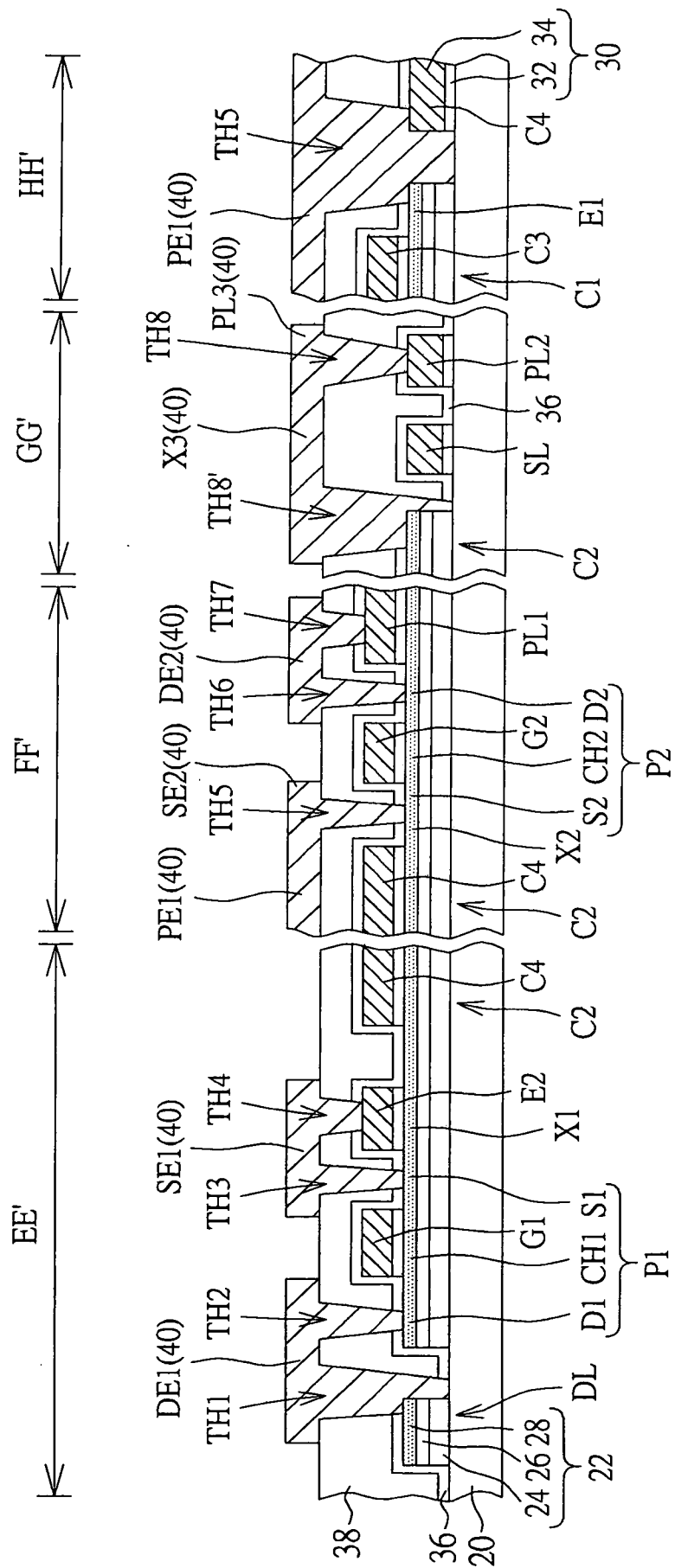
第15圖



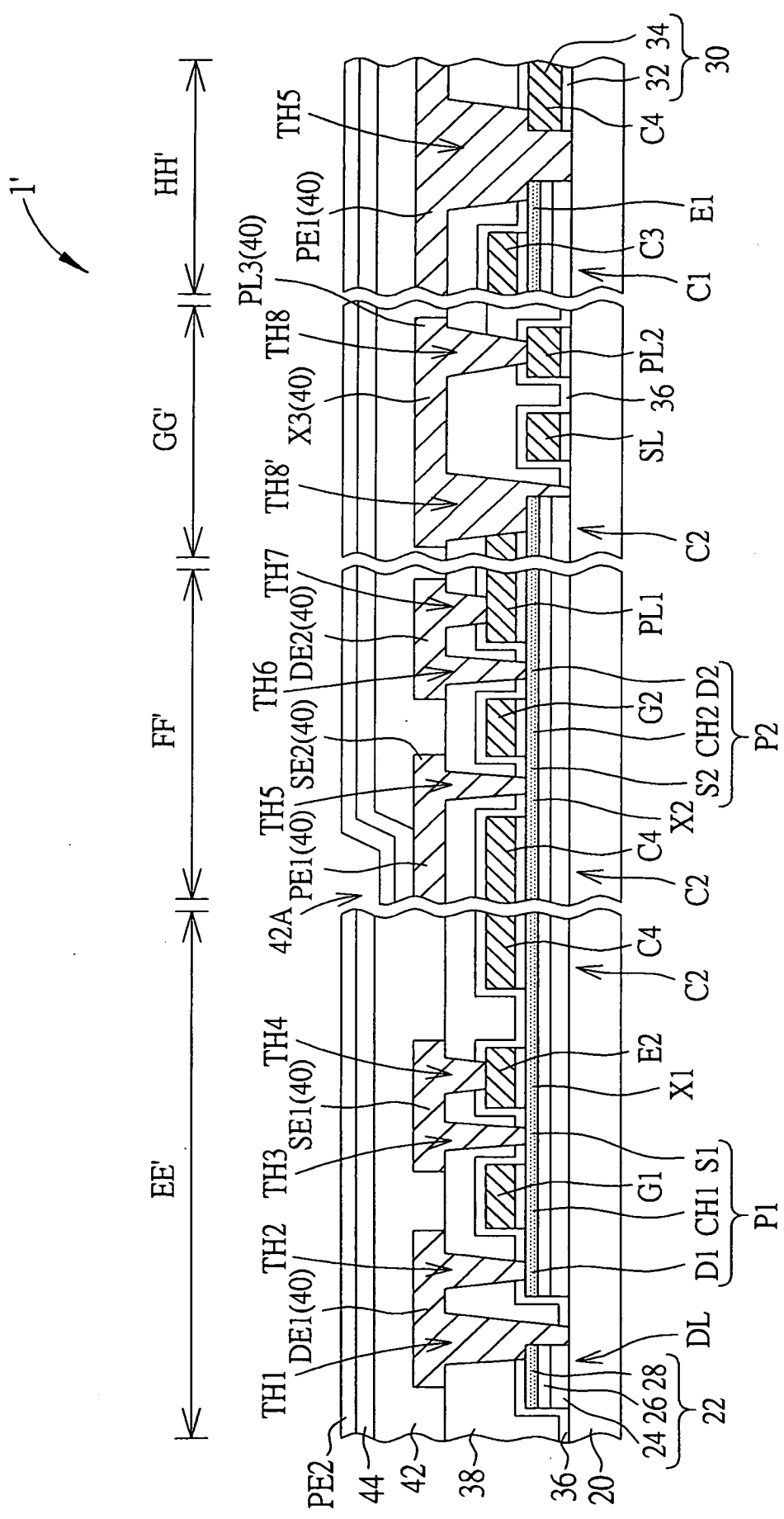
第16圖



第17圖



第18圖



第19圖