

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200580042013.4

[51] Int. Cl.

H01L 29/872 (2006.01)

H01L 29/861 (2006.01)

H01L 21/329 (2006.01)

H01L 29/866 (2006.01)

[43] 公开日 2007 年 11 月 14 日

[11] 公开号 CN 101073157A

[22] 申请日 2005.10.13

[21] 申请号 200580042013.4

[30] 优先权

[32] 2004.12.10 [33] DE [31] 102004059640.9

[86] 国际申请 PCT/EP2005/055227 2005.10.13

[87] 国际公布 WO2006/061277 德 2006.6.15

[85] 进入国家阶段日期 2007.6.7

[71] 申请人 罗伯特·博世有限公司

地址 德国斯图加特

[72] 发明人 A·格拉赫

[74] 专利代理机构 永新专利商标代理有限公司

代理人 曾立

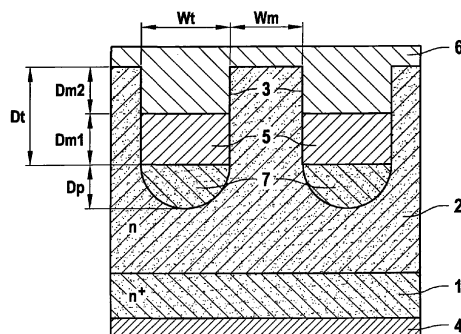
权利要求书 3 页 说明书 7 页 附图 2 页

[54] 发明名称

半导体装置及用于其制造的方法

[57] 摘要

本发明描述了半导体装置和用于其制造的方法，其中该半导体装置被构造为带有作为箝位元件的 PN 二极管的沟槽 - 肖特基 - 势垒 - 肖特基 - 二极管 (TSBS - PN) 并且相对于传统的 TSBS 元件具有附加的特性，该特征能够实现电特性的匹配。该 TSBS - PN 二极管用特定的制造方法制造并且在物理特征上被这样设计，使得它们适于使用在用于机动车发电机的整流器中并且也可作为 Z - 二极管被运行。



1. 带有沟槽—肖特基—势垒—肖特基—二极管的半导体装置,其特征在於,附加地具有一个作为箝位元件的集成的 PN 二极管。

2. 根据权利要求 1 的半导体装置,其特征在於,该带有集成的 PN 二极管的沟槽—肖特基—势垒—肖特基—二极管 (TSBS-PN) 由具有较低的势垒高度的一个肖特基二极管、一个具有较高的势垒高度的肖特基二极管和一个 PN 二极管的组合构成。

3. 根据权利要求 2 所述的半导体装置,其特征在於,该 PN 二极管的击穿电压比这些肖特基二极管的击穿电压低。

4. 根据权利要求 1, 2 或 3 所述的半导体装置,其特征在於,该半导体装置构成具有大约 20 伏特的击穿电压的齐纳二极管或者说 Z 二极管。

5. 根据权利要求 4 所述的半导体装置,其特征在於,该齐纳二极管或者说 Z-二极管在击穿中可以以高的电流工作。

6. 根据权利要求 1 至 5 之一所述的半导体装置,其特征在於,一个 n 硅外延层 2 位于一个 n^+ 衬底 1 上并且用作阴极区,及在二维的视图中至少两个被蚀刻入的沟槽 3 位于该 n 外延层 2 中并且它们的下部区域 7 被 p 掺杂的 Si 或者多晶 Si 填满并且用作该 PN 二极管的阳极区,其中有: 这些沟槽 3 的深度 D_t 大于在这些沟槽 3 之间的硅区域的宽度 W_m 。

7. 根据权利要求6所述的半导体装置,其特征在于,一个金属层4位于该半导体装置的背面上并且用作阴极电极。

8. 根据权利要求6或7所述的半导体装置,其特征在于,一个第一金属5填充这些沟槽3直至一个确定的高度,具有与所述p掺杂的Si或者多晶Si7的欧姆接触和具有与该n外延层2的肖特基接触并且用作阳极电极,及一个第二金属6填满这些沟槽3的剩余部分,具有与该n外延层2的肖特基接触并且同样用作阳极电极。

9. 根据上述权利要求之一所述的半导体装置,其特征在于,这些沟槽3通过蚀刻到n外延层中被制造并且具有矩形的形状或者U形形状。

10. 根据权利要求1至6之一所述的半导体装置,其特征在于,在该n外延层2和该p区7之间不存在电荷补偿,并且在此有: $WmNDepi = Wt NA_grabent$ 及该PN二极管的击穿发生在所述p沟槽的底部。

11. 根据权利要求1至7之一所述的半导体装置,其特征在于,一个氧化物层位于该第一金属5和这些沟槽3的侧壁之间。

12. 根据权利要求1至8之一所述的半导体装置,其特征在于,这些沟槽3以带状布置或作为岛被设置,这些岛可被构造为圆形、六角形或者其他类似形状。

13. 根据上述权利要求之一所述的半导体装置,其特征在于,该半导体装置被使用作为用于在机动车中的发电机的整流器的组成部

分并且尤其是作为 Z-二极管工作。

14. 用于制造根据上述权利要求之一的半导体装置的方法，其特征在于，借助外延将一个第一层 2 施加到一个 n 衬底上，在该第一层 2 中蚀刻一些沟槽 3，将这些沟槽 3 用 p 掺杂的硅或者多晶硅填满，将在这些沟槽 3 中的所述 p 掺杂的硅或者多晶硅的一部分蚀刻，将这些沟槽 3 用一个第一金属填满并且优选将该第一金属蚀刻至一个确定的厚度，将这些沟槽的剩余部分用一个第二金属填满并且该衬底的背面设置上金属化结构。

15. 用于制造根据权利要求 14 的半导体装置的方法，其特征在于，具有附加的步骤：进行这些沟槽 3 的表面的氧化并且进行在这些沟槽 3 的底部和侧壁上的氧化物的至一个确定的高度的蚀刻。

半导体装置及用于其制造的方法

现有技术

本发明涉及根据权利要求1前序部分的半导体装置以及用于其制造的方法。在此，该按照类别的方式的半导体装置涉及一种沟槽—肖特基—势垒—肖特基—二极管。

在现代机动车中，越来越多的功能借助电器件来实现。由此出现了对于电功率的越来越高的要求。为了满足该要求，必须提高在机动车中的发电系统的效率。

迄今，通常将PN二极管作为Z-二极管使用在机动车发电机系统中来作为整流器。PN二极管的优点是低的截止电流和高的鲁棒性。PN二极管的主要缺点是高的导通电压（Flussspannung） UF 。在室温下，在 $UF=0.7V$ 时电流才开始流动。及在正常的工作条件下，例如在电流密度为 $500A/cm^2$ 时， UF 上升直到超过 $1V$ ，这意味着效率的不可忽视的损失。

理论上，肖特基二极管可用于作为替代。肖特基二极管具有比PN二极管明显低的导通电压，例如在 $500A/cm^2$ 的高电流密度情况下，肖特基二极管具有例如为 $0.5V$ 至 $0.6V$ 的导通电压。此外，肖特基二极管作为多数载流子器件在快速的开关工作时提供了优点。然而，将肖特基二极管使用在机动车发电机系统中迄今还未实现。这可归因于肖特基二极管的一些重要的缺点：1) 与PN二极管相比，较高的截止电流，2) 该截止电流与截止电压的强烈的相关性，以及3) 差的鲁棒性，特别是在高温时。

传统的肖特基二极管在其电特性上可被改变，其方式是通过引入由蚀刻实现的沟槽（Trenches）。这些被改进的肖特基二极管也被称为

沟槽—肖特基—势垒—肖特基—二极管 (TSBS)。一个对于这种已知的半导体装置的例子在图 1 中被示出。

然而已知的沟槽—肖特基—势垒—肖特基—二极管不具有为了将它们作为 Z-二极管使用到机动车发电机系统中所需要的鲁棒性。

发明优点

具有权利要求 1 的特征的本发明的半导体装置与此相反具有高鲁棒性的优点，并且因此适于作为 Z-二极管被使用在机动车-发电机系统中。

通过这样的方式来实现这些优点，即沟槽—肖特基—势垒—肖特基—二极管 (TSBS 二极管) 设置有一个作为箝位元件 (Klammerement) 的集成的 PN 二极管。在此，这些附加的 P 槽被这样确定尺寸，使得 PN 二极管的击穿电压低于肖特基二极管的击穿电压。

本发明的另外的优点通过在从属权利要求中给出的措施来实现。

通过沟槽—肖特基—势垒—肖特基—二极管 (TSBS—PN) (TSBS 二极管) 的具有作为箝位元件的集成的 PN 二极管可以以特别有利的方式实现，二极管作为 Z-二极管来工作。在 Z-二极管的击穿电压大约为 20 伏特时，它们适于使用在机动车发电机系统中并且可用作对于发电机的整流器的整流元件。

本发明的半导体装置根据变形方案 1 或者变形方案 2 的制造借助适合的方法来进行，这些方法适于不同的变形方案。

附图

图 1 示出了已知的沟槽—肖特基—势垒—肖特基—二极管 (TSBS)，

图 2 示出了本发明的第一实施例，具有带有作为箝位元件的集

成 PN 二极管的沟槽—肖特基—势垒—肖特基—二极管 (TSBS-PN), 在沟槽的下部区域中具有 p 掺杂的硅或多晶硅, 以及

图 3 示出了本发明的另一实施例, 具有带有作为箝位元件的集成 PN 二极管的沟槽—肖特基—势垒—肖特基—二极管 (TSBS-PN), 在沟槽的下部区域中具有势垒氧化物和 p 掺杂的硅或多晶硅 (TSBS-BOPN)。

描述

如图 1 所示, 沟槽—肖特基—势垒—肖特基—二极管 (TSBS) 由一个 n+衬底 1、一个 n 掺杂的外延层 2、至少两个深度为 Dt 的通过蚀刻被实现在该 n 外延层 2 中的沟槽 (Trenches) 3、一个在该芯片背面上的作为欧姆接触或者阴极电极的金属层 4。这两个沟槽 3 首先被厚 $Dm1$ 的金属 5 填充并且接着被一个第二金属 6 覆盖。该第二金属 6 以 $Dm2$ 的厚度填充这些沟槽的剩余部分。在该芯片的正面上的两个金属 5 和 6 用作肖特基接触或者阳极电极。

第二金属 6 通常具有比第一金属 5 小的势垒高度。因此, 在电学上看, TSBS 是具有不同势垒高度的两个肖特基二极管的组合: 一个在作为阳极的金属层 5 与作为阴极的 n 外延层 2 之间具有肖特基势垒的肖特基二极管和一个在作为阳极的金属层 6 与作为阴极的 n 外延层 2 之间具有肖特基势垒的第二肖特基二极管。

在流动方向上, 至少当这两个金属的势垒高度明显不同时, 电流主要流向具有较低势垒的上部的金属 6, 也流向这些沟槽的相应的侧壁。只要有 $Dm2 > Wt$, 在流动方向上用于电流的有效面积在 TSBS 情况下比在传统的平面肖特基二极管的情况下大。

在截止方向上, 第一金属 5 以其较大的势垒高度提供了空间电荷区的大的扩展。这些空间电荷区随着上升的电压而扩展, 并且在小于 TSBS 的击穿电压的电压时在处于相邻的沟槽 3 之间的区域的中间相

遇。由此，导致高的截止电流的肖特基效应被屏蔽并且截止电流被减小。该屏蔽效应强烈地取决于结构参数 Dt (沟槽的深度)、 Wm (在沟槽之间的间距)、 Wt (沟槽的宽度) 以及 $Dm1$ (第一金属 5 的厚度)，参见图 1。空间电荷区的在处于沟槽 3 之间的台面区域中的扩展是准一维的 (quasi-eindimensional)，只要 Dt 明显大于 Wm 。

TSBS 的特点是两个金属的组合，该组合能够实现结构以及要求与导通电压和屏蔽特性的一定程度的分离。导通电压 UF 和截止电流 IRO 的初始值主要受具有较低势垒的第二金属 6 影响。第二金属 6 的部分越大， UF 越低并且 IRO 越高。另一方面，具有较大势垒的第一金属 5 确定了截止电流的电压相关性、击穿电压和在高截止电流时的电流分布。通过两个金属的组合 TSBS 由此提供了优化可能性。不仅厚度 $Dm1$ 和 $Dm2$ 而且两个金属的势垒高度也可被使用作为参数。

然而，TSBS 的某种缺点在于，在沟槽底上肖特基接触微弱，因为在击穿时在那里形成高的电场并且由此也形成高的截止电流密度。由于在沟槽底上的分界层的不均匀性，不推荐将 TSBS 作为 Z-二极管来使用并且在击穿区域中工作 (漂移, Q-风险)。

这种 TSBS 元件如下地被制造：通过 n 外延层 (Epischicht) 2 的蚀刻实现一些沟槽 3，将这些沟槽 3 用第一金属 5 填满，必要时，反向蚀刻 (Zuruecktaetzen) 该第一金属至一个确定的厚度，并且用第二金属 6 填满沟 6 的剩余。

本发明的实施例的两个变形方案在图 2 和 3 中被示出。

变形方案 1：带有作为箝位元件的集成 PN 二极管的沟槽—肖特基—势垒—肖特基—二极管 (TSBS-PN) 在图 2 中被示出，在沟槽的下部区域中具有 p 掺杂的硅或多晶硅。

如所示出地一样，本发明的第一实施例的 TSBS-PN 由一个 n+ 衬底 1、一个 n 外延层 2、至少两个深度为 Dt 的被蚀刻入该 n 外延层 2 中的沟槽 (Trenchs) 3、以及一个在该芯片背面作为欧姆接触部或者

阴极电极的金属层 4。这些沟槽 3 的下部区域 7 被 p 掺杂的 Si 或多晶 Si 填满直至高度 D_p 。然后这些沟槽被厚 D_{m1} 的金属 5 填满，具有与 p 掺杂的 Si 或多晶 Si 的欧姆接触和具有与 n 外延层 2（阳极电极）的肖特基接触，并且接着用一个第二金属 6 覆盖。该第二金属 6 以 D_{m2} 的厚度填充这些沟槽的剩余，具有与 n 外延层 2 的肖特基接触并且同样用作阳极电极。在电学上看，TSBS-PN 是具有不同势垒高度的两个肖特基二极管和一个具有作为阳极的 P 槽 7 和作为阴极的 n 外延层 2 的 PN 二极管的组合。

在 TSBS-PN 中，在流动方向的电流仅仅流过上部的肖特基二极管。下部的肖特基二极管和 PN 二极管不被利用。只要有 $2D_{m2} > Wt$ ，则在这些沟槽的侧壁上的肖特基接触提供与传统的平面肖特基二极管相比用于在流动方向上的电流的较大的有效面积。在截止方向上，不但在肖特基势垒处而且在 PN 结处形成空间电荷区。这些空间电荷区随着上升的电压而扩展，并且在小于 TSBS-PN 的击穿电压的电压时在处于这些相邻的沟槽 3 之间的区域的中间相遇。通过这种方式，导致高的截止电流的肖特基效应被屏蔽并且截止电流被减小。该屏蔽效应强烈地取决于结构参数 W_m （在沟槽之间的间距）、 Wt （沟槽或 p 槽的宽度）、 D_p （具有 p 掺杂的 Si 或者多晶 Si 的沟槽部分深度；相应于 P 槽的深度），以及 D_{m1} （第一金属 5 的厚度），参见图 2。

TSBS-PN 拥有与 TSBS 类似的对肖特基效应的屏蔽作用，然而通过 PN 二极管集成的箝位功能（Klammerfunktion）附加地提供了高的鲁棒性。PN 二极管的击穿电压 BV_{pn} 被这样设计，使得 BV_{pn} 低于肖特基二极管的击穿电压 $BV_{肖特基}$ 。所述击穿在沟槽底部发生并且 TSBS-PN 的击穿电压由 BV_{pn} 确定。因此，在肖特基接触的附近不存在高的场强并且在击穿运行中的截止电流则仅仅流过 PN 结而不像在传统的 TSBS 中那样流过肖特基接触部。由此，TSBS-PN 拥有 PN 二极管的鲁棒性。因此，TSBS-PN 良好地适于作为 Z-二极管。

TSBS-PN 的制造方法，变形方案 1

步骤 1: 单晶的 n^+ 衬底用作原材料。

步骤 2: 在一个外延过程中施加同样是单晶的 n 掺杂的层 2。

步骤 3: 借助沟槽蚀刻在层 2 中蚀刻沟槽 3。

步骤 4: 进行用 p 掺杂的 Si 或者多晶 Si 填满沟槽 3。

步骤 5: 必要时，在这些沟槽 3 中部分地蚀刻 p 掺杂的 Si 或者多晶 Si 的一部分。

步骤 6: 用第一金属 5 填满这些沟槽 3。

步骤 7: 必要时，将第一金属 5 蚀刻至一个确定的厚度。

步骤 8: 用第二金属 6 填满这些沟槽 3 的剩余。

步骤 9: 在背面上进行金属化，即在芯片的背面上施加金属层 4。

图 3 示出了按照变形方案 2 的本发明的另一个实施例：具有带有作为箝位元件的集成 PN 二极管的沟槽—肖特基—势垒—肖特基—二极管 (TSBS-PN)，在沟槽的下部区域中具有势垒氧化物和 p 掺杂的硅或多晶硅 (TSBS-BOPN)。

如图 3 所示，与变形方案 1 的不同在于，在变形方案 2 中，在第一金属 5 与沟槽 3 的侧壁之间插入有氧化物层 (Oxidschicht) 8。由此，实现了附加的势垒-氧化物-结构 (沟槽-MOS-结构)。由此，该变形方案也得到 TSBS-BOPN 的名字。现在，氧化物厚度 T_0 也属于重要的结构参数。

具有较低势垒的第二金属 6，如在变形方案 1 中，引起较小的导通电压。在沟槽底部上的 pn 结确定击穿电压并且用作箝位元件。

变形方案 2 相对于变形方案 1 的优点一方面是，改善的屏蔽作用和由此更低的截止电流。该优点由沟槽-MOS-结构引起，该结构现在代替了下部的肖特基接触。该效果随着金属 5 的增加的势垒高度还些许地加强。

虽然变形方案 2 包括 MOS 结构，但是在敏感的氧化物内部和在

相邻的 Si-区中不出现高的场强。因此，在 TSBS-BOPN 中不必担心注入“热”载流子。由此，TSBS-BOPN 可拥有如 PN 二极管的鲁棒性并且良好地适于作为 Z-二极管工作。

TSBS-PN (TSBS-BOPN) 的制造方法，变形方案 2:

步骤 1: 单晶的 n^+ 衬底用作原材料。

步骤 2: 在一个外延过程中施加 n 掺杂的层 2。

步骤 3: 借助沟槽蚀刻蚀刻出沟槽 3。

步骤 4: 用 P 掺杂的 Si 或多晶-Si 填满沟槽 3。

步骤 4: 在沟槽 3 中蚀刻 p 掺杂的 Si 或者多晶 Si 的一部分。

步骤 5: 氧化这些沟槽 3 的表面。

步骤 6: 将沟槽 3 的底部和侧壁上的氧化物蚀刻至一个确定的高度。

步骤 7: 用第一金属 5 填满这些沟槽 3。

步骤 8: 必要时，将第一金属蚀刻至一个确定的厚度。

步骤 9: 用第二金属填满这些沟槽 3 的剩余。

步骤 10: 在芯片的背面上进行金属化。

不但变形方案 1 而且变形方案 2 在芯片的边缘区域中可以还具有用于减小边缘场强的附加的结构。这例如可以是低掺杂的 p 区、磁敏元件 (Feldplatten) 或者类似的相应于现有技术中的结构。

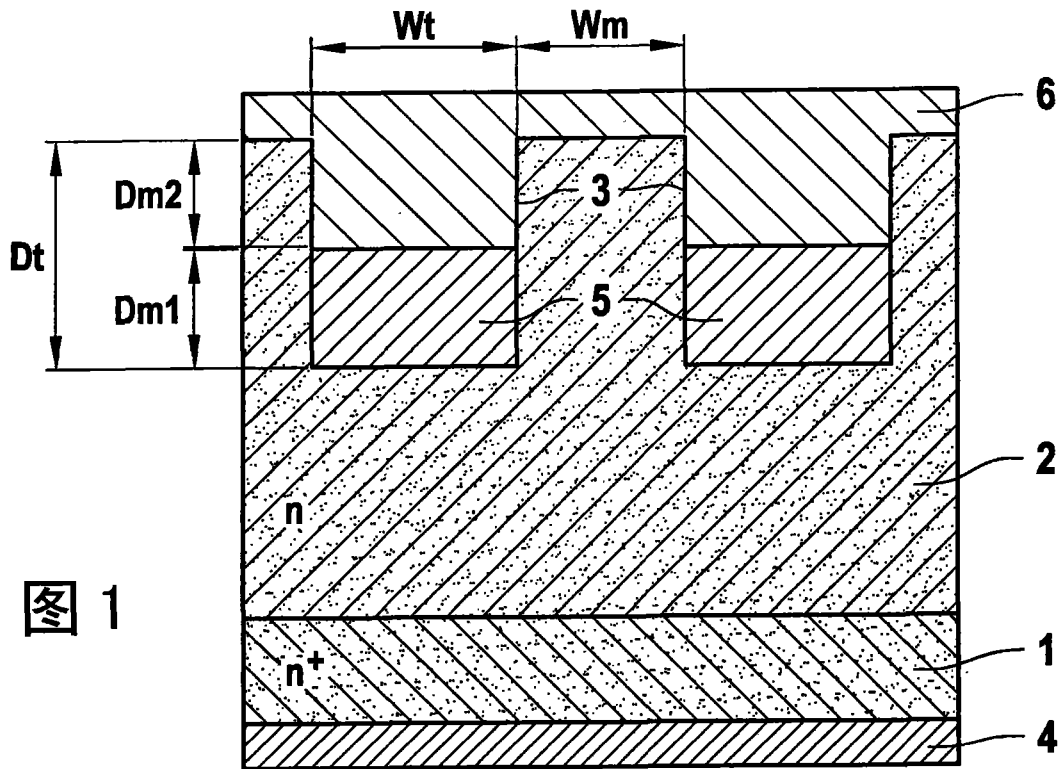


图 1

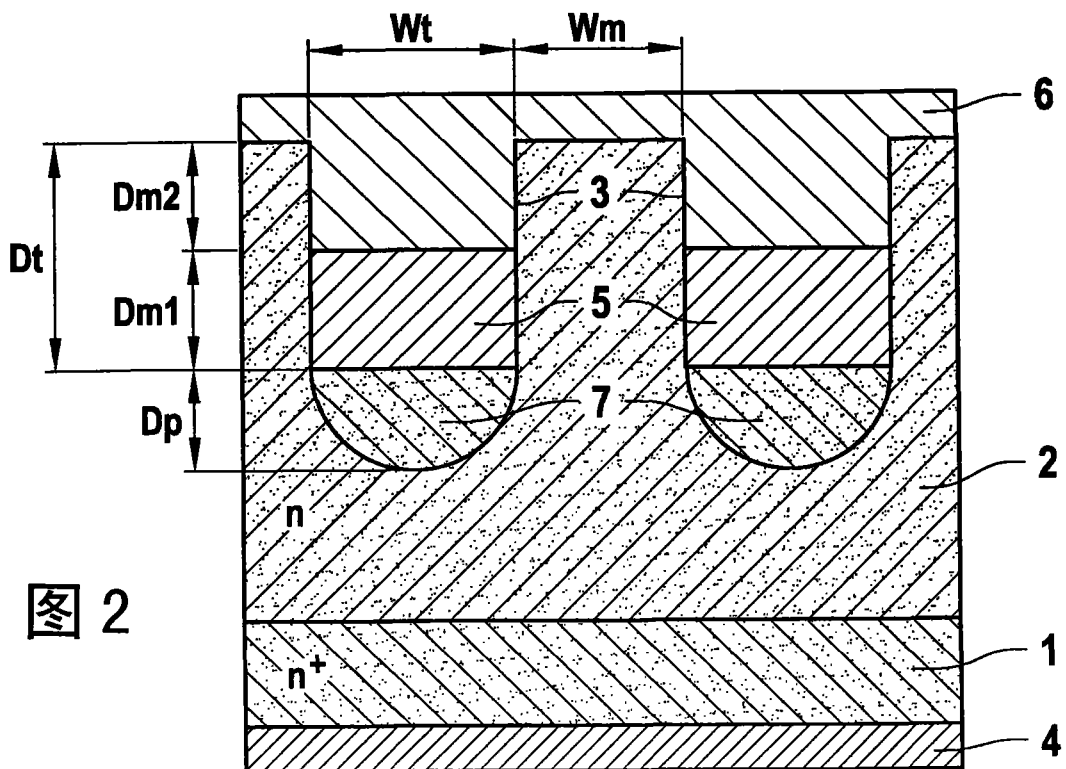


图 2

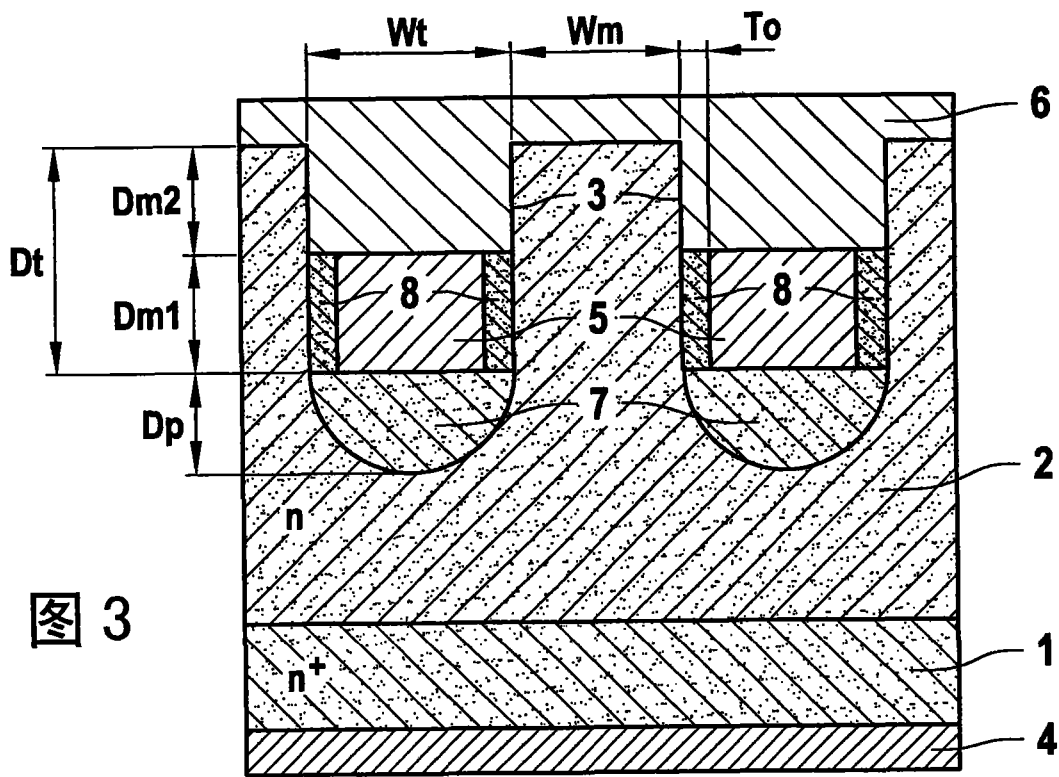


图 3