



(12) 发明专利申请

(10) 申请公布号 CN 115332075 A

(43) 申请公布日 2022. 11. 11

(21) 申请号 202210284311.X

H01L 27/088 (2006.01)

(22) 申请日 2022.03.22

H01L 29/78 (2006.01)

(30) 优先权数据

17/316,091 2021.05.10 US

(71) 申请人 恩智浦美国有限公司

地址 美国得克萨斯

(72) 发明人 H·鲁埃达 R·A·巴克斯代尔

S·C·丘 M·加西亚

W·G·里斯纳

(74) 专利代理机构 中国贸促会专利商标事务所

有限公司 11038

专利代理师 刘偶

(51) Int. Cl.

H01L 21/336 (2006.01)

H01L 21/8234 (2006.01)

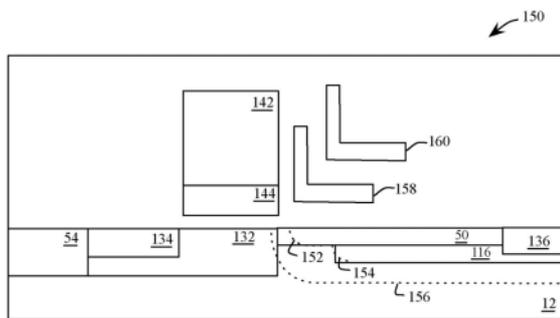
权利要求书2页 说明书8页 附图8页

(54) 发明名称

具有注入物对准间隔件的LDMOS晶体管

(57) 摘要

一种用于制造具有注入物对准间隔件的横向扩散金属氧化物半导体 (LDMOS) 晶体管的方法包括蚀刻包括第一氮化物层的栅极堆叠。所述第一氮化物层在硅层上。所述栅极堆叠通过第一氧化物层与衬底分离。氧化所述栅极堆叠以从所述硅层形成多晶硅层,且在所述多晶硅层的侧壁上形成第二氧化物层。用与由所述第二氧化物层形成的第一边缘对准的第一注入物注入所述LDMOS晶体管的漏极区。形成保形地覆盖所述第二氧化物层的第二氮化物层。形成保形地覆盖所述第二氮化物层的氮化物蚀刻终止层。



1. 一种用于制造具有注入物对准间隔件的横向扩散金属氧化物半导体 (LDMOS) 晶体管的方法, 其特征在于, 包括:

执行蚀刻工艺以产生包括硅层上的第一氮化物层的栅极堆叠, 所述栅极堆叠通过第一氧化物层与衬底分离;

氧化所述栅极堆叠以从所述硅层形成多晶硅层, 且在所述多晶硅层的侧壁上形成第二氧化物层;

用与由所述第二氧化物层形成的第一边缘对准的第一注入物注入所述LDMOS晶体管的漏极区;

形成保形地覆盖所述第二氧化物层的第二氮化物层; 以及

形成保形地覆盖所述第二氮化物层的氮化物蚀刻终止层。

2. 根据权利要求1所述的方法, 其特征在于, 另外包括用所述第一注入物注入所述LDMOS晶体管的源极区。

3. 根据权利要求1所述的方法, 其特征在于, 另外包括将所述漏极区的第二注入物与由所述第二氮化物层形成的第二边缘对准。

4. 根据权利要求1所述的方法, 其特征在于, 另外包括将所述漏极区的第二注入物与由所述氮化物蚀刻终止层形成的第二边缘对准。

5. 根据权利要求1所述的方法, 其特征在于, 另外包括将所述漏极区的第二注入物与由形成于所述氮化物蚀刻终止层上方的氮化物间隔件形成的第二边缘对准。

6. 根据权利要求1所述的方法, 其特征在于, 另外包括将第二注入物与由所述第二氮化物层、所述氮化物蚀刻终止层和形成于所述氮化物蚀刻终止层上方的氮化物间隔件中的一个形成的第二边缘对准。

7. 根据权利要求6所述的方法, 其特征在于, 另外包括将第三注入物与由所述第二氮化物层、所述氮化物蚀刻终止层和形成于所述氮化物蚀刻终止层上方的氮化物间隔件中的一个形成的第三边缘对准。

8. 根据权利要求6所述的方法, 其特征在于, 所述第二注入物注入在形成于所述衬底上的多个LDMOS晶体管的子集中。

9. 一种设备, 其特征在于, 包括:

栅极堆叠, 所述栅极堆叠包括多晶硅层上方的钴硅化物层, 所述多晶硅层通过第一氧化物层与衬底分离;

第二氧化物层, 所述第二氧化物层在所述多晶硅层的侧壁上; 以及

横向扩散金属氧化物半导体 (LDMOS) 晶体管的漏极区, 所述漏极区注入有与由所述第二氧化物层形成的第一边缘对准的第一注入物, 其中添加到所述第二氧化物层的第二厚度的所述第一氧化物层的第一厚度超出阻止在所述第一注入物上方形成第二钴硅化物层所需的最小厚度。

10. 一种用于制造具有注入物对准间隔件的半导体装置的方法, 其特征在于, 包括:

蚀刻包括第一氮化物层的栅极堆叠, 所述第一氮化物层在非晶硅层上, 所述栅极堆叠通过第一氧化物层与衬底分离;

氧化所述栅极堆叠以从所述非晶硅层形成多晶硅层, 且在所述多晶硅层的侧壁上形成第二氧化物层;

用与由所述第二氧化物层形成的第一边缘对准的第一注入物注入所述半导体装置的漏极区；

形成保形地覆盖所述第二氧化物层的第二氮化物层；以及
形成保形地覆盖所述第二氮化物层的正硅酸乙酯 (TEOS) 层。

具有注入物对准间隔件的LDMOS晶体管

技术领域

[0001] 本公开大体上涉及半导体制造,且更具体地说,涉及一种用于改善横向扩散金属氧化物半导体(LDMOS)晶体管的性能的半导体制造工艺。

发明内容

[0002] 根据本发明的第一方面,提供一种用于制造具有注入物对准间隔件的横向扩散金属氧化物半导体(LDMOS)晶体管的方法,其特征在于,包括:

[0003] 执行蚀刻工艺以产生包括硅层上的第一氮化物层的栅极堆叠,所述栅极堆叠通过第一氧化物层与衬底分离;

[0004] 氧化所述栅极堆叠以从所述硅层形成多晶硅层,且在所述多晶硅层的侧壁上形成第二氧化物层;

[0005] 用与由所述第二氧化物层形成的第一边缘对准的第一注入物注入所述LDMOS晶体管的漏极区;

[0006] 形成保形地覆盖所述第二氧化物层的第二氮化物层;以及

[0007] 形成保形地覆盖所述第二氮化物层的氮化物蚀刻终止层。

[0008] 根据一个或多个实施例,该方法另外包括用所述第一注入物注入所述LDMOS晶体管的源极区。

[0009] 根据一个或多个实施例,该方法另外包括将所述漏极区的第二注入物与由所述第二氮化物层形成的第二边缘对准。

[0010] 根据一个或多个实施例,该方法另外包括将所述漏极区的第二注入物与由所述氮化物蚀刻终止层形成的第二边缘对准。

[0011] 根据一个或多个实施例,该方法另外包括将所述漏极区的第二注入物与由形成于所述氮化物蚀刻终止层上方的氮化物间隔件形成的第二边缘对准。

[0012] 根据一个或多个实施例,该方法另外包括将第二注入物与由所述第二氮化物层、所述氮化物蚀刻终止层和形成于所述氮化物蚀刻终止层上方的氮化物间隔件中的一个形成的第二边缘对准。

[0013] 根据一个或多个实施例,该方法另外包括将第三注入物与由所述第二氮化物层、所述氮化物蚀刻终止层和形成于所述氮化物蚀刻终止层上方的氮化物间隔件中的一个形成的第三边缘对准。

[0014] 根据一个或多个实施例,所述第二注入物注入在形成于所述衬底上的多个LDMOS晶体管的子集中。

[0015] 根据一个或多个实施例,该方法另外包括在所述氮化物蚀刻终止层上方形成第二光致抗蚀剂层,所述第二光致抗蚀剂层包括在所述栅极堆叠上方位于中心位置的边缘以阻止对所述LDMOS晶体管的源极区的注入。

[0016] 根据一个或多个实施例,该方法另外包括去除所述第一氮化物层、所述第二氮化物层和所述氮化物蚀刻终止层,以及在所述多晶硅层上方形成第一钴硅化物层以在其上形

成栅极电极,其中所述钴硅化物层消耗不到全部所述多晶硅层,且添加到所述第二氧化物层的第二厚度的所述第一氧化物层的第一厚度超出阻止在所述第一注入物上方形成第二钴硅化物层所需的最小厚度。

[0017] 根据本发明的第二方面,提供一种设备,包括:

[0018] 栅极堆叠,所述栅极堆叠包括多晶硅层上方的钴硅化物层,所述多晶硅层通过第一氧化物层与衬底分离;

[0019] 第二氧化物层,所述第二氧化物层在所述多晶硅层的侧壁上;以及

[0020] 横向扩散金属氧化物半导体(LDMOS)晶体管的漏极区,所述漏极区注入有与由所述第二氧化物层形成的第一边缘对准的第一注入物,其中添加到所述第二氧化物层的第二厚度的所述第一氧化物层的第一厚度超出阻止在所述第一注入物上方形成第二钴硅化物层所需的最小厚度。

[0021] 根据一个或多个实施例,该设备另外包括所述漏极区的与相对于所述第一边缘偏移的第二边缘对准的第二注入物。

[0022] 根据一个或多个实施例,所述第二注入物注入在形成于所述衬底上的多个LDMOS晶体管的子集中。

[0023] 根据一个或多个实施例,该设备另外包括形成于所述栅极堆叠与所述漏极区之间的一个或多个场板。

[0024] 根据本发明的第三方面,提供一种用于制造具有注入物对准间隔件的半导体装置的方法,其特征在于,包括:

[0025] 蚀刻包括第一氮化物层的栅极堆叠,所述第一氮化物层在非晶硅层上,所述栅极堆叠通过第一氧化物层与衬底分离;

[0026] 氧化所述栅极堆叠以从所述非晶硅层形成多晶硅层,且在所述多晶硅层的侧壁上形成第二氧化物层;

[0027] 用与由所述第二氧化物层形成的第一边缘对准的第一注入物注入所述半导体装置的漏极区;

[0028] 形成保形地覆盖所述第二氧化物层的第二氮化物层;以及

[0029] 形成保形地覆盖所述第二氮化物层的正硅酸乙酯(TEOS)层。

[0030] 根据一个或多个实施例,该方法另外包括在所述TEOS层上方形成氮化物间隔件。

[0031] 根据一个或多个实施例,该方法另外包括将第二注入物与由所述第二氮化物层、所述TEOS层和所述氮化物间隔件中的一个形成的第二边缘对准。

[0032] 根据一个或多个实施例,所述半导体装置包括形成于所述衬底上的多个LDMOS晶体管,并且所述第二注入物注入在多个LDMOS晶体管的子集中。

[0033] 根据一个或多个实施例,该方法另外包括去除所述第一氮化物层、所述第二氮化物层和所述TEOS层,以及在所述多晶硅层上方形成第一钴硅化物层以在其上形成栅极电极,其中所述钴硅化物层消耗不到全部所述多晶硅层,且添加到所述第二氧化物层的第二厚度的所述第一氧化物层的第一厚度超出阻止在所述第一注入物上方形成第二钴硅化物层所需的最小厚度。

[0034] 根据一个或多个实施例,该方法另外包括在所述栅极堆叠与所述漏极区之间形成一个或多个场板。

背景技术

[0035] 包括LDMOS晶体管的功率放大器的增益和线性受LDMOS晶体管的栅极端与源极端或漏极端之间的寄生反馈电容影响。反馈电容部分地从非常接近栅极的源极和漏极的注入区产生。在几何形状较小的情况下,将注入区与光刻构件对准不会提供足以可靠地控制反馈电容的精度。

[0036] 高输入阻抗另外降低LDMOS晶体管的增益和线性。尝试通过按比例调整栅极面积来减小输入电容不合需要地增加了栅极电阻。由于栅极堆叠的纵横比增加和由栅极金属的反射性引起的反射性问题,通过增加栅极金属厚度来减小栅极电阻受光刻和蚀刻工艺问题妨碍。

附图说明

[0037] 本发明借助于例子示出且不受附图的限制,在附图中,类似标记指示类似元件。为了简单和清晰起见而示出图中的元件,并且这些元件未必按比例绘制。

[0038] 图1是根据本公开的示例实施例的LDMOS晶体管的制造阶段的横截面视图。

[0039] 图2是根据本公开的示例实施例的图1的实施例在沉积氮化物层之后的制造阶段的横截面视图。

[0040] 图3是根据本公开的示例实施例的图2的实施例在蚀刻栅极堆叠之后的制造阶段的横截面视图。

[0041] 图4是根据本公开的示例实施例的图3的实施例在氧化物与间隔件对准注入步骤之后的制造阶段的横截面视图。

[0042] 图5是根据本公开的示例实施例的图4的实施例在沉积氮化物内衬之后的制造阶段的横截面视图。

[0043] 图6是根据本公开的示例实施例的图5的实施例在沉积正硅酸乙酯 (TEOS) 蚀刻终止层之后的制造阶段的横截面视图。

[0044] 图7是根据本公开的示例实施例的图6的实施例在间隔件对准注入步骤之后的制造阶段的横截面视图。

[0045] 图8是根据本公开的示例实施例的图7的实施例在沉积氮化物间隔件之后的制造阶段的横截面视图。

[0046] 图9是根据本公开的示例实施例的图8的实施例在蚀刻氮化物间隔件之后的制造阶段的横截面视图。

[0047] 图10是根据本公开的示例实施例的图9的实施例在间隔件对准注入步骤之后的制造阶段的横截面视图。

[0048] 图11是根据本公开的示例实施例的图10的实施例在去除氮化物间隔件、TEOS蚀刻终止层、氮化物内衬和氮化物层之后的制造阶段的横截面视图。

[0049] 图12是根据本公开的示例实施例的图11的实施例在形成第一CoSi层之后的制造阶段的横截面视图。

[0050] 图13是根据本公开的示例实施例的图12的实施例在形成场板之后的制造阶段的横截面视图。

[0051] 图14是根据本公开的示例实施例的同时形成的图13的替代实施例的横截面视图。

[0052] 图15是根据本公开的示例实施例的图14的LDMOS晶体管的掺杂分布的图形化视图。

[0053] 图16是根据本公开的示例实施例的用于制造具有注入物对准间隔件的LDMOS晶体管的方法的流程图表示。

[0054] 图17是根据本公开的示例实施例的用于制造具有注入物对准间隔件的半导体装置的方法的流程图表示。

具体实施方式

[0055] 本文中所述的实施例实现通过减小反馈电容和输入阻抗来改善半导体装置的增益和线性。具体地说,在栅极堆叠上方形成多个保形内衬以可控地偏移注入物,从而工程改造漏极和源极分布。内衬另外准许在不损害漏极和源极注入区的情况下形成厚的低电阻钴硅化物(CoSi)栅极电极,且另外实现具有改进的纵横比和焦深的栅极堆叠蚀刻。

[0056] 图1示出半导体装置(例如,横向扩散金属氧化物半导体(LDMOS)场效应晶体管或LDMOS晶体管)的制造阶段的示例实施例10的横截面视图。氧化衬底12(例如,硅衬底)以形成第一氧化物层14。在第一氧化物层14上沉积非晶硅层16。在另一实施例中,可将层16沉积为多晶硅,且用多晶硅取代对非晶硅层16的提及,其中不需要后续氧化来将非晶硅转换成多晶硅。在一个示例实施例中,基于LDMOS晶体管的期望跨导、输入电容和/或阈值电压选择第一氧化物层14的厚度。在一个示例实施例中,选择非晶硅层16以在非晶硅层16被氧化且与钴反应以形成覆盖的CoSi电极之后提供足够的残余多晶硅。

[0057] 图2示出图1之后的制造阶段的示例实施例20的横截面视图,其中在非晶硅层16上方形成第一氮化物层22。

[0058] 图3示出图2之后的制造阶段的示例实施例30的横截面视图。在示例实施例30中,通过在氮化物层36上方沉积光致抗蚀剂层38且图案化光致抗蚀剂层38以在待形成栅极堆叠32的区域上方留下光致抗蚀剂材料来形成栅极堆叠32。然后,执行蚀刻工艺,这产生蚀刻后非晶硅层34和蚀刻后第一氮化物层36。通过蚀刻图2的第一氮化物层22和非晶硅层16形成蚀刻后第一氮化物层36和蚀刻后非晶硅层34。蚀刻工艺在氧化物层14处终止。图3的栅极堆叠32提供使用常规光刻的更可控制的蚀刻,同时实现更高纵横比(例如,非晶硅34和第一氮化物层36的高度除以任何层的宽度)。具体地说,第一氮化物层36具有减小的反射性(与金属栅极相比),这改进了焦深和锐度,使得光刻的焦点在栅极堆叠32的顶部到栅极堆叠32的底部之间具有更少偏差。这实现栅极堆叠32的更高纵横比,进一步实现更窄栅极长度和/或更厚金属栅极(随后形成有非晶硅层34)。在蚀刻工艺之后,去除剩余光致抗蚀剂38。

[0059] 图4示出图3之后的制造阶段的示例实施例40的横截面视图。在示例实施例40中,使用高温锅炉退火在氧环境中执行氧化步骤。因此,图3的非晶硅层34转换成多晶硅层42,如栅极堆叠41中所示。在另一实施例中,非晶硅层34最初形成为多晶硅层,在此步骤中发生极少另外的结晶或无另外的结晶。氧化步骤还在多晶硅层42的侧壁上形成第二氧化物层44。第二氧化物层44设计为具有一定厚度,当与第一氧化物层14组合以得到组合氧化物层46时,所述厚度足以防止在多晶硅层42的侧壁上方和在稍后注入的衬底区上方形成CoSi(在后续步骤中)。然后,执行自对准注入48以形成N-注入区50和N-注入区52,每个N-注入区与第二多晶硅层44的水平边缘(或水平外表面)自对准。在一个示例实施例中,区50为LDMOS

晶体管的漂移区。N-注入区50确定邻近栅极堆叠41的漂移区的横向接合位置和最大耗尽宽度。在一个实施例中,区52随后反向掺杂有后续源极和P型阱掺杂剂。在另一实施例中,通过掩蔽区52上方的注入物(例如,用图案化掩模保护区52)来防止区52中的P型掺杂。在LDMOS晶体管的一个实施例中,非自对准P+区54形成LDMOS晶体管的主体触点。

[0060] 图5示出图4之后的制造阶段的示例实施例60的横截面视图。在示例实施例60中,在第二氧化物层44以及氮化物层36上方沉积氮化物内衬62。氮化物层62保护第二氧化物层44和组合氧化物层46免于从后续加工步骤中减少或去除,并且还提供后续注入物的自对准边缘。图6示出图5之后的制造阶段的示例实施例70的横截面视图。在示例实施例70中,在氮化物内衬62上方沉积正硅酸乙酯 (TEOS) 内衬72。TEOS内衬72提供后续氮化物间隔件的蚀刻终止,以及后续注入物的自对准边缘。

[0061] 图7示出图6之后的制造阶段的示例实施例80的横截面视图。在示例实施例80中,光致抗蚀剂层82被沉积且图案化以具有与栅极堆叠41的中心83基本上对准的边缘。通过有效地加宽栅极堆叠41,通过添加氮化物内衬62和TEOS内衬72,极大地改进了光致抗蚀剂层82与中心83的对准公差。执行自对准注入84以形成与TEOS内衬72的边缘自对准的N-注入区86(例如,N-注入区86的左边缘与TEOS内衬72的右边缘对准)。在一个示例实施例中,区86与区50组合以提供LDMOS晶体管的梯度漂移区。在注入工艺之后,去除剩余光致抗蚀剂层82。

[0062] 图8示出图6之后的制造阶段的示例实施例90的横截面视图。在示例实施例90中,在TEOS内衬72上方沉积氮化物间隔件92。选择氮化物间隔件92的存在和厚度以优化后续处理参数,所述后续处理参数包括完成LDMOS晶体管的构造所需的注入剂量、注入能量、锅炉驱动温度和时间,以及快速热退火 (RTA) 温度和时间。图9示出图8之后的制造阶段的示例实施例100的横截面视图。在示例实施例100中,执行对图8的氮化物间隔件92的各向异性蚀刻以形成一对氮化物间隔件102。当蚀刻氮化物间隔件92时,TEOS内衬72用作蚀刻终止物。

[0063] 图10示出图9之后的制造阶段的示例实施例110的横截面视图。在示例实施例110中,图案化光致抗蚀剂层112的边缘与栅极堆叠41的中心83基本上对准。执行自对准注入114以形成与氮化物间隔件102的边缘自对准的N-注入区116(例如,N-注入区116的左边缘与氮化物间隔件102的右边缘对准)。在一个示例实施例中,区116与区50组合以提供LDMOS晶体管的梯度漂移区。与注入区86与TEOS内衬72的边缘对准的图7相比,图10的注入区116与氮化物间隔件102的边缘对准。在另一示例实施例中,形成LDMOS晶体管的漂移区的一部分的N-注入物与第二氧化物层44、氮化物内衬(或层)62、TEOS内衬(或等效氮化物蚀刻终止层)72或氮化物间隔件102中的任一个的边缘对准。在注入工艺之后,去除剩余光致抗蚀剂层112。

[0064] 图11示出图10之后的制造阶段的示例实施例130的横截面视图。在示例实施例130中,形成P阱132、N+源极134和N+漏极136。在另一实施例中,在图10的自对准注入114之前形成P阱、N+源极134和N+漏极136。示例实施例130另外示出去除氮化物间隔件102、TEOS内衬72和氮化物内衬62,以及氮化物层36。在不形成氮化物间隔件102的示例实施例中,仅去除TEOS内衬72和氮化物内衬62以及氮化物层36(来自栅极堆叠)。

[0065] 在一个示例实施例中,通过图案化与中心83基本上对准且覆盖N-注入物50和116的光致抗蚀剂层来形成P阱132。然后,将P阱132注入到衬底12中,其中P阱132的边缘与氮化物间隔件102的边缘对准。然后,去除覆盖N-注入物50和116的光致抗蚀剂层。执行锅炉退火

或快速热退火 (RTA) 以使注入物损伤退火且在多晶硅42下横向驱动P阱132。基于P阱132的所需定位以及N-注入物50和116的深度选择退火的特定参数。

[0066] 在一个示例实施例中,通过在P区54上方且在N-注入物50和116上方添加光致抗蚀剂层(与中心83对准)以及暴露N+源极134和N+漏极136将被注入的区而形成N+源极134和N+漏极136。注入与氮化物间隔件102的边缘对准的N+源极134。同时注入N+漏极136。然后,去除光致抗蚀剂层。然后,执行RTA步骤以使N+注入物损伤退火且将N+源极134驱动到多晶硅42的边缘。

[0067] 在一个实施例中,通过用热磷酸剥离来去除氮化物间隔件102。然后,通过氢氟酸浴剥离TEOS内衬72(或类似氮化物间隔件蚀刻终止物)。然后,通过用热磷酸蚀刻来去除氮化物内衬62和牺牲栅极氮化物36。

[0068] 如与图7相比关于图10所论述,在其它实施例中,用与第二氧化物层44、氮化物内衬(或层)62或TEOS内衬(或等效氮化物蚀刻终止层)72中的一个对准的N-注入物代替N-注入物116。

[0069] 图12示出图11之后的制造阶段的示例实施例140的横截面视图。在示例实施例140中,在多晶硅层142的顶表面上执行钴沉积,然后执行退火工艺以形成CoSi层142。残余多晶硅层144在与钴反应以形成CoSi层142之后保留,并且氧化物层44至少部分地向上延伸到栅极堆叠内的CoSi层142的侧壁。图13示出图12之后的制造阶段的示例实施例150的横截面视图。在示例实施例150中,N-注入物50和N-注入物116组合以形成梯度漂移区,由分别组合成总梯度156的掺杂梯度152和154象征性地示出。在一个实施例中,N-注入物50的掺杂浓度小于N-注入物116的掺杂浓度,由此增加接近由残余多晶硅144和CoSi 142形成的栅极的漂移区(由注入物50和116形成)的耗尽宽度。增加靠近栅极的漂移区的耗尽宽度有利地减小栅极与漏极区118之间的反馈电容。在另一实施例中,通过分别与先前形成的第二氧化物层44、氮化物内衬(或层)62、TEOS内衬(或等效氮化物蚀刻终止层)72或氮化物间隔件102中的一个对准的额外注入物而实现对由N-注入物50和N-注入物116形成的漂移区中掺杂剂的另外分级。在实施例150中,形成金属场板158和160以屏蔽栅极使其免受漏极区118的高电势影响。在一个实施例中,场板158和160接地或连接到固定电位。

[0070] 在一个实施例中,通过以下步骤形成场板158和160的形成。在组合氧化物层46上方保形地沉积第一层间电介质(ILD)(例如, SiO_2)。在第一ILD上方形成第一保形场板金属层(例如,钨硅化物)。在由图13的场板158限定的区上方横向图案化光致抗蚀剂,通过蚀刻剩余的第一场板金属层形成场板158,然后去除光致抗蚀剂。在场板158上方保形地沉积第二ILD,用光致抗蚀剂层蚀刻场板160,然后去除光致抗蚀剂层,类似于用于形成场板158的工艺。最后,在两个场板158和160上方沉积较厚ILD。

[0071] 图14示出LDMOS晶体管的示例实施例170,所述LDMOS晶体管通过与图13的示例实施例150类似的工艺流程形成,但仅具有单个N-注入物50。示例实施例170针对高电压击穿进行优化,而示例实施例150针对具有减小的击穿电压("BV_{DSS}")和漏极到源极导通电阻("R_{DSOn}")的低压应用进行优化。在一个例子中,通过使用各种内衬分离漏极注入物(由N-注入物形成)以精确地对准注入物,在同一硅裸片中形成两个实施例150和170。因此,多个类型的晶体管和其它半导体装置易于集成到单个工艺流程和共同半导体衬底中。

[0072] 图15示出LDMOS晶体管的掺杂分布的示例实施例180,所述掺杂分布跨越硅的表面

而横向截取,例如图13的示例实施例150。N-注入物50和N-注入物116分别具有掺杂浓度152和154(例如,在约 $8e16cm^{-3}$ 到约 $4e17cm^{-3}$ 范围内的掺杂浓度,但所述浓度可以更低或更高)。掺杂浓度152和154组合以形成高于掺杂浓度152、154的净掺杂浓度156。N+源极区52和N+漏极区118分别具有掺杂浓度182和184。P阱120具有掺杂浓度186。由N-注入物50和116形成的横向分级漏极在与形成有单个较高剂量N-注入物的突变结相比具有等效RDSOn的栅极附近产生更宽漏极耗尽。

[0073] 图16示出用于制造具有对准间隔件的LDMOS晶体管的方法的示例实施例190。参考图16以及图1到图14中示出的制造步骤,在192,使用一系列材料沉积工艺,随后使用光致抗蚀和蚀刻工艺形成包括第一氮化物层36、硅层34和第一氧化物层14的栅极堆叠32。在194,氧化栅极堆叠32以形成侧壁氧化物层44。在196,注入与侧壁氧化物层44对准的LDMOS晶体管漏极区50。在198,在侧壁氧化物层44上方形成第二氮化物层(例如,内衬)62。在200,在第二氮化物层62上方形成氮化物蚀刻终止层(例如,TEOS内衬)72。

[0074] 图17示出用于制造具有对准间隔件的LDMOS晶体管的方法的示例实施例210。参考图17以及图1到图14中示出的制造步骤,在212,使用一系列材料沉积工艺,随后使用光致抗蚀和蚀刻工艺形成包括第一氮化物层36、非晶硅层34和第一氧化物层14的栅极堆叠32。在214,氧化栅极堆叠32以形成侧壁氧化物层44。在216,注入与侧壁氧化物层44对准的半导体装置漏极区50。在218,在侧壁氧化物层44上方形成第二氮化物层(例如,内衬)62。在220,在第二氮化物层62上方形成TEOS层72。

[0075] 如应了解,所公开的实施例至少包括以下内容。在一个实施例中,一种用于制造具有注入物对准间隔件的横向扩散金属氧化物半导体(LDMOS)晶体管的方法包括执行蚀刻工艺以在硅层上产生包括第一氮化物层的栅极堆叠。栅极堆叠通过第一氧化物层与衬底分离(例如,电隔离)。氧化所述栅极堆叠以从所述硅层形成多晶硅层,且在所述多晶硅层的侧壁上形成第二氧化物层。用与由所述第二氧化物层形成的第一边缘对准的第一注入物注入所述LDMOS晶体管的漏极区。形成保形地覆盖所述第二氧化物层的第二氮化物层。形成保形地覆盖所述第二氮化物层的氮化物蚀刻终止层。

[0076] 用于制造具有注入物对准间隔件的横向扩散金属氧化物半导体(LDMOS)晶体管的方法的替代实施例包括以下特征中的一个或其任何组合。用第一注入物注入LDMOS晶体管的源极区。将漏极区的第二注入物与由第二氮化物层形成的第二边缘对准。将漏极区的第二注入物与由氮化物蚀刻终止层形成的第二边缘对准。将漏极区的第二注入物与由形成于氮化物蚀刻终止层上方的氮化物间隔件形成的第二边缘对准。将第二注入物与由第二氮化物层、氮化物蚀刻终止层和形成于所述氮化物蚀刻终止层上方的氮化物间隔件中的一个形成的第二边缘对准。将第三注入物与由第二氮化物层、氮化物蚀刻终止层和形成于所述氮化物蚀刻终止层上方的氮化物间隔件中的一个形成的第三边缘对准。将第二注入物注入在形成于衬底上的多个LDMOS晶体管的子集中。在氮化物蚀刻终止层上方形成第二光致抗蚀剂层,所述第二光致抗蚀剂层包括在栅极堆叠上方位于中心位置的边缘以阻止对LDMOS晶体管的源极区的注入。去除第一氮化物层、第二氮化物层和氮化物蚀刻终止层,并且在多晶硅层上方形成第一钴硅化物层以在其上形成栅极电极,其中钴硅化物层消耗不到全部多晶硅层,且添加到第二氧化物层的第二厚度的第一氧化物层的第一厚度超出阻止在第一注入物上方形成第二钴硅化物层所需的最小厚度。

[0077] 在另一实施例中,一种设备包括栅极堆叠,所述栅极堆叠包括多晶硅层上方的钴硅化物层。多晶硅层通过第一氧化物层与衬底分离(例如,与衬底电隔离)。第二氧化物层在多晶硅层的侧壁上。横向扩散金属氧化物半导体(LDMOS)晶体管的漏极区注入有与由第二氧化物层形成的第一边缘对准的第一注入物,其中添加到第二氧化物层的第二厚度的第一氧化物层的第一厚度超出阻止在所述第一注入物上方形成第二钴硅化物层所需的最小厚度。

[0078] 所述设备的替代实施例包括以下特征中的一个或其任何组合。漏极区的第二注入物与相对于第一边缘偏移的第二边缘对准。第二注入物注入在形成于衬底上的多个LDMOS晶体管的子集中。一个或多个场板形成于栅极堆叠与漏极区之间。

[0079] 在另一实施例中,一种用于制造具有注入物对准间隔件的半导体装置的方法包括在非晶硅层上蚀刻包括第一氮化物层的栅极堆叠。所述栅极堆叠通过第一氧化物层与衬底分离。氧化栅极堆叠以从非晶硅层形成多晶硅层,且在多晶硅层的侧壁上形成第二氧化物层。用与由第二氧化物层形成的第一边缘对准的第一注入物注入半导体装置的漏极区。形成保形地覆盖所述第二氧化物层的第二氮化物层。形成保形地覆盖第二氮化物层的正硅酸乙酯(TEOS)层。

[0080] 用于制造具有注入物对准间隔件的半导体装置的方法的替代实施例包括以下特征中的一个或其任何组合。在TEOS层上方形成氮化物间隔件。将第二注入物与由第二氮化物层、TEOS层和氮化物间隔件中的一个形成的第二边缘对准。半导体装置包括形成于衬底上的多个LDMOS晶体管,并且第二注入物注入在多个LDMOS晶体管的子集中。去除第一氮化物层、第二氮化物层和TEOS层,并且在多晶硅层上方形成第一钴硅化物层以在其上形成栅极电极,其中钴硅化物层消耗不到全部多晶硅层,且添加到第二氧化物层的第二厚度的第一氧化物层的第一厚度超出阻止在第一注入物上方形成第二钴硅化物层所需的最小厚度。在栅极堆叠与漏极区之间形成一个或多个场板。

[0081] 虽然本文中参考特定实施例描述了本发明,但可在不脱离如所附权利要求书中所阐述的本发明的范围的情况下进行各种修改和改变。因此,说明书和图式应视为说明性而不是限制性意义,并且预期所有此类修改都包括在本发明的范围内。并不意图将本文中关于具体实施例所描述的任何益处、优点或针对问题的解决方案理解为任何或所有权利要求的关键、必需或必不可少的特征或元件。

[0082] 除非另外说明,否则例如“第一”和“第二”的术语用于任意地区分此类术语所描述的元件。因此,这些术语未必意图指示此类元件的时间上的优先级或其它优先级。

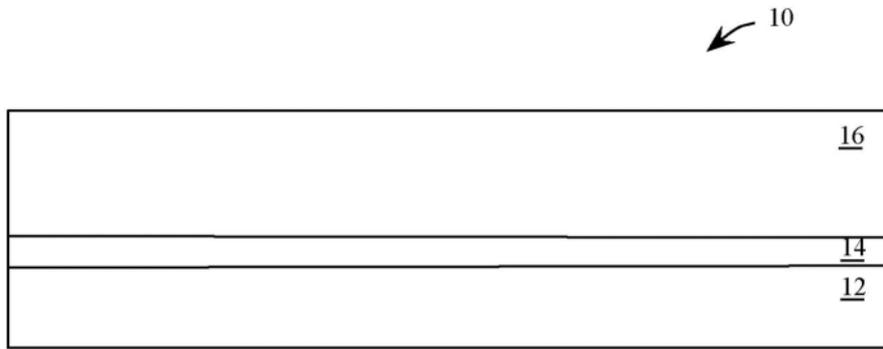


图1

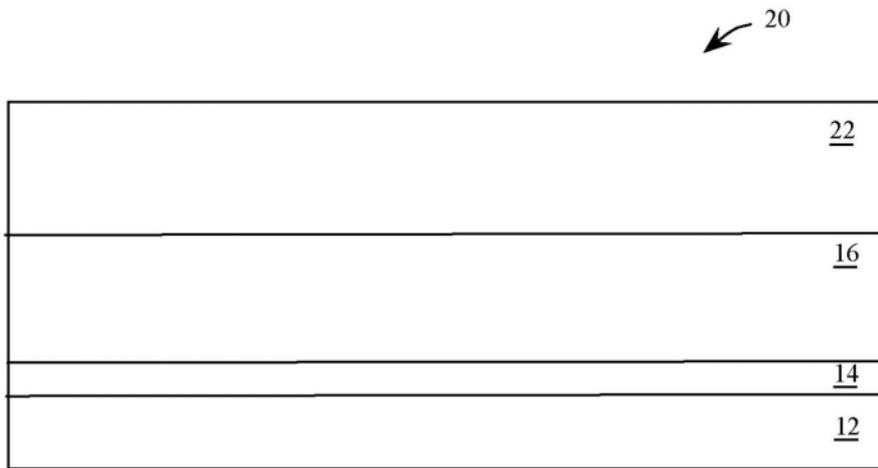


图2

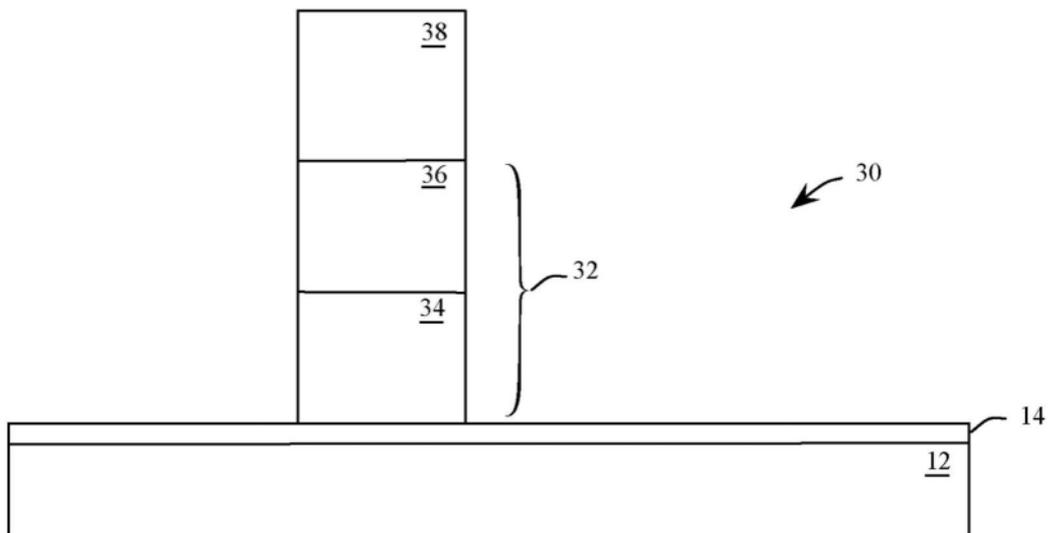


图3

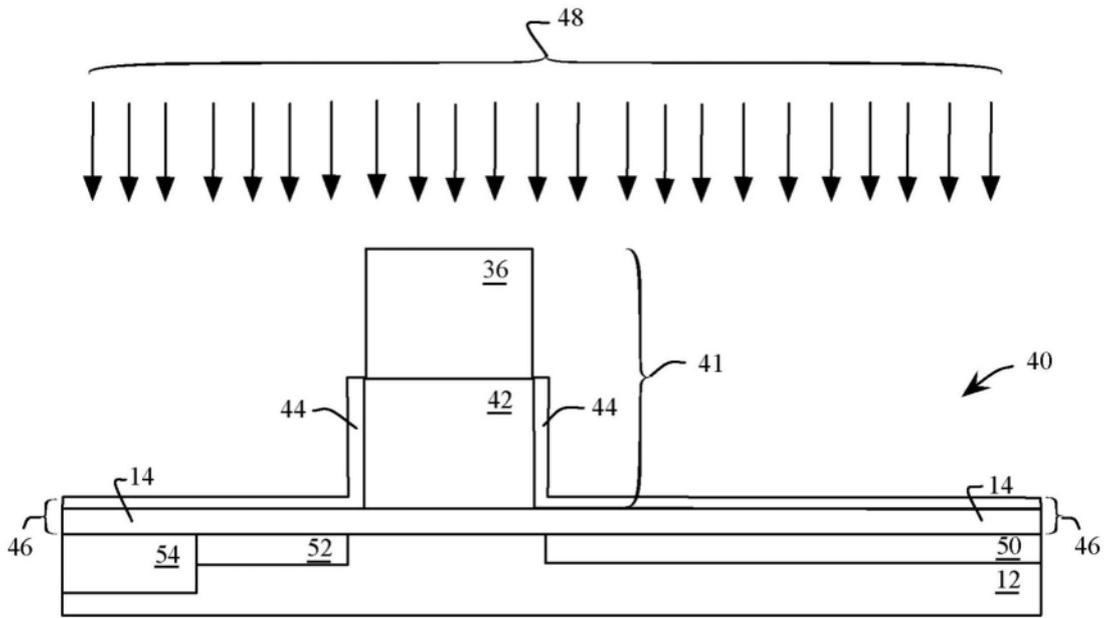


图4

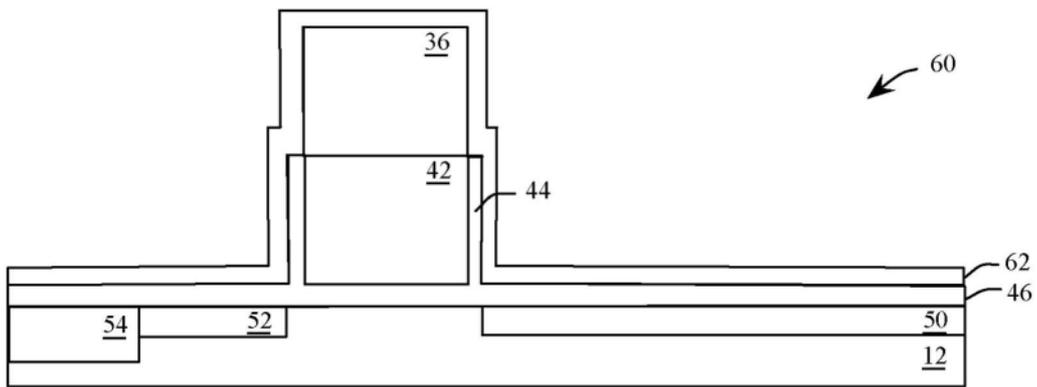


图5

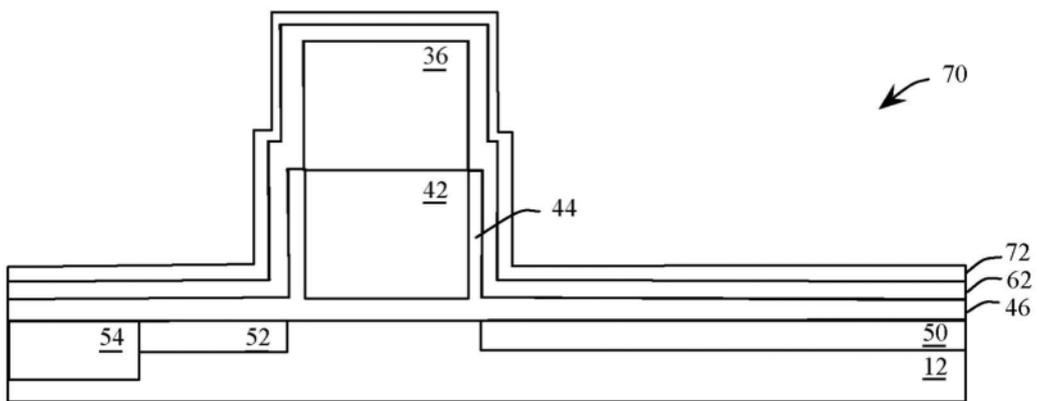


图6

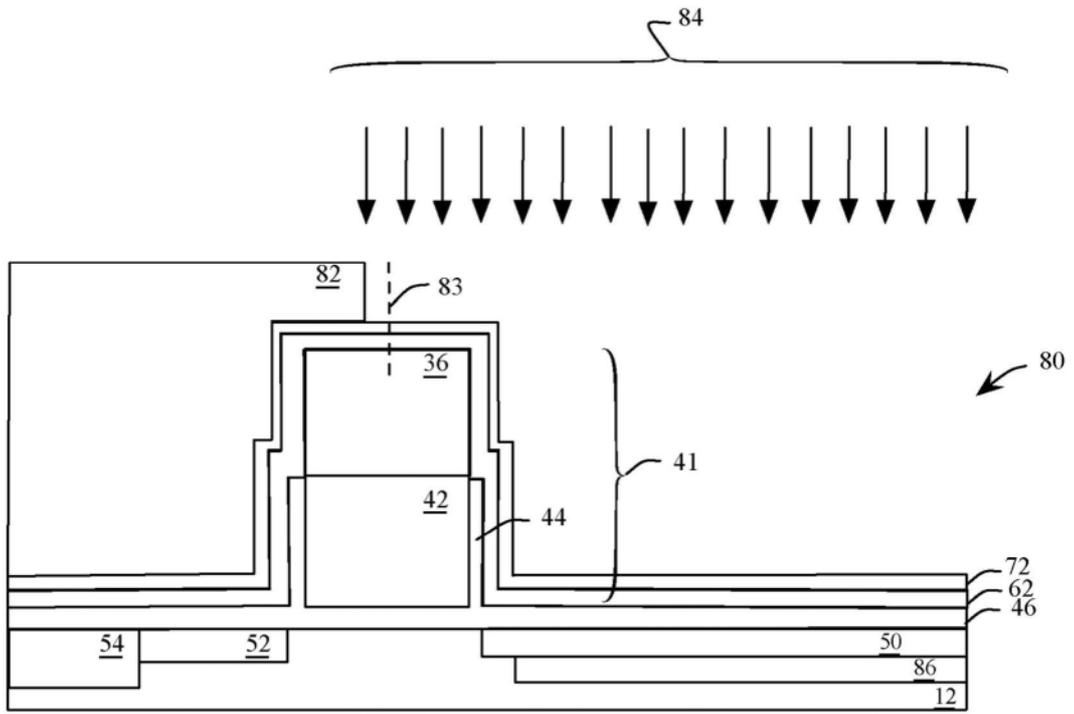


图7

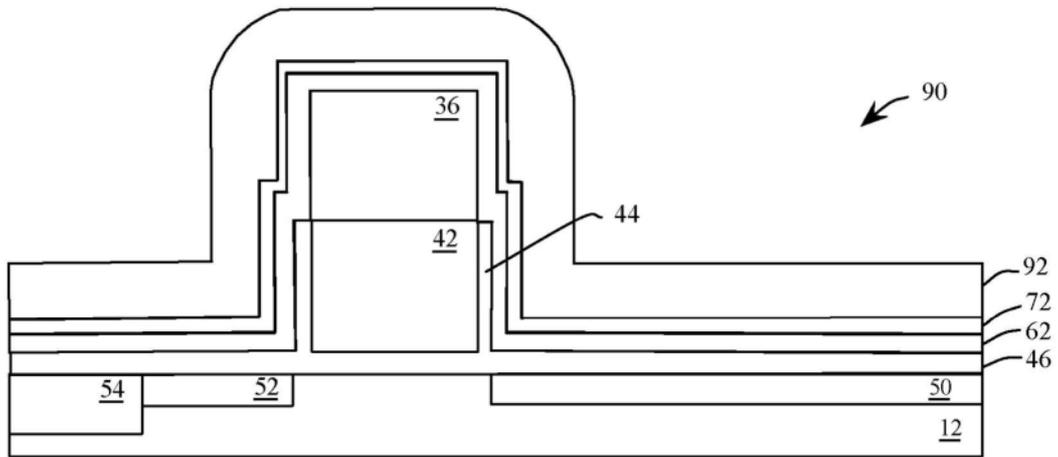


图8

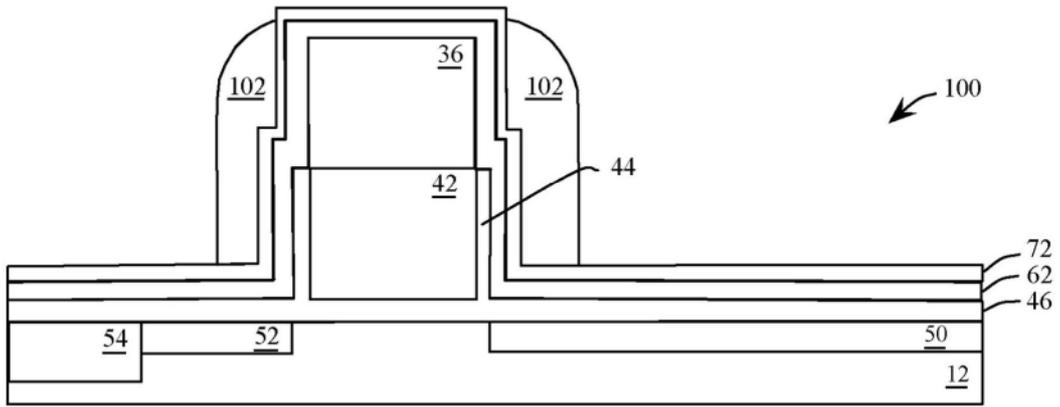


图9

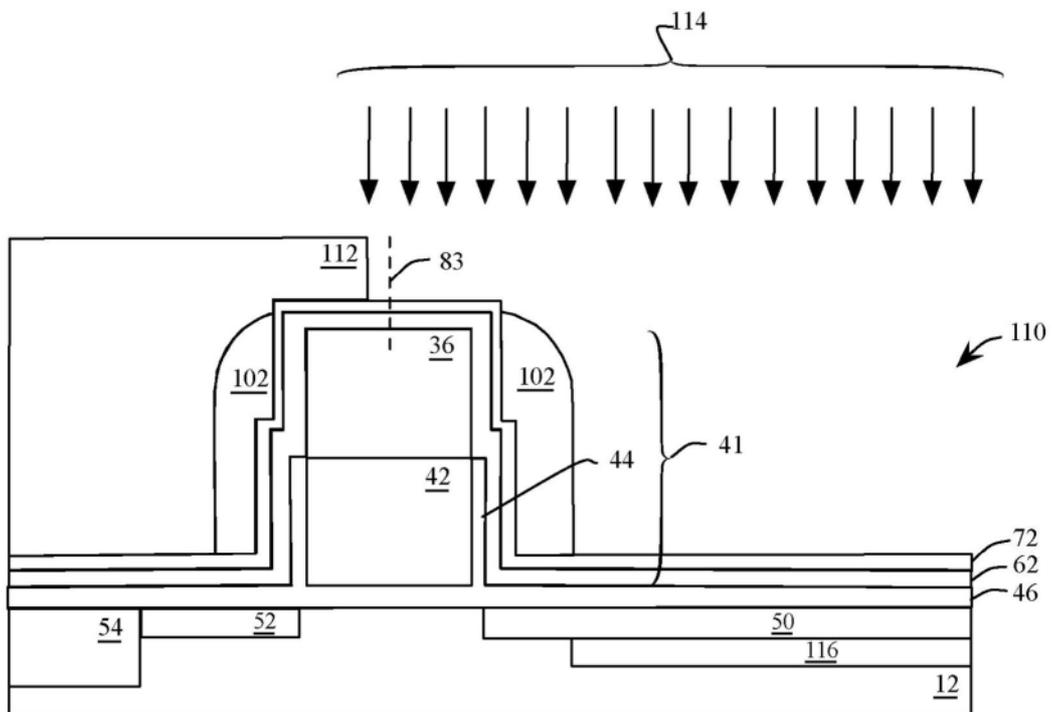


图10

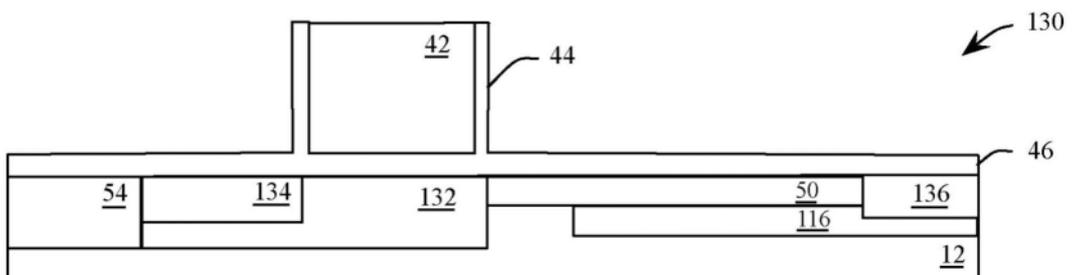


图11

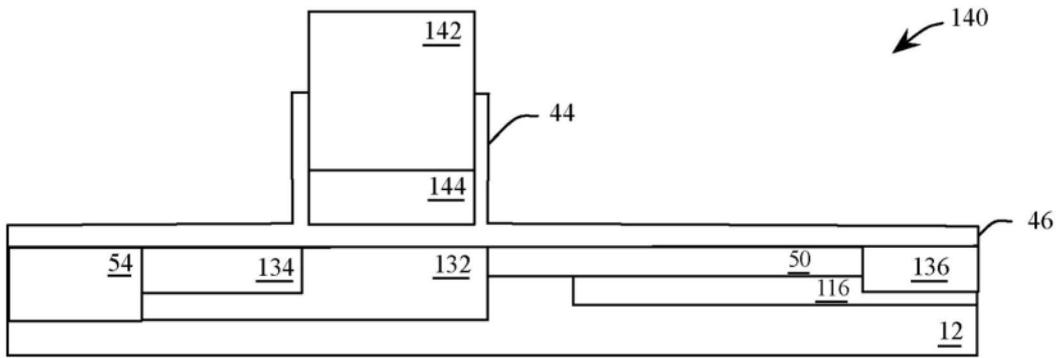


图12

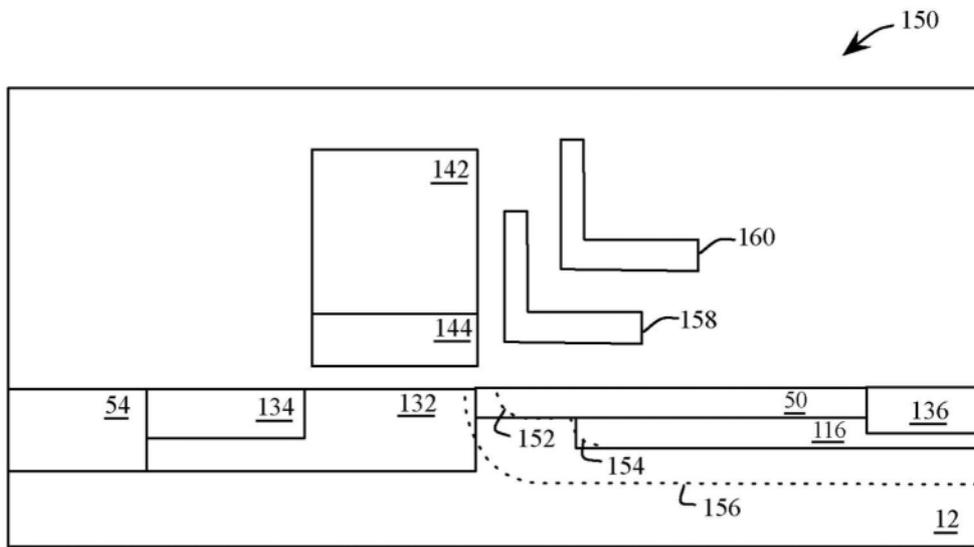


图13

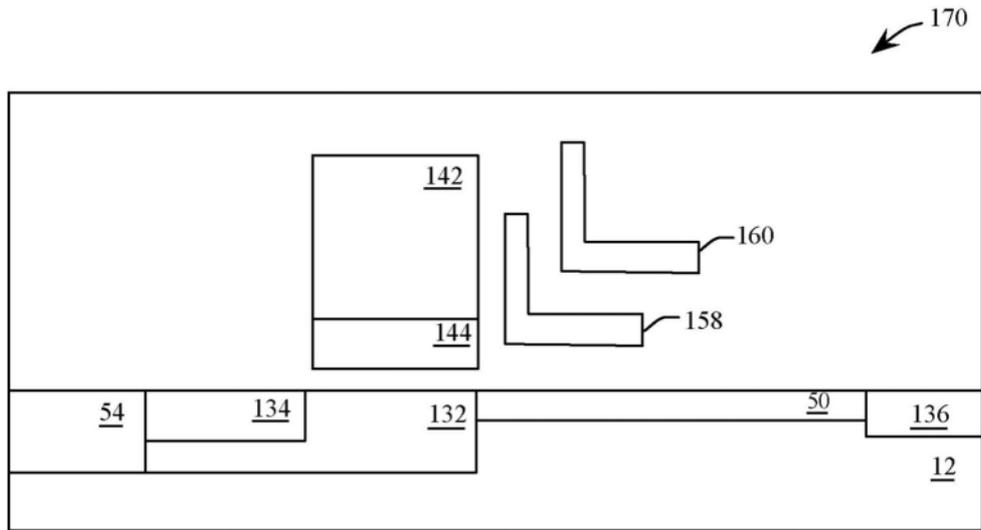


图14

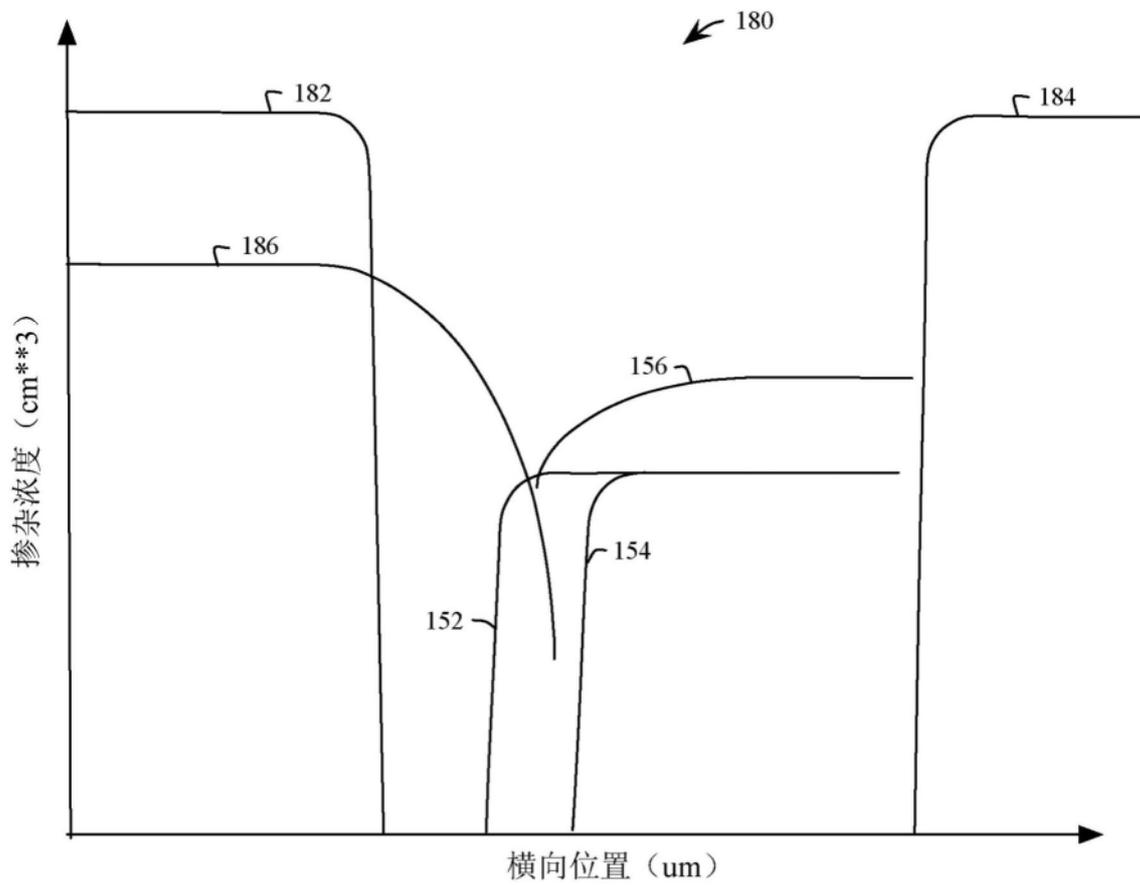


图15

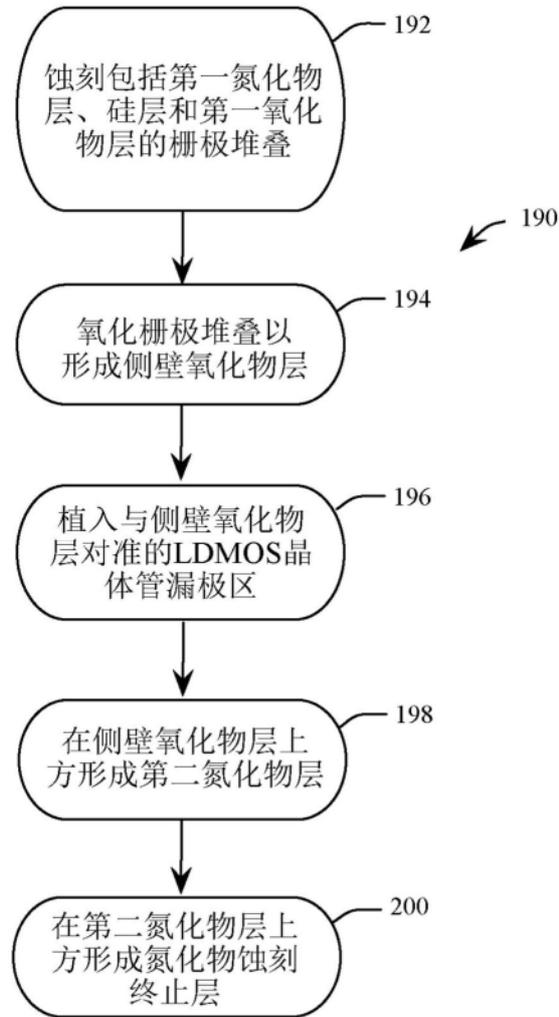


图16

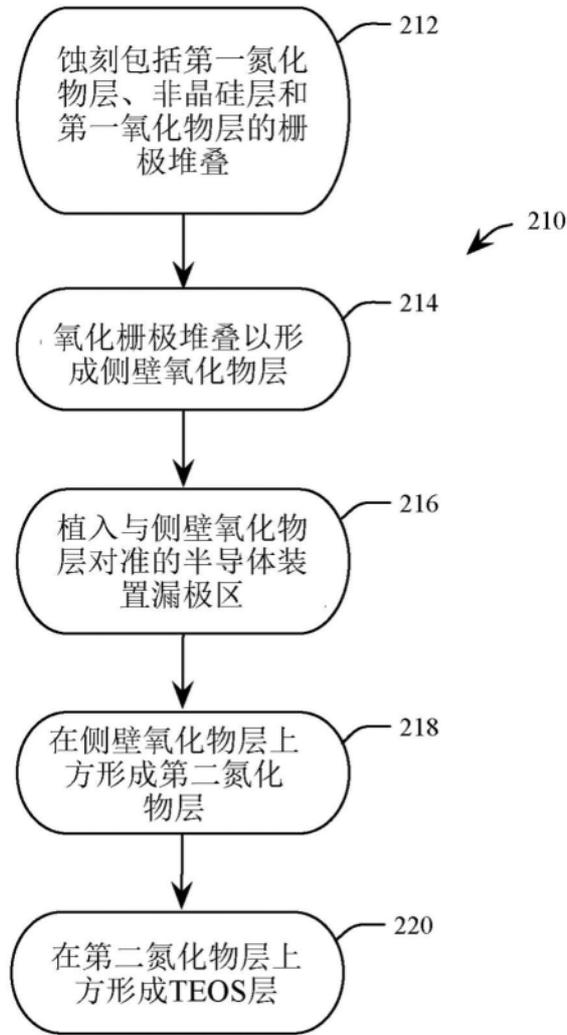


图17