

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5155642号
(P5155642)

(45) 発行日 平成25年3月6日(2013.3.6)

(24) 登録日 平成24年12月14日(2012.12.14)

(51) Int. Cl.	F I	
HO4B 5/02 (2006.01)	HO4B	5/02
GO6K 19/07 (2006.01)	GO6K	19/00 H
	GO6K	19/00 J

請求項の数 3 (全 15 頁)

(21) 出願番号	特願2007-307000 (P2007-307000)	(73) 特許権者	302062931
(22) 出願日	平成19年11月28日(2007.11.28)		ルネサスエレクトロニクス株式会社
(65) 公開番号	特開2009-130896 (P2009-130896A)		神奈川県川崎市中原区下沼部1753番地
(43) 公開日	平成21年6月11日(2009.6.11)	(74) 代理人	100080001
審査請求日	平成22年9月3日(2010.9.3)		弁理士 筒井 大和
		(72) 発明者	塚本 隆幸
			東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内
		(72) 発明者	本島 六都也
			東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内
		審査官	木下 直哉

最終頁に続く

(54) 【発明の名称】 IDタグ

(57) 【特許請求の範囲】

【請求項1】

リーダ/ライタから受けた電波を電力に変換し、前記リーダ/ライタへ情報を送信する際にバックスキッタ通信を行うIDタグであって、

前記リーダ/ライタからの電波を送受信するアンテナと、

前記アンテナに接続され、内部電源電圧を生成する電源回路と、

前記内部電源電圧が供給される内部回路と、

前記アンテナに接続され、前記電源回路と並列に設けられた送受信回路とを有し、

前記送受信回路は、

前記アンテナが受信した前記リーダ/ライタから出力された電波信号を昇圧する昇圧回路と、

前記昇圧回路から出力される昇圧信号を、包絡線検波を行う整流回路と、

前記昇圧回路の出力端子と基準電圧の間に接続されたバックスキッタ用スイッチと、

前記バックスキッタ用スイッチの動作を制御する送信回路と、

前記整流回路から出力される検波信号を復調する受信回路とを備えることを特徴とする

IDタグ。

【請求項2】

リーダ/ライタから受けた電波を電力に変換し、前記リーダ/ライタへ情報を送信する際にバックスキッタ通信を行うIDタグであって、

前記リーダ/ライタからの電波を送受信するアンテナと、

10

20

前記アンテナに接続され、内部電源電圧を生成する電源回路と、
 前記内部電源電圧が供給される内部回路と、
 前記アンテナに接続され、前記電源回路と並列に設けられた送受信回路とを有し、
 前記送受信回路は、
 前記アンテナが受信した前記リーダ/ライタから出力された電波信号を昇圧する昇圧回路と、
 前記昇圧回路から出力される昇圧信号を、包絡線検波を行う整流回路と、
 前記整流回路の出力端子と基準電圧の間に接続されたバックスキュッタ用スイッチと、
 前記バックスキュッタ用スイッチの動作を制御する送信回路と、
 前記整流回路から出力される検波信号を復調する受信回路とを備えることを特徴とする

10

ＩＤタグ。

【請求項 3】

請求項 1 または 2 記載の Ｉ Ｄ タグにおいて、
 前記バックスキュッタ用スイッチを動作制御する制御信号をレベル変換するレベルシフタを備え、
 前記レベルシフタは、
 前記バックスキュッタ用スイッチを、前記電源回路が生成した内部電源電圧によって駆動させることを特徴とする Ｉ Ｄ タグ。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、RFID (Radio Frequency Identification : 電波方式認識) システムの通信技術に関し、特に、IDタグにおける通信品質の向上に有効な技術に関する。

【背景技術】

【0002】

無線通信によりデータ交信することができる自動認識技術として、RFIDが広まりつつある。このRFIDは、情報を記憶可能なIDタグと、該IDタグにおける情報の読み出しや書き込みを行うリーダ/ライタとによって構成されている。IDタグは、たとえば、非接触ICチップなどの半導体集積回路装置、およびアンテナからなる。

30

【0003】

IDタグは、リーダ/ライターから出力される電波をアンテナで受信し、該アンテナで受信した電波を整流回路で整流/安定化して内部電源電圧VDDを生成する。この内部電源電圧VDDは、IDタグ内の内部回路(論理回路など)に供給される。

【0004】

IDタグとリーダ/ライタとの通信は、リーダ/ライタから出力される電波を変調して行われる。リーダ/ライタからIDタグへの通信は、リーダ/ライタから出力された電波をASK (Amplitude Shift Keying : 振幅シフトキーイング) 変調し、ASK変調した電波をタグが復調することで行われる。

【0005】

40

また、IDタグからリーダ/ライタへの通信は、バックスキュッタ方法を用いたものが知られている。このバックスキュッタ方法とは、IDタグの入力インピーダンスを変化させることにより、該IDタグの反射係数を変化させ、リーダ/ライタへ反射する電波の電力量を変化させることで実現する。

【0006】

バックスキュッタ方法では、たとえば、IDタグのアンテナ間(内部回路に電流を供給する経路)に、たとえば、MOSトランジスタなどからなるバックスキュッタ用スイッチを挿入するものが知られている。

【0007】

このバックスキュッタ用スイッチをON(導通)させることにより、IDタグにおける

50

アンテナ間のインピーダンスを変化させてマッチングをずらし、バックスキヤッタ通信を実現する。

【0008】

この種のバックスキヤッタ方法を用いたIDタグの通信技術については、たとえば、IDタグの整流器内にダイオードスイッチを設けてバックスキヤッタの制御行うものが知られている（たとえば、特許文献1参照）。

【特許文献1】特開2004-54515号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

ところが、上記のようなRFIDにおけるバックスキヤッタによる通信技術では、次のような問題点があることが本発明者により見いだされた。

【0010】

IDタグにおける内部回路の消費電流は、バックスキヤッタ通信時でも変化しないため、バックスキヤッタ通信時においても、整流回路が内部回路に電流を供給することが望ましい。

【0011】

しかし、バックスキヤッタ通信時には、アンテナ間をバックスキヤッタ用スイッチで短絡するため、アンテナの後段に接続された整流回路に電力が入力されないことになってしまう。これによって、整流回路は、内部回路に電流を供給することができなくなってしまうという問題がある。

【0012】

IDタグには、静電容量素子などの電源容量が備えられており、整流回路からの電流供給が低下した場合に、該電源容量の電荷が電源電圧VDDとして内部回路に対して供給されるが、この電源容量から供給される電源が、動作限界以下の電圧になると、IDタグは動作しなくなってしまうこととなる。

【0013】

よって、バックスキヤッタ通信時における通信距離限界などに大きく影響してしまうことになる。

【0014】

また、特許文献1のようにバックスキヤッタ用スイッチをアンテナ間ではなく、内部回路に電流を供給する整流回路内に設けた場合には、入力インピーダンスをずらすためにONしたバックスキヤッタ用スイッチが電源電圧VDD供給用の電流を引き抜いてしまうことになる。

【0015】

そのため、アンテナ間にバックスキヤッタ用スイッチを設けた場合と同様に、電源電圧VDDとして供給する電流を捨てることになり、整流回路からの電流供給が略なくなってしまうことになる。

【0016】

さらに、IDタグとリーダ/ライタとの通信距離がごく短い場合、大電力入力となり、整流回路の各素子に大きい電圧が発生する。一般的に、整流回路内の各素子の耐圧を確保するため、整流回路には、大電力入力時のみ電流を引き抜き、整流回路内の各電位を低下させる保護回路が加えられる。

【0017】

この種の保護回路は、たとえば、ダイオード接続されたMOSトランジスタが直列接続された構成からなり、整流回路の出力部と基準電位VSSとの間に接続されている。整流回路に大電力が入力された場合、保護回路からの電流引き抜きパスの電流が支配的となり、バックスキヤッタ用スイッチをONさせても、大きく入力インピーダンスを変化させることができなくなってしまう、十分なバックスキヤッタ強度を実現できないという問題がある。

10

20

30

40

50

【 0 0 1 8 】

本発明の目的は、バックスキュット通信時において、安定した内部電源電圧を供給し、通信距離を向上させることのできる技術を提供することにある。

【 0 0 1 9 】

本発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

【 課題を解決するための手段 】

【 0 0 2 0 】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【 0 0 2 1 】

本発明は、リーダ/ライタから受けた電波を電力に変換し、該リーダ/ライタへ情報を送信する際にバックスキュット通信を行うIDタグであって、リーダ/ライタからの電波を送受信するアンテナと、該アンテナに接続され、アンテナが受信したリーダ/ライタから出力された電波の電磁誘導による電力を整流して一次電圧を生成する整流回路と、該整流回路が生成した一次電圧を安定化して内部電源電圧を生成し、内部回路に供給する安定化電圧回路と、IDタグが、バックスキュット通信を行う際に、アンテナのインピーダンスを変化させてマッチングをずらすバックスキュット用スイッチとを備え、該バックスキュット用スイッチは、整流回路に並列接続された内部回路に設けられているものである。

【 0 0 2 2 】

また、本発明は、前記整流回路に並列接続された内部回路が、アンテナが受信したリーダ/ライタから出力された電波を昇圧/整流し、包絡線検波を行うASK前段昇圧回路であり、バックスキュット用スイッチは、ASK前段昇圧回路に設けられているものである。

【 0 0 2 3 】

さらに、本発明は、前記バックスキュット用スイッチが、ASK前段昇圧回路の出力部と基準電位との間に接続されているものである。

【 0 0 2 4 】

また、本発明は、前記バックスキュット用スイッチを動作制御する制御信号をレベル変換するレベルシフタを備え、該レベルシフタは、バックスキュット用スイッチを、整流回路が生成した一次電圧によって駆動させるものである。

【 0 0 2 5 】

さらに、本発明は、前記整流回路に並列接続された内部回路が、アンテナが受信したリーダ/ライタから出力された電波を昇圧/整流して昇圧電源電圧を生成し、情報の格納を行うメモリ部の動作電源として供給するメモリ用昇圧回路よりなるものである。

【 0 0 2 6 】

また、本願のその他の発明の概要を簡単に示す。

【 0 0 2 7 】

本発明は、リーダ/ライタから受けた電波を電力に変換し、該リーダ/ライタへ情報を送信する際にバックスキュット通信を行うIDタグであって、リーダ/ライタからの電波を送受信するアンテナと、該アンテナに接続され、アンテナが受信したリーダ/ライタから出力された電波の電磁誘導による電力を整流して一次電圧を生成する第1の整流回路と、該第1の整流回路が生成した一次電圧を安定化して内部電源電圧を生成し、第1の内部回路に供給する第1の安定化電圧回路と、第1の整流回路に並列接続され、アンテナが受信したリーダ/ライタから出力された電波の電磁誘導による電力を整流して一次電圧を生成する第2の整流回路と、第1の整流回路が生成した一次電圧を安定化して内部電源電圧を生成し、第2の内部回路に供給する第2の安定化電圧回路と、IDタグがバックスキュット通信を行う際に、アンテナのインピーダンスを変化させてマッチングをずらすバックスキュット用スイッチとを備え、該バックスキュット用スイッチは、第1の整流回路に並列接続された第2の整流回路に設けられているものである。

10

20

30

40

50

【 0 0 2 8 】

また、本発明は、前記第 1 の内部回路が、基準クロックを生成し、論理回路に供給するクロック生成回路からなり、前記第 2 の内部回路は、該論理回路からなるものである。

【 0 0 2 9 】

さらに、本発明は、第 1 の整流回路に並列接続され、アンテナが受信したリーダ/ライタから出力された電波を昇圧/整流し、包絡線検波を行う A S K 前段昇圧回路を有するものである。

【 発明の効果 】

【 0 0 3 0 】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

10

【 0 0 3 1 】

(1) バックスキャット通信時における I D タグとリーダ/ライタとの通信可能距離を向上させることができる。

【 0 0 3 2 】

(2) また、近距離通信される大電力入力時においても、バックスキャット強度を確保することができる。

【 0 0 3 3 】

(3) さらに、上記 (1)、(2) により、R F I D システムの通信品質を向上させることができる。

20

【 発明を実施するための最良の形態 】

【 0 0 3 4 】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

【 0 0 3 5 】

(実施の形態 1)

図 1 は、本発明の実施の形態 1 による I D タグの構成例を示すブロック図、図 2 は、図 1 の I D タグにおける整流部、および変調/復調部の構成例を示した説明図、図 3 は、I D タグによるバックスキャット通信時におけるバックスキャット信号の説明図である。

30

【 0 0 3 6 】

本実施の形態 1 において、I D タグ 1 は、自動認識技術の 1 つである R F I D に用いられる。I D タグ 1 は、図 1 に示すように、アンテナ 2、整流部 3、変調/復調部 4、送信系論理回路 5、受信系論理回路 6、制御回路 7、およびメモリ部 8 から構成されている。

【 0 0 3 7 】

整流部 3 は、アンテナ 2 を介して受信した電波から、動作電力となる内部電源電圧 V D D を生成し、変調/復調部 4、送信系論理回路 5、受信系論理回路 6、制御回路 7、ならびにメモリ部 8 にそれぞれ供給する。

【 0 0 3 8 】

整流部 3 は、整流回路 9、および電源電圧制御回路 10 から構成されている。整流回路 9 は、アンテナ 2 を介して受信した電波を、昇圧、および整流する。電源電圧制御回路 10 は、整流回路 9 によって整流された電圧を安定化させ、内部電源電圧 V D D として出力する。

40

【 0 0 3 9 】

変調/復調部 4 は、変調部と復調部とから構成されている。変調部は、アンテナ 2 が接続されるアンテナ端子インピーダンスをデータに応じて変化させることで反射波 (バックスキャット) を変調する。

【 0 0 4 0 】

復調部は、情報の読み出しや書き込みを行うリーダ/ライタから送信される A S K (A m p l i t u d e S h i f t K e y i n g : 振幅シフトキーイング) 変調でキャリア

50

信号に加えられた各種コマンドなど復調してデジタル信号に変換して受信系論理回路 6 に出力する。

【 0 0 4 1 】

送信系論理回路 5 は、応答の有無、応答種別、応答パラメータの指示を受け必要に応じてメモリ部 8 からデータを取り出し、応答データの伝送速度に応じて変調 / 復調部 4 のバックキャッチ用スイッチ 1 2 (図 2) を動作させる。

【 0 0 4 2 】

受信系論理回路 6 は、変調 / 復調部 4 が復調した信号のコマンド判定を行う。制御回路 7 は、受信系論理回路 6 が判定したコマンドに基づいて、メモリ部 8 への情報の読み出し / 書き込みにおける動作制御を司り、情報の読み出し / 書き込みを行う。

10

【 0 0 4 3 】

メモリ部 8 は、たとえば、EEPROM (Electrically Erasable and Programmable Read Only Memory) などの不揮発性メモリからなり、各種データなどが格納される。

【 0 0 4 4 】

図 2 は、ID タグ 1 における整流部 3、および変調 / 復調部 4 の構成を示した説明図である。

【 0 0 4 5 】

整流回路 9 によって整流された電圧 (一次電圧) は、電源電圧制御回路 1 0 によって安定化され、内部電源電圧 VDD として、変調 / 復調部 4、および送信系論理回路 5、受信系論理回路 6、制御回路 7、ならびにメモリ部 8 からなる内部回路 1 1 に出力される。

20

【 0 0 4 6 】

電源電圧制御回路 1 0 は、レギュレータ 1 0 a、および静電容量素子 1 0 b からなる。安定化電圧回路となるレギュレータ 1 0 a は、整流回路 9 が整流された電圧を安定化させ、内部電源電圧 VDD を生成する。静電容量素子 1 0 b は、レギュレータ 1 0 a の出力部と基準電位 VSS との間に接続されている。この静電容量素子 1 0 b は、電荷を蓄積し、レギュレータ 1 0 a からの電流供給が低下した際に、変調 / 復調部 4 やその他の内部回路である内部回路 1 1 に電源を供給する。

【 0 0 4 7 】

整流回路 9 の入力部には、アンテナ端子 LA, LB がそれぞれ接続されている。アンテナ端子 LA には、アンテナ 2 の一方の端部が接続されており、アンテナ端子 LB には、該アンテナ 2 の他方の端部が接続されている。

30

【 0 0 4 8 】

また、変調 / 復調部 4 は、バックキャッチ用スイッチ 1 2 からなる変調部と、ASK 前段昇圧回路 1 3、および復調回路 1 4 とからなる復調部とから構成されている。バックキャッチ用スイッチ 1 2 は、たとえば、MOS (Metal Oxide Semiconductor) トランジスタからなり、ID タグ 1 からリーダ / ライタへデータ送信するバックキャッチ通信時に送信系論理回路 5 の制御に基づいて ON / OFF 動作を行う。

【 0 0 4 9 】

ASK 前段昇圧回路 1 3 は、リーダ / ライタから出力された電波を昇圧 / 整流し、包絡線検波を行う。復調回路 1 4 は、ASK 前段昇圧回路 1 3 から出力された検波信号を ASK 復調してデジタル信号に変換する。

40

【 0 0 5 0 】

ASK 前段昇圧回路 1 3 は、静電容量素子 1 5, 1 6、およびダイオード 1 7, 1 8 から構成されている。また、この ASK 前段昇圧回路 1 3 には、変調部であるバックキャッチ用スイッチ 1 2 が設けられている。

【 0 0 5 1 】

静電容量素子 1 5 の一方の接続部には、アンテナ端子 LA が接続されており、該静電容量素子 1 5 の他方の接続部には、ダイオード 1 7 のカソード、ダイオード 1 8 のアノード

50

、ならびにバックスキュッタ用スイッチ 1 2 の一方の接続部がそれぞれ接続されている。

【 0 0 5 2 】

ダイオード 1 8 のカソードには、静電容量素子 1 6 の一方の接続部が接続されており、該ダイオード 1 8 のカソードが A S K 前段昇圧回路 1 3 の出力部となっている。また、ダイオード 1 7 のアノード、バックスキュッタ用スイッチ 1 2 の他方の接続部、および静電容量素子 1 6 の他方の接続部には、アンテナ端子 L B がそれぞれ接続されている。

【 0 0 5 3 】

次に、本実施の形態によるバックスキュッタ用スイッチ 1 2 の作用について説明する。

【 0 0 5 4 】

図 3 は、バックスキュッタ通信時におけるバックスキュッタ信号の説明図である。この図 3 に示した信号は、アンテナ端子 L A , L B 間の振幅を示している。

10

【 0 0 5 5 】

バックスキュッタ通信においては、図示するように、I D タグ 1 がバックスキュッタ信号 ' 1 ' を送信する際には、送信系論理回路 5 の制御によってバックスキュッタ用スイッチ 1 2 を O N させることにより、アンテナ端子 L A , L B 間のインピーダンスを変化させてマッチングをずらして反射係数を大きくする。

【 0 0 5 6 】

また、I D タグ 1 がバックスキュッタ信号 ' 0 ' を送信する際には、送信系論理回路 5 がバックスキュッタ用スイッチ 1 2 を O F F して反射係数を小さくしている。

【 0 0 5 7 】

20

このバックスキュッタ通信時において、バックスキュッタ用スイッチ 1 2 を O N させるバックスキュッタ信号 ' 1 ' を送信する際に、バックスキュッタ用スイッチ 1 2 を内部電源電圧 V D D に電流供給する整流回路 9 などと並列に接続される経路である A S K 前段昇圧回路 1 3 に設けたことにより、整流部 3 の経路から、内部電源電圧 V D D に供給する電流を引き抜くことを防止することができる。

【 0 0 5 8 】

よって、バックスキュッタ通信時に、バックスキュッタ用スイッチ 1 2 が O N することによって捨てられてしまう電流は、変調 / 復調部 4 の信号受信の経路のみから発生することになる。

【 0 0 5 9 】

30

このことから、バックスキュッタ用スイッチ 1 2 が O N した際にインピーダンスマッチング分以外の余分な電流ロスを防止することができる。また、バックスキュッタ用スイッチ 1 2 を A S K 前段昇圧回路 1 3 に設けても、A S K 信号受信とバックスキュッタ通信とは異なるタイミングで行われるために、復調部への悪影響はない。

【 0 0 6 0 】

さらに、A S K 前段昇圧回路 1 3 は、整流部 3 のように大電圧を供給するような回路構成になっていないために、大電力入力時においても、整流回路 9 のように強い電流引き抜きパスを必要としない。よって、大電力時のバックスキュッタ強度も確保しやすいことになる。

【 0 0 6 1 】

40

それにより、本実施の形態 1 によれば、バックスキュッタ通信時における I D タグ 1 とリーダ / ライタとの通信可能距離を大きくすることができる。

【 0 0 6 2 】

また、I D タグ 1 とリーダ / ライタが近距離通信される大電力入力時においても、バックスキュッタ強度を確保することができる。

【 0 0 6 3 】

(実施の形態 2)

図 4 は、本発明の実施の形態 2 による I D タグに設けられた A S K 前段昇圧回路、およびバックスキュッタ用スイッチの回路例を示す説明図、図 5 は、図 4 の整流部、および変調 / 復調部の構成例を示す回路図である。

50

【 0 0 6 4 】

本実施の形態 2 において、I D タグ 1 (図 1) は、前記実施の形態 1 と同様に、アンテナ 2、整流部 3、変調 / 復調部 4、送信系論理回路 5、受信系論理回路 6、制御回路 7、およびメモリ部 8 から構成されている。

【 0 0 6 5 】

また、整流部 3 の構成についても、前記実施の形態 1 と同様に、整流回路 9、レギュレータ 1 0 a、および静電容量素子 1 0 b からなり、変調 / 復調部 4 の構成においても、前記実施の形態 1 と同様に、バックスキュッタ用スイッチ 1 2 (変調部) と A S K 前段昇圧回路 1 3、および復調回路 1 4 とからなる復調部とから構成されている。

【 0 0 6 6 】

さらに、A S K 前段昇圧回路 1 3 の構成についても、静電容量素子 1 5、1 6、およびダイオード 1 7、1 8 から構成されており、該 A S K 前段昇圧回路 1 3 にバックスキュッタ用スイッチ 1 2 が設けられているが、前記実施の形態 1 と異なる点は、バックスキュッタ用スイッチ 1 2 の接続位置である。

【 0 0 6 7 】

図 4 は、A S K 前段昇圧回路 1 3、およびバックスキュッタ用スイッチ 1 2 の回路例を示す説明図である。

【 0 0 6 8 】

この場合、バックスキュッタ用スイッチ 1 2 は、図 2 で示したダイオード 1 7、1 8 の間ではなく、A S K 前段昇圧回路 1 3 の出力部と基準電位 V S S との間に (静電容量素子 1 6 の一方の接続部にバックスキュッタ用スイッチ 1 2 の一方の接続部が接続され、静電容量素子 1 6 の他方の接続部にバックスキュッタ用スイッチ 1 2 の他方の接続部が接続されている) 接続されている。

【 0 0 6 9 】

前記実施の形態 1 で示したバックスキュッタ用スイッチ 1 2 の接続位置では、ダイオード 1 7、1 8 で構成される整流回路の動作時に大きな振幅が発生してしまい、バックスキュッタ用スイッチ 1 2 である M O S トランジスタの寄生容量や寄生抵抗などによって余分な電力を消費してしまうことになるが、図 4 に示したバックスキュッタ用スイッチ 1 2 の接続位置では、該整流回路の振幅を略なくすることができるので、余分な電力の消費を防止することができる。

【 0 0 7 0 】

図 5 は、本発明を適用した I D タグ 1 における整流部 3、および変調 / 復調部 4 の構成例を回路図である。

【 0 0 7 1 】

整流回路 9 は、静電容量素子 C 1 ~ C 4、ダイオード D 1 ~ D 8、および抵抗 R 1 から構成されている。チャージポンプ回路を構成する静電容量素子 C 1、C 2 の一方の接続部には、アンテナ端子 L A がそれぞれ接続されている。

【 0 0 7 2 】

静電容量素子 C 1 の他方の接続部には、ダイオード D 4 のアノード、およびダイオード D 3 のカソードがそれぞれ接続されている。静電容量素子 C 2 の他方の接続部には、ダイオード D 1 のカソード、ならびにダイオード D 2 のアノードがそれぞれ接続されている。

【 0 0 7 3 】

ダイオード D 2 のカソードには、ダイオード D 3 のアノード、および静電容量素子 C 3 の一方の接続部がそれぞれ接続されている。ダイオード D 4 のカソードには、抵抗 R 1 の一方の接続部、静電容量素子 C 4 の一方の接続部、およびダイオード D 5 のアノードがそれぞれ接続されている。

【 0 0 7 4 】

ダイオード D 5 のカソードには、ダイオード D 6 のアノードが接続されており、ダイオード D 6 のカソードには、ダイオード D 7 のアノードが接続されている。また、ダイオード D 7 のカソードには、ダイオード D 8 のアノードが接続されている。

10

20

30

40

50

【 0 0 7 5 】

また、ダイオード D 1 のアノード、静電容量素子 C 3 , C 4 の他方の接続部、ならびにダイオード D 8 のカソードには、アンテナ端子 L B がそれぞれ接続されている。ダイオード D 5 ~ D 8 は、たとえば、ダイオード接続された M O S トランジスタからなり、整流回路 9 に大電力が入力された際に電流の引き抜きを行う保護回路である。

【 0 0 7 6 】

A S K 前段昇圧回路 1 3 は、静電容量素子 1 5 , 1 6、およびダイオード 1 7 , 1 8 から構成されており、接続構成は、図 4 と同様である。また、図 5 では、バックスキュッタ用スイッチ 1 2 を M O S トランジスタで示している。

【 0 0 7 7 】

続いて、レギュレータ 1 0 a は、抵抗 R 2 , R 3、オペアンプ O P、トランジスタ T 1、および基準電圧発生回路 V r C から構成されている。抵抗 R 1 の他方の接続部（整流回路 9 の出力部）には、クランプ用の M O S トランジスタとなるトランジスタ T 1 の一方の接続部、および抵抗 R 2 の一方の接続部がそれぞれ接続されている。この接続部は、レギュレータ 1 0 a の出力部ともなり、復調回路 1 4、および内部回路 1 1 の電源端子にも接続されている。

【 0 0 7 8 】

抵抗 R 2 の他方の接続部には、抵抗 R 3 の一方の接続部、およびオペアンプ O P の一方の入力部がそれぞれ接続されている。基準電圧発生回路 V r C は、基準電圧 V R E F を生成する。

【 0 0 7 9 】

オペアンプ O P の他方の入力部には、基準電圧発生回路 V r C が生成した基準電圧 V R E F が入力されるように接続されている。抵抗 R 3 の他方の接続部、ならびにトランジスタ T 1 の他方の接続部には、アンテナ端子 L B が接続されている。

【 0 0 8 0 】

また、静電容量素子 1 0 b の一方の接続部には、トランジスタ T 1 の一方の接続部が接続されており、静電容量素子 1 0 b の他方の接続部には、トランジスタ T 1 の他方の接続部が接続されている。

【 0 0 8 1 】

それにより、本実施の形態 2 によれば、バックスキュッタ通信時における I D タグ 1 とリーダ/ライタとの通信可能距離をより大きくすることができる。

【 0 0 8 2 】

（実施の形態 3）

図 6 は、本発明の実施の形態 3 による I D タグに設けられた整流部、変調/復調部、メモリ部、メモリ用昇圧回路、および内部回路の構成を示した説明図である。

【 0 0 8 3 】

本実施の形態 3 において、I D タグ 1 は、アンテナ 2、整流部 3、変調/復調部 4、送信系論理回路 5、受信系論理回路 6、制御回路 7、およびメモリ部 8 からなる前記実施の形態 1 と同様の構成に、新たにメモリ部 8 に電源を供給するメモリ用昇圧回路 8 a が新たに設けられている。

【 0 0 8 4 】

図 6 は、I D タグ 1 における整流部 3、変調/復調部 4、メモリ部 8、ならびにメモリ用昇圧回路 8 a の構成を示した説明図である。

【 0 0 8 5 】

この場合、変調部を構成するバックスキュッタ用スイッチ 1 2 が変調/復調部 4 の A S K 前段昇圧回路 1 3 に設けられているのではなく、メモリ用昇圧回路 8 a に設けられている点が前記実施の形態 1 と異なっている。

【 0 0 8 6 】

メモリ用昇圧回路 8 a の入力部には、アンテナ端子 L A , L B がそれぞれ接続されており、整流回路 9 と並列接続された構成となっている。メモリ用昇圧回路 8 a は、アンテナ

10

20

30

40

50

2を介して受信した電波から、メモリ部8の動作電力となる昇圧電源電圧を生成し、メモリ部8に供給する。

【0087】

また、その他の接続構成については、前記実施の形態1の図2と同様であるので、説明は省略する。

【0088】

それによって、本実施の形態1においても、バックスキュッタ通信時におけるIDタグ1とリーダー/ライタとの通信可能距離を大きくすることができる。

【0089】

また、本実施の形態3の構成では、ASK前段昇圧回路13にバックスキュッタ用スイッチ12が不要となるので、たとえば、図7に示すように、整流回路9内にASK前段昇圧回路13(図示せず)を備える構成としてもよい。

【0090】

(実施の形態4)

図8は、本発明の実施の形態4によるIDタグにおける整流部、および変調/復調部の構成例を示した説明図である。

【0091】

本実施の形態4は、図8に示すように、前記実施の形態1の図2の構成に、新たにレベルシフタ19を備えた構成となっている。レベルシフタ19は、送信系論理回路5から出力される内部電源電圧VDD-基準電位VSS振幅のバックスキュッタ用スイッチ12の制御信号を、整流回路9が昇圧、および整流した電源電圧VPP-基準電位VSS振幅にレベル変換してバックスキュッタ用スイッチ12に出力する。

【0092】

電源電圧VPPは、内部電源電圧VDDよりも電圧レベルが高い。この電源電圧VPPでバックスキュッタ用スイッチ12であるMOSトランジスタをONさせることによって、大電力入力時であっても該MOSトランジスタのON抵抗を小さくすることができ、バックスキュッタ強度を十分確保することが可能となる。

【0093】

それにより、本実施の形態4においては、IDタグ1とリーダー/ライタとの近距離通信した際の大電力入力時であっても安定した通信を行うことができる。

【0094】

(実施の形態5)

図9は、本発明の実施の形態5によるIDタグの構成例を示したブロック図である。

【0095】

本実施の形態5は、整流部3、内部回路11、ASK前段昇圧回路13、および復調回路14からなる前記実施の形態1の図2と同様の構成に、図9に示すように、整流部3aと第1の内部回路となる内部回路11aとを新たに設けた構成となっている。

【0096】

第2の内部回路となる内部回路11には、たとえば、基準クロック信号を生成するクロック信号生成回路などが設けられており、内部回路11aには、その他のロジック系回路である送信系論理回路5、受信系論理回路6、制御回路7、ならびにメモリ部8などが設けられる。

【0097】

整流部3aの構成は、整流部3(第1の整流回路となる整流回路9、第2の電圧安定化回路となるレギュレータ10a、および静電容量素子10b)と同様に、第2の整流回路となる整流回路、第2の安定化電圧回路となるレギュレータ、および静電容量素子から構成されており、バックスキュッタ用スイッチ12は、たとえば、内部回路11aに内部電源電圧VDD2を供給する整流部3aに設けられた構成となっている。

【0098】

バックスキュッタ用スイッチ12がONになった際、整流部3は、バックスキュッタ用

10

20

30

40

50

スイッチ 1 2 が設けられていないために、整流部 3 a に比べて、より安定した内部電源電圧 V D D を供給することが可能となる。

【 0 0 9 9 】

よって、バックキャッチ用スイッチ 1 2 が O N の場合でも、内部回路 1 1 に設けられたクロック信号生成回路が、周波数変動の少ない安定した基準クロック信号を生成することができる。

【 0 1 0 0 】

それにより、本実施の形態 5 によれば、I D タグ 1 の通信性能を向上させることができる。

【 0 1 0 1 】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【産業上の利用可能性】

【 0 1 0 2 】

本発明は、R F I D システムにおけるリーダ / ライタと I D タグと通信技術に適している。

【図面の簡単な説明】

【 0 1 0 3 】

【図 1】本発明の実施の形態 1 による I D タグの構成例を示すブロック図である。

【図 2】図 1 の I D タグにおける整流部、および変調 / 復調部の構成例を示した説明図である。

【図 3】I D タグによるバックキャッチ通信時におけるバックキャッチ信号の説明図である。

【図 4】本発明の実施の形態 2 による I D タグに設けられた A S K 前段昇圧回路、およびバックキャッチ用スイッチの回路例を示す説明図である。

【図 5】図 4 の整流部、および変調 / 復調部の構成例を示す回路図である。

【図 6】本発明の実施の形態 3 による I D タグに設けられた整流部、変調 / 復調部、メモリ部、メモリ用昇圧回路、および内部回路の構成を示した説明図である。

【図 7】本発明の他の実施の形態による I D タグに設けられた整流部、変調 / 復調部、メモリ部、メモリ用昇圧回路、および内部回路の構成を示した説明図である。

【図 8】本発明の実施の形態 4 による I D タグにおける整流部、および変調 / 復調部の構成例を示した説明図である。

【図 9】本発明の実施の形態 5 による I D タグの構成例を示したブロック図である。

【符号の説明】

【 0 1 0 4 】

1 I D タグ

2 アンテナ

3 整流部

3 a 整流部

4 変調 / 復調部

5 送信系論理回路

6 受信系論理回路

7 制御回路

8 メモリ部

8 a メモリ用昇圧回路

9 整流回路

1 0 電源電圧制御回路

1 0 a レギュレータ

1 0 b 静電容量素子

10

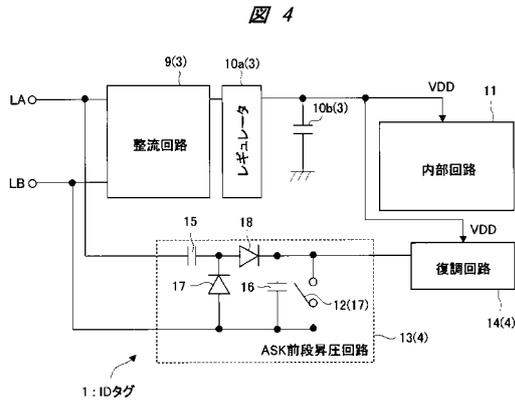
20

30

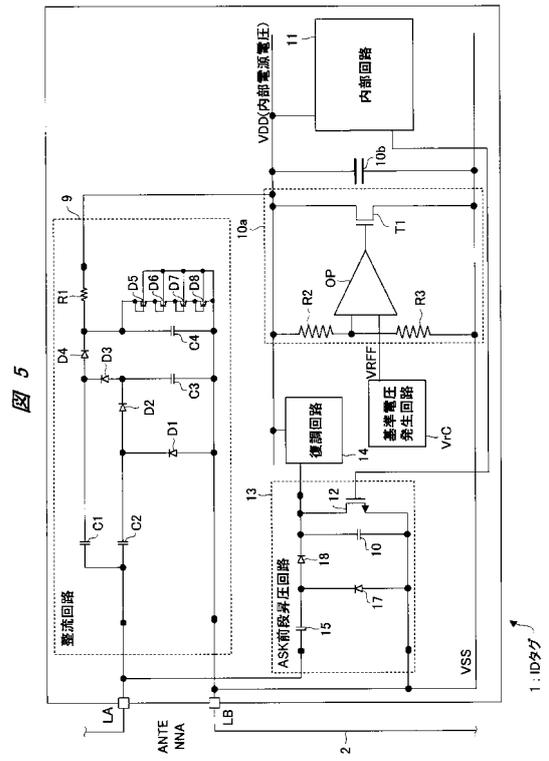
40

50

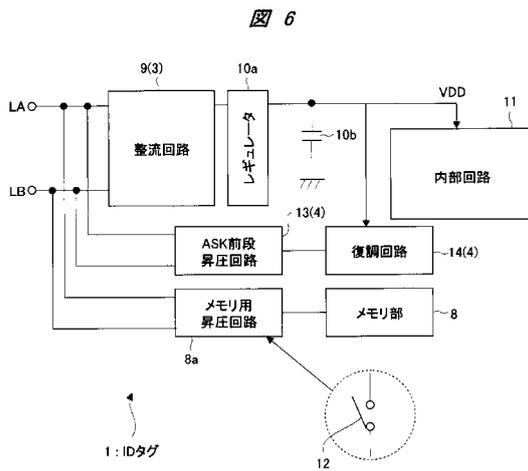
【図4】



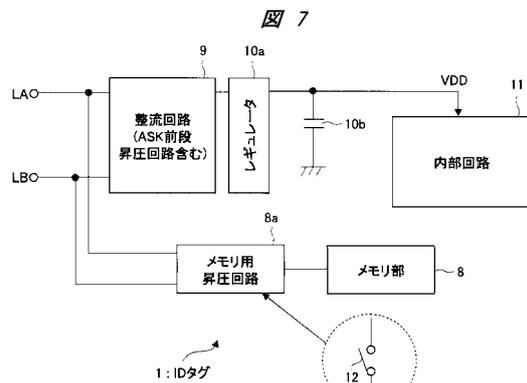
【図5】



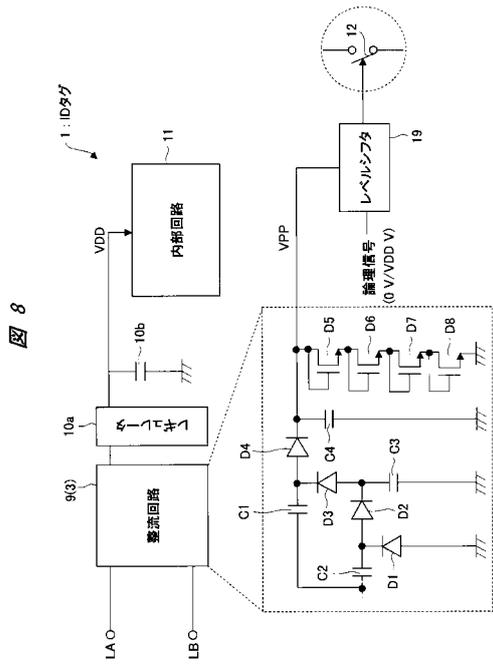
【図6】



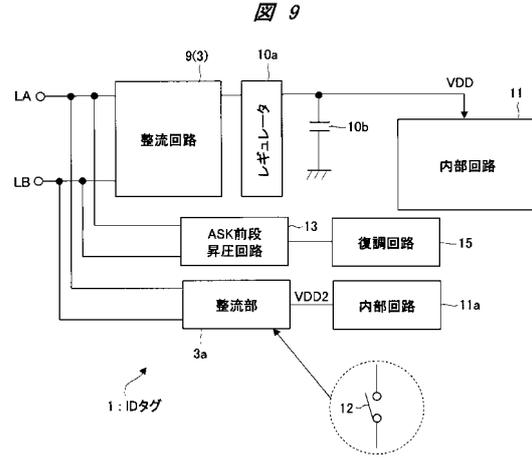
【図7】



【図8】



【図9】



フロントページの続き

- (56)参考文献 特開2007-293423(JP,A)
特開2007-058381(JP,A)
特開平11-250210(JP,A)
特開平10-097601(JP,A)
特開2004-054515(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04B 5/00 - 5/06
G06K 17/00 - 19/18
H04B 1/59