

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5510767号
(P5510767)

(45) 発行日 平成26年6月4日(2014.6.4)

(24) 登録日 平成26年4月4日(2014.4.4)

(51) Int.Cl.	F I
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 8 B
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 1 8 F
	HO 1 L 29/78 6 2 7 F
	HO 1 L 29/78 6 1 8 A

請求項の数 5 (全 16 頁)

(21) 出願番号	特願2008-160697 (P2008-160697)	(73) 特許権者	000183646
(22) 出願日	平成20年6月19日 (2008.6.19)		出光興産株式会社
(65) 公開番号	特開2010-3822 (P2010-3822A)		東京都千代田区丸の内3丁目1番1号
(43) 公開日	平成22年1月7日 (2010.1.7)	(74) 代理人	100082005
審査請求日	平成23年5月19日 (2011.5.19)		弁理士 熊倉 禎男
		(74) 代理人	100084009
			弁理士 小川 信夫
		(74) 代理人	100084663
			弁理士 箱田 篤
		(74) 代理人	100093300
			弁理士 浅井 賢治
		(74) 代理人	100114007
			弁理士 平山 孝二
		(74) 代理人	100111796
			弁理士 服部 博信

最終頁に続く

(54) 【発明の名称】 薄膜トランジスタおよびその製造方法

(57) 【特許請求の範囲】

【請求項1】

酸化物半導体層を含む薄膜トランジスタであって、該酸化物半導体層が、窒素原子、ヘリウム原子、ネオン原子、アルゴン原子及びこれらの混合物からなる群から選択される原子を $5 \times 10^{20} \sim 5 \times 10^{21}$ atoms/cm³ の原子濃度で含み、前記酸化物半導体層が、少なくとも In (インジウム) と、Zn (亜鉛) とを以下の原子比で含む酸化物で構成されることを特徴とする薄膜トランジスタ。

$$\text{In} / \text{X} = 0.200 \sim 0.600$$

$$\text{Zn} / \text{X} = 0.400 \sim 0.800$$

(ここで、X は、前記酸化物に含まれる酸素以外の全ての金属原子数)

10

【請求項2】

酸化物半導体層を含む薄膜トランジスタであって、該酸化物半導体層が、窒素原子、ヘリウム原子、ネオン原子、アルゴン原子及びこれらの混合物からなる群から選択される原子を $5 \times 10^{20} \sim 5 \times 10^{21}$ atoms/cm³ の原子濃度で含み、前記酸化物半導体層が、少なくとも In (インジウム) と、Zn (亜鉛) とを以下の原子比で含む酸化物で構成されることを特徴とする薄膜トランジスタ。

$$\text{In} / \text{X} = 0.920 \sim 0.999$$

$$\text{Zn} / \text{X} = 0.080 \sim 0.001$$

(ここで、X は、前記酸化物に含まれる酸素以外の全ての金属原子数)

【請求項3】

20

酸化物のスパッタリングターゲットをDC又はACスパッタリングすることにより酸化物被膜を形成する工程、および前記酸化物被膜を70～500で熱処理し、酸化物半導体層を形成する工程を含むことを特徴とする請求項1又は2に記載の薄膜トランジスタの製造方法。

【請求項4】

請求項1又は2に記載の薄膜トランジスタを含む、液晶ディスプレイ。

【請求項5】

請求項1又は2に記載の薄膜トランジスタを含む、有機ELディスプレイ。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、酸化物半導体膜、酸化物半導体膜をチャンネル層に用いた薄膜トランジスタ、およびその製造方法に関する。

【背景技術】

【0002】

薄膜トランジスタ、特に電界効果型トランジスタは、半導体メモリ集積回路の単位電子素子、高周波信号増幅素子、液晶駆動用素子などとして広く用いられており、現在、最も多く実用化されている電子デバイスである。

そのなかでも、近年における表示装置のめざましい発展に伴い、液晶表示装置(LCD)のみならず、エレクトロルミネッセンス表示装置(EL)や、フィールドエミッションディスプレイ(FED)などの各種の表示装置において、表示素子に駆動電圧を印加して表示装置を駆動させるスイッチング素子として、薄膜トランジスタ(TFT)が多用されている。

20

また、その材料としては、シリコン半導体化合物が最も広く用いられており、一般に、高速動作が必要な高周波増幅素子、集積回路用素子などには、シリコン単結晶が用いられ、液晶駆動用素子などには、大面積化の要求からアモルファスシリコンが用いられている。

しかしながら、結晶性のシリコン系薄膜は、結晶化を図る際に、例えば、800以上の高温が必要となり、ガラス基板上や有機物基板上への構成が困難である。このため、シリコンウェハーや石英などの耐熱性の高い高価な基板上にしか形成できないばかりか、製造に際して多大なエネルギーと工程数を要するなどの問題があった。

30

また、結晶性のシリコン系薄膜は通常TFTの素子構成がトップゲート構成に限定されるためマスク枚数の削減などコストダウンが困難であった。

一方、比較的低温で形成できる非晶性のシリコン半導体(アモルファスシリコン)は、結晶性のものに比べてスイッチング速度が遅いため、表示装置を駆動するスイッチング素子として使用したときに、高速な動画の表示に追従できない場合がある。

さらに、半導体層に可視光が照射されると導電性を示し、漏れ電流が発生して誤動作のおそれがあるなど、スイッチング素子としての特性が劣化するという問題もある。そのため、可視光を遮断する遮光層を設ける方法が知られており、例えば、遮光層としては金属薄膜が用いられている。

40

しかしながら、金属薄膜からなる遮光層を設けると工程が増えるだけでなく、浮遊電位を持つこととなるので、遮光層をグラウンドレベルにする必要があり、その場合にも寄生容量が発生するという問題がある。

なお、現在、表示装置を駆動させるスイッチング素子としては、シリコン系の半導体層を用いた素子が主流を占めているが、それは、シリコン系薄膜の安定性、加工性の良さの他、スイッチング速度が速いなど、種々の性能が良好なためである。そして、このようなシリコン系薄膜は、一般に化学蒸気析出法(CVD)法により製造されている。

また、従来の薄膜トランジスタ(TFT)は、ガラス等の基板上にゲート電極、ゲート絶縁層、水素化アモルファスシリコン(a-Si:H)等の半導体層、ソース及びドレイン電極を積層した逆スタガ構造のものがあり、イメージセンサを始め、大面積デバイスの

50

分野において、アクティブマトリクス型の液晶ディスプレイに代表されるフラットパネルディスプレイ等の駆動素子として用いられている。これらの用途では、従来アモルファスシリコンを用いたものでも高機能化に伴い作動の高速化が求められてきている。

このような状況下、近年にあっては、シリコン系薄膜よりも安定性が優れるものとして、金属酸化物を用いた酸化物半導体薄膜が半導体層用の材料として注目されている。

【0003】

しかしながら、このような金属酸化物からなる酸化物半導体薄膜のうち、特に、酸化亜鉛を高温で結晶化してなる酸化物半導体薄膜は、透明であるが、電界効果移動度が $1 \text{ cm}^2 / \text{V} \cdot \text{sec}$ 程度と低く、オンオフ比も小さい。その上、漏れ電流が発生しやすいため、工業的には実用化が困難であった。また、酸化亜鉛を用いた結晶質を含む酸化物半導体薄膜については、多数の検討がなされているが、工業的に一般に行われているスパッタリング法で成膜した場合には、次のような問題があった。

すなわち、電界効果移動度が低い、オンオフ比が低い、漏れ電流が大きい、ピンチオフが不明瞭、ノーマリーオンになりやすいなど、TFTの性能が低くなるおそれがあった。また、耐薬品性が劣るため、ウェットエッチングが難しいなど製造プロセスや使用環境の制限があった。さらに、性能を上げるためには高い圧力で成膜する必要で成膜速度が遅くなる、700以上の高温処理が必要であるなど工業化に問題もあった。また、ボトムゲート構成での電解移動度などのTFT性能が低く、性能を上げるにはトップゲート構成で膜厚を50nm以上にする必要があるのでTFT素子構成上の制限もあった(特許文献1)。

このような問題を解決するために酸化インジウムと酸化亜鉛からなる非晶質の酸化物半導体薄膜を作成し、薄膜トランジスタを駆動させる方法が検討されている(特許文献2)。しかし、酸化インジウムと酸化亜鉛からなる非晶質の酸化物半導体薄膜ではトランジスタとした際にオフ電流が高くオンオフ比が得られにくいなどの問題点があった。

一方、インジウム、亜鉛、ガリウムの複合酸化物は、従来透明導電膜として検討されていたため、具体的な検討はほとんどなされていなかった(特許文献3)。

しかし、酸化インジウム、酸化ガリウム、酸化亜鉛からなる酸化物半導体薄膜は、薄膜トランジスタとして用いた場合、S値を小さく抑えたり、ストレスによる閾値シフトを小さくするには、相応の熱履歴(例えば、350以上の高温で1時間以上熱処理するなど)をかけることが必要であった。また、光や大気などの周囲の影響を受けやすいという問題もあった(非特許文献1)。

【0004】

【特許文献1】特開2003-86808号公報

【特許文献2】米国特許公開第2005/0199959号明細書

【特許文献3】特開2000-44236号公報

【非特許文献1】Kim, Chang Jung et al. Highly Stable Ga₂O₃-In₂O₃-ZnO TFT for Active-Matrix Organic Light-Emitting Diode Display Application, Electron Devices Meeting, 2006. IEDM '06. International (ISBN: 1-4244-0439-8)

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明は、上記の事情に鑑みなされたものであり、オンオフ比が高く、オフ電流の小さい薄膜トランジスタとその製造方法の提供を目的とする。

また、本発明は、当該薄膜トランジスタを用いた液晶ディスプレイ及び有機ELディスプレイを提供するものである。

【課題を解決するための手段】

【0006】

本発明は、薄膜トランジスタを構成する酸化物半導体層に、特定の原子を所定量ドーピングすることにより、オンオフ比が高く、オフ電流の小さい薄膜トランジスタを提供することができることを見出し、本発明に至った。本発明は、具体的に、

10

20

30

40

50

1. 酸化物半導体層を含む薄膜トランジスタであって、該酸化物半導体層が、窒素原子、ヘリウム原子、ネオン原子、アルゴン原子及びこれらの混合物からなる群から選択される原子を $5 \times 10^{20} \sim 5 \times 10^{21}$ atoms/cm³ の原子濃度で含むことを特徴とする薄膜トランジスタに関する。

2. 前記酸化物半導体層が、少なくとも In (インジウム) と、Zn (亜鉛) とを以下の原子比で含む酸化物で構成される、上記 1 に記載の薄膜トランジスタに関する。

$$\text{In} / \text{X} = 0.200 \sim 0.600$$

$$\text{Zn} / \text{X} = 0.400 \sim 0.800$$

(ここで、X は、前記酸化物に含まれる酸素以外の全ての金属原子数)

3. 前記酸化物半導体層が、少なくとも In (インジウム) と、Zn (亜鉛) とを以下の原子比で含む酸化物で構成される、上記 1 に記載の薄膜トランジスタに関する。

$$\text{In} / \text{X} = 0.920 \sim 0.999$$

$$\text{Zn} / \text{X} = 0.080 \sim 0.001$$

(ここで、X は、前記酸化物に含まれる酸素以外の全ての金属原子数)

4. 酸化物のスパッタリングターゲットを DC 又は AC スパッタリングすることにより酸化物被膜を形成する工程、および前記酸化物被膜を 70 ~ 500 で熱処理し、酸化物半導体層を形成する工程を含むことを特徴とする上記 1 ~ 3 のいずれか 1 に記載の薄膜トランジスタの製造方法に関する。

5. 上記 1 ~ 3 のいずれか 1 に記載の薄膜トランジスタを含む、液晶ディスプレイに関する。

6. 上記 1 ~ 3 のいずれか 1 に記載の薄膜トランジスタを含む、有機 EL ディスプレイに関する。

【発明の効果】

【0007】

本発明によれば、オフ電流の小さい薄膜トランジスタ、特に電界効果型トランジスタを、再現よく得ることができる。

【発明を実施するための最良の形態】

【0008】

(1) 酸化物半導体層

本発明の酸化物半導体層

(1-1) ドープ原子の原子濃度

本発明の酸化物半導体層は、窒素原子、ヘリウム原子、ネオン原子、アルゴン原子及びこれらの混合物からなる群から選択される原子(ここで、当該原子を「ドープ原子」と呼ぶ)を含む。このようなドープ原子を酸化物半導体層に導入することにより、半導体の信頼性を向上することができる。窒素原子、ヘリウム原子、ネオン原子、アルゴン原子及びこれらの混合物からなる群が好ましい理由は、酸化物半導体層に含まれる酸化物と反応しないとの作用効果が生じ、ひいては、当該酸化物半導体層を用いた薄膜トランジスタのオフ電流が増加し、オンオフ比が向上するためである。

酸化物半導体層におけるドープ原子の原子濃度は、例えば $5 \times 10^{20} \sim 5 \times 10^{21}$ atoms/cm³、好ましくは $6 \times 10^{20} \sim 4 \times 10^{21}$ atoms/cm³、より好ましくは、 $7 \times 10^{20} \sim 3 \times 10^{21}$ atoms/cm³ であることが適当である。

ドープ原子の原子濃度は、例えば、二次イオン質量分析装置(SIMS)で測定・定量することが可能である。

【0009】

上記ドープ原子は、酸化物半導体層にドープされる。ドープ原子を所定の濃度に制御するためには、ドープ原子(窒素の場合は N₂) 80 ~ 100 体積%、好ましくは、85 ~ 100 体積%、より好ましくは 90 ~ 100 体積% の雰囲気(例えば、100 ~ 800、好ましくは、200 ~ 500)、所定の時間(例えば、1分 ~ 100 時間、好ましくは、30分 ~ 10 時間)でアニールするか、ドープ原子そのものをイオン注入する方法がある。また、酸化物半導体層をスパッタリングにより作製する場合において

、スパッタリングの酸素やアルゴンの雰囲気中に窒素、ヘリウム又はアルゴン等を同時に導入しても得ることができる。

【0010】

(1-2)含有元素

酸化物半導体層は、上記ドープ原子を含むほか、少なくともインジウム (In) 及び亜鉛 (Zn) とを所定の割合で含む酸化物から構成される。この酸化物に含まれるインジウム (In) 及び亜鉛 (Zn) 以外の第三添加金属元素 (M) としては、例えば、ガリウム (Ga) 等が挙げられる。

【0011】

このインジウム (In) 及び亜鉛 (Zn) とを所定の割合で含む酸化物に含まれるインジウム (In) 及び亜鉛 (Zn) の各元素の原子比は、例えば、

$$\text{In} / \text{X} = 0.200 \sim 0.600, \text{Zn} / \text{X} = 0.400 \sim 0.800$$

好ましくは、

$$\text{In} / \text{X} = 0.250 \sim 0.550, \text{Zn} / \text{X} = 0.450 \sim 0.750$$

特に好ましくは、

$$\text{In} / \text{X} = 0.300 \sim 0.500, \text{Zn} / \text{X} = 0.500 \sim 0.700$$

である。ここで、Xは、前記酸化物に含まれる酸素以外の全ての金属原子数である。

インジウム (In) 及び亜鉛 (Zn) が上記範囲内であれば、本発明の酸化物半導体層は安定な非晶質構造となり、動作安定性が向上する。

【0012】

インジウム (In) 及び亜鉛 (Zn) とを所定の割合で含む酸化物に含まれるインジウム (In) 及び亜鉛 (Zn) の各元素の原子比の好ましいもうひとつの範囲は

$$\text{In} / \text{X} = 0.920 \sim 0.999, \text{Zn} / \text{X} = 0.001 \sim 0.080$$

好ましくは、

$$\text{In} / \text{X} = 0.940 \sim 0.990, \text{Zn} / \text{X} = 0.010 \sim 0.060$$

特に好ましくは、

$$\text{In} / \text{X} = 0.950 \sim 0.980, \text{Zn} / \text{X} = 0.020 \sim 0.050$$

である。ここで、Xは、前記酸化物に含まれる酸素以外の全ての金属原子数である。

インジウム (In) 及び亜鉛 (Zn) がこの範囲内であれば、半導体層は加熱により安定な結晶構造となるため、信頼性が向上する。

【0013】

(1-3)物理的性質

・酸化物半導体層の厚さ

酸化物半導体層の厚さは、例えば、1~100nm、好ましくは、10~90nm、より好ましくは50~80nmであることが適当である。

・酸化物半導体層の表面粗さ

半導体膜の表面粗さ (RMS) は、0.5nm以下が好ましく、0.3nm以下がさらに好ましく、0.2~0.1nmが特に好ましい。

【0014】

(2)薄膜トランジスタ

本発明の薄膜トランジスタは、基板、半導体層、半導体層の保護層、ソース電極、ドレイン電極、ゲート絶縁膜及びゲート電極を有する。

(2-1)基板

基板としては、例えば、ガラス基板、有機物基板、シリコン基板 (シリコンウエハー、石英) 等が挙げられる。有機物基板としては、ポリカーボネート樹脂、ポリアリレート樹脂、ポリエチレンテレフタレート、ポリエチレンナフタレート等のポリエステル樹脂、ポリエーテルサルホン樹脂、アモルファスポリオレフィン樹脂、ポリスチレン樹脂、アクリル樹脂等の高分子材料があげられる。入手のしやすさからみてガラス基板が好ましい。

【0015】

(2-2)酸化物半導体層

10

20

30

40

50

本発明の酸化物半導体層は、電界効果によりキャリアが誘起される領域のことをいい、好ましくは、絶縁膜に接した界面から10nm以内の領域と定義される。半導体層は、キャリアの誘起によって、抵抗が変化し、スイッチング素子として機能する。

【0016】

(2-3) 酸化物半導体層の保護層

保護層は、本発明の酸化物半導体層における動作雰囲気の影響を防止することを目的とした層である。保護層は、図1に示されるボトムゲート型構造に利用することができる。ボトムゲート型の薄膜トランジスタは保護層が無いと半導体層の主要部分が露出するため保護層の効果が大きい。なお、トップゲート型の薄膜トランジスタでは基板が保護層の役割をしている(図3)。

酸化物半導体層の保護層を形成する材料としては、酸化物半導体層を外界の雰囲気、特に酸素や水から保護できる材料であれば特に制限はない。本実施形態の発明の効果を失わない範囲で一般に用いられているものを任意に選択できる。例えば、 SiO_2 、 SiN_x 、 Al_2O_3 、 Ta_2O_5 、 TiO_2 、 MgO 、 ZrO_2 、 CeO_2 、 K_2O 、 Li_2O 、 Na_2O 、 Rb_2O 、 Sc_2O_3 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 、 PbTi_3 、 BaTa_2O_6 、 SrTiO_3 、 AlN などの酸化物を用いることができる。これらのなかでも、 SiO_2 、 SiN_x 、 Al_2O_3 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 を用いるのが好ましく、より好ましくは SiO_2 、 SiN_x 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 であり、特に好ましくは SiO_2 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 などの酸化物である。これらの酸化物の酸素数は、必ずしも化学量論比と一致していなくともよい(例えば、 SiO_2 でも SiO_x でもよい)。

このような保護層は、異なる2層以上の絶縁膜を積層した構造でもよい。絶縁膜としては、上記保護膜を形成する材料と同様の組成物、すなわち SiO_2 、 SiN_x 、 Al_2O_3 、 Ta_2O_5 、 TiO_2 、 MgO 、 ZrO_2 、 CeO_2 、 K_2O 、 Li_2O 、 Na_2O 、 Rb_2O 、 Sc_2O_3 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 、 PbTi_3 、 BaTa_2O_6 、 SrTiO_3 、 AlN が挙げられる。

また、保護層は、結晶質、多結晶質、非晶質のいずれであってもよいが、工業的に製造しやすい多結晶質又は非晶質であるのが好ましい。保護層が非晶質であることが特に好ましい。

【0017】

(2-4) 電極

本発明の薄膜トランジスタには、ドレイン電極、ソース電極及びゲート電極の3種類の電極が含まれる。

ゲート電極、ソース電極、ドレイン電極の各電極を形成する材料に特に制限はなく、本実施形態の効果を失わない範囲で一般に用いられているものを任意に選択することができる。例えば、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物、 ZnO 、 SnO_2 などの透明電極や、 Al 、 Ag 、 Cr 、 Ni 、 Mo 、 Au 、 Ti 、 Ta 、 Cu などの金属電極、又はこれらを含む合金の金属電極を用いることができる。また、それらを2層以上積層して接触抵抗を低減したり、界面強度を向上させることが好ましい。また、ソース電極、ドレイン電極の接触抵抗を低減させるため半導体の電極との界面をプラズマ処理、オゾン処理などで抵抗を調整してもよい。

合金をソース電極及びドレイン電極用の材料として用いてもよい。合金をこれらの電極用の材料として用いることにより、電極の耐久性や密着性を高めることができる。合金を構成する材料としては、例えば、銅-マンガン合金(Cu-Mn)、 Cu-Ni のような銅を含む合金； Al-Nd 、 Al-Ce 、 Al-Ni のような Al を含む合金； Ag-Pd-Cu 、 Ag-Au-Cu のような Ag 及び Cu を含む合金などが挙げられる。銅などを含む合金層は、抵抗が低く、移動度の高い半導体層と組み合わせると、大画面高精細のディスプレイを実現させることができる。銅を含む合金に制限はないが、銅-マンガン合金(Cu-Mn)は抵抗が低く、かつ剥離や表面酸化の問題が少なく好ましい。さらに、 Ti や Mo などの金属で Al 、 Ag 、 Cu または上記の Cu 合金、 Al 合金、 Ag 合金をサン

10

20

30

40

50

ドイッチしてもよい。

【0018】

(2-5) ゲート絶縁膜

ゲート絶縁膜を形成する材料は、本発明の酸化物半導体層(チャネル層)とゲート電極との間を絶縁するものであれば特に制限はない。本実施形態の発明の効果を失わない範囲で一般に用いられているものを任意に選択できる。例えば、 SiO_2 、 SiNx 、 Al_2O_3 、 Ta_2O_5 、 TiO_2 、 MgO 、 ZrO_2 、 CeO_2 、 K_2O 、 Li_2O 、 Na_2O 、 Rb_2O 、 Sc_2O_3 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 、 PbTi_3 、 BaTa_2O_6 、 SrTiO_3 、 AlN などの酸化物を用いることができる。これらのなかでも、 SiO_2 、 SiNx 、 Al_2O_3 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 を用いるのが好ましく、より好ましくは SiO_2 、 SiNx 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 であり、特に好ましくは SiO_2 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 などの酸化物である。これらの酸化物の酸素数は、必ずしも化学量論比と一致していなくともよい(例えば、 SiO_2 でも SiO_x でもよい)。

このようなゲート絶縁膜は、異なる2層以上の絶縁膜を積層した構造でもよい。絶縁膜としては、上記保護膜を形成する材料と同様の組成物であってもよい。積層した場合は、半導体と接する側を SiO_2 などの酸化膜であることが好ましい。また、ゲート絶縁膜は、結晶質、多結晶質、非晶質のいずれであってもよいが、工業的に製造しやすい多結晶質か、非晶質であるのが好ましい。界面が平坦な非晶質膜が特に好ましい。

【0019】

(2-6) その他の層

本発明の薄膜トランジスタには、さらにコンタクト層等その他の層を含めることができる。

コンタクト層は、半導体層とソース電極及び半導体層とドレイン電極の各界面に配置され、キャリアの注入障壁を減少する作用を有する。コンタクト層を構成する材料としては、例えばITOやIZOなどの高キャリア濃度透明酸化物などが挙げられる。コンタクト層の作製方法に特に制約はないが、本発明の酸化物半導体層と組成あるいは組成比の異なる層を成膜したり、半導体の電極とのコンタクト部分をプラズマ処理やオゾン処理により抵抗を高めることで構成したり、半導体層を成膜する際に酸素分圧などの成膜条件により抵抗が高くなる層をコンタクト層として利用してもよい。

【0020】

(2-7) 薄膜トランジスタの性質

TFTのチャンネル幅 W とチャンネル長 L の比 W/L は、通常 $0.1 \sim 100$ 、好ましくは $1 \sim 20$ 、特に好ましくは $2 \sim 8$ である(図2参照)。

ソース電極とドレイン電極の間(チャンネル長 L)は、例えば $0.5 \sim 50 \mu\text{m}$ 、好ましくは $1 \sim 30 \mu\text{m}$ 、より好ましくは、 $2 \sim 20 \mu\text{m}$ であることが適当である。また、チャンネル幅 W は、例えば、 $1 \sim 100 \mu\text{m}$ 、好ましくは、 $5 \sim 50 \mu\text{m}$ 、より好ましくは、 $10 \sim 30 \mu\text{m}$ であることが適当である。

オンオフ比

オンオフ比は、ソース電極とドレイン電極との間に所定の電圧を印加し、ゲート電圧を、例えば、 -30V から 30V まで変化させたとき、ソース電極とドレイン電極との間に流れる電流の最大値を最小値で除算して求められる値である。オンオフ比は、 10^6 以上が好ましく、 10^7 以上がより好ましく、 10^8 以上が特に好ましい。

【0021】

(3) 薄膜トランジスタの製造方法

本発明の薄膜トランジスタは、

(A) 酸化物のスパッタリングターゲットをDC又はACスパッタリングすることにより酸化物被膜を形成する工程、および

(B) 前記酸化物被膜を $70 \sim 500$ で熱処理し、酸化物半導体層を形成する工程、により製造される。

【0022】

10

20

30

40

50

(A) 工程

・スパッタリングターゲットの調製

酸化物のスパッタリングターゲットをDC又はACスパッタリングすることにより酸化物被膜を形成する。

酸化物のスパッタリングターゲットは、たとえば以下のようにして製造する。

(a) 原料調製工程

最初に、酸化インジウムと酸化亜鉛との混合酸化物を調製する。この混合酸化物の平均粒径は、後述する造粒処理を行わない場合には $0.01 \sim 10 \mu\text{m}$ であることが好ましく、 $0.1 \sim 5 \mu\text{m}$ であることがより好ましい。後述する造粒処理を行う場合、混合酸化物の平均粒径が $0.01 \sim 10 \mu\text{m}$ の範囲であれば粒子が凝集することを回避でき、さらに混合性が向上し、緻密な焼結体を得ることができるため好ましい。

10

上記の混合酸化物を得るにあたっては、酸素を除いたインジウムと亜鉛の酸化物、塩化物、無機酸塩、水酸化物等を素原料として用いることができる。各素原料の純度は99%以上であることが好ましく、より好ましくは99.9%以上、特に好ましくは99.99%以上である。素原料の純度が99%以上であれば、緻密であり、目的とする体積抵抗率を有する酸化物焼結体を得ることができるため好ましい。

各成分の素原料として酸化物を用いる場合には、目的とする組成のターゲットが得られるように各酸化物(素原料)の粉末を所定量ずつボールミル、ジェットミル、パールミル等の混合器に入れ、これらを粉碎・混合することにより目的とする混合酸化物を得ることができる。このとき、粉碎・混合の時間は1~100時間が好ましく、より好ましくは5~50時間、特に好ましくは10~50時間である。1~100時間であれば、混合が十分となり、かつ経済的であるため好ましい。粉碎・混合時の温度について特別な制限はないが、室温(25)が好ましい。

20

【0023】

また、各成分の素原料として酸化物以外の物質を用いる場合には、目的とする組成のターゲットが得られるように前記の素原料を所定量ずつボールミル、ジェットミル、パールミル等の混合器に入れて粉碎・混合して混合物を得た後に当該混合物を仮焼し、得られた仮焼物を前記の混合器等によって粉碎することにより目的とする混合酸化物を得ることができる。このときの仮焼温度および仮焼時間は素原料の種類にもよるが、概ね800~1600で1~100時間が好ましい。800以上または1時間以上であれば素原料の熱分解が十分となるため好ましい。さらに、1600以下または、100時間以下であれば素原料が焼結して粒子の粗大化が起こるおそれもなく好ましい。より好ましい仮焼温度および仮焼時間は1000~1300で2~50時間である。

30

【0024】

上述した仮焼・粉碎処理は1回でもよいし、仮焼物を粉碎して得た混合酸化物について更に仮焼・粉碎を行うという操作を所望回数行ってもよい。また、各成分の素原料として酸化物を用いて上述した仮焼・粉碎処理を行うことによって、目的とする混合酸化物を得てもよい。

仮焼の対象物が一旦得た混合酸化物である場合や素原料としての酸化物である場合の仮焼温度および仮焼時間も概ね800~1600で1~100時間が好ましい。800以上または1時間以上であれば素原料の熱分解が十分となるため好ましく、1600以下または100時間以下であれば、素原料が焼結して粒子の粗大化が起こるおそれもなく好ましい。より好ましい仮焼温度および仮焼時間は1000~1300で2~50時間である。

40

また、目的とする混合酸化物は、上述のようにして得た混合酸化物を造粒することによっても、あるいは各成分の素原料を造粒することによっても、調製することができる。この造粒は、スプレードライ法等の常法により行うことができる。造粒をスプレードライ法で行う場合には、前記の混合酸化物もしくは素原料についての水溶液またはアルコール溶液等にポリビニルアルコール等のバインダーを添加した溶液を用いる。造粒条件は溶液濃度、バインダーの添加量によっても異なるが、造粒物の平均粒径が1~100 μm 、好ま

50

しくは5～100 μm、特に好ましくは10～100 μmになるように調節する。ここで、平均粒径とは、顕微鏡の画像上で粒子の大きさと個数を計測して粒径分布を測定する顕微鏡法によって測定される平均粒径をいう。この造粒を行うことにより成形時の流動性や充填性を改善することが可能である。造粒物の平均粒径が100 μm以下であれば、成形時の流動性や充填性が良く、造粒の効果が得られるため好ましい。

【0025】

(b) 成形工程

この工程では、上記の原料調製工程で得た混合酸化物を、焼結に先立って所望形状に成形する。成形は金型成形、鑄込み成形、射出成形、加圧成形等により行うことができるが、相対密度の高い焼結体を得るうえからはCIP（冷間静水圧）、HIP（熱間静水圧）等の方法で加圧成形することが好ましい。成形体の形状はターゲットとして好適な各種形状とすることができる。また、成形助剤にポリビニルアルコール、メチルセルロース、ポリワックス、オレイン酸等を用いてもよい。成形圧力は10 kg/cm²～100 t/cm²が好ましく、より好ましくは100 kg/cm²～100 t/cm²である。また成形時間は10分～10時間が好ましい。成形圧力が10 kg/cm²以上、または成形時間が10分以上であれば、相対密度の高い焼結体を得ることができるため好ましい。

10

【0026】

(c) 焼結工程

この工程では、上記の成形工程で得た成形物を焼結して酸化物焼結体を得る。焼結方法としてはHIP焼結、ホットプレス焼結、常圧焼結等を適用することができるが、経済性の面からは常圧焼結が好ましい。焼結温度は1200～1600が好ましく、より好ましくは1250～1550、更に好ましくは1300～1500である。1200以上であれば十分な相対密度を有する酸化物焼結体を得ることができ、さらに後述するアニーリングを施しても目的とする体積抵抗率を有する酸化物焼結を得ることができるため好ましい。また、1600以下であれば組成のずれが生ずることもない。焼結時間は焼結温度にもよるが、1～50時間が好ましく、より好ましくは2～30時間、特に好ましくは3～20時間である。1時間以上であれば、焼結が十分に行われ、50時間以下であれば経済的であるため好ましい。焼結時の雰囲気は空気または還元雰囲気である。還元雰囲気としては、H₂、メタン、CO等の還元性ガス雰囲気、Ar、N₂等の不活性ガス雰囲気が挙げられる。

20

30

【0027】

(d) ターゲットの評価

スパッタリング時に異常放電や、割れの心配の少ないターゲットを得るためには、得られた酸化物焼結体（スパッタリングターゲット）の不純物濃度、密度、電気抵抗が重要であり、それぞれ以下のように測定され、管理される。

(i) 不純物濃度

焼結後のターゲットの欠片をICP（誘導結合プラズマ発光分析）により、不純物の濃度を測定する。不純物の濃度は500 ppm以下が好ましいが、密度を上げ、電気抵抗を下げる目的で、3族金属、4族金属、希土類から選ばれる焼結助材を添加する場合にはその限りではない。

40

(ii) 密度

ターゲットの密度はアルキメデス法で測定する。異常放電を防止する上では、密度は5 g/cm³以上が好ましい。

(iii) 電気抵抗

ターゲットの電気抵抗は、三菱ホールディング社製のロレスタなどを用いて測定することができる。生産性、設備コストなどの点で有利なDCスパッタリングを安定して行う上ではターゲットの比抵抗は5 m²・cm以下が好ましい。

【0028】

・スパッタリング

スパッタリング方法としては、例えば、ACスパッタリング、RFスパッタリング、D

50

Cスパッタリングが挙げられる。

RFスパッタリングに比べ、DCスパッタリングを用いると、成膜時のダメージが減少し、薄膜トランジスタとして用いた時、閾値電圧(V_{th})の減少、閾値電圧シフト(V_{th})の低減、キャリアー移動度の向上、S値の減少などの効果が期待できる。

ここで、閾値電圧(V_{th})とは、ゲート電圧(ドレイン電圧)をかけた場合にドレイン電流が立ち上がる際の電圧をいう。また、閾値電圧(V_{th})シフトとは、ゲート電圧(ドレイン電圧)をかけた際に起きる V_{th} の変動をいう。 V_{th} シフトが小さければ、半導体としての作動が安定しているといえる。閾値電圧(V_{th})のシフト量としては、例えば、 $0.01 \sim 5.0V$ 、好ましくは、 $0.05 \sim 2.0V$ 、より好ましくは $0.1 \sim 1.0V$ が適当である。

10

ここでS値(Swing Factor)とは、オフ状態からゲート電圧を増加させた際に、オフ状態からオン状態にかけてドレイン電流が急峻に立ち上がるが、この急峻さを示す値である。下記式で定義されるように、ドレイン電流が1桁(10倍)上昇するときのゲート電圧の増分をS値とする。

$$S \text{ 値} = dV_g / d \log(I_{ds})$$

S値が小さいほど急峻な立ち上がりとなる(「薄膜トランジスタ技術のすべて」、鶴飼育弘著、2007年刊、工業調査会)。S値が大きいと、オンからオフに切り替える際に高いゲート電圧をかける必要があり、消費電力が大きくなるおそれがある。

また、ACスパッタリングを用いると、ターゲットのノジュールが成長しないため成膜中のパーティクルの発生を抑制することができ、歩留まりの向上が期待できる。

20

【0029】

スパッタ条件

キャリアー移動度が均一な酸化物半導体層を得るには、スパッタリングする際に基板を加熱する、酸化物半導体層の形成後に加熱処理する、あるいはレーザー過熱する、などの方法がある。キャリアー移動度 $100\text{cm}^2/\text{Vs}$ 以上を得るうえでは、前述したように酸化物半導体層成膜後のウェットプロセスを経た後に加熱させることが好ましい。たとえば、トップコンタクト素子の場合、(1)半導体層成膜、(2)ソース・ドレイン電極成膜、(3)ソース・ドレイン電極のパターニング、という順の工程を経るが、(3)のパターニング工程で半導体層が薬液に浸漬されるのであれば、半導体層の加熱工程は少なくとも薬液浸漬後に行う方がよい。

30

【0030】

本発明の酸化物半導体層を成膜する時の水分圧は、 10^{-3}Pa 以下であることが好ましく、 10^{-4}Pa 以下であることがより好ましく、 10^{-5}Pa 以下であることがさらに好ましい。上記水分圧は、例えば、四重極質量分析器で定量することができる。

【0031】

(B)工程

さらに、(A)工程で得られた酸化物被膜を $70 \sim 500$ 、好ましくは、 $100 \sim 400$ 、より好ましくは $200 \sim 350$ で熱処理し、酸化物半導体層を形成する。熱処理時間は、上記温度にもよるが、例えば、 $10 \text{分} \sim 50 \text{時間}$ 、より好ましくは $30 \text{分} \sim 20 \text{時間}$ 、更に好ましくは、 $40 \text{分} \sim 10 \text{時間}$ である。熱処理は、例えば、公知の電気炉やクリーンオープンを用いた方法で行われる。

40

【0032】

(4)用途

本発明の薄膜トランジスタは、液晶ディスプレイ及び有機ELディスプレイに含まれる。好ましくは、液晶ディスプレイの液晶駆動用ドライバ用の部材として、又は、有機ELディスプレイの発光制御用ドライバ用の部材として利用される。

以下、本発明の実施例を示すが、本発明は以下の実施例の態様に限定されるものではない。

【実施例】

【0033】

50

(1) スパッタリングターゲットの製造

[ターゲット I]

原料として、酸化インジウムと酸化亜鉛の粉末を、原子比〔 $In / (In + Zn)$ 〕が0.20、原子比〔 $Zn / (In + Zn)$ 〕が0.80となるように混合した。これを湿式ボールミルに供給し、72時間混合粉碎して原料微粉末を得た。

得られた原料微粉末を造粒した後、直径10cm、厚さ5mmの寸法にプレス成形して、これを焼成炉に入れ、1,500、12時間の条件で焼成して、焼結体(ターゲット I)を得た。

ターゲット I を粉碎し誘導結合プラズマ発光分析(SII社製、型番SPS5100)で分析したところ、Sn(錫)、Ge(ゲルマニウム)、Si(シリコン)、Ti(チタン)、Zr(ジルコニウム)、Hf(ハフニウム)などの不純物は含まれていなかった。また、ターゲット I のバルク抵抗は30m、相対密度は0.96であった。

10

【0034】

[ターゲット II]

原料として、酸化インジウムと酸化亜鉛の粉末を、原子比〔 $In / (In + Zn)$ 〕が0.99、原子比〔 $Zn / (In + Zn)$ 〕が0.01となるように混合した以外は、ターゲット I と同様にして原料微粉末を得、造粒し、成形し、焼成して、焼結体(ターゲット II)を得た。

ターゲット II を粉碎しICPで分析したところ、Sn(錫)、Ge(ゲルマニウム)、Si(シリコン)、Ti(チタン)、Zr(ジルコニウム)、Hf(ハフニウム)などの不純物は含まれていなかった。また、ターゲット II のバルク抵抗は8m、相対密度は0.97であった。

20

【0035】

(2) スパッタリングターゲットの原子比測定

上記(1)で得られたスパッタリングターゲット I 及び II に含まれるドーブ原子の原子比を測定するため、以下のようにして酸化物半導体層を成膜し、原子比を測定した。

上記(1)で得られたスパッタリングターゲット I 及び II を、DCスパッタ法の一つであるDCマグネトロンスパッタリング法の成膜装置に装着し、ガラス基板(コーニング1737)上に酸化物半導体層を成膜した。

ここでのスパッタ条件としては、基板温度; 25、到達圧力; 1×10^{-6} Pa、雰囲気ガス; Ar 99%および酸素1.0%、スパッタ圧力(全圧); 2×10^{-1} Pa、投入電力100W、成膜時間8分間、S-T距離100mmとした。

30

酸化物半導体層の成膜前に、チャンバーを十分にベーキングし(80)、到達圧力を十分に下げ(10^{-4} Pa以下)、ロードロックを用い基板を投入することで、成膜時の水分圧を低減した。四重極質量分析器(Q-mass、日本真空社製、型番MSQ-100)でスパッタチャンバー中の H_2O (水)を分析し、成膜時の水分圧を測定したところ 1×10^{-5} Pa以下であった。

この結果、ガラス基板上に、膜厚が70nmの酸化物半導体層を形成した。

なお、得られた酸化物半導体層の組成をICP法で分析したところ、ターゲット I では、原子比〔 In / X 〕が0.21、原子比〔 Zn / X 〕が0.79であった。また、ターゲット II では、原子比〔 In / X 〕が0.99、原子比〔 Zn / X 〕が0.01であった。ここで、Xは、前記酸化物に含まれる酸素以外の全ての金属原子数である。

40

【0036】

(3) 薄膜トランジスタの作製

[実施例1]

・ゲート電極

熱酸化膜付きシリコン基板上に、室温のRFスパッタリングでMoゲートメタルを200nm積層した後、ウェットエッチングでパターンングし、基板上にゲート電極を作製した。

ゲート絶縁膜

50

300 の PECVD で窒化シリコン (SiN_x) を積層し、ゲート絶縁膜を得た。

・酸化物半導体層

ターゲット I を用い、酸化物半導体層をスパッタリングにより成膜した。スパッタリングは (2) の条件と同じ条件で行い、酸化物被膜をゲート絶縁膜上に成膜し、その後パターニングした。

・ソース電極及びドレイン電極

リフトオフプロセスおよび RF マグネトロンスパッタリング (室温、Ar 100%) を用い、In₂O₃ - ZnO からなるソース電極及びドレイン電極を同時に形成し得られたソース電極、ドレイン電極及びゲート電極で構成されるチャンネル幅 W とチャンネル長 L (図 2) の比 W/L は、4 (W = 20 μm、L = 5 μm) であった。

10

・ドーパ原子のドーピング

さらに得られた酸化物半導体層を、100% の窒素中、300、1 時間の条件で熱処理し ((B) 工程に相当)、窒素を酸化物半導体層にドーピングした (窒素アニール)。

・保護層

最後に SiO₂ 保護層 (パッシベーション膜) を形成した (図 1)。このようにして、ボトムゲート、トップコンタクト型の薄膜トランジスタを得た。

【0037】

[実施例 2 ~ 19]

酸化物半導体層に含まれる金属原子の組成、及び、窒素アニールのアニール時間 ((B) 工程) が異なる以外は、実施例 1 と同様にして、実施例 2 ~ 19 の薄膜トランジスタを得た。

20

[実施例 20]

ドーパ原子のドーピング方法として、窒素アニールの代わりにイオン注入法を用いた以外は、実施例 15 と同様にして、実施例 20 の薄膜トランジスタを得た。ここで、イオン注入法は、出力 20 KeV、ドーズ量 10¹⁵ cm⁻² の条件でイオン注入装置 (日本真空技術社製、型番 IMX-3500RS) を用い、窒素原子のイオン注入を行った。

【0038】

[実施例 21]

酸化物半導体層をスパッタリングにより作製する際に、スパッタ中の雰囲気 Ar : N₂ : O₂ = 80 : 19 : 1 とし、窒素アニール及びイオン注入を行わなかった以外は、実施例 20 と同様にして薄膜トランジスタを得た。

30

[実施例 22]

ドーパ原子のドーピングにおいて、窒素雰囲気の代わりに Ar 100% 雰囲気中でアニールを行い、アニール温度を 500、アニール時間を 1 時間とした以外は、実施例 20 と同様にして薄膜トランジスタを得た。

[実施例 23]

ドーパ原子のドーピングにおいて、窒素雰囲気の代わりに Ar 100% 雰囲気中でアニールを行い、アニール温度を 300、アニール時間を 1 時間とした以外は、実施例 20 と同様にして薄膜トランジスタを得た。

[比較例 1 ~ 10]

40

酸化物半導体層に含まれる金属原子の組成及びアニールの雰囲気ガスとアニール時間を表 2 のように変更した以外は、実施例 1 と同様にして比較例 1 ~ 10 の薄膜トランジスタを得た。なお、比較例 9 及び 10 は、それぞれ実施例 16 及び 17 に対する

[実施例 24]

基板にコーニング 1373 を使用した以外は、実施例 3 と同様にして薄膜トランジスタを得た。

【0039】

(4) 評価

・ドーパ原子の濃度

実施例 1 で得られたトランジスタの半導体膜中の窒素濃度の深さ方向分布を SIMS を

50

使って測定した。

その結果、絶縁膜界面近傍(40~50nm)の平均窒素濃度が $5.0 \times 10^{21} \text{ cm}^{-3}$ であることがわかった。

・オンオフ比及び閾値電圧のシフト量

半導体パラメーターアナライザー(ケースレー4200)を用い、室温(25)・真空中($1 \times 10^{-3} \text{ Pa}$)・遮光環境下で各実施例及び比較例の薄膜トランジスタを測定し、オンオフ比、閾値電圧のシフト量(V_{th})を求めた。

オンオフ比は、ソース・ドレイン間に3Vを印加し、ゲート電圧を-30Vから30Vまで1V刻みで変化させ、ソース・ドレイン間に流れる電流の最大値を最小値で除算して求められる値である。

閾値電圧のシフト量は、ストレス条件として、ゲート電圧15Vで10μAの直流電圧50~100時間加え、ストレスをかける前後の閾値電圧(V_{th})を比較し閾値電圧のシフト量(V_{th})を求めた。

また、薄膜トランジスタの安定性の評価は、一般的はμc-Siを基準として、○：半導体素子として非常に優れている、◎：優れている、⊙：普通、×：使用不能の4段階で判定した。

【0040】

【表1】

	半導体層の組成 (M:第三添加金属元素と組成比)			窒素濃度 (atom/cm ³)	半導体層 厚さ(nm)	窒素ドーブ方法	アニール時間	オンオフ比	閾値電圧のシフト量 (V)	安定性
	In	Zn	M							
実施例1	0.2	0.8		7.8E+20	70	窒素アニール	1時間	>10 ⁶	2	△
実施例2	0.25	0.75		7.8E+20	70	窒素アニール	1時間	>10 ⁶	0.9	○
実施例3	0.3	0.7		7.8E+20	70	窒素アニール	1時間	>10 ⁶	0.5	◎
実施例4	0.4	0.6		7.8E+20	70	窒素アニール	1時間	>10 ⁶	0.3	◎
実施例5	0.5	0.5		7.8E+20	70	窒素アニール	10時間	>10 ⁶	0.3	◎
実施例6	0.6	0.4		7.8E+20	70	窒素アニール	1時間	>10 ⁶	1.5	△
実施例7	0.92	0.08		7.8E+20	70	窒素アニール	1時間	>10 ⁶	1.6	△
実施例8	0.95	0.05		7.8E+20	70	窒素アニール	1時間	>10 ⁶	0.5	◎
実施例9	0.99	0.01		7.8E+20	70	窒素アニール	1時間	>10 ⁶	0.3	◎
実施例10	0.999	0.001		7.8E+20	70	窒素アニール	1時間	>10 ⁶	1.7	△
実施例11	0.33	0.33	Ga=0.34	7.8E+20	70	窒素アニール	1時間	>10 ⁶	0.4	◎
実施例12	0.55	0.4	Ga=0.05	7.8E+20	70	窒素アニール	1時間	>10 ⁶	0.4	◎
実施例13	0.4	0.6		5.0E+20	70	窒素アニール	40分	>10 ⁶	1.8	△
実施例14	0.99	0.01		5.0E+21	70	窒素アニール	10時間	>10 ⁶	1.5	△
実施例15	0.99	0.01		5.0E+20	70	窒素アニール	40分	>10 ⁶	1.4	△
実施例16	0.33	0.33	Ga=0.34	5.0E+20	70	窒素アニール	40分	>10 ⁶	2	△
実施例17	0.33	0.33	Ga=0.34	5.0E+21	70	窒素アニール	10時間	>10 ⁶	1.9	△
実施例18	0.55	0.4	Ga=0.05	5.0E+20	70	窒素アニール	40分	>10 ⁶	1.8	△
実施例19	0.55	0.4	Ga=0.05	5.0E+21	70	窒素アニール	10時間	>10 ⁶	1.9	△
実施例20	0.99	0.01		8.5E+20	70	イオン注入		>10 ⁶	0.3	◎
実施例21	0.99	0.01		9.0E+20	70	窒素中スパッタ		>10 ⁶	0.5	◎
実施例22	0.99	0.01		1.0E+21	70	Ar中アニール	1時間	>10 ⁶	0.3	◎
実施例23	0.99	0.01		9.0E+20	70	He中アニール	1時間	>10 ⁶	0.5	◎
実施例24	0.3	0.7		7.8E+20	70	窒素アニール	1時間	>10 ⁶	0.5	◎

但し、半導体層の組成は、半導体層を構成する酸化物の酸素以外の全金属原子数に対する原子比である。

10

20

30

40

【表 2】

	半導体層の組成 (M:第三添加金属元素と 組成比)			窒素濃度 (atom/cm ³)	半導体 層 厚さ(nm)	窒素ドーピング方法	アニール時間	オンオフ 比	閾値電 圧のシ フト量 (V)	安 定 性
	In	Zn	M							
比較例1	1	0		7.8E+20	70	窒素アニール	1時間	>10 ⁶	-	×
比較例2	0.4	0.6		1.0E+20	70	空气中アニール	1時間	>10 ⁶	6	×
比較例3	0.4	0.6		6.0E+21	70	窒素アニール	40分	>10 ⁶	5	×
比較例4	0.99	0.01		1.0E+20	70	空气中アニール	1時間	>10 ⁶	8	×
比較例5	0.99	0.01		6.0E+21	70	窒素アニール	1時間	>10 ⁶	8	×
比較例6	0.2	0.8		4.8E+20	70	窒素アニール	40分	>10 ⁶	4	×
比較例7	0.2	0.8		1.0E+20	70	窒素アニール	1時間	>10 ⁶	4	×
比較例8	0.2	0.8		6.0E+21	70	窒素アニール	10時間	>10 ⁶	7	×
比較例9	0.33	0.33	Ga=0.34	1.2E+20	70	空气中アニール	1時間	>10 ⁶	6	×
比較例10	0.33	0.33	Ga=0.34	7.8E+21	70	窒素アニール	1時間	>10 ⁶	7	×

但し、半導体層の組成は、半導体層を構成する酸化物の酸素以外の全金属原子数に対する原子比である。

【図面の簡単な説明】

【0041】

【図1】ボトムゲート型の薄膜トランジスタの概略図である。

【図2】図1の薄膜トランジスタのチャンネル幅Wとチャンネル長Lの測定部分を示す概略図である。

【図3】トップゲート型の薄膜トランジスタの概略図である。

【符号の説明】

【0042】

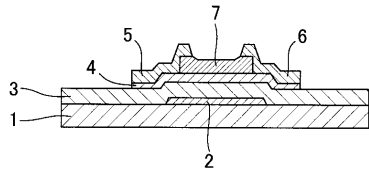
- 1 基板
- 2 ゲート電極
- 3 ゲート絶縁膜
- 4 半導体層
- 5 ソース電極
- 6 ドレイン電極
- 7 保護層

10

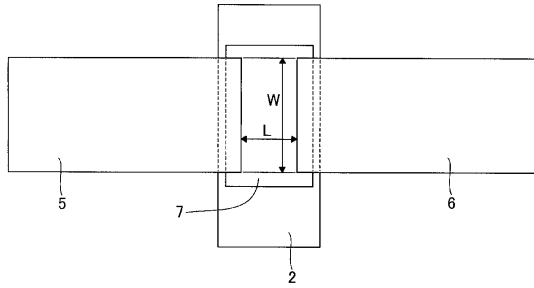
20

30

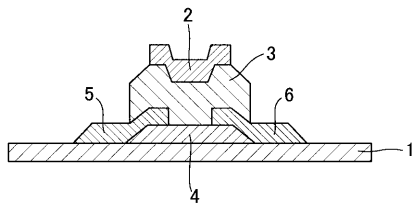
【 図 1 】



【 図 2 】



【 図 3 】



フロントページの続き

- (72)発明者 筈井 重和
千葉県袖ヶ浦市上泉1280番地
- (72)発明者 井上 一吉
千葉県袖ヶ浦市上泉1280番地
- (72)発明者 笠見 雅司
千葉県袖ヶ浦市上泉1280番地
- (72)発明者 川嶋 浩和
千葉県袖ヶ浦市上泉1280番地
- (72)発明者 矢野 公規
千葉県袖ヶ浦市上泉1280番地

審査官 鈴木 聡一郎

- (56)参考文献 特開2000-277534(JP,A)
特開2007-220816(JP,A)
国際公開第2007/058248(WO,A1)
特開2003-273133(JP,A)
特開2007-059925(JP,A)
特開2006-165529(JP,A)
特開2007-142195(JP,A)
特開2008-300518(JP,A)
特開2009-275236(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|--------|
| H01L | 21/336 |
| H01L | 29/786 |