



(12) 发明专利

(10) 授权公告号 CN 113299605 B

(45) 授权公告日 2024.06.25

(21) 申请号 202110501650.4

H01L 27/12 (2006.01)

(22) 申请日 2021.05.08

(56) 对比文件

(65) 同一申请的已公布的文献号

CN 109994534 A, 2019.07.09

申请公布号 CN 113299605 A

审查员 沈冬云

(43) 申请公布日 2021.08.24

(73) 专利权人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72) 发明人 李柱辉

(74) 专利代理机构 深圳紫藤知识产权代理有限公司 44570

专利代理师 汪阮磊

(51) Int. Cl.

H01L 21/77 (2017.01)

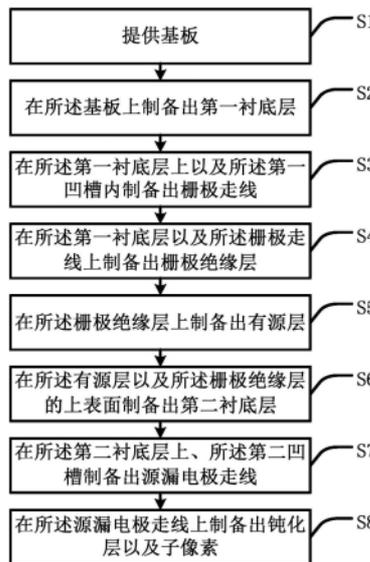
权利要求书2页 说明书7页 附图3页

(54) 发明名称

显示面板及其制备方法

(57) 摘要

本申请公开了一种显示面板及其制备方法,所述显示面板的制备方法包括以下步骤:提供一基板;在所述基板上制备出衬底层;在所述衬底层上制备出若干凹槽;以及在所述衬底层上以及所述凹槽内制备出电极走线,所述电极走线为嵌入式电极走线。本申请的技术效果在于,嵌入式电极走线减小线宽,增大电极走线的分布密度,增大子像素的分布密度,提高显示面板的开口率。



1. 一种显示面板的制备方法,其特征在于,包括以下步骤:

提供一基板;

制备衬底层在所述基板上;

制备若干凹槽在所述衬底层上;以及

制备电极走线在所述衬底层上以及所述凹槽内,其中,所述电极走线为嵌入式电极走线;

其中,所述的制备电极走线在所述衬底层上以及所述凹槽内的步骤包括依次制备栅极走线以及制备源漏电极走线,一个子像素对应一个所述源漏电极走线和一个所述栅极走线;

制备所述栅极走线的步骤包括:在所述基板上制备出第一衬底层;在所述第一衬底层上制备出若干第一凹槽;以及在所述第一衬底层上以及所述第一凹槽内制备出所述栅极走线,所述栅极走线填充至所述第一凹槽内,并且延伸至所述第一衬底层的上表面;在所述第一衬底层以及所述栅极走线上制备出栅极绝缘层;在所述栅极绝缘层上沉积一层半导体材料,形成有源层,所述有源层与所述栅极走线相对设置;

制备所述源漏电极走线的步骤包括:在所述有源层以及所述栅极绝缘层上涂布一层透明衬底材料,形成第二衬底层,在所述第二衬底层上形成第二凹槽;在所述第二衬底层上以及所述第二凹槽内形成所述源漏电极走线,所述源漏电极走线填充至所述第二凹槽内,并延伸至所述第二衬底层的上表面。

2. 如权利要求1所述的显示面板的制备方法,其特征在于,在所述的制备若干凹槽在所述衬底层上的步骤中,

对所述衬底层依次进行曝光、显影、固化处理,形成所述凹槽;所述凹槽的深度为2~5微米。

3. 如权利要求1所述的显示面板的制备方法,其特征在于,在所述的制备电极走线在所述衬底层上以及所述凹槽内的步骤中,

在所述衬底层上以及所述凹槽内整面形成金属膜;

采用曝光、显影、刻蚀的方式将所述金属膜图案化处理,形成所述电极走线;

所述电极走线填充至所述凹槽内,并且延伸至所述衬底层上。

4. 如权利要求3所述的显示面板的制备方法,其特征在于,

所述金属膜的厚度大于所述凹槽的深度;

设于所述衬底层上的金属膜的厚度为0.2~0.5微米。

5. 一种显示面板,其特征在于,包括:

基板;

第一衬底层,设置于所述基板的表面上,所述第一衬底层具有若干第一凹槽;

栅极走线,设于所述第一衬底层上以及所述第一凹槽内,所述栅极走线为嵌入式电极走线,所述栅极走线填充至所述第一凹槽内,并且延伸至所述第一衬底层的上表面;

栅极绝缘层,设于所述第一衬底层以及所述栅极走线上;

有源层,设于所述栅极绝缘层上;

第二衬底层,设于所述有源层以及所述栅极绝缘层的表面上,第二衬底层具有若干第二凹槽;以及

源漏电极走线,设于所述第二衬底层上以及所述第二凹槽内,所述源漏电极走线为嵌入式电极走线,所述源漏电极走线填充至所述第二凹槽内,并延伸至所述第二衬底层的上表面,一个子像素对应一个所述源漏电极走线和一个所述栅极走线。

6. 如权利要求5所述的显示面板,其特征在于,
所述电极走线的线宽为垂直线宽,所述垂直线宽为2~5微米。

显示面板及其制备方法

技术领域

[0001] 本申请涉及显示领域,具体涉及一种显示面板及其制备方法。

背景技术

[0002] TFT-LCD因其物美价廉、质量轻、携带方便、使用寿命长、画面清晰、可靠度高等优点,备受人们的欢迎。TFT-LCD产品在我们的日常生活中随处可见,大至商业广告,小至智能手表。因其可靠度高,也大量用于军工行业,例如航天航空等。尽管现在新兴了很多先进的显示模式,例如OLED、QD-LED、Micro-LED、墨水屏等,因成本、寿命、可靠度、材料、技术障碍等各种原因,均未能完全取代TFT-LCD的地位。TFT-LCD仍然占据很大的市场份额。

[0003] 随着社会科学技术的进步以及人们生活品质的提高,特别是应用场景的拓展,人们对显示屏提出了更多、更高的要求。显示屏有起初的简单显示到现在的可读写、可互动以及高响应速度、高色域、高对比度等等。显示品质的这些高要求,促使面板厂商不断科技创新,寻求新的解决方案来满足消费者的需求。OLED显示技术不仅能满足高响应速度、高色域、高对比度等需求,而且还可以集成很多功能,例如TP、sensor等。不仅如此,OLED还可以实现更轻薄化、实现柔性显示等。OLED的缺点在于发光材料的寿命问题,以及成本较高,降低了OLED的市场竞争力。

[0004] 尽管OLED的出现分割了TFT-LCD的市场,导致TFT-LCD的市场份额有所下降,但TFT-LCD创新的脚步从未停止过。近年来TFT-LCD为了稳住市场份额,对显示品质做了很大的提升。例如dual cell技术、mini背光技术等。

[0005] 目前常见提高像素开口率的方法有:

[0006] (1) 将电极走线做得更细,但会导致电阻增加,进而导致RC的delay现象更加严重;

[0007] (2) 采用DBS技术遮光取代BM遮光;

[0008] (3) 采用新型半导体材料,减少TFT的大小;

[0009] (4) 采用透明电极走线,但透明电极走线材料不成熟等;

[0010] 所以亟需新的方法进一步增强像素的开口率。

发明内容

[0011] 本申请的目的在于,提供一种显示面板及其制备方法,可以解决现有的显示面板提高像素开口率效果不佳的技术问题。

[0012] 本申请提供一种显示面板的制备方法,包括以下步骤:提供一基板;制备衬底层在所述基板上;制备若干凹槽在所述衬底层上;以及制备电极走线在所述衬底层上以及所述凹槽内,其中,所述电极走线为嵌入式电极走线。

[0013] 进一步地,在所述的制备若干凹槽在所述衬底层上的步骤中,对所述衬底层依次进行曝光、显影、固化处理,形成所述凹槽;所述凹槽的深度为2~5微米。

[0014] 进一步地,在所述的制备电极走线在所述衬底层上以及所述凹槽内的步骤中,在所述衬底层上以及所述凹槽内整面形成金属膜;采用曝光、显影、刻蚀的方式将所述金属膜

图案化处理,形成电极走线;所述电极走线填充至所述凹槽内,并且延伸至所述衬底层上。

[0015] 进一步地,所述金属膜的厚度大于所述凹槽的深度;设于所述衬底层上的金属膜的厚度为0.2~0.5微米。

[0016] 进一步地,所述的制备电极走线在所述衬底层上以及所述凹槽内的步骤包括依次制备栅极走线以及制备源漏电极走线。

[0017] 进一步地,在所述的制备栅极走线的步骤中,在所述基板上制备出第一衬底层;在所述第一衬底层上制备出若干第一凹槽;以及在所述第一衬底层上以及所述第一凹槽内制备出所述栅极走线。

[0018] 进一步地,所述的制备栅极走线的步骤还包括:在所述第一衬底层以及所述栅极走线上制备出栅极绝缘层;在所述栅极绝缘层上沉积一层半导体材料,形成有源层,所述有源层与所述栅极走线相对设置。

[0019] 进一步地,在所述的制备源漏电极走线的步骤中,在所述有源层以及所述栅极绝缘层上涂布一层透明衬底材料,形成第二衬底层,在所述第二衬底层上形成第二凹槽;在所述第二沉积层以及所述第二凹槽内形成所述源漏电极走线。

[0020] 本申请还提供一种显示面板,包括:基板;衬底层,设于所述基板上;所述衬底层上开设有若干凹槽;以及电极走线,填充于所述凹槽内,且延伸至所述衬底层的上表面,所述电极走线为嵌入式电极走线。

[0021] 进一步地,所述电极走线的线宽为垂直线宽,所述垂直线宽为2~5微米。

[0022] 本申请的技术效果在于,嵌入式的栅极走线和/或源漏电极走线将其大部分的水平线宽变为垂直线宽,减小电极走线在衬底层上的占用面积,增大所述电极走线的分布密度,进一步增大子像素的分布密度,增强像素的开口率,进而能提高显示面板的对比度、穿透率或透明度。

附图说明

[0023] 为了更清楚地说明本申请实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0024] 图1是本申请实施例提供的显示面板的制备方法的流程图;

[0025] 图2是本申请实施例提供的凹槽制备步骤之后的示意图;

[0026] 图3是本申请实施例提供的电极走线制备步骤之后的截面图;

[0027] 图4是本申请实施例提供的电极走线的俯视图;

[0028] 图5是本申请实施例提供的显示面板的截面示意图;

[0029] 图6是本申请实施例提供的显示面板的俯视图。

[0030] 附图标记说明:

[0031] 1、基板;2、第一衬底层;3、栅极走线;4、栅极绝缘层;5、有源层;6、第二衬底层;7、源漏电极走线;8、钝化层;9、子像素;

[0032] 21、第一凹槽;

[0033] 31、第一栅极走线;32、第二栅极走线;

[0034] 61、第二凹槽;62、接触孔;

[0035] 71、第一源漏电极走线;72、第二源漏电极走线;73、第三源漏电极走线;

[0036] 81、钝化层通孔。

具体实施方式

[0037] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。此外,应当理解的是,此处所描述的具体实施方式仅用于说明和解释本申请,并不用于限制本申请。在本申请中,在未作相反说明的情况下,使用的方位词如“上”和“下”通常是指装置实际使用或工作状态下的上和下,具体为附图中的图面方向;而“内”和“外”则是针对装置的轮廓而言的。

[0038] 本申请实施例提供一种显示面板及其制备方法。以下分别进行详细说明。需说明的是,以下实施例的描述顺序不作为对实施例优选顺序的限定。

[0039] 本申请提供一种显示面板的制备方法,包括以下步骤:提供一基板;在所述基板上制备出衬底层;在所述衬底层上制备出若干凹槽;以及在所述衬底层上以及所述凹槽内制备出电极走线。

[0040] 如图1所示,本实施例所提供的显示面板的制备方法包括上述制备步骤,所述电极走线包括栅极走线和源漏电极走线,所述栅极走线和/或所述源漏电极走线的制备步骤均可采用上述方法,在本实施例中,以两种电极走线均采用上述制备方法为例,本实施例的具体包括步骤S1~S8。

[0041] S1提供基板1,所述基板1为硬质基板,一般为玻璃基板,起到对薄膜的支撑作用。

[0042] S2在所述基板1上制备出第一衬底层2,并在所述衬底层2上制备出若干第一凹槽21(参见图2)。具体地,在所述基板1上整面涂布一层透明衬底材料,形成所述衬底层2,依次采用曝光、显影、固化处理等方式,在所述第一衬底层2上形成若干第一凹槽21,所述第一凹槽21可为贯穿所述第一衬底层2的通孔结构,也可为不贯穿所述第一衬底层2的凹槽结构,所述第一凹槽21的深度为2~5微米,所述第一凹槽21为长条形凹槽,所述第一凹槽21用以填充电极材料。

[0043] S3在所述第一衬底层2上以及所述第一凹槽21内制备出电极走线,所述电极走线为栅极走线3,所述栅极走线3为嵌入式电极走线。具体的,在所述第一衬底层2上表面和所述第一凹槽21内整面形成金属膜,依次采用曝光、显影、刻蚀的方式,将所述金属膜进行图案化处理,形成所述栅极走线3(参见图3以及图4),所述栅极走线3填充至所述第一凹槽21内,并且延伸至所述第一衬底层2的上表面,在本实施例中,设于所述第一凹槽21内的栅极走线定义为第一栅极走线31,设于所述第一衬底层2上表面的栅极走线定义为第二栅极走线32,从俯视角度看,所述第一栅极走线31与所述第二栅极走线32相互垂直设置(参见图4)。

[0044] 此时,因为所述第一凹槽21为长条形凹槽,且深度较深,所以所述第一凹槽21的容积较大,即设于所述第一凹槽21内的第一栅极走线31所占比重较大,所以所述第二栅极走线32所占比重较少,所述第二栅极走线32的厚度为0.2~0.5微米,且其在所述第一衬底层2

上的正投影的面积也是微米级的,即本实施例制备所得的栅极走线3的线宽由原来的水平线宽变为垂直线宽,在提供等量的栅极材料的前提下,由于所述第一栅极走线31的存在,大大减小了所述第二栅极走线32的厚度以及表面积,将所述栅极走线3的水平线宽减小到2微米以下,相当于大大减小了所述栅极走线3的线宽,增强所述栅极走线3分布密度。

[0045] S4在所述第一衬底层2以及所述栅极走线3上制备出栅极绝缘层4,具体地,在所述第一衬底层2和所述栅极走线3上沉积一层无机绝缘材料,所述无机绝缘材料可包括氧化硅、氮化硅、氮氧化硅等一种或多种混合材料,形成栅极绝缘层4,所述栅极绝缘层4具有良好的绝缘作用,防止所述栅极走线3和源漏电极走线7之间出现短路问题。

[0046] S5在所述栅极绝缘层4上制备出有源层5,具体地,在所述栅极绝缘层4的上表面沉积一层半导体材料,在本实施例中,所述半导体材料包括非晶硅材料(a-Si),形成有源层5,所述有源层5与所述栅极走线3相对设置。

[0047] S6在所述有源层5以及所述栅极绝缘层4的上表面制备出第二衬底层6,并且在所述第二衬底层6上形成若干第二凹槽61。具体地,在所述有源层5以及所述栅极绝缘层4的上表面沉积一层透明衬底材料,形成第二衬底层6,所述第二衬底层6与前文所述第一衬底层2所用材料相同或不同,均起到衬底作用以及支撑作用。

[0048] 依次采用曝光、显影、固化处理等方式,在所述第二衬底层6上形成若干第二凹槽61,所述第二凹槽61可为贯穿所述第二衬底层6的通孔结构,也可为不贯穿所述第二衬底层6的凹槽结构,所述第二凹槽61的深度为2~5微米,所述第二凹槽61为长条形凹槽,所述第二凹槽61用以填充电极材料。

[0049] 在制备所述第二凹槽61的同时,也能制备出接触孔62,所述接触孔62与所述有源层5相对设置,裸露出部分有源层5,所述接触孔62用作所述源漏电极走线7与所述有源层5的连接通道。设置完所述接触孔62后可进行导体化处理,将裸露在所述接触孔62内的部分有源层5导体化后,可实现上述有源层5与所述源漏电极走线7之间的电连接,未裸露的部分有源层5依旧保持半导体特性,用作沟道区。

[0050] S7在所述第二衬底层6上、所述第二凹槽61以及所述接触孔62内制备出电极走线,所述电极走线为所述源漏电极走线7,所述源漏电极走线7为嵌入式电极走线。具体地,在所述第二衬底层6的上表面、所述第二凹槽61以及所述接触孔62内整面形成金属膜,依次采用曝光、显影、刻蚀的方式,将所述金属膜进行图案化处理,形成所述源漏电极走线7,所述源漏电极走线7填充至所述第二凹槽61和所述接触孔62内,并延伸至所述第二衬底层6的上表面。在本实施例中,设于所述第二凹槽61内的源漏电极走线定义为第一源漏电极走线71,设于所述第二衬底层6上表面的源漏电极走线定义为第二源漏电极走线72,设于所述接触孔62内的源漏电极走线定义为第三源漏电极走线73,从俯视角度看,所述第一源漏电极走线71与所述第二源漏电极走线72相互垂直设置(参见图6),所述第三源漏电极73用作所述源漏电极走线7与所述有源层5的电连接通道。

[0051] 此时,同理可言,因为所述第二凹槽61为长条形凹槽,且深度较深,所以所述第二凹槽61的容积较大,即设于所述第二凹槽61内的第一源漏电极走线71所占比重较大,所以所述第二源漏电极走线72所占比重较少,所述第二源漏电极走线72的厚度为0.2~0.5微米,且其在所述第二衬底层6上的正投影的面积也是微米级的,即本实施例制备所得的源漏电极走线7的线宽由原来的水平线宽变为垂直线宽,在提供等量的源漏电极材料的前提下,

由于所述第一源漏电极走线71的存在,大大减小了所述第二源漏电极走线72的厚度以及表面积,将所述源漏电极走线7的水平线宽减小到2微米以下,相当于大大减小了所述源漏电极走线7的线宽,增强所述源漏电极走线7分布密度。

[0052] S8在所述源漏电极走线7上制备出钝化层8以及子像素9(参见图5以及图6),具体地,在所述源漏电极走线7的上表面沉积一层无机材料,所述无机材料为绝缘材料,形成所述钝化层8。在所述钝化层8上开孔,形成钝化层通孔81(参见图6),所述钝化层通孔81便于所述子像素9的电极与所述源漏电极走线7相连。

[0053] 因为一个子像素9对应于一个源漏电极走线7和一个栅极走线3,当减小了所述栅极走线3和所述源漏电极走线7的线宽,增大所述栅极走线3和所述源漏电极走线7的分布密度,进一步地增加了所述子像素9的分布密度,在不额外增加电阻的情况下,大大提高了像素的开口率,进而能提高制备所得的显示面板的对比度、穿透率或透明度。

[0054] 本实施例所述显示面板的制备方法的技术效果在于,嵌入式的栅极走线和/或源漏电极走线将大部分的水平线宽变为垂直线宽,减小电极走线在衬底层上的占用面积,增大所述电极走线的分布密度,进一步增大子像素的分布密度,增强像素的开口率,进而能提高制备所得的显示面板的对比度、穿透率或透明度。

[0055] 本实施例还提供一种显示面板,包括:基板、衬底层以及电极走线,其中,所述衬底层上开设有若干凹槽,所述电极走线部分设于所述凹槽内,且延伸至所述衬底层的上表面,所述电极走线为嵌入式电极走线,所述电极走线包括栅极走线和源漏电极走线,所述栅极走线和/或所述源漏电极走线为嵌入式电极走线。

[0056] 如图2~图6所示,本实施例以所述栅极走线和所述源漏电极走线均采用嵌入式电极走线为例,所述显示面板包括基板1、第一衬底层2、栅极走线3、栅极绝缘层4、有源层5、第二衬底层6、源漏电极走线7、钝化层8以及子像素9。

[0057] 所述基板1为硬质基板,一般为玻璃基板,起到对薄膜的支撑作用。

[0058] 如图2所示,所述第一衬底层2设于所述基板1的上表面,所述衬底层2上具有若干第一凹槽21。所述第一凹槽21可为贯穿所述第一衬底层2的通孔结构,也可不为贯穿所述第一衬底层2的凹槽结构,所述第一凹槽21的深度为2~5微米,所述第一凹槽21为长条形凹槽,所述第一凹槽21用以填充电极材料。

[0059] 如图3、图4所示,所述栅极走线3设于所述第一衬底层2上以及所述第一凹槽21内,所述栅极走线3为嵌入式电极走线,所述栅极走线3的材质为金属材料。所述栅极走线3填充至所述第一凹槽21内,并且延伸至所述第一衬底层2的上表面,在本实施例中,设于所述第一凹槽21内的栅极走线定义为第一栅极走线31,设于所述第一衬底层2上表面的栅极走线定义为第二栅极走线32,从俯视角度看,所述第一栅极走线31与所述第二栅极走线32相互垂直设置。

[0060] 此时,因为所述第一凹槽21为长条形凹槽,且深度较深,所以所述第一凹槽21的容积较大,即设于所述第一凹槽21内的第一栅极走线31所占比重较大,所以所述第二栅极走线32所占比重较少,所述第二栅极走线32的厚度为0.2~0.5微米,且其在所述第一衬底层2上的正投影的面积也是微米级的,即本实施例制备所得的栅极走线3的线宽由原来的水平线宽变为垂直线宽,在提供等量的栅极材料的前提下,由于所述第一栅极走线31的存在,大大减小了所述第二栅极走线32的厚度以及表面积,将所述栅极走线3的水平线宽减小到2微

米以下,相当于大大减小了所述栅极走线3的线宽,增强所述栅极走线3分布密度。

[0061] 所述栅极绝缘层4设于所述第一衬底层2以及所述栅极走线3上,所述栅极绝缘层4的材质为无机绝缘材料,所述无机绝缘材料可包括氧化硅、氮化硅、氮氧化硅等一种或多种混合材料,所述栅极绝缘层4具有良好的绝缘作用,防止所述栅极走线3和所述源漏电极走线7之间出现短路问题。

[0062] 所述有源层5设于所述栅极绝缘层4上,所述有源层5与所述栅极走线3相对设置,所述有源层5的材质为半导体材料,在本实施例中,所述半导体材料包括非晶硅材料(a-Si)。

[0063] 所述第二衬底层6设于所述有源层5以及所述栅极绝缘层4的上表面,所述第二衬底层6上具有若干第二凹槽61和接触孔62。所述第二衬底层6与前文所述第一衬底层2所用材料相同或不同,均起到衬底作用以及支撑作用。

[0064] 所述第二凹槽61可为贯穿所述第二衬底层6的通孔结构,也可为不贯穿所述第二衬底层6的凹槽结构,所述第二凹槽61的深度为2~5微米,所述第二凹槽61为长条形凹槽,所述第二凹槽61用以填充电极材料。

[0065] 所述接触孔62与所述有源层5相对设置,裸露出部分有源层5,所述接触孔62用作所述源漏电极走线7与所述有源层5的连接通道。裸露在所述接触孔62内的部分有源层5导体化后,可实现上述有源层5与所述源漏电极走线7之间的电连接,未裸露的部分有源层5依旧保持半导体特性,用作沟道区。

[0066] 如图5、图6所示,所述源漏电极走线7设于所述第二衬底层6上、所述第二凹槽61以及所述接触孔62内,所述源漏电极走线7为嵌入式电极走线。所述源漏电极走线7填充至所述第二凹槽61和所述接触孔62内,并延伸至所述第二衬底层6的上表面。在本实施例中,设于所述第二凹槽61内的源漏电极走线定义为第一源漏电极走线71,设于所述第二衬底层6上表面的源漏电极走线定义为第二源漏电极走线72,设于所述接触孔62内的源漏电极走线定义为第三源漏电极走线73,从俯视角度看,所述第一源漏电极走线71与所述第二源漏电极走线72相互垂直设置,所述第三源漏电极73用作所述源漏电极走线7与所述有源层5的电连接通道。

[0067] 此时,同理可言,因为所述第二凹槽61为长条形凹槽,且深度较深,所以所述第二凹槽61的容积较大,即设于所述第二凹槽61内的第一源漏电极走线71所占比重较大,所以所述第二源漏电极走线72所占比重较少,所述第二源漏电极走线72的厚度为0.2~0.5微米,且其在所述第二衬底层6上的正投影的面积也是微米级的,即本实施例制备所得的源漏电极走线7的线宽由原来的水平线宽变为垂直线宽,在提供等量的源漏电极材料的前提下,由于所述第一源漏电极走线71的存在,大大减小了所述第二源漏电极走线72的厚度以及表面积,将所述源漏电极走线7的水平线宽减小到2微米以下,相当于大大减小了所述源漏电极走线7的线宽,增强所述源漏电极走线7分布密度。

[0068] 所述钝化层8设于所述源漏电极走线7上制备出钝化层8,所述钝化层8的材质为无机材料,所述无机材料为绝缘材料,形成所述钝化层8。在所述钝化层8上开孔,形成钝化层通孔81,所述钝化层通孔81便于所述子像素9的电极与所述源漏电极走线7相连。

[0069] 所述子像素9设于所述钝化层8上,且延伸至所述钝化层通孔81内,所述子像素能实现显示面板的发光功能。

[0070] 因为一个子像素9对应于一个源漏电极走线7和一个栅极走线3,当减小了所述栅极走线3和所述源漏电极走线7的线宽,增大所述栅极走线3和所述源漏电极走线7的分布密度,进一步地增加了所述子像素9的分布密度,在不额外增加电阻的情况下,大大提高了像素的开口率,进而能提高制备所得的显示面板的对比度、穿透率或透明度。

[0071] 本实施例所述显示面板的技术效果在于,嵌入式的栅极走线和/或源漏电极走线将大部分的水平线宽变为垂直线宽,减小电极走线在衬底层上的占用面积,增大所述电极走线的分布密度,进一步增大子像素的分布密度,增强像素的开口率,进而能提高所述显示面板的对比度、穿透率或透明度。

[0072] 以上对本申请实施例所提供的一种显示面板及其制备方法进行了详细介绍,本文中应用了具体个例对本申请的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本申请的方法及其核心思想;同时,对于本领域的技术人员,依据本申请的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本申请的限制。

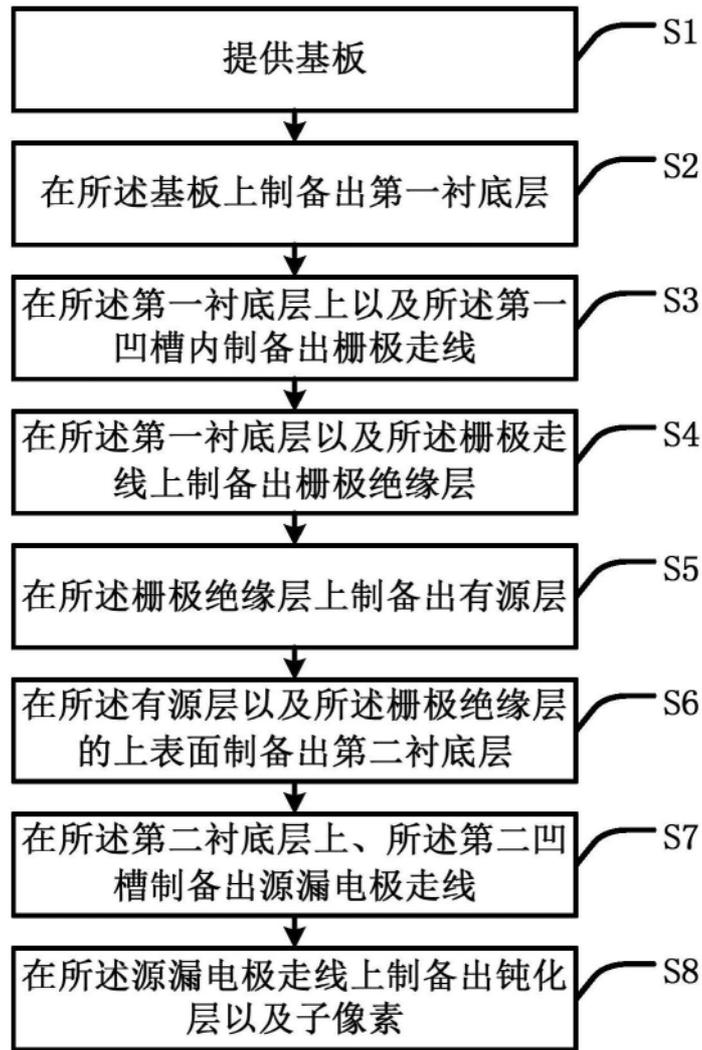


图1



图2

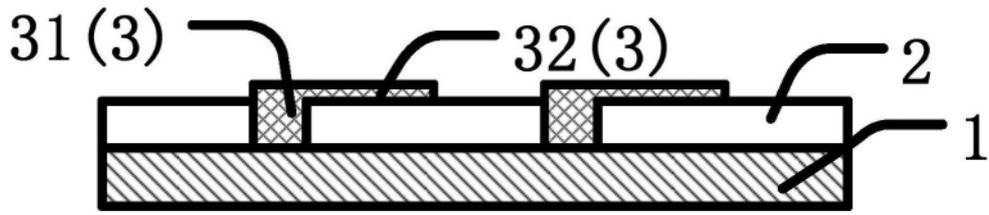


图3

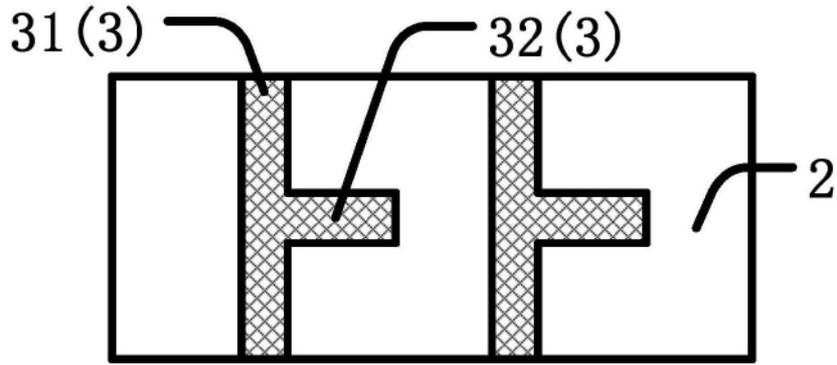


图4

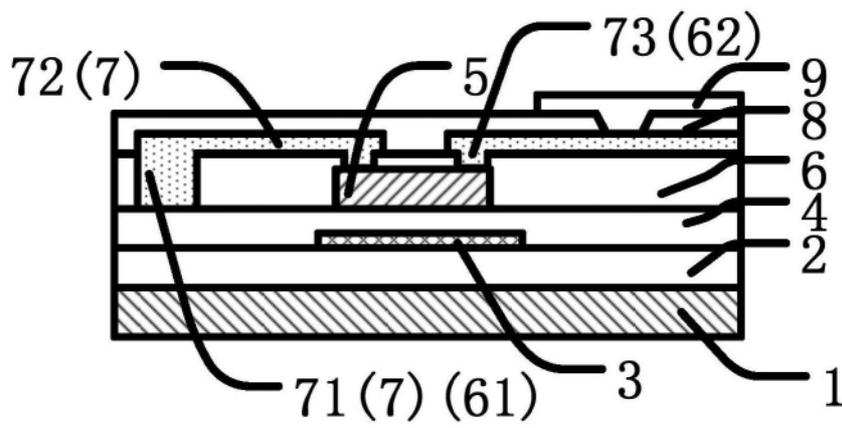


图5

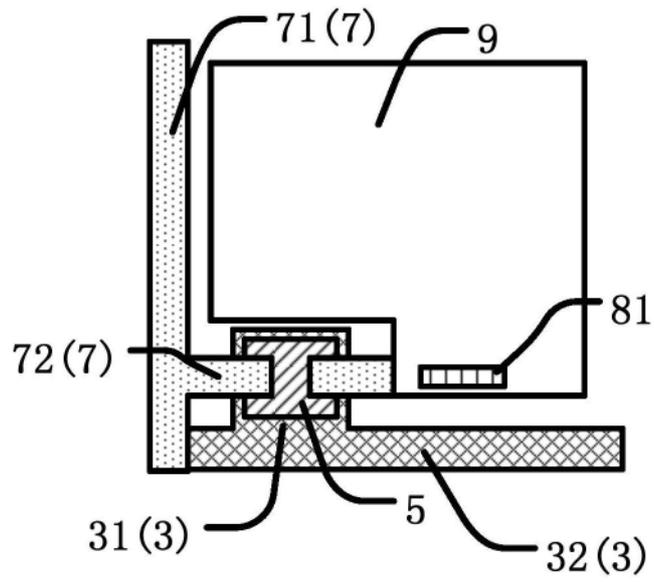


图6