



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I533117 B

(45) 公告日：中華民國 105 (2016) 年 05 月 11 日

(21) 申請案號：100112076

(22) 申請日：中華民國 100 (2011) 年 04 月 07 日

(51) Int. Cl. : G06F1/32 (2006.01)

G06F11/30 (2006.01)

(30) 優先權：2010/04/07 美國

12/756,006

(71) 申請人：蘋果公司 (美國) APPLE INC. (US)  
美國

(72) 發明人：迪 希塞爾 喬許 P DE CESARE, JOSH P. (US) ; 曹政郁 CHO, JUNG WOOK (KR) ; 高柳俊成 TAKAYANAGI, TOSHI (JP) ; 麥利特 提摩西 J MILLET, TIMOTHY J. (US)

(74) 代理人：陳長文

(56) 參考文獻：

TW 525051

TW I302245

TW I326817

US 6065121

US 6510525B1

US 6584573B1

審查人員：李盛輝

申請專利範圍項數：15 項 圖式數：7 共 35 頁

(54) 名稱

用於電力管理之裝置、積體電路及方法

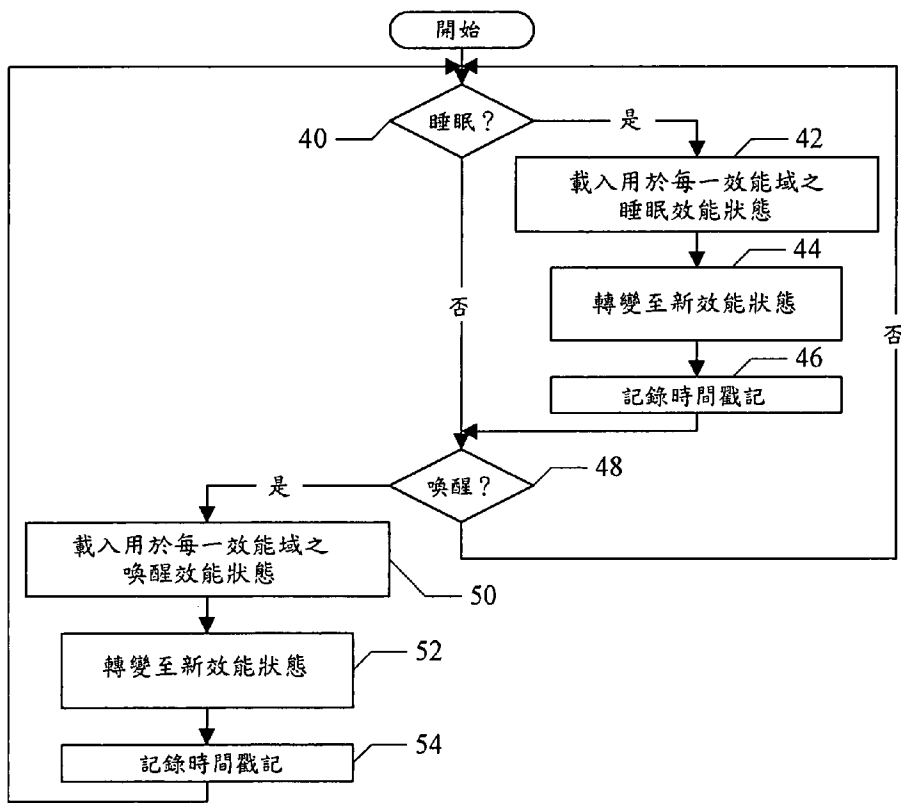
APPARATUS, INTEGRATED CIRCUIT, AND METHOD FOR POWER MANAGEMENT

(57) 摘要

在一實施例中，一電力管理單元(PMU)可自動轉變(在硬體中)一系統中之一或多個效能域之效能狀態。可藉由軟體將該等效能域將轉變至之目標效能狀態程式化於該 PMU 中，且軟體可用信號通知該 PMU 該系統中之一處理器將進入睡眠狀態。該 PMU 可控制該等效能域至該等目標效能狀態之轉變，且可使該處理器進入該睡眠狀態。在一實施例中，可以在該處理器退出該睡眠狀態時該等效能域將轉變至之第二組目標效能狀態來程式化該 PMU。該 PMU 可控制該等效能域至該等第二目標效能狀態之轉變，且可使該處理器退出該睡眠狀態。

In an embodiment, a power management unit (PMU) may automatically transition (in hardware) the performance states of one or more performance domains in a system. The target performance states to which the performance domains are to transition may be programmable in the PMU by software, and software may signal the PMU that a processor in the system is to enter the sleep state. The PMU may control the transition of the performance domains to the target performance states, and may cause the processor to enter the sleep state. In an embodiment, the PMU may be programmable with a second set of target performance states to which the performance domains are to transition when the processor exits the sleep state. The PMU may control the transition of the performance domains to the second targeted performance states and cause the processor to exit the sleep state.

指定代表圖：



符號簡單說明：

40 . . . 決策區塊

42 . . . 載入區塊

44 . . . 轉變區塊

46 . . . 記錄區塊

48 . . . 決策區塊

50 . . . 載入區塊

52 . . . 轉變區塊

54 . . . 記錄區塊

圖3

# 發明專利說明書 公告本

中文說明書替換頁(104年3月)

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：100112076

※申請日：100年4月7日

※IPC 分類：G06F 1/32 (2006.01)

G06F 1/30 (2006.01)

## 一、發明名稱：(中文/英文)

用於電力管理之裝置、積體電路及方法

APPARATUS, INTEGRATED CIRCUIT, AND METHOD FOR POWER  
MANAGEMENT.

## 二、中文發明摘要：

在一實施例中，一電力管理單元(PMU)可自動轉變(在硬體中)一系統中之一或多個效能域之效能狀態。可藉由軟體將該等效能域將轉變至之目標效能狀態程式化於該PMU中，且軟體可用信號通知該PMU該系統中之一處理器將進入睡眠狀態。該PMU可控制該等效能域至該等目標效能狀態之轉變，且可使該處理器進入該睡眠狀態。在一實施例中，可以在該處理器退出該睡眠狀態時該等效能域將轉變至之第二組目標效能狀態來程式化該PMU。該PMU可控制該等效能域至該等第二目標效能狀態之轉變，且可使該處理器退出該睡眠狀態。

### 三、英文發明摘要：

In an embodiment, a power management unit (PMU) may automatically transition (in hardware) the performance states of one or more performance domains in a system. The target performance states to which the performance domains are to transition may be programmable in the PMU by software, and software may signal the PMU that a processor in the system is to enter the sleep state. The PMU may control the transition of the performance domains to the target performance states, and may cause the processor to enter the sleep state. In an embodiment, the PMU may be programmable with a second set of target performance states to which the performance domains are to transition when the processor exits the sleep state. The PMU may control the transition of the performance domains to the second targeted performance states and cause the processor to exit the sleep state.

#### 四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

40 決策區塊

42 載入區塊

44 轉變區塊

46 記錄區塊

48 決策區塊

50 載入區塊

52 轉變區塊

54 記錄區塊

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於包括處理器及周邊器件之系統的領域，且係關於管理此類系統中之電力消耗。

### 【先前技術】

隨著包括於積體電路「晶片」上之電晶體之數目持續增加，積體電路中之電力消耗在重要性上持續增加。電力管理對於包括於諸如個人數位助理(PDA)、行動電話、智慧型電話、膝上型電腦、迷你桌上型電腦(net top computer)等之行動器件中之積體電路而言可為至關重要的。此等行動器件常依靠電池電力，且降低積體電路中之電力消耗可增加電池之壽命。另外，降低電力消耗可減少由積體電路產生之熱，此可降低包括積體電路(無論其是否依靠電池電力)之器件中之冷卻要求。

時脈閘控常用以降低積體電路中之動態電力消耗，其停用至閒置電路之時脈且因此防止閒置電路中之切換。另外，一些積體電路已實施功率閘控以降低靜態電力消耗(例如，由漏電流引起之消耗)。藉由功率閘控，閒置電路之電力至接地路徑被中斷，從而使漏電流減少至接近零。

時脈閘控及功率閘控可為有效的電力節省機制。然而，在一些情況下，此等機制不如預期般有效。舉例而言，包括處理器之系統可使處理器進入睡眠狀態以節省電力。當處理器處於睡眠狀態中時，系統中之其他組件仍在作用中，且常於支援作用中處理器之效能位準下操作。當處理

器處於睡眠組態中時，此等其他組件不需要於如此高之效能位準下操作。類似地，當處理器自睡眠狀態喚醒時，處理器及其他組件支援由系統所執行之活動的操作所需的效能位準可能不同於處理器進入睡眠狀態前之效能位準。

處理器及其他組件之睡眠/喚醒轉變可在軟體控制下加以改變。軟體執行於處理器上，且因此改變處理器及其他組件之效能位準可影響執行該軟體所需之時間量。此等效應影響轉變之效率，從而影響得以節省之電力及應用程式之效能。此外，軟體執行時間可影響處理器轉變至睡眠狀態之頻率，及系統其他部分中可容許之效能降低之量。

#### 【發明內容】

在一實施例中，一電力管理單元可經組態以自動轉變(在硬體中)一系統中之一或多個效能域之效能狀態。該等效能域將轉變至之目標效能狀態可由軟體在該電力管理單元中加以程式化。另外，該軟體可用信號通知該電力管理單元該系統中之一處理器將進入睡眠狀態。或者，該電力管理單元可監視該處理器以偵測該處理器是正在進入睡眠狀態或是已經進入睡眠狀態。該電力管理單元可經組態以控制該等效能域之至目標效能狀態的轉變，且在一些實施例中亦可使該處理器進入該睡眠狀態。在一實施例中，可以在該處理器退出睡眠狀態時該等效能域將轉變至之第二組目標效能狀態程式化該電力管理單元。該電力管理單元可經組態以控制該等效能域之至該等第二目標效能狀態的轉變，且在一些實施例中亦可使該處理器退出睡眠狀態。

在一實施例中，該等效能域之至不同目標狀態之轉變在由該電力管理單元控制時可比以軟體控制時之可能速度更快。因此，電力節省可比純粹的軟體控制實施有效，且執行於該系統中之應用程式的效能亦可受到正面影響。另外，該等效能狀態之可組態性可准許對該系統中之效能位準之更加精細 (fine-grained) 的控制，且因此可准許額外之電力節約。在一些情況下，該等效能狀態可比在軟體控制實施中所可能降低的要降低更多，此係因為當該系統處於較低效能狀態中時執行軟體所需之時間減少 (或甚至可能被消除)。

在各種實施例中，該系統之每一組件可包括於一效能域中，且每一效能域可至少包括一組件，但可包括多個組件。可以用於每一效能域且用於每一硬體管理轉變 (例如，在各種實施例中之進入睡眠狀態、退出睡眠狀態，或進入及退出睡眠狀態兩者) 之效能狀態識別符來程式化該電力管理單元。如同在各種實施例中該處理器可經程式化至之各種其他效能狀態，該處理器之睡眠狀態亦可為一效能狀態。

### 【實施方式】

以下詳細描述參考隨附諸圖。

現轉至圖1，展示一系統之一實施例之方塊圖。在圖1之實施例中，該系統包括在晶片上形成一系統之積體電路 (IC) 10，及電源供應器 12。積體電路 10 包括一組效能域 14A-14F。每一效能域 14A-14F 包括積體電路 10 之至少一組



件，且給定效能域可包括一個以上組件。舉例而言，圖1之效能域14A包括兩個組件，處理器16A及另一組件18；且效能域14E可包括兩個或兩個以上之周邊裝置24。在所說明之實施例中，效能域14B包括可選第二處理器16B；效能域14C包括圖形單元20；效能域14D包括音訊單元22；效能域14E包括網路連接周邊裝置及/或其他周邊裝置及/或周邊介面單元24；且效能域14F包括記憶體控制器26。積體電路10亦包括電力管理單元(PMU)28(其包括一或多個效能組態暫存器30)及時脈/電壓控制單元32。圖1所示之各種組件可以任何所要方式耦接。舉例而言，組件之間可存在一或多個匯流排或其他介面。PMU 28及時脈/電壓控制單元32除耦接至介面之外亦可耦接至各種組件。舉例而言，時脈/電壓控制單元32可將時脈信號供應至組件(未展示於圖1中)。時脈/電壓控制單元32可經組態以與電源供應器12通信以向該電源供應器12請求一或多個供電電壓。電源供應器12可產生所請求之一或多個電壓，且可將電壓供應給積體電路。

PMU 28可經組態以控制各效能域14A-14F在效能狀態之間的轉變。特定言之，PMU 28可經組態以回應於一或多個處理器16A-16B進入睡眠狀態(或回應於判定處理器將進入睡眠狀態)而自動轉變效能域14A-14F中之一或多者。PMU 28亦可經組態以回應於處理器退出睡眠狀態(或回應於判定處理器將退出睡眠狀態)而自動轉變效能域14A-14F中之一或多者。退出睡眠狀態亦可稱為「喚醒」處理器。

處理器之睡眠狀態或其他狀態可為包括該等處理器之效能域的效能狀態。或者，睡眠狀態或其他處理器狀態可為包括該等處理器之效能域之效能狀態中的效能特性。

效能域可為為了效能組態之目的而可作為一個單元由 PMU 28 控制的一或多個組件。亦即，PMU 28 可經組態以為每一效能域建立對應效能狀態，且可經組態以控制每一效能域中效能狀態之間的轉變。形成效能域之組件可一起自一個效能狀態轉變至另一效能狀態。另一方面，不同效能域中之組件可獨立於彼此(至少根據硬體觀點係如此)，且可具有獨立判定之效能狀態。可在較高位準(例如，在軟體中)以邏輯方式連結一些效能域。舉例而言，若使用者正觀看包括聲音之視訊，則可以邏輯方式連結效能域 14C-14D(因此使用圖形單元 20 來顯示視訊影像且使用音訊單元 22 來傳輸聲音)。

效能狀態可包括對應效能域中之組件之效能特性的任何組合。效能特性可為影響組件效能之用於組件的任何可組態設定。舉例而言，提供給組件之時脈信號的操作頻率可能影響該組件之效能。較低操作頻率可導致較低效能。對應供電電壓亦可為效能特性。一些效能特性可為組件特定特性。舉例而言，各種快取記憶體中之快取記憶體大小可為效能特性。介面之資料寬度或其他資料傳送率參數可為效能特性。包括可並行操作之數個對稱單元(例如，處理器中之執行單元、圖形單元中之像素管線或其他影像處理管線，等等)的組件可關於在作用中之對稱單元之數目而

加以組態。每單位時間處理之指令(處理器)、操作(圖形或音訊)、通信(網路或其他周邊介面)或記憶體請求(記憶體控制單元)之數目可為效能特性。調色板之圖形解析度或大小(例如，每像素之位元數)可為效能特性。音訊解析度及取樣率可為效能特性。記憶體頻寬可為效能特性。處理器之睡眠/喚醒狀態可為效能特性。若可對組件或組件之部分進行功率閘控及/或時脈閘控，則功率及/時脈啟用可為效能特性。在各種實施例中，可加以改變且可影響效能之任何參數可為效能特性。

改變效能域中之效能狀態可能影響效能域之電力消耗。降低操作頻率及供電電壓對電力消耗有直接影響。因為可能不存取快取記憶體之一部分，所以減小快取記憶體大小可降低電力消耗，且若可切斷不用之部分，則可實現更多降低。此外，減小之快取記憶體大小可減小快取記憶體命中率，此可能增加至消費裝置(consumer)之記憶體延時。增加之記憶體延時可減少消費裝置中之活動，從而降低電力消耗。介面上之減小之資料寬度/傳送速率可藉由減少切換來降低電力消耗。另外，減小將資料供應給消費裝置之速率可減少消費裝置中之活動，此可降低消費裝置中之電力消耗。對稱單元中之減少之並行活動可藉由減少活動(如減少之指令或其他操作發佈率)來降低電力消耗。減小圖形/音訊解析度及調色板可減少每圖像或每單位聲音所傳送之資料量。減小之記憶體頻寬可降低每單位時間存取記憶體之電力消耗，且可減少消費裝置中之活動。

在一些實施例中，效能狀態可包括效能特性之多個例項。舉例而言，若處理器在睡眠組態中電源關閉，且其他組件處於同一效能域中，則可獨立於用於保持在作用中之其他組件之電壓來設定用於處理器之電壓。類似地，可獨立控制應用至效能域中之一個以上組件的任何其他效能特性，此係因為可以效能狀態中之多個例項來表示此等組件。

在處理器與其他組件同處於一個效能域中之實施例中，該等其他組件可在該處理器處於睡眠狀態之時間期間保持在作用中。舉例而言，效能域14A中之組件18可在處理器16A處於睡眠狀態之時間期間保持在作用中。可改變組件之效能特性以反映處理器處於睡眠狀態時減少之操作。舉例而言，組件18可為耦接至處理器16A之二級(L2)快取記憶體。在此實施例中，L2快取記憶體並不被睡眠處理器16A存取，但可保持在作用中以維持快取記憶體連貫性。在一些實施例中，L2快取記憶體可於較低時脈頻率(及電壓)下操作，而仍提供足夠效能以確保快取記憶體連貫性。

PMU 28可包括經組態以使效能域中發生效能狀態轉變之電路。在一實施例中，PMU 28可能偵測到處理器16A-16B正在進入/退出睡眠狀態，且可在效能域中引起對應轉變。在其他實施例中，軟體可將睡眠/喚醒事件明確地傳達至PMU 28。在一實施例中，可以用於每一效能域之效能組態來程式化PMU 28。舉例而言，可在效能組態暫存

器 30 中指定在處理器處於睡眠狀態時待用於效能域 14A-14F 中之效能狀態。亦可指定在處理器 16A-16B 退出睡眠狀態(被喚醒)時待使用之效能狀態。當任一事件發生時，PMU 28 可引起所要轉變。

在電壓及時脈頻率改變之情況下，PMU 28 可將新的設定傳達至時脈/電壓控制單元 32。時脈/電壓控制單元 32 可實施該等新設定，從而產生處於所請求頻率之時脈且向電源供應器 12 請求所要供電電壓。時脈/電壓控制單元 32 可在必要時對修改排序以安全地進行轉變。舉例而言，若時脈頻率及供電電壓正在增加，則首先增加電壓且接著增加時脈頻率可更安全，此係因為增加之時脈頻率可能在電路於當前(較低)供電電壓下較慢地操作之情況下導致錯誤操作。在一些實施例中，在供電電壓改變中逝去之時間量可實質上大於用以改變時脈頻率之時間。若時脈頻率及供電電壓正在減小，則可首先減小時脈頻率(或並行地減小頻率及電壓，此係因為在此情況下可在較低供電電壓之前達到較低時脈頻率)。

時脈/電壓控制單元 32 可包括與電源供應器 12 通信以請求所要供電電壓之電路，且可包括時脈產生電路。舉例而言，時脈/電壓控制單元 32 可包括一或多個鎖相迴路(PLL)、時脈除法器/乘法器等，以產生用於組件之時脈。

包括於積體電路 10 中之各種組件可實施任何所要之功能性。通常，組件可指代積體電路中經定義以執行指定操作集合的任何電路，且其具有經定義之介面以與積體電路中

之其他組件通信。如圖1中所說明，例示性組件可包括處理器16A-16B、組件18、圖形單元20、音訊單元22、網路連接周邊裝置及其他周邊裝置/周邊介面24(其可為多個組件)以及記憶體控制器26。

處理器16A-16B可實施任何指令集架構，且可經組態以執行定義於指令集架構中之指令。可使用任何微架構實施(例如，有序、無序、理論式、非理論式、純量、超純量、管線式、超管線式，等等)。可在一些實施例中結合上述中之任一者使用微編碼技術。

如上文所提及，處理器16A-16B之效能狀態可包括睡眠狀態。在睡眠狀態中，處理器為閒置的(不執行指令)。至處理器之時脈可停止。在一些實施例中，亦可在睡眠狀態中自處理器移除電力。或者，可存在一個以上睡眠狀態。睡眠狀態中之一者可包括切斷處理器電源，且另一睡眠狀態可包括保持至處理器之電力。另外，處理器可包括至少一「喚醒狀態」。可存在多個喚醒狀態。舉例而言，可支援不同供電電壓/操作頻率之組合，可支援啟用之執行單元之不同組合，可支援不同指令發佈率，等等。

圖形單元20可包括在於顯示器件上顯示影像以(例如)供使用者檢視時所調用之任何電路。影像可為靜態影像，或可為視訊之部分。圖形單元20可包括呈現硬體、(顯示器件之)再新硬體、視訊編碼器及/或解碼器、視訊壓縮及解壓縮單元等。音訊單元22可包括在系統中播放或記錄聲音時所調用之任何電路。音訊單元22可包括(例如)音訊編碼

器及/或解碼器、數位信號處理器等。

網路連接周邊裝置及其他周邊裝置24可包括多種電路。舉例而言，網路連接周邊裝置可包括用於所支援網路之媒體存取控制器(MAC)單元，以及實體層電路。其他周邊裝置可包括任何其他所要周邊裝置，及/或經組態以控制晶片外周邊介面(諸如，周邊元件互連(PCI)、快速PCI(PCIe)、火線(firewire)、通用串列匯流排(USB)等)的周邊介面控制器。

記憶體控制器26可經組態以存取記憶體器件，諸如，動態隨機存取記憶體器件(DRAM)、同步DRAM(SDRAM)、雙資料速率(DDR、DDR2、DDR3、DDR4等)SDRAM、低功率DDR(LPDDR2等)SDRAM、RAMBUS DRAM(RDRAM)等。在一實施例中，記憶體控制器26可經組態以介接至包括上述記憶體中之一或多者之一或多個記憶體模組(例如，單一內嵌記憶體模組(SIMM)、雙同軸記憶體模組(DIMM)等)。因此，記憶體控制器26可經組態以在記憶體介面上通信、將來自積體電路10中之其他組件的記憶體請求排入佇列，及與其他組件通信以完成記憶體操作。

儘管圖1所示之積體電路10之實施例包括眾多效能域，但可支援更多或更少效能域。舉例而言，可支援單一效能域，或可支援兩個效能域(例如，包括處理器16A-16B之一個域及包括剩餘組件18、20、22、24及26之另一域)。一或多個處理器16A-16B可包括於具有組件18、20、22、24及26之任何子集的效能域中。效能域與組件之任何組合包

括於可在各種實施例中實施之彼等域中。

積體電路10之其他實施例可包括組件之其他組合，包括具有或不具有其他組件之所說明組件的任何子集，具有其他組件之超集，等等。另外，儘管所說明實施例說明組件16A-16B、18、20、22、24及26皆包括於積體電路10中，但其他實施例可將該等組件實施為兩個或兩個以上之積體電路。可使用整合或離散組件之任何層級。

現轉至圖2，展示說明效能組態暫存器30之一實施例的方塊圖。在所說明實施例中，暫存器30包括暫存器集合30A、暫存器集合30B及暫存器集合30C。暫存器集合30B可包括用於每一效能域之組態，及用於睡眠組態及喚醒狀態之組態。因此，所說明集合支援多達「n」個效能域，其中「n」為正整數。用於給定效能域之睡眠狀態指示該域之回應於處理器進入睡眠狀態之效能狀態。用於給定效能域之喚醒狀態指示該域之回應於處理器退出睡眠狀態之效能狀態。

在一些實施例中，暫存器30B可直接儲存定義將在對應功率域中建立之效能狀態的值。在此等情況下，針對處理器16A-16B之睡眠狀態使積體電路10做好準備的軟體可根據系統中之活動來針對睡眠狀態及接下來之喚醒狀態程式化每一暫存器30B。

在所說明實施例中，暫存器30B可儲存指向暫存器集合30A或30C之指標，其中指標所指之暫存器集合取決於對應於彼暫存器之效能域。在一些實施例中，可存在類似於



30A或30C之暫存器集合以用於每一效能域。或者，類似效能域可共用暫存器集合。舉例而言，若處理器效能域14A及14B在可改變之效能特性方面相同，則效能域14A-14B可共用相同暫存器集合30A或30C。每一暫存器集合30A及30B可儲存用於對應效能域之效能狀態組態。因此，軟體可在暫存器集合30A或30C中程式化一組效能狀態，且接著在將處理器轉變成睡眠狀態之前針對處理器之睡眠轉變及處理器之喚醒轉變兩者選擇適當效能狀態。可藉由在對應於暫存器30B中之效能域的每一暫存器中寫入指標來進行該選擇。因此，可在每一睡眠狀態轉變之前基於系統中之活動來動態地修改效能狀態。

為處理器之喚醒狀態提供效能狀態組態可准許各效能域自動轉變至不同於處理器進入睡眠狀態前效能域之效能狀態的效能狀態。因此，舉例而言，若軟體可預測在處理器喚醒時可執行之操作，則可建立該等操作所要求之效能狀態，即使在喚醒效能狀態不同於處理器轉變至睡眠狀態前之效能狀態之情況下亦如此。

在一些實施例中，暫存器30B可包括有效位元或用以指示在對應效能域中是否將發生轉變的其他指示。因此，可藉由清除有效位元而不修改在給定效能狀態上始終最有效的效能域。或者，可防止停用之效能域在效能域轉變期間變為啟用。

暫存器30B亦可包括可由軟體寫入以指示睡眠轉變正在開始的暫存器。PMU 28可經組態以監視對睡眠命令暫存

器之更新，且可經組態以執行處理器之睡眠轉變及各種其他效能域狀態轉變。或者，軟體可使用處理器指令執行機制來使處理器進入睡眠狀態，且PMU 28可經組態以執行其他效能域狀態轉變。

PMU 28亦可經組態以監視將使處理器喚醒之中斷或其他事件，以便執行效能狀態轉變以退出該效能狀態。在一些實施例中，PMU 28亦可經組態以監視處理器操作以自動偵測處理器進入睡眠狀態(例如，無需處理器將命令寫入至睡眠命令暫存器)。

在一些情況下，在多處理器組態中一或多個效能域可能與特定處理器更緊密地連結。在此等情況下，緊密連結之效能域可回應於對應處理器進入睡眠狀態而轉變至不同效能狀態，而更緊密地連結至仍在作用中之處理器的其他效能域可不進行轉變。如先前所描述，可由PMU 28以硬體控制效能域是否轉變，或可使用效能組態暫存器中之有效指示以軟體控制效能狀態是否轉變。或者，可在最後一個處理器進入睡眠狀態(而其他處理器已經處於睡眠狀態)時執行轉變，且可在初始處理器退出睡眠狀態(例如，回應於外部中斷)時執行轉變以自睡眠狀態退出。

集合30A可儲存各種效能狀態組態(多達「m」個組態，其中「m」為正整數)。因此，舉例而言，集合30A中之各種暫存器可儲存電壓(V0、V1)、操作頻率(F0、F1)及/或用於效能域0(PD0)之其他效能狀態資訊。暫存器集合30C亦可儲存用於效能域「n」之各種效能狀態組態(多達「p」

個組態，其中「 $p$ 」為正整數)。整數 $n$ 、 $m$ 及 $p$ 不必相等。

在一些實施例中，積體電路可支援特定電壓、時脈頻率對(例如，可存在用以在給定時脈頻率下操作之最小供電電壓)。儘管暫存器30B及30C中之電壓及時脈頻率組態可能不違反最小供電電壓，但在一些情況下，可能需要使用不同於最小供電電壓之供電電壓。舉例而言，若軟體預測第一時脈頻率為用以使效能域返回至處理器退出睡眠狀態時之效能域之正確頻率，但在該預測錯誤之情況下較高時脈頻率可能為正確設定，暫存器30B及30C中之對應電壓可能為用於該較高頻率之電壓。以此方式，若所預測頻率為錯誤的，則供電電壓可能已經設定至所要量值，從而減少誤預測發生時進行調整以校正效能狀態之延遲。

接下來轉至圖3，展示說明PMU 28及時脈/電壓控制單元32之一實施例之操作的流程圖，該操作用以在處理器進入或退出睡眠狀態時管理效能域中之效能狀態轉變。儘管為了容易理解起見而以特定次序展示諸區塊，但可使用其他次序。可在PMU 28及/或時脈/電壓控制單元32中之組合邏輯中並行地執行區塊。可在多個時脈循環上作為一整體對區塊、區塊之組合及/或流程圖進行管線作業。特定言之，決策區塊40及48可為獨立的，且可以並行方式或以任一次序加以執行。PMU 28及/或時脈/電壓控制單元32可經組態以實施圖3中所展示之操作。

PMU 28可偵測到處理器正進入(或將進入)睡眠狀態，或在一些實施例中偵測到一組處理器中之最後一個處理器將

進入睡眠狀態而其他處理器處於睡眠狀態中(決策區塊40,「是」支線)。在各種實施例中,可藉由監視處理器16A-16B(經由在睡眠命令暫存器等中接收命令,等)而發生判定。PMU 28可自效能組態暫存器30載入用於每一效能域之睡眠效能狀態(區塊42)。在一些實施例中,對效能狀態在暫存器30中是否有效之指示可限定是否載入效能狀態。若效能狀態包括供電電壓及/或時脈頻率改變,則PMU 28可將指定該電壓/頻率之值供應至時脈/電壓控制單元32。若效能狀態包括其他改變(例如,快取記憶體大小改變、介面大小改變等),則PMU 28可將該等改變傳輸至對應組件。PMU 28及/或時脈/電壓控制單元32可使效能域轉變至新的效能狀態(區塊44)。供電電壓改變可經傳輸至電源供應器12,且可給予用以安定於新電壓之時間。時脈頻率改變可經程式化至時脈/電壓控制單元32中之時脈產生電路中,且在需要時可給予用以安定至新頻率之時間(例如,供PLL鎖定至新頻率之時間)。對於其他改變,可用信號通知組件切換至新狀態。若實施改變(例如,排清快取記憶體之停用之部分、重設介面上之具有已改變之寬度的組件等)需要時間,則可給予此時間。在一實施例中,PMU 28可記錄指示完成效能狀態轉變之時間的時間戳記(例如,記錄至專用於儲存時間戳記之效能組態暫存器30中)。軟體可擷取該時間戳記以用於統計分析從而(例如)判定在系統中實施之電力節約方法之有效度。可以任何所要方式擷取時間戳記。舉例而言,系統可包括以規定

間隔遞增或遞減之自發計數器 (free-running counter)。系統可將該計數器之值擷取為時間戳記。

PMU 28可偵測到處理器正在退出睡眠狀態(或將退出睡眠狀態)(決策區塊48,「是」支線)。在各種實施例中,可藉由監視處理器16A-16B(例如,以偵測中斷經遞送至處理器中之一者)等而發生判定。PMU 28可自效能組態暫存器30載入用於每一效能域之喚醒效能狀態(區塊50)。類似於上文有關載入睡眠效能狀態之論述,可發生各種通信以實施新的效能狀態組態。PMU 28及/或時脈/電壓控制單元32可使效能域轉變至新的效能狀態(區塊52),且可在完成轉變時記錄一時間戳記(區塊54)。用於喚醒之時間戳記可與經記錄以用於睡眠之時間戳記記錄於不同暫存器中,以准許軟體擷取該兩個時間戳記,此係因為處理器在時間戳記擷取之間在睡眠。

接下來轉至圖4,展示說明可實施於系統之一實施例中之軟體結構的方塊圖。軟體可包括一或多個應用程式(App)、作業系統(OS)及各種其他軟體60。當使用系統之組件時,軟體60可與各種驅動程式互動。舉例而言,圖形驅動程式62可用於圖形單元20;音訊驅動程式64可用於音訊單元22;網路驅動程式66可用於網路連接周邊裝置24;其他周邊裝置驅動程式68可用於其他周邊裝置24;且PMU驅動程式70可用於PMU 28。因此,若軟體60與圖形單元20通信,則軟體60呼叫圖形驅動程式62,等等。該等驅動程式中之每一者可與對應組件通信。

另外，驅動程式 62、64、66 及 68 中之每一者可與 PMU 驅動程式 70 通信。PMU 驅動程式 70 可監視由器件活動資料表 72 中之驅動程式 62、64、66 及 68 驅動之組件中的活動。經監視之活動可包括啟用及停用對應組件。經監視之活動可進一步包括至單元之其他效能特性之改變。基於經監視之活動，PMU 驅動程式 70 可選擇每一效能域之效能狀態以用於效能組態暫存器 30 之睡眠及喚醒組態中。另外，可將亦可影響所選定效能狀態的其他資訊(例如，各種組件在處理器處於睡眠狀態時之效能需要)編碼至器件活動資料表中。

軟體 60 亦可與 PMU 驅動程式 70 直接通信。舉例而言，除經執行以用於處理器中之睡眠及喚醒轉變的自動效能狀態轉變之外，軟體 60 亦可總體上直接基於系統中之活動來改變效能狀態。亦即，即使在處理器不準備進入睡眠狀態之情況下，亦可能需要一或多個效能域之效能狀態的改變。軟體 60 可直接請求此等改變。

接下來轉至圖 5，展示說明 PMU 驅動程式 70 之一實施例之操作的流程圖。PMU 驅動程式 70 可包括在於系統上執行時實施流程圖中所描述之操作的指令。儘管為了容易理解起見而以特定次序展示諸區塊，但可使用其他次序。

若組件驅動程式 62、64、66 或 68 接收到器件啟用或停用請求，則驅動程式可將該請求傳輸至 PMU 驅動程式 70。PMU 驅動程式 70 可接收請求且(決策區塊 80，「是」支線)將啟用或停用事件記錄於器件活動資料表 72 中(區塊 82)。

在一些實施例中，PMU驅動程式70可執行器件之啟用或停用。在其他實施例中，對應組件驅動程式可執行啟用/停用，且可呼叫PMU驅動程式70以記錄該事件。

在一些實施例中，PMU驅動程式70可監視給定組件中之其他事件。組件驅動程式亦可將此等事件傳達至PMU驅動程式70。在接收到此等事件時(決策區塊84，「是」支線)，PMU驅動程式70即可在器件活動資料表中記錄該事件(區塊82)。

PMU驅動程式70可判定記錄於器件活動資料表72中之事件是否指示應執行用於一或多個效能域之效能狀態的改變。另外，軟體60可直接請求一或多個效能域中之改變。在任一情況下(決策區塊86，「是」支線)，PMU驅動程式70皆可準備好對應硬體組件以用於效能狀態改變(例如，傳達新的效能特性(區塊88))，且可引動轉變(區塊90)。區塊88及90可因此表示用於一或多個效能域之軟體控制之效能狀態轉變。

PMU驅動程式70可進一步偵測到處理器正準備進入睡眠狀態(決策區塊92，「是」支線)。PMU驅動程式70可至少部分地基於器件活動資料表72來判定效能域之所要睡眠及喚醒狀態(區塊94)。PMU驅動程式70可在需要時更新效能組態暫存器30以選擇效能狀態(區塊96)，且可將睡眠命令傳輸至PMU 28以引起效能狀態轉變(例如，寫入PMU 28中之睡眠命令暫存器)(區塊98)。其他實施例可直接偵測到處理器正進入睡眠狀態，且可基於該偵測引起效能狀態轉

變。此等實施例可消除區塊98。

因此，區塊94及區塊96可表示針對處理器中之睡眠及喚醒狀態轉變兩者，以效能域之效能狀態程式化PMU 28。

### 系統及電腦可存取儲存媒體

接下來轉至圖6，展示系統150之一實施例之方塊圖。在所說明實施例中，系統150包括積體電路10之至少一例項(來自圖1)，積體電路10耦接至一或多個周邊裝置154及外部記憶體158。亦提供電源供應器156，其將供電電壓供應至積體電路10，且將一或多個供電電壓供應至記憶體158及/或周邊裝置154。舉例而言，電源供應器156可包括圖1中所展示之電源供應器12。在一些實施例中，可包括積體電路10之一個以上例項(且亦可包括一個以上外部記憶體158)。

取決於系統150之類型，周邊裝置154可包括任何所要電路。舉例而言，在一實施例中，系統150可為行動器件(例如，個人數位助理(PDA)、智慧型手機等)，且周邊裝置154可包括用於各種類型無線通信(諸如，wifi、藍芽、蜂巢式、全球定位系統等)的器件。周邊裝置154亦可包括額外儲存器，包括RAM儲存器、固態儲存器或磁碟儲存器。周邊裝置154可包括使用者介面器件，諸如，顯示螢幕(包括觸控式顯示螢幕或多點觸控式顯示螢幕)、鍵盤或其他輸入器件、麥克風、揚聲器等。在其他實施例中，系統150可為任何類型之計算系統(例如，桌上型個人電腦、膝上型電腦、工作站、迷你桌上型電腦等)。



外部記憶體158可包括任何類型之記憶體。舉例而言，外部記憶體158可為SRAM、諸如同步DRAM(SDRAM)之動態RAM(DRAM)、雙資料速率(DDR、DDR2、DDR3等)SDRAM、RAMBUS DRAM等。外部記憶體158可包括一或多個記憶體模組，諸如，單一內嵌記憶體模組(SIMM)、雙同軸記憶體模組(DIMM)等，記憶體裝置安裝至該一或多個記憶體模組。

現轉至圖7，展示電腦可存取儲存媒體200之方塊圖。一般而言，電腦可存取儲存媒體可包括在使用期間可由電腦存取以將指令及/或資料提供至電腦之任何儲存媒體。舉例而言，電腦可存取儲存媒體可包括諸如磁性媒體或光學媒體(例如，磁碟(固定式或可移除式)、磁帶、CD-ROM、DVD-ROM、CD-R、CD-RW、DVD-R、DVD-RW或藍光光碟)之儲存媒體。儲存媒體可進一步包括可經由諸如通用串列匯流排(USB)介面、快閃記憶體介面(FMI)、串列周邊介面(SPI)等之周邊介面存取之揮發性或非揮發性記憶體媒體，諸如，RAM(例如，同步動態RAM(SDRAM)、Rambus DRAM(RDRAM)、靜態RAM(SRAM)等)、ROM、快閃記憶體、非揮發性記憶體(例如，快閃記憶體)。儲存媒體可包括微機電系統(MEMS)，以及可經由諸如網路及/或無線鏈路之通信媒體存取之儲存媒體。圖7中之電腦可存取儲存媒體200可儲存軟體60、圖形驅動程式62、音訊驅動程式64、網路驅動程式66、其他周邊裝置驅動程式68、PMU驅動程式70及/或器件活動資料表72中之一或多者。PMU驅

動程式 72 可包括在執行時實施上文關於圖 5 描述之操作的指令。通常，電腦可存取儲存媒體 200 可儲存在執行時實施圖 5 中所示操作中之部分或全部之指令的任何集合。載體媒體可包括電腦可存取儲存媒體，以及諸如有線傳輸或無線傳輸之傳輸媒體。

一旦完全瞭解上文所揭示內容，則眾多變更及修改對於熟習此項技術者而言將顯而易見。意欲將以下申請專利範圍解釋為包含所有此等變更及修改。

### 【圖式簡單說明】

圖 1 為一系統之一實施例之方塊圖；

圖 2 為圖 1 中所說明之效能組態暫存器之一實施例之方塊圖；

圖 3 為說明電力管理單元之一實施例之自動改變電力狀態之操作的流程圖；

圖 4 為說明驅動程式組件之一實施例之方塊圖；

圖 5 為說明電力管理單元驅動程式組件之一實施例之操作的流程圖；

圖 6 為說明系統之另一實施例之方塊圖；及

圖 7 為電腦可存取儲存媒體之一實施例之方塊圖。

儘管本發明允許各種修改及替代形式，但在諸圖中以實例展示且將在本文中詳細描述本發明之特定實施例。然而，應理解，該等圖式及對其之詳細描述不意欲將本發明限於所揭示之特定形式，而實情為，本發明欲涵蓋屬於由所附申請專利範圍所界定之本發明之精神及範疇的所有修

改、等效物及替代例。本文所使用之標題僅用於組織之目的，且不意欲用以限制描述之範疇。如貫穿此申請案所使用，詞語「可」以許可性意義使用(亦即，意謂有可能)，而非強制性意義(亦即，意謂必須)。類似地，詞語「包括」意謂包括但不限於。

各種單元、電路，或其他組件可經描述為「經組態以」執行一或多個任務。在此等上下文中，「經組態以」為大體意謂在操作期間「使電路」執行一或多個任務之結構的廣泛敘述。如此，單元/電路/組件可經組態以執行任務，即使在該等單元/電路/組件當前並未啟動時亦如此。一般言之，形成對應於「經組態以」之結構的電路可包括硬體電路。類似地，為了方便描述，各種單元/電路/組件可經描述為執行一或多個任務。應將此等描述解釋為包括片語「經組態以」。將單元/電路/組件敘述為經組態以執行一或多個任務明確地不意欲針對該單元/電路/組件援引 35 U.S.C. § 112 之第 6 段解釋。

#### 【主要元件符號說明】

10	積體電路
12	電源供應器
14A-14F	效能域
16A	處理器
16B	第二處理器
18	組件
20	圖形單元

22	音訊單元
24	其他周邊裝置/周邊介面單元
26	記憶體控制器
28	電力管理單元
30	效能組態暫存器
30A	暫存器集合
30B	暫存器集合
30C	暫存器集合
32	時脈/電壓控制單元
40	決策區塊
42	載入區塊
44	轉變區塊
46	記錄區塊
48	決策區塊
50	載入區塊
52	轉變區塊
54	記錄區塊
60	軟體
62	圖形驅動程式
64	音訊驅動程式
66	網路驅動程式
68	其他周邊裝置驅動程式
70	電力管理單元驅動程式
72	器件活動資料表

80	決策區塊
82	記錄區塊
84	決策區塊
86	決策區塊
88	準備區塊
90	引動轉變區塊
92	決策區塊
94	判定區塊
96	更新區塊
98	傳輸區塊
150	系統
154	周邊裝置
156	電源供應器
158	外部記憶體
200	電腦可存取儲存媒體

## 七、申請專利範圍：

1. 一種用於電力管理之裝置，其包含：

複數個組件，每一組件包括於複數個效能域中之一者中，且其中該複數個組件包含至少一處理器；及

一電力管理單元，其經組態以在該複數個效能域中之每一者中建立一效能狀態，且其中該電力管理單元經組態以回應於一處理器轉變至一不同效能狀態而使該複數個效能域中之至少一第一效能域轉變至經程式化至該電力管理單元中的一第一效能狀態，其中該不同效能狀態為一低效能狀態，且其中該電力管理單元經進一步組態以回應於該處理器退出該低效能狀態而使該第一效能域轉變至經程式化至該電力管理單元中之一第二效能狀態，且其中該第二效能狀態不同於一第三效能狀態，在該第三效能狀態下，該第一效能域係操作於該處理器轉變至該低效能狀態之前。

2. 如請求項1之裝置，其中該低效能狀態為一睡眠狀態。
3. 如請求項1之裝置，其中該電力管理單元經組態以記錄指示完成至該第一效能狀態之該轉變之一時間的一第一時間戳記，且其中該電力管理單元經組態以記錄指示完成至該第二效能狀態之該轉變之一時間的一第二時間戳記。
4. 如請求項1之裝置，其中該電力管理單元經組態以回應於該處理器轉變至該不同效能狀態而使該等效能域中之每一者轉變至經程式化至該電力管理單元中的一各別電

力狀態。

5. 如請求項1之裝置，其中該不同效能狀態包含一喚醒狀態，其中該處理器正自一睡眠狀態進行轉變。
6. 如請求項5之裝置，其中該不同效能狀態不同於在進入該睡眠狀態之前該處理器正藉以操作之一先前效能狀態。
7. 如請求項1之裝置，其進一步包含一電腦可存取儲存媒體，該電腦可存取儲存媒體儲存複數個指令，該複數個指令在執行時：
  - 監視一系統之該複數個組件中之活動；及
  - 程式化該電力管理單元以指示用於該第一效能域之該第一效能狀態。
8. 如請求項7之裝置，其中該複數個指令係回應於啟動該複數個組件中之第一組件之一請求而得以執行，且其中監視該活動包括記錄該第一組件之該啟動之一指示。
9. 如請求項8之裝置，其中該複數個指令係回應於撤銷啟動該第一組件之一請求而得以執行，且其中監視該活動包括記錄該第一組件之該撤銷啟動之一指示。
10. 如請求項7之裝置，其中該複數個指令在執行時：
  - 程式化對應於該系統之該一或多個效能域之第二複數個暫存器以指示用於該第一效能域之一第二效能狀態，其中該系統將回應於該處理器退出該低效能狀態而建立用於該第一效能域的該第二效能狀態。
11. 如請求項7之裝置，其中該第一效能域對應於在該處理

器處於該低效能狀態之一時間期間在作用中的一或多個組件。

12. 一種用於電力管理之積體電路，其包含：

至少一處理器；

一或多個暫存器，該一或多個暫存器經程式化以指示一或多個效能狀態；及

一控制電路，其耦接至該一或多個暫存器及該處理器，其中該控制電路經組態以偵測該處理器正進入一低效能狀態，且其中該控制電路經組態以回應於該處理器進入該低效能狀態而將該積體電路中之至少一效能域之一效能狀態改變至該一或多個效能狀態中之一第一效能狀態，其中該控制電路經組態以偵測該處理器正退出該低效能狀態，且其中該控制電路經組態以回應於該處理器退出該低效能狀態而將該積體電路中之至少一效能域之該效能狀態改變至該一或多個效能狀態中之一第二效能狀態，且其中該第二效能狀態不同於在該處理器進入該低效能狀態之前正實行之第一第三效能狀態。

13. 如請求項12之積體電路，其中該控制電路經組態以記錄指示完成至該第一效能狀態之該改變之一時間的第一時間戳記，且其中該控制電路經組態以記錄指示完成至該第二效能狀態之該改變之一時間的第二時間戳記。

14. 一種用於電力管理之方法，其包含：

一系統中之一處理器進入一低效能狀態；

一電力管理單元在該處理器處於該低效能狀態之一時



間期間使該系統之一效能域轉變至一第一效能狀態進行操作，其中該第一效能狀態可程式化於該電力管理單元中；

回應於監視該系統之操作而判定待程式化至該電力管理單元中之該第一效能狀態；

該電力管理單元偵測該處理器正退出該低效能狀態；及

該電力管理單元在該處理器退出該低效能狀態之後進一步使該效能域轉變至一第二效能狀態進行操作，其中該第二效能狀態經程式化於該電力管理單元中，且其中該第二效能狀態不同於在該處理器進入該低效能狀態之前用於該效能域之一第三效能狀態。

15. 如請求項14之方法，其進一步包含：

繼續監視該系統；及

回應於該繼續之監視而以一第二效能狀態重新程式化該電力管理單元。

八、圖式：

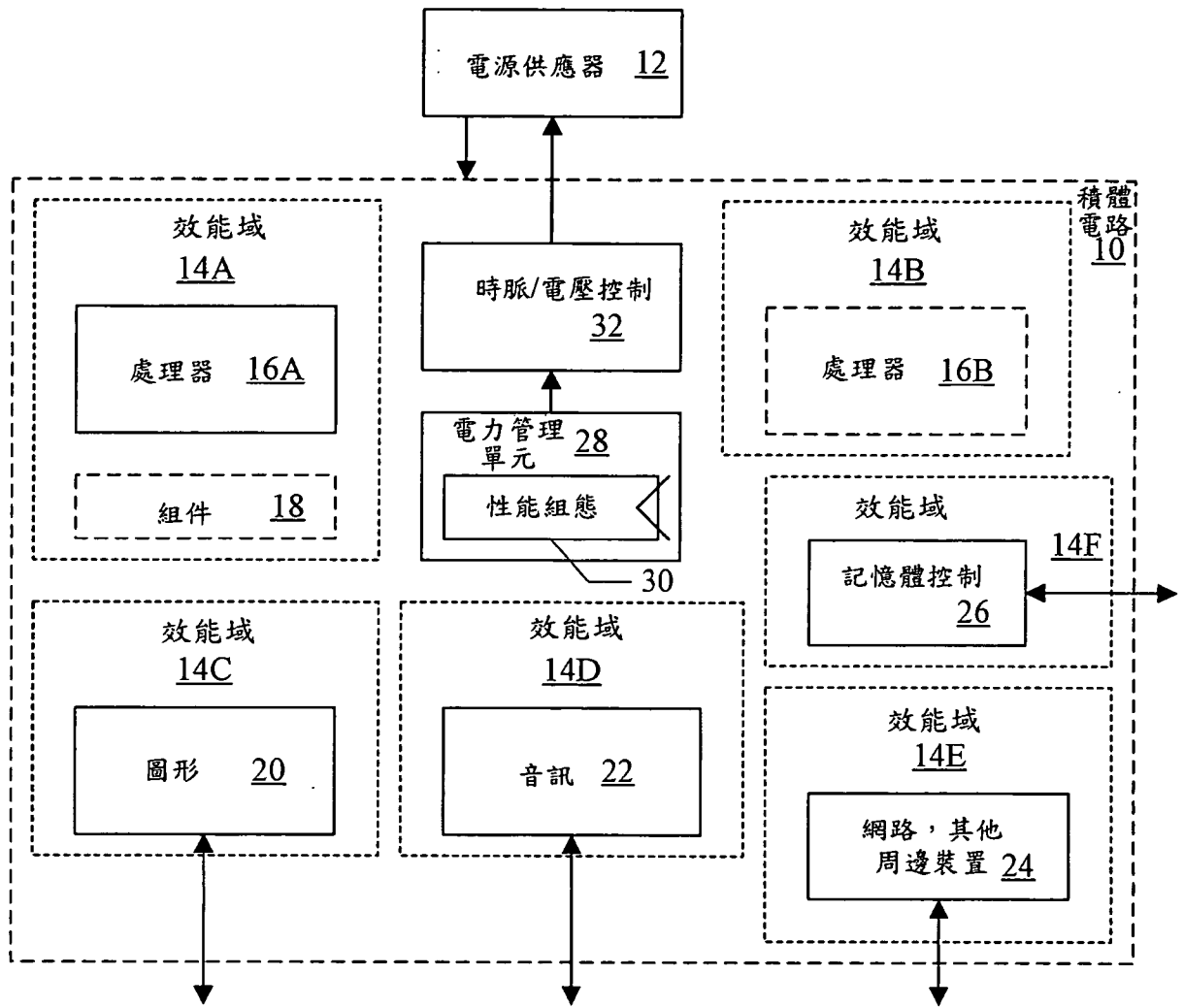


圖 1

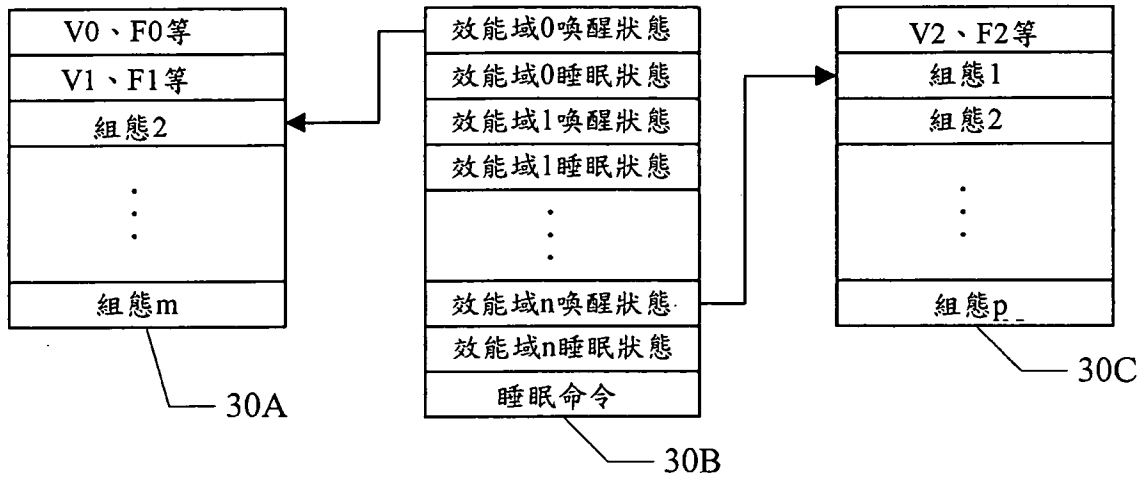


圖2

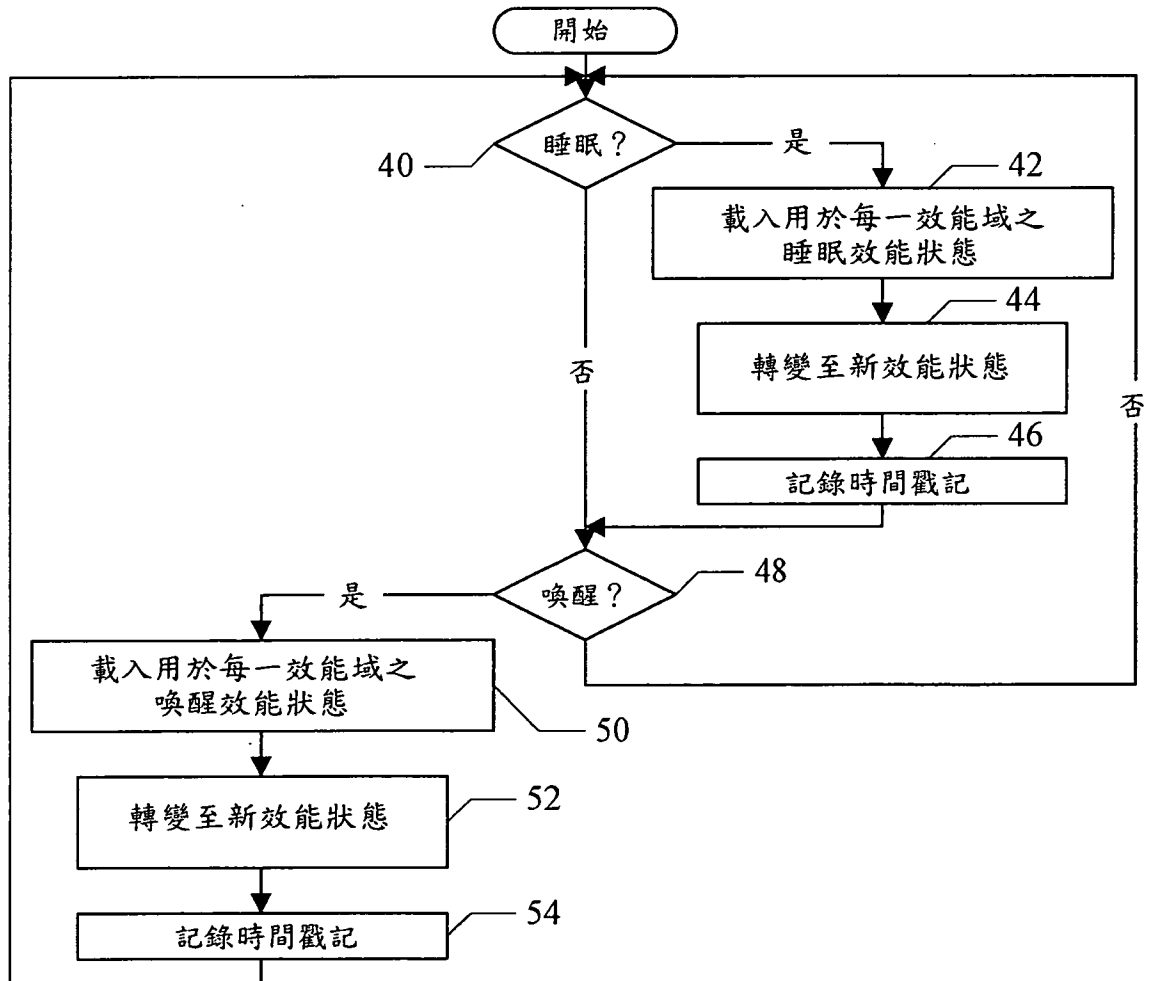


圖3

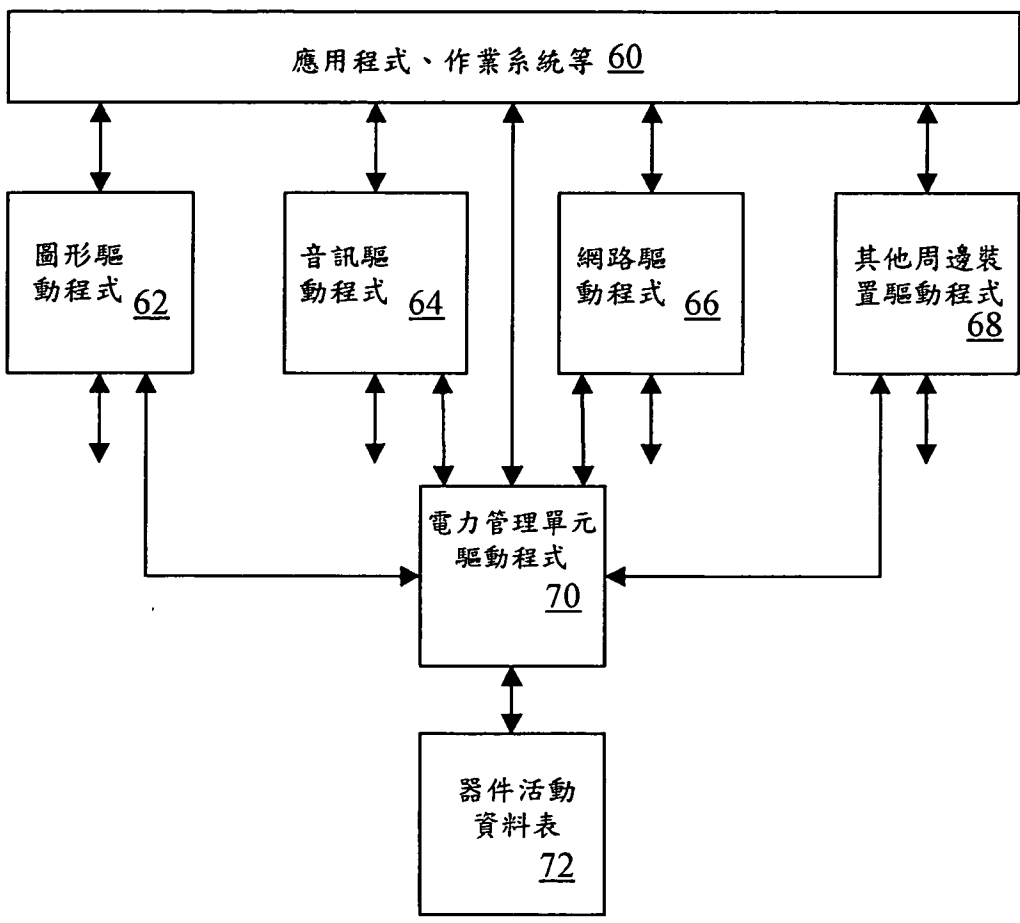


圖4

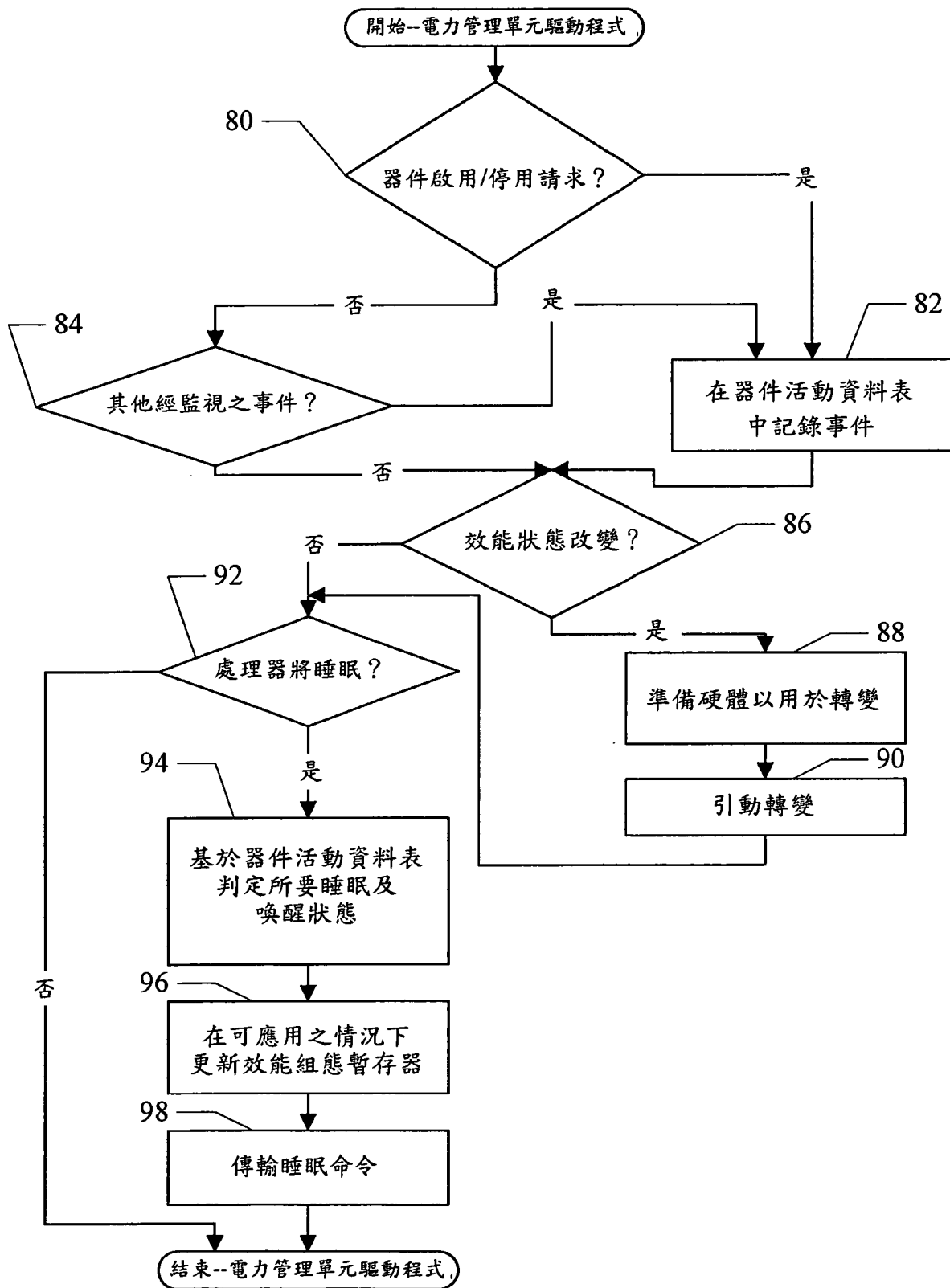


圖5

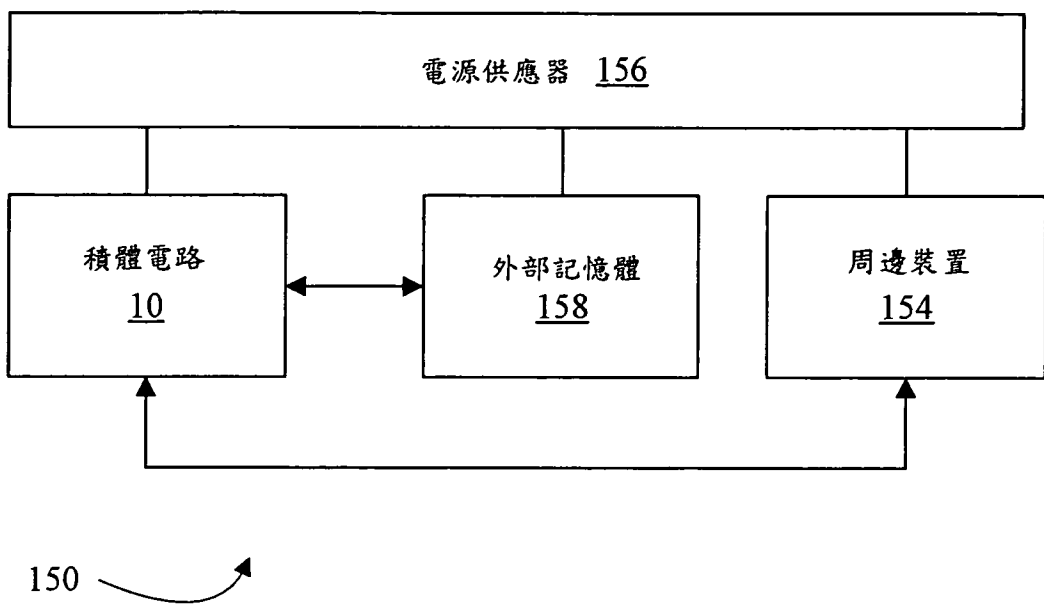


圖6

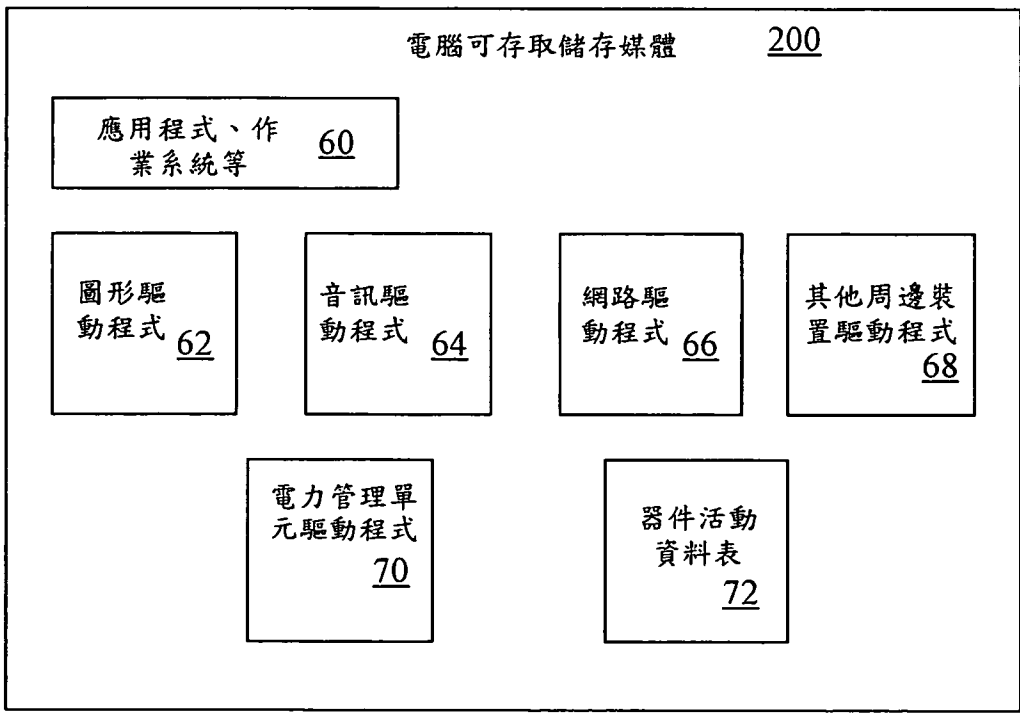


圖7