

(12) 发明专利申请

(10) 申请公布号 CN 103051166 A

(43) 申请公布日 2013. 04. 17

(21) 申请号 201110307575. 4

(22) 申请日 2011. 10. 12

(71) 申请人 上海华虹集成电路有限责任公司
地址 201203 上海市浦东新区张江碧波路
572 弄 39 号

(72) 发明人 葛佳乐 周斐

(74) 专利代理机构 上海浦一知识产权代理有限
公司 31211

代理人 戴广志

(51) Int. Cl.

H02M 1/36 (2007. 01)

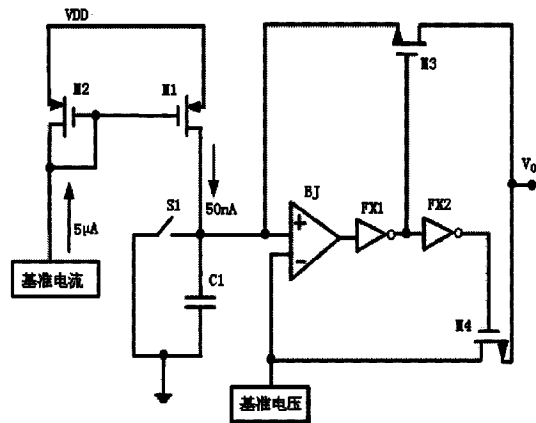
权利要求书 1 页 说明书 2 页 附图 1 页

(54) 发明名称

用于开关电源中的软启动电路

(57) 摘要

本发明公开了一种用于开关电源中的软启动电路,包括基准电流模块、电流镜模块、一开关、一电容、一比较器、基准电压模块以及第一 PMOS 开关晶体管和第二 PMOS 开关晶体管。其中,开关在上电前将电容的电位拉到地,上电后基准电流模块通过电流镜模块给电容的上极板充电。当电容的上极板的电位小于基准电压时,比较器输出低电平,第一 PMOS 开关晶体管导通,电路的输出端为电容的上极板的电位;当电容的上极板的电位大于基准电压时,比较器输出高电平,第二 PMOS 开关晶体管导通,电路的输出端为基准电压。本发明能消除电流过冲现象,使芯片不受损坏,软启动效果好,且电路结构简单,节省芯片面积。



1. 一种用于开关电源中的软启动电路,其特征在于,包括:

一由第一NMOS晶体管和第二NMOS晶体管组成的电流镜模块,第一NMOS晶体管和第二NMOS晶体管的源极接电源,第二NMOS晶体管的漏极和栅极以及第一NMOS晶体管的栅极与基准电流模块相连接;第一NMOS晶体管的漏极与一开关的一端和一电容的上极板相连接;所述开关的另一端和所述电容的下极板接地;

一比较器,其反相输入端与基准电压模块相连接;其正相输入端与第一NMOS晶体管的漏极及第一PMOS开关晶体管的源极相连接;该比较器输出端与第一反相器的输入端相连接;

第一PMOS开关晶体管的栅极与第一反相器的输出端相连接,该第一PMOS开关晶体管的漏极与第二PMOS开关晶体管的源极相连接,并作为电路的输出端;

一第二反相器的输入端与第一反相器的输出端相连接;该第二反相器的输出端与第二PMOS开关晶体管的栅极相连接;该第二PMOS开关晶体管的漏极与所述基准电压模块相连接。

2. 如权利要求1所述的软启动电路,其特征在于:当所述电容的上极板的电位小于基准电压时,电路输出端为该电容的上极板的电位;当所述电容的上极板的电位大于基准电压时,电路输出端为基准电压。

用于开关电源中的软启动电路

技术领域

[0001] 本发明涉及模拟集成电路中开关电源领域,特别是涉及一种用于开关电源中的软启动电路。

背景技术

[0002] 随着便携式电子设备的迅速普及,开关电源芯片因其具有能量转换效率高的特点得到了广泛应用。在开关电源芯片的工作应用中,因为在上电过程中有电流过冲的现象,会导致芯片损坏;所以,必须设计软启动电路来消除这一现象。现有的各种软启动电路具有结构复杂,工作不可靠以及占用芯片面积大等缺点。

发明内容

[0003] 本发明要解决的技术问题是提供一种用于开关电源中的软启动电路,能消除电流过冲现象,使芯片不受损坏。

[0004] 为解决上述技术问题,本发明的用于开关电源中的软启动电路,包括:一由 NMOS 晶体管 M1、M2 组成的电流镜模块,NMOS 晶体管 M1、M2 的源极接电源 VDD,NMOS 晶体管 M2 的漏极和栅极以及 NMOS 晶体管 M1 的栅极与基准电流模块相连接;NMOS 晶体管 M1 的漏极与开关 S1 的一端和电容 C1 的上极板相连接;开关 S1 的另一端和电容 C1 的下极板接地;

[0005] 一比较器 BJ,其反相输入端与基准电压模块相连接;其正相输入端与 NMOS 晶体管 M1 的漏极及 PMOS 开关晶体管 M3 的源极相连接;该比较器 BJ 的输出端与反相器 FX1 的输入端相连接;

[0006] PMOS 开关晶体管 M3 的栅极与反相器 FX1 的输出端相连接,PMOS 开关晶体管 M3 的漏极与 PMOS 开关晶体管 M4 的源极相连接,并作为电路的输出端;

[0007] 反相器 FX2 的输入端与反相器 FX1 的输出端相连接;反相器 FX2 的输出端与 PMOS 开关晶体管 M4 的栅极相连接;PMOS 开关晶体管 M4 的漏极与所述基准电压模块相连接。

[0008] 由于采用本发明的用于开关电源中的软启动电路,利用给电容 C1 上极板充电的方式,在上电过程中得到一个缓变的基准电压输出;使得开关电源芯片在上电过程中内部基准电压缓慢上升,从而消除电流过冲现象,保护芯片不受损坏。

[0009] 与现有技术相比,本发明的软启动电路软启动效果好,电路结构简单,且能有效节省芯片的面积。

附图说明

[0010] 下面结合附图与具体实施方式对本发明作进一步详细的说明:

[0011] 附图是用于开关电源中的软启动电路一实施例原理图。

具体实施方式

[0012] 在开关电源芯片的工作应用中,由于在上电过程中有电流过冲的现象,因此会导

致芯片损坏。本发明能有效解决上述问题,使得开关电源芯片在上电过程中内部基准电压缓慢上升,从而消除电流过冲现象,保护芯片不受损坏。

[0013] 参见附图所示,在本实施例中,所述用于开关电源中的软启动电路包括:一由 NMOS 晶体管 M1、M2 组成的电流镜模块,基准电流模块,开关 S1,电容 C1,一比较器 BJ,反相器 FX1、FX2, PMOS 开关晶体管 M3、M4,基准电压模块。

[0014] 开关 S1 在电路上电前将电容 C1 的电位拉到地,电路上电后基准电流模块通过电流镜模块给电容 C1 的上极板充电。当电容 C1 的上极板的电位小于基准电压时,所述比较器 BJ 输出低电平, PMOS 开关晶体管 M3 导通,输出 V_o 为电容 C1 的上极板的电位;当电容 C1 的上极板的电位大于基准电压时,所述比较器 BJ 输出高电平, PMOS 开关晶体管 M4 导通,输出 V_o 为基准电压。

[0015] 在本实施例中,给电容 C1 上极板充电的偏置电流大小 I 和电容值 C 决定了软启动的时间长短。由电容的 CV 特性可知:

$$[0016] \quad C \frac{dV}{dt} = I \quad (1)$$

[0017] 由于偏置电流为恒定值,所以软启动的时间可表示为:

$$[0018] \quad t = \frac{CV_{ref}}{I} \quad (2)$$

[0019] 电源上电的一瞬间,由一个几十纳秒的短脉冲来控制开关 S1,使得 S1 在 0 时刻到几十纳秒这一时间段里闭合,从而将电容 C1 上极板电位拉到地。短脉冲过后,开关 S1 断开, $5 \mu A$ (微安) 的基准电流经过由 NMOS 晶体管 M1 和 M2 组成的电流镜模块后按比例变为一路 $50nA$ 的偏置电流给电容 C1 上极板充电,将电容 C1 上极板的电位从 0 抬升到 V_{ref} 。在这一时间段,所述比较器 BJ 输出低信号, PMOS 开关晶体管 M3 被打开,输出 V_o 保持与电容 C1 上极板同电位,当电容 C1 上极板的电位被充电抬高到大于 V_{ref} 时,比较器 BJ 翻转输出高信号,此时 PMOS 开关晶体管 M4 被打开,输出 V_o 等于 V_{ref} ,软启动过程结束。

[0020] 虽然本发明利用具体的实施例进行说明,但是对实施例的说明并不限制本发明的范围。本领域内的熟练技术人员通过参考本发明的说明,在不背离本发明的精神和范围的情况下,容易进行各种修改或者可以对实施例进行组合。在不脱离本发明原理的情况下,本领域的技术人员做出的许多变形和改进,也应视为本发明的保护范围。

