

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-243133

(P2007-243133A)

(43) 公開日 平成19年9月20日(2007.9.20)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 6 K	5 F 1 1 O
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 1 8 A	
	HO 1 L 29/78 6 1 6 N	

審査請求 未請求 請求項の数 12 O L (全 26 頁)

(21) 出願番号	特願2006-183096 (P2006-183096)	(71) 出願人	000001270
(22) 出願日	平成18年7月3日(2006.7.3)		コニカミノルタホールディングス株式会社
(31) 優先権主張番号	特願2006-33614 (P2006-33614)		東京都千代田区丸の内一丁目6番1号
(32) 優先日	平成18年2月10日(2006.2.10)	(72) 発明者	山田 潤
(33) 優先権主張国	日本国(JP)		東京都日野市さくら町1番地コニカミノル タテクノロジーセンター株式会社内
		(72) 発明者	泉 倫生
			東京都日野市さくら町1番地コニカミノル タテクノロジーセンター株式会社内
		F ターム(参考)	5F110 AA16 BB01 CC07 DD01 DD02 EE02 EE03 EE04 EE07 EE43 EE44 EE45 FF01 FF02 FF27 FF28 FF29 GG05 GG42 HK01 HK32 HK41 NN02 NN72 QQ12

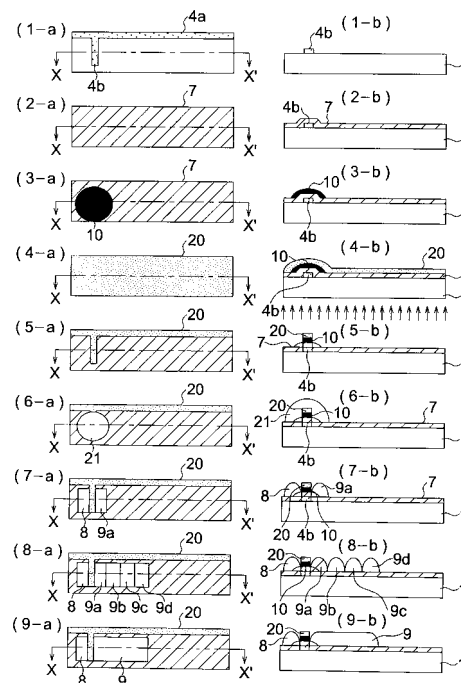
(54) 【発明の名称】 薄膜トランジスタの製造方法、及び薄膜トランジスタ

(57) 【要約】

【課題】性能ばらつきが少なく、ローコストな薄膜トランジスタの製造方法、および薄膜トランジスタを提供する。

【解決手段】基板上にゲート電極を形成する工程と、ゲート電極上にゲート絶縁層を形成する工程と、ゲート絶縁層上に半導体材料を塗布して半導体層を成膜する工程と、半導体材料の塗布面に電極材料反発性を有する反発層を形成する工程と、基板のゲート電極が形成されていない面から光を照射し、昇華によってゲート電極により遮光された部分以外の半導体層と反発層を除去する工程と、基板上に残った反発層に流動性電極材料を滴下し、該流動性電極材料が反発層で分断されることにより、ソース電極及びドレイン電極の各々が形成される工程と、を含むことを特徴とする薄膜トランジスタの製造方法。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

光透過性を有する基板上に、少なくともゲート電極、半導体層、ソース電極及びドレイン電極を有する薄膜トランジスタを製造する薄膜トランジスタの製造方法において、前記基板の上にゲート電極を形成する工程と、前記ゲート電極上にゲート絶縁層を形成する工程と、前記ゲート絶縁層上に半導体層を形成する工程と、前記半導体層の表面に電極材料反発性を有する反発層を形成する工程と、前記基板の前記ゲート電極が形成された面の裏面から光を照射することにより、前記ゲート電極により遮光された部分以外の半導体層と反発層を除去する工程と、前記基板に残った前記反発層に流動性電極材料を滴下し、該流動性電極材料を前記反発層で分断することにより、前記ソース電極及び前記ドレイン電極の各々を形成する工程と、を含むことを特徴とする薄膜トランジスタの製造方法。

10

【請求項 2】

前記半導体層を、インクジェット法により形成することを特徴とする請求項 1 に記載の薄膜トランジスタの製造方法。

【請求項 3】

前記反発層を、インクジェット法により形成することを特徴とする請求項 1 または 2 に記載の薄膜トランジスタの製造方法。

20

【請求項 4】

前記反発層は、自己組織化単分子膜であることを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の薄膜トランジスタの製造方法。

【請求項 5】

前記半導体層と反発層を除去する工程において、前記基板の前記反発層の形成された面の表面からも、前記反発層を除去可能であり前記半導体層を除去不能な光量の光を照射し、前記反発層の一部を除去することを特徴とする請求項 1 乃至 4 の何れか 1 項に記載の薄膜トランジスタの製造方法。

【請求項 6】

前記半導体層と反発層を除去する工程は、前記基板の前記ソース電極を形成する側に前記光を照射する第 1 の照射工程と、前記基板の前記ドレイン電極を形成する側に前記光を照射する第 2 の照射工程とを含み、前記第 1 の照射工程において、前記基板の鉛直方向に対し、前記ソース電極を形成する側に傾いた角度で前記光を照射し、前記第 2 の照射工程において、前記基板の鉛直方向に対し、前記ドレイン電極を形成する側に傾いた角度で前記光を照射する、ことを特徴とする請求項 1 乃至 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

30

40

【請求項 7】

前記半導体層と反発層を除去する工程は、前記基板の前記ソース電極を形成する側に前記光を照射する第 1 の照射工程と、前記基板の前記ドレイン電極を形成する側に前記光を照射する第 2 の照射工程とを含み、前記第 1 の照射工程において、前記基板の鉛直方向に対し、前記ドレイン電極を形成する側に傾いた角度で前記光を照射し、前記第 2 の照射工程において、前記基板の鉛直方向に対し、前記ソース電極を形成する側に傾いた角度で前記光を照射する、

50

ことを特徴とする請求項 1 乃至 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

【請求項 8】

前記基板上にゲート絶縁層を形成した後、前記半導体層を形成する前に、前記ゲート絶縁層上に配向膜を形成する工程をさらに含むことを特徴とする請求項 1 乃至 7 の何れか 1 項に記載の薄膜トランジスタの製造方法。

【請求項 9】

光透過性を有する基板上に、少なくともゲート電極、半導体層、ソース電極及びドレイン電極を有する薄膜トランジスタを製造する薄膜トランジスタの製造方法において、前記基板上にゲート電極を形成する工程と、
前記ゲート電極上にゲート絶縁層を形成する工程と、
前記ゲート絶縁層上に半導体層を形成する工程と、
前記半導体層の表面に電極材料反発性を有する反発層を形成する工程と、
光を照射することにより、前記反発層の一部を除去し前記ゲート電極と同じ形状の反発層を形成し、且つ前記半導体層の一部を除去し、該形成された反発層の形状よりも大きい形状の半導体層にする工程と、
前記ソース電極及び前記ドレイン電極の各々を形成する工程と、
を含むことを特徴とする薄膜トランジスタの製造方法。

10

【請求項 10】

光透過性を有する基板上に、少なくともゲート電極、半導体層、ソース電極及びドレイン電極を有する薄膜トランジスタを製造する薄膜トランジスタの製造方法において、前記基板上にゲート電極を形成する工程と、
前記ゲート電極上にゲート絶縁層を形成する工程と、
前記ゲート絶縁層上に半導体層を形成する工程と、
前記半導体層の表面に電極材料反発性を有する反発層を形成する工程と、
前記半導体層を除去可能な光量を有する光を照射したときに、前記ゲート電極より広い部分の前記反発層を除去可能であり前記半導体層を除去不能な光量を透過するフォトマスクを用いて、前記半導体層を除去可能な光量を有する光を前記ゲート電極を覆うように照射して、半導体層と反発層を除去する工程と、
前記ソース電極及び前記ドレイン電極の各々を形成する工程と、
を含むことを特徴とする薄膜トランジスタの製造方法。

20

30

【請求項 11】

光透過性を有する基板上に、少なくともゲート電極、半導体層、ソース電極及びドレイン電極を有する薄膜トランジスタを製造する薄膜トランジスタの製造方法において、前記基板上にゲート電極を形成する工程と、
前記ゲート電極上にゲート絶縁層を形成する工程と、
前記ゲート絶縁層上に半導体層を形成する工程と、
前記半導体層の表面に電極材料反発性を有する反発層を形成する工程と、
前記反発層を除去可能であり前記半導体層を除去不能な光量の光を、前記基板の前記ゲート電極が形成された面の裏面から照射することにより、前記ゲート電極により遮光された部分以外の反発層を除去する工程と、
前記基板の前記半導体層の形成された面の表面側に配置された前記ゲート電極より広い部分が遮光されるフォトマスクを用いて光を照射することにより、半導体層を除去する工程と、
前記ソース電極及び前記ドレイン電極の各々を形成する工程と、
を含むことを特徴とする薄膜トランジスタの製造方法。

40

【請求項 12】

基板上に少なくとも、ゲート電極、ゲート絶縁層、ソース電極、ドレイン電極、半導体層を有する薄膜トランジスタにおいて、
前記ゲート電極上には、ゲート絶縁層と、自己組織化単分子膜から成る配向膜と、半導体層と、ソース電極およびドレイン電極を形成する電極材料に反発性を有する自己組織化単

50

分子膜から成る反発層とが、この順に積層されている、ことを特徴とする薄膜トランジスタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタの製造方法、及び、薄膜トランジスタに関する。

【背景技術】

【0002】

情報端末の普及に伴い、コンピュータ用のディスプレイとしてフラットパネルディスプレイに対するニーズが高まっている。またさらに情報化の進展に伴い、従来紙媒体で提供されていた情報が電子化されて提供される機会が増え、薄くて軽い、手軽に持ち運びが可能なモバイル用表示媒体として、電子ペーパーあるいはデジタルペーパーへのニーズも高まりつつある。

10

【0003】

一般に平板型のディスプレイ装置においては液晶、有機EL、電気泳動などを利用した素子を用いて表示媒体を形成している。またこうした表示媒体では画面輝度の均一性や画面書き換え速度などを確保するために、画像駆動素子として薄膜トランジスタ(TFT)により構成されたアクティブ駆動素子を用いる技術が主流になっている。

【0004】

ここでTFT素子は、通常、ガラス基板上に、主にa-Si(アモルファスシリコン)、p-Si(ポリシリコン)などの半導体薄膜や、ソース、ドレイン、ゲート電極などの金属薄膜を基板上に順次形成していくことで製造される。このTFTを用いるフラットパネルディスプレイの製造には通常、CVD、スパッタリングなどの真空系設備や高温処理工程を要する薄膜形成工程に加え、精度の高いフォトリソグラフィ法工程が必要とされ、設備コスト、ランニングコストの負荷が非常に大きい。さらに、近年のディスプレイの大画面化のニーズに伴い、それらのコストは非常に膨大なものとなっている。

20

【0005】

近年、従来のTFT素子のデメリットを補う技術として、有機半導体材料を用いた有機TFT素子の研究開発が盛んに進められている(特許文献1、非特許文献1等参照)。この有機TFT素子は低温プロセスで製造可能であるため、軽く、割れにくい樹脂基板を用いることができ、さらに、樹脂フィルムを支持体として用いたフレキシブルなディスプレイが実現できると言われている(非特許文献2参照)。また、大気圧下で、印刷や塗布などのウェットプロセスで製造できる有機半導体材料を用いることで、生産性に優れ、非常に低コストのディスプレイが実現できる可能性がある。

30

【0006】

また、電極形成にインクジェットを用いた有機TFTの製造技術が開示されており(例えば、特許文献2参照)、この場合は真空系を用いないプロセスが可能となるが、ソース、ドレイン電極との間のチャンネル領域には、依然としてフォトリソグラフィ法で形成したポリイミド皮膜が用いられたままである。

【0007】

特許文献2に開示された方法は、フォトリソグラフィ法を用いるため、煩雑な工程が必要になり製造コストも高くなりやすい。また、チャンネル形成の精度が、フォトリソグラフィ法の精度やインクジェット描画の位置精度に依存するため、素子の性能ばらつきも大きくなりやすいという問題点があり、更に、ソース電極、ドレイン電極を形成する際に液体材料を吐出しているため、それらがショートしやすく、ショートした場合は正常に動作する素子が形成されないという問題がある。

40

【0008】

チャンネル形成の精度を改善する方法として、紫外線を照射して半導体層の不要部分を昇華させることにより除去し、チャンネルを形成する方法が提案されている(例えば、特許文献3参照)。

50

【0009】

しかしながら、特許文献3に開示された方法は、半導体形成のためにマスクの位置あわせが必要であり、チャンネル形状の精度は向上するが、相対的な位置あわせの点で十分とは言えない。

【0010】

また、自己組織化単分子膜を絶縁膜表面のゲート電極投影領域に選択的に且つ高精細に配置させ、有機半導体膜の配向秩序を、ゲート電極投影領域外の光照射部分では向上せず、ゲート電極投影領域内のみ選択的に向上させる方法が提案されている（例えば、特許文献4参照）。

【0011】

しかしながら、特許文献4に開示された方法によれば、フォトリソグラフィ法を用いないチャンネル形成が可能となるが、自己組織化単分子膜の配向制御力をパターンニングしているだけであり、半導体の活性部が厳密にパターンニングされているとは言い難い。

【特許文献1】特開平10-190001号公報

【特許文献2】国際公開第01/47043号パンフレット

【非特許文献1】Advanced Material誌 2002年 第2号 99頁
(レビュー)

【非特許文献2】SID'0 Digest p57

【特許文献3】特開2005-175157号公報

【特許文献4】特開2005-79560号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

しかしながら、特許文献4で開示されている方法では、前述したように自己組織化単分子膜の配向制御力をパターンニングしているだけであり、半導体層自体をパターンニングしている訳ではないので、各薄膜トランジスタの性能ばらつきが大きくなりやすいという課題があった。

【0013】

本発明は、上記課題に鑑みてなされたものであって、個々の半導体の大きさと相対的な位置のばらつきを抑えることで、性能ばらつきが少なく、ローコストな薄膜トランジスタの製造方法、および薄膜トランジスタを提供することを課題とする。

【課題を解決するための手段】

【0014】

1.

光透過性を有する基板の上に、少なくともゲート電極、半導体層、ソース電極及びドレイン電極を有する薄膜トランジスタを製造する薄膜トランジスタの製造方法において、

前記基板の上にゲート電極を形成する工程と、

前記ゲート電極上にゲート絶縁層を形成する工程と、

前記ゲート絶縁層上に半導体層を形成する工程と、

前記半導体層の表面に電極材料反発性を有する反発層を形成する工程と、

前記基板の前記ゲート電極が形成された面の裏面から光を照射することにより、前記ゲート電極により遮光された部分以外の半導体層と反発層を除去する工程と、

前記基板に残った前記反発層に流動性電極材料を滴下し、該流動性電極材料を前記反発層で分断することにより、前記ソース電極及び前記ドレイン電極の各々を形成する工程と、

を含むことを特徴とする薄膜トランジスタの製造方法。

【0015】

2.

前記半導体層を、インクジェット法により形成することを特徴とする1に記載の薄膜トランジスタの製造方法。

10

20

30

40

50

【 0 0 1 6 】

3 .

前記反発層を、インクジェット法により形成することを特徴とする 1 または 2 に記載の薄膜トランジスタの製造方法。

【 0 0 1 7 】

4 .

前記反発層は、自己組織化単分子膜であることを特徴とする 1 乃至 3 の何れか 1 項に記載の薄膜トランジスタの製造方法。

【 0 0 1 8 】

5 .

前記半導体層と反発層を除去する工程において、前記基板の前記反発層の形成された面の表面からも、前記反発層を除去可能であり前記半導体層を除去不能な光量の光を照射し、前記反発層の一部を除去することを特徴とする 1 乃至 4 の何れか 1 項に記載の薄膜トランジスタの製造方法。

10

【 0 0 1 9 】

6 .

前記半導体層と反発層を除去する工程は、前記基板の前記ソース電極を形成する側に前記光を照射する第 1 の照射工程と、前記基板の前記ドレイン電極を形成する側に前記光を照射する第 2 の照射工程とを含み、前記第 1 の照射工程において、前記基板の鉛直方向に対し、前記ソース電極を形成する側に傾いた角度で前記光を照射し、前記第 2 の照射工程において、前記基板の鉛直方向に対し、前記ドレイン電極を形成する側に傾いた角度で前記光を照射する、ことを特徴とする 1 乃至 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

20

【 0 0 2 0 】

7 .

前記半導体層と反発層を除去する工程は、前記基板の前記ソース電極を形成する側に前記光を照射する第 1 の照射工程と、前記基板の前記ドレイン電極を形成する側に前記光を照射する第 2 の照射工程とを含み、前記第 1 の照射工程において、前記基板の鉛直方向に対し、前記ドレイン電極を形成する側に傾いた角度で前記光を照射し、前記第 2 の照射工程において、前記基板の鉛直方向に対し、前記ソース電極を形成する側に傾いた角度で前記光を照射する、ことを特徴とする 1 乃至 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

30

【 0 0 2 1 】

8 .

前記基板上にゲート絶縁層を形成した後、前記半導体層を形成する前に、前記ゲート絶縁層上に配向膜を形成する工程をさらに含むことを特徴とする 1 乃至 7 の何れか 1 項に記載の薄膜トランジスタの製造方法。

40

【 0 0 2 2 】

9 .

光透過性を有する基板上に、少なくともゲート電極、半導体層、ソース電極及びドレイン電極を有する薄膜トランジスタを製造する薄膜トランジスタの製造方法において、前記基板上にゲート電極を形成する工程と、前記ゲート電極上にゲート絶縁層を形成する工程と、

50

前記ゲート絶縁層上に半導体層を形成する工程と、
 前記半導体層の表面に電極材料反発性を有する反発層を形成する工程と、
 光を照射することにより、前記反発層の一部を除去し前記ゲート電極と同じ形状の反発層を形成し、且つ前記半導体層の一部を除去し、該形成された反発層の形状よりも大きい形状の半導体層にする工程と、
 前記ソース電極及び前記ドレイン電極の各々を形成する工程と、
 を含むことを特徴とする薄膜トランジスタの製造方法。

【0023】

10.

光透過性を有する基板の上に、少なくともゲート電極、半導体層、ソース電極及びドレイン電極を有する薄膜トランジスタを製造する薄膜トランジスタの製造方法において、
 前記基板の上にゲート電極を形成する工程と、
 前記ゲート電極上にゲート絶縁層を形成する工程と、
 前記ゲート絶縁層上に半導体層を形成する工程と、
 前記半導体層の表面に電極材料反発性を有する反発層を形成する工程と、
 前記半導体層を除去可能な光量を有する光を照射したときに、前記ゲート電極より広い部分の前記反発層を除去可能であり前記半導体層を除去不能な光量を透過するフォトマスクを用いて、前記半導体層を除去可能な光量を有する光を前記ゲート電極を覆うように照射して、半導体層と反発層を除去する工程と、
 前記ソース電極及び前記ドレイン電極の各々を形成する工程と、
 を含むことを特徴とする薄膜トランジスタの製造方法。

【0024】

11.

光透過性を有する基板の上に、少なくともゲート電極、半導体層、ソース電極及びドレイン電極を有する薄膜トランジスタを製造する薄膜トランジスタの製造方法において、
 前記基板の上にゲート電極を形成する工程と、
 前記ゲート電極上にゲート絶縁層を形成する工程と、
 前記ゲート絶縁層上に半導体層を形成する工程と、
 前記半導体層の表面に電極材料反発性を有する反発層を形成する工程と、
 前記反発層を除去可能であり前記半導体層を除去不能な光量の光を、前記基板の前記ゲート電極が形成された面の裏面から照射することにより、前記ゲート電極により遮光された部分以外の反発層を除去する工程と、
 前記基板の前記半導体層の形成された面の表面側に配置された前記ゲート電極より広い部分が遮光されるフォトマスクを用いて光を照射することにより、半導体層を除去する工程と、
 前記ソース電極及び前記ドレイン電極の各々を形成する工程と、
 を含むことを特徴とする薄膜トランジスタの製造方法。

【0025】

12.

基板の上に少なくとも、ゲート電極、ゲート絶縁層、ソース電極、ドレイン電極、半導体層を有する薄膜トランジスタにおいて、
 前記ゲート電極上には、ゲート絶縁層と、自己組織化単分子膜から成る配向膜と、半導体層と、ソース電極およびドレイン電極を形成する電極材料に反発性を有する自己組織化単分子膜から成る反発層とが、この順に積層されている、
 ことを特徴とする薄膜トランジスタ。

【発明の効果】

【0026】

本発明によれば、性能ばらつきが少なく、ローコストな薄膜トランジスタの製造方法、および薄膜トランジスタを提供できる。

【発明を実施するための最良の形態】

【0027】

以下、実施形態により本発明を詳しく説明するが、本発明はこれに限定されるものではない。

【0028】

図1は本発明に係わる薄膜トランジスタ(以下TFTと記す。)の製造方法の一例を説明する説明図である。図1を用いて、基板1上にゲート電極2bを設け、更にゲート絶縁層7b、半導体層10を形成してソース電極8とドレイン電極9を設けたボトムゲート型のTFTを形成する場合の製造方法について順を追って説明する。

【0029】

図1(1-a)~図1(9-a)は、基板1を上面から見た平面図であり、図1(1-b)~図1(9-b)は基板1を図1(1-a)~図1(9-a)の断面X-X'で切断した断面図である。

【0030】

本発明に係る有機TFTの製造方法の一例として、次の工程S1~S7を説明する。

S1・・・光透過性を有する基板1上にゲート電極4を形成する工程。

S2・・・ゲート絶縁層7を形成する工程。

S3・・・半導体層10を成膜する工程。

S4・・・反発層20を形成する工程。

S5・・・半導体層10と反発層20を除去する工程。

S6・・・ソース電極8及びドレイン電極9を形成する工程。

【0031】

以下、各工程について順に説明する。

【0032】

S1・・・光透過性を有する基板1上ゲート電極4を形成する工程

導電性薄膜が形成された基板1上に感光性レジストを塗布後、各電極パターンのフォトリソマスクを介して露光、現像して、各電極パターンのレジスト層を形成する。なお、ここまでの工程は、図1には図示していない。

【0033】

本発明において、基板1は特に材料を限定されない。例えばガラスやフレキシブルな樹脂製シートを用いることができる。導電性薄膜は、例えば、蒸着やスパッタリング、CVD法等の方法を用いて、基板1上に導電性薄膜としてAl、Cr、Ta、Mo、Agなどの低抵抗金属材料やこれら金属の積層構造、また、金属薄膜の耐熱性向上、支持基板への密着性向上、欠陥防止のために他の材料のドーピングしたものをを用いることができる。また、ITO、IZO、SnO、ZnOなどの透明電極を用いることもできる。

【0034】

次に、基板1をエッチングを行った後、ゲート電極4上のレジスト層を除去し、図1(1-a)、図1(1-b)のように、ゲート電極4bとゲートバス4aを形成する。

【0035】

S2・・・ゲート絶縁層7を形成する工程

図1(2-a)、図1(2-b)に示すように、ゲート絶縁層7を形成する。

【0036】

ゲート絶縁層7は、例えば、蒸着、スパッタリング、CVD法、大気圧プラズマ法などのドライプロセスで形成する。ゲート絶縁層7としては、特に材料を限定されず種々の絶縁膜を用いることができる。例えば、酸化ケイ素、酸化アルミニウム、酸化タンタル、酸化チタンなどの比誘電率の高い無機酸化物皮膜が用いられる。または、塗布材料としてPVP、ポリイミド、ポリシロキサン系などの有機材料や塗布可能な無機膜材料を用いることもできる。

【0037】

S3・・・半導体層10を成膜する工程

図1(3-a)、図1(3-b)に示すように、半導体層10を成膜する。

10

20

30

40

50

【0038】

半導体材料は溶媒に溶解または分散させるものであれば、その材料については問わない。有機高分子材料はもちろんのこと、最近、低分子材料であるペンタセンも、加熱した溶媒に溶かし塗布されているが、それらについても同様であり、半導体材料は低分子材料でも高分子材料でも構わない。

【0039】

また、有機無機ハイブリッド材料であっても、無機材料であっても、本発明を適用することができる。

【0040】

塗布できる材料の代表例としては、ポリ(3-ヘキシルチオフェン)などのポリチオフェン類、チオフェンの6量体を基本に側鎖を有するオリゴチオフェンなどの芳香族オリゴマー類、ペンタセンに置換基を持たせ溶解性を高めたペンタセン類、フルオレンとバイチオフェンとの共重合体(F8T2)、ポリチエニレンピニレンまたはフタロシアニンなどのいかなる可溶性の半導体でも使用できる。特にペンタセン類には6、13-ピストリイソプロピルシリルエチニルペンタセン、6、13-ピストリエチルシリルエチニルペンタセンを含むシリルエチニルペンタセンがある。これは特許文献として、米国特許6690029号明細書、非特許文献として、J. AM. CHEM. 誌 2005年 127号 4986頁-4987頁に開示されている半導体材料であり、ペンタセンに2つの置換基を設け、分子間の相互作用を制御し、高移動度を実現している材料である。

10

【0041】

さらに、半導体材料としてはペンタセン等の様な蒸着法により成膜する材料でも構わない。マスク蒸着により、おおまかなパターンを形成することが可能である。

20

【0042】

例えば、半導体層10を形成する前処理として、OTS処理と呼ばれるオクタデシルトリクロロシランをトルエンに0.1mol/l溶かした溶液に浸漬する処理を行った後、半導体材料として、例えばポリ(3-ヘキシルチオフェン)をジクロロベンゼンに0.3質量%の濃度で溶かした溶液を用いて、スピコート法により半導体層10を形成する。半導体層10の成膜方法はスピコート法だけでなく、インクジェット法、マイクロコンタクトプリント法を用いることも可能であり、成膜方法を問わない。

【0043】

S4・・・反発層20を形成する工程

図1(4-a)、図1(4-b)に示すように、反発層20を成膜する。

30

【0044】

本発明に係る反発層20について説明する。

【0045】

反発層20とは、電極(具体的には、ソース電極やドレイン電極である)となる電極材料と反発する性能を有している層であり、本例では有機半導体層上に形成される。

【0046】

本例では反発層形成工程として、例えば半導体層10成膜後の基板1の表面を自己組織化単分子膜(SAM: Self Assembled Monolayer)で被覆している。例えば、オクタデシルトリクロロシランをトルエンに0.1mol/l溶かした溶液に基板1を浸漬して被覆する。

40

【0047】

また、反発層形成工程において、半導体層10上だけにパターンングを行っても良い。その場合は、パターンングを行うことができるものであればどのようなものを用いても構わないが、半導体層10への影響を最小限に抑制する観点から、印刷などのウェットプロセスが好ましい。例えば、スクリーン印刷法により、シリコン接着剤を印刷し、50に加熱して硬化させる方法でも良い。

【0048】

ウェットプロセスの中でも、特に好ましいのはインクジェット法である。

50

【0049】

また、インクジェット法としては、ピエゾ方式など公知のインクジェットを用いることができるが、微小なパターンを描画できる観点から、静電吸引方式のインクジェットが好ましい。

【0050】

ここで、インクジェット法により反発層を形成する場合、インク吐出による形成領域を適正な大きさに調整する観点から、インク受容層を設けることが好ましい。インク受容層に液滴が吸収され、保持された後に乾燥または硬化させることで、液滴の広がりを抑えることができる。

【0051】

インク受容層としては、従来公知のインクジェット記録媒体に用いられている空隙型の受容層が好ましく用いられる。

【0052】

そのほか反発層としては、電極材料と反発する性能を有する層であればどのようなものを用いても構わないが、特開平9-292703号公報、特開平9-319075号公報、特開平10-244773号公報、特公昭54-26923号公報、特公昭56-23150号公報、特公昭61-614号公報、特開平8-82921号公報、特開平10-319579号公報、特開2000-275824号公報、特開2000-330268号公報、特開2001-201849号公報、特開2001-249445号公報、特開2001-324800号公報、特開2002-229189号公報、特開平4-324865号公報、特開平5-53318号公報、特開平5-257269号公報、特開平6-89023号公報、特開平7-199454号公報、特開平8-328240号公報、特開平9-62001号公報、特開平9-120157号公報、特開平11-30852号公報、特開2001-188339号公報、特開2001-343741号公報、特開2002-131894号公報、特開2002-268216号公報に記載されるいわゆる水なし平板のインキ反発性層等の形成材料を用いることができ、より好ましくはシリコンゴム層等の使用が好ましい。またはシランカップリング剤、チタネートカップリング剤、シリコンポリマー系の接着剤等を用いてもよい。そのほか、水を主成分とする溶媒を用いた電極材料を使用する場合は、フェノール樹脂やエポキシ樹脂などの親油性の材料を使用してもよい。

【0053】

また、SCIENCE誌、299巻、1377頁等に示される様な超撥水性の材料も用いることができる。

【0054】

S5・・・半導体層と反発層を除去する工程

図1(4-b)に示すように、基板1背面の矢印方向から光束を照射し、半導体層10と反発層20を除去する。その結果、図1(5-a)、図1(5-b)のようになる。

【0055】

光源としては、例えばレーザーを用い、基板1背面から光束を順次走査して露光すると、ゲート電極4の部分以外は光束が基板1上に積層された半導体層10と反発層20に達し、半導体層10、反発層20が昇華させることによってこれらの層を除去する。一方、ゲート電極4の部分は、ゲート電極4がマスクとなって遮光し、ゲート電極4上のゲート絶縁層7、半導体層10と反発層20はそのまま残る。なお、ゲート絶縁層7は光束を透過する。

【0056】

また、光源として、紫外線光を用い、一括して露光しても同じ結果が得られる。

【0057】

S6・・・ソース電極及びドレイン電極を形成する工程

図1(6-a)、(6-b)に示すように、上記の反発層20上に下記に示す流動性電極材料21を供給すると、図1(7-a)、(7-b)に示すように、流動性電極材料2

10

20

30

40

50

1が反発層20の表面からの相互作用を受けて、ソース電極8とドレイン電極9aに分断される。次に、図1(8-a)、(8-b)に示すように、ドレイン電極9の領域を広げるため、流動性電極材料21を供給してドレイン電極9b、ドレイン電極9c、ドレイン電極9dを形成する。ドレイン電極9a~9dは拡散して、図1(9-a)、(9-b)のように広い領域を持つドレイン電極9が形成される。

《流動性電極材料：ソース電極8、ドレイン電極9等の構成材料》

本発明に係る流動性電極材料21は、PEDOT/PSS(ポリ(エチレンジオキシチオフェン)/ポリ(スチレン・スルホン酸))である。流動性電極材料21を上記の反発層20上に供給して、ソース電極8、ドレイン電極9を形成する方法としては、後述する有機半導体層の作製に用いられる種々の手段が適用可能であるが、中でも特に好ましく用いられるのは、インクジェット法である。

10

【0058】

ここで、インクジェット法により流動性電極材料21を含むインクを反発層上に吐出してソース電極、ドレイン電極を形成する場合、インク吐出による電極形成領域を適正な大きさに調製する観点から、インク受容層を設けることが好ましい。インク受容層としては、従来公知のインクジェット記録媒体に用いられている空隙型の受容層が好ましく用いられる。

【0059】

工程S6の後、絶縁性薄膜とコンタクトホールを形成し、塗布型ITOで画素電極を形成して有機TFTを完成させる。

20

【実施例】

【0060】

以下、本発明の効果を確認するために行った実施例について説明するが、本発明はこれらに限定されるものではない。

[実施例1-1]

本実施例では、基板1にはAlNd膜を表面に125nm形成した150mm×170mmのガラス基板を用いた。本実施例は、基板1上に10×10の計100の有機TFTを形成した実施例である。

【0061】

〔有機TFTの作製〕

図1で説明したS1~S6の工程で作製したので、各工程の番号を付して順に説明し、共通する点は説明を省略する。

30

【0062】

S1：光透過性を有する基板1上ゲート電極4を形成する工程

基板1にレジストを約1μmの厚みで形成し、露光、現像、AlNdのエッチング、レジスト剥離の各工程を経て、ゲート電極4b、ゲートバス4aを設けた。

【0063】

S2：ゲート絶縁層7を形成する工程

ゲート絶縁層7として、プラズマCVD法でTEOS(テトラエトキシシラン)ガスを用いてSiO₂膜を基板1上に500nm形成する。

40

【0064】

S3：半導体層10を成膜する工程

洗浄後、半導体材料としてポリ(3-ヘキシルチオフェン)をクロロホルムに0.3質量%の濃度で溶かした溶液を用いてインクジェット法により、ゲート絶縁層7上のゲート電極7bに対応する部分に適量を滴下した。

【0065】

S4：反発層20を形成する工程

次に、反発層20を形成する工程として、前記半導体上にPVA水溶液をスピンコート法を用いて10nm塗布した後、自己組織化単分子膜であるオクタデシルトリクロロシランをトルエンに0.1mol/l溶かした溶液に、工程S3後の基板1を浸漬した。

50

【0066】

S5：ゲート絶縁層、半導体層と反発層を除去する工程

市販のエキシマレーザー加工機を用い、基板背面からレーザー光を露光することにより、ゲート電極4bの形状にゲート絶縁層7、半導体層10と反発層20を一括して露光した。詳細条件は以下の通りである。

【0067】

レーザー光の波長532nm、出力エネルギー2mJ、パルス幅6nm、1ショットの面積150 μ m \times 150 μ m

S6：ソース電極及びドレイン電極を形成する工程

インクジェット法によりPEDOT/PSS（ポリ（エチレンジオキシチオフェン）/ポリ（スチレン・スルホン酸））を反発層20上に適量滴下した。さらに、ドレイン電極9の領域を広げる位置に、PEDOT/PSSを適量滴下した。

【0068】

最後に、フレキソ印刷によりポリイミド系の絶縁性薄膜を形成し、レーザーにてコンタクトホールを形成し、塗布型ITOで画素電極を形成することにより有機TFTEレイ基板を完成させた。

【0069】

[実施例1-2]

以下に、本発明の効果を確認するために行った実施例1-2について説明する。

【0070】

本実施例では、実施例1-1と同じ基板1に、S1～S4の工程は実施例1-1と同じ工程で作製した。S5の工程では、UV露光機を用いて、基板1の背面全面を紫外線を露光し、ゲート電極4bの形状に半導体層10と反発層20を一括して露光した。詳細条件は以下の通りである。

【0071】

紫外線の波長405nm、出力エネルギー500W、露光時間50000秒
この後のS6以降の工程は、実施例1-1と同じ条件で作製した。

【0072】

[実施例1-3]

以下に、本発明の効果を確認するために行った実施例1-3について説明する。

【0073】

本実施例では、実施例1-1と同じ基板1に、S1～S3の工程は実施例1-1と同じ工程で作製した。S4の工程では、スクリーン印刷法により、シリコン接着剤を印刷し、50℃に加熱して硬化させた。S5の半導体層10と反発層20を除去する工程では、実施例1-1と同じ波長、出力エネルギー、パルス幅のレーザー光を露光した。ただし、ショット数は3倍に増やした。

【0074】

S6以降の工程は、実施例1-1と同じ条件で作製した。

〔実験結果〕

実験結果を表1に示す。本実験では条件を変えて作製したガラス基板上の有機TFTE素子100個のうち、24個の有機TFTE素子をランダムに選び、それぞれについて移動度とON/OFF電流比（TFTEがON時のソース-ドレイン間の電流値/TFTEがOFF時のソース-ドレイン間の電流値）を評価した。

【0075】

10

20

30

40

【表 1】

		実施例1-1	実施例1-2	実施例1-3	比較例1
移動度($\text{cm}^2/\text{V}\cdot\text{s}$)	平均値	0.013	0.01	0.011	0.011
	標準偏差	0.000663	0.00159	0.000418	0.010747
	標準偏差/平均値	0.051	0.159	0.038	0.977
$I_{\text{on}}/I_{\text{off}}$ 電流比	平均値	3.20E+04	2.00E+04	1.90E+04	1.40E+04
	標準偏差	14700	9238	9186	10733
	標準偏差/平均値	0.46	0.46	0.48	0.77

10

【0076】

比較例1は比較のために、特許文献4に開示されているような、ゲート電極の背面から露光し、後に形成する半導体の活性部分となるべき領域をパターンニングした後、流動性電極材料をゲート電極の上に形成した反発層上に吐出し、ソース電極、ドレイン電極を形成した後に半導体層を形成する方法で有機TFT素子を作成した実験例である。

【0077】

比較例1による有機TFT素子の作製は、実施例1-1と同じAlNd膜を表面に125nm形成した150mm×170mmのガラス基板を用い、10×10の計100の有機TFTを形成した。この基板にレジストを約1μmの厚みで形成し、露光、現像、AlNd膜のエッチング、レジスト剥離の各工程を経て、ゲート電極、ゲートバスを設けた。

20

【0078】

ついで、実施例1-1と同じ方法でゲート絶縁膜を形成した。

【0079】

引き続き、反発層形成工程として、オクタデシルトリクロロシランをトルエンに0.1mol/l溶かした溶液に浸漬することによりOTS処理を行った。

【0080】

次に市販のエキシマレーザー加工機を用い、基板背面から露光することで、ゲート形状に反発層をパターンニングした。詳細条件は以下の通りである。

【0081】

波長532nm、出力エネルギー2mJ、パルス幅6nm、1ショットの面積150μm×150μm

30

インクジェット法によりPEDOT/PSS(ポリ(エチレンジオキシチオフエン)/ポリ(スチレン・スルホン酸))を反発層20上に適量滴下した。露光により撥水性をしめさなくなった部分に自己組織的にソース電極、ドレイン電極が形成された。

【0082】

次に、半導体層を成膜する工程を行う。

【0083】

比較例1では、半導体層を成膜する工程を、半導体材料としてポリ(3-ヘキシルチオフエン)をクロロホルムに0.3質量%の濃度で溶かした溶液を用いてインクジェット法により、ソース電極とドレイン電極間に適量を滴下して行う。滴下した半導体材料はソース電極とドレイン電極上にも広がる。

40

【0084】

実施例1-1、実施例1-2、実施例1-3では、半導体層10上に反発層20を形成し、レーザー光を用いてゲート絶縁層7、半導体層10と反発層20の不要部分を除去後、PEDOT/PSSを滴下しソース電極8、ドレイン電極9を形成している。一方、比較例1ではゲート絶縁膜上に反発層を形成後、光によりゲート形状にパターンニングし、その上にPEDOT/PSSを滴下しソース電極8、ドレイン電極9を形成し、その後半導体層10を形成している。

【0085】

50

実験結果より、実施例 1 - 1、実施例 1 - 2、実施例 1 - 3 で作製した有機 T F T は、比較例 1 より移動度、ON / OFF 電流比のばらつきが少ないことが確認できた。また、移動度、ON / OFF 電流比は比較例 1 とほぼ同等以上の優れた性能を有することが確認できた。

【 0 0 8 6 】

また、反発層 2 0 を、自己組織化単分子膜のオクタデシルトリクロロシランで被覆した実施例 1 - 1 は、シリコン接着剤を印刷した実施例 1 - 3 より移動度、ON / OFF 電流比ともに優れ、そのばらつきも少ないことが確認できた。

【 0 0 8 7 】

このように、本発明の実施例では工程 S 5 において、半導体層 1 0 を露光することにより昇華させてパターンニングしているため、チャンネル部分の寸法が精度よく形成されるため、移動度のばらつきの少ない半導体素子を作製できる。一方、比較例 1、2 の方法では、最後に配置する半導体のチャンネルサイズは精度よく形成することはできないため、ばらつきが大きくなっていると推測される。

10

[実施例 2]

以下に、本発明の効果を確認するために行った実施例 2 について説明する。

【 0 0 8 8 】

本実施例では、実施例 1 - 1 と同じ基板 1 に、S 1 ~ S 4 の工程は実施例 1 - 1 と同じ条件で作製した。S 5 の工程では、実施例 1 - 1 と同様に市販のエキシマレーザー加工機を用い、基板背面からレーザー光を露光しているが、実施例 2 では、ゲート電極 4 b よりドレイン電極 9 側に照射している第 1 の照射工程と、ゲート電極 4 b よりソース電極 8 側に照射する第 2 の照射工程の 2 回の照射工程に分けて照射している。また、第 1 の照射工程と第 2 の照射工程では、レーザー光の照射角度を変えて露光している。具体的には図 2 を用いて説明する。

20

【 0 0 8 9 】

図 2 は、実施例 2 における照射工程を説明する説明図である。図 1 と同じ構成要素には同番号を付し説明を省略する。

【 0 0 9 0 】

図 2 (a) は第 1 の照射工程を説明する説明図であり、図 1 (4 - b) と同じ状態の基板 1 の断面を示している。図 2 (a) の第 1 の照射工程では、レーザー光の光束 L 2 は、基板 1 の垂線 X に対しソース電極 8 を形成する側に傾いた角度 θ_2 で照射した。

30

【 0 0 9 1 】

図 2 (b) は第 2 の照射工程を説明する説明図であり、図 1 (4 - b) と同じ状態の基板 1 の断面を示している。図 2 (b) の第 2 の照射工程では、レーザー光の光束 L 1 は、基板 1 の垂線 X に対しドレイン電極 9 を形成する側に傾いた角度 θ_1 で照射した。

【 0 0 9 2 】

本実施例では $\theta_1 = \theta_2 = 45$ 度に設定した。

【 0 0 9 3 】

次に、S 6 のソース電極及びドレイン電極を形成する工程を行った。S 6 以降の工程は実施例 1 - 1 と同じである。

40

【 0 0 9 4 】

図 2 (c) は、工程 S 6 でソース電極 8 及びドレイン電極 9 が形成された状態を示している。

【 0 0 9 5 】

ゲート電極 4 b 上に積層された半導体層 1 0、反発層 2 0 は、第 1 の照射工程と第 2 の照射工程でレーザー光の照射を行った結果、図 2 (c) のように台形状の断面形状になっている。このことにより、流動性電極材料 2 1 を滴下時に表面張力によって傾いて形成されたソース電極 8 及びドレイン電極 9 の端面と、半導体層 1 0 の接触面積を大きくすることができる。

[実験結果]

50

実験結果を表 2 に示す。本実験では条件を変えて作製したガラス基板上の有機 T F T 素子 1 0 0 個のうち、2 4 個の有機 T F T 素子をランダムに選び、それぞれについて移動度と O N / O F F 電流比 (T F T が O N 時のソース - ドレイン間の電流値 / T F T が O F F 時のソース - ドレイン間の電流値) を評価した。

【 0 0 9 6 】

【 表 2 】

		実施例2	実施例1-1	比較例1
移動度 (cm ² /V・S)	平均値	0.012	0.013	0.011
	標準偏差	0.000228	0.000663	0.010747
	標準偏差/平均値	0.019	0.051	0.977
On/Off電流比	平均値	8.10E+03	3.20E+04	1.40E+04
	標準偏差	4872	14700	10733
	標準偏差/平均値	0.60	0.46	0.77

10

【 0 0 9 7 】

実験結果より、実施例 2 で作製した有機 T F T は、実施例 1 - 1 と移動度は同等程度であり、そのばらつきが少ないことが確認できた。また、O N / O F F 電流比は実用上十分な性能を有することが確認できた。

20

【 実施例 3 】

本実施例では、実施例 1 - 1 と同じ基板 1 に、S 1 ~ S 2 の工程は実施例 1 - 1 と同じ工程で作製した。S 2 のゲート絶縁層 7 を形成する工程の後、S 2 B の配向層 2 2 を形成する工程を設けた。S 3 以降の工程は実施例 1 - 1 と同じである。

【 0 0 9 8 】

図 3 は実施例 3 の T F T の製造方法を説明する説明図である。図 3 を用いて実施例 3 を説明する。

【 0 0 9 9 】

図 3 (1 - a)、(1 - b) は S 1 の工程、図 3 (2 - a)、(2 - b) は S 2 の工程である。S 1 ~ S 2 の工程は実施例 1 - 1 と同じ工程なので説明を省略し、配向層 2 2 を形成する工程を説明する。

30

【 0 1 0 0 】

S 2 B : 配向層 2 2 を形成する工程

配向層 2 2 を形成する工程として、オクタデシルトリクロロシランをトルエンに 0 . 1 m o l / l 溶かした溶液に工程 S 2 後の基板 1 を浸漬した。その結果、図 3 (3 - a)、(3 - b) に示すように、工程 S 2 後のゲート絶縁層 7 の表面に、配向層 2 2 が形成された。

【 0 1 0 1 】

このように、ゲート絶縁層 7 を自己組織化単分子膜であるオクタデシルトリクロロシランで被覆すると、半導体層 1 0 の配向秩序が向上し、T F T のスイッチング特性が向上することが、例えば特許文献 4 に開示されている。本工程の目的は配向層 2 2 を形成することにより、半導体層 1 0 の配向特性を向上させることである。

40

【 0 1 0 2 】

図 3 (4 - a)、(4 - b) は工程 S 3 で配向層 2 2 の上に半導体層 1 0 を成膜した状態を示している。

【 0 1 0 3 】

図 3 (5 - a)、(5 - b) は、工程 S 4 で配向層 2 2 の上に反発層 2 0 を形成した状態を示している。工程 S 4 では、半導体層 1 0 上に P V A 水溶液をスピンコート法を用いて 1 0 n m 塗布した後、工程 S 2 B と同じオクタデシルトリクロロシランをトルエンに 0

50

． 1 m o l / l 溶かした溶液に浸漬する O T S 処理を行うので、半導体層 1 0 の上下にオクタデシルトリクロロシランの層ができる。

【 0 1 0 4 】

半導体層 1 0 の上部に形成されたオクタデシルトリクロロシランの層は、オクタデシルトリクロロシランの撥水性を活用した反発層 2 0 として機能し、半導体層 1 0 の下部に形成されたオクタデシルトリクロロシランの層は、配向層 2 2 として機能する。

【 0 1 0 5 】

次に、工程 S 5 で半導体層と反発層を除去すると、図 3 (6 - a)、(6 - b) に示すようにゲート電極 4 b 上にゲート絶縁層 7、配向層 2 2、半導体層 1 0、反発層 2 0 が順に積層された状態になる。

【 0 1 0 6 】

S 6 以降の工程は実施例 1 - 1 と同じであり、説明を省略する。

〔 実験結果 〕

実験結果を表 3 に示す。本実験では条件を変えて作製したガラス基板上の有機 T F T 素子 1 0 0 個のうち、2 4 個の有機 T F T 素子をランダムに選び、それぞれについて移動度と O N / O F F 電流比 (T F T が O N 時のソース - ドレイン間の電流値 / T F T が O F F 時のソース - ドレイン間の電流値) を評価した。

【 0 1 0 7 】

【 表 3 】

		実施例3	実施例1-1	比較例1
移動度 (cm ² /V・S)	平均値	0.021	0.013	0.011
	標準偏差	0.003003	0.000663	0.010747
	標準偏差/平均値	0.143	0.051	0.977
On/off電流比	平均値	6.99E+04	3.20E+04	1.40E+04
	標準偏差	14341	14700	10733
	標準偏差/平均値	0.21	0.46	0.77

【 0 1 0 8 】

実験結果より、実施例 3 で作製した有機 T F T は、実施例 1 - 1 より移動度、O N / O F F 電流比ともに大きく優れ、そのばらつきも少ないことが確認できた。このように、本発明の実施例では反発層 2 0 を形成する材料と同じオクタデシルトリクロロシランで形成された配向膜 2 2 を設けることにより半導体素子の性能が向上することが確認できた。

〔 実施例 4 〕

本実施例では、実施例 1 - 1 と同じ基板 1 に、S 1 ~ S 2 の工程は実施例 1 - 1 と同じ工程で作製した。S 3 の半導体層 1 0 を成膜する工程を真空蒸着法で形成した。

【 0 1 0 9 】

S 3 : 半導体層 1 0 を成膜する工程

洗浄後、ペンタセン分子を室温 ~ 1 0 0 の基板温度で真空蒸着法を用いて形成し、マスク蒸着または酸素をエッチングガスとしたフォトリソ法により島状に加工し、有機半導体膜を形成した。なお、蒸着時の成膜速度は 3 n m / 分、圧力は $5 \times 1 0^{-4}$ P a である。

【 0 1 1 0 】

S 4 以降の工程は実施例 1 - 1 と同じである。

【 0 1 1 1 】

なお、比較例 2 は半導体材料を低分子有機半導体材料であるペンタセンに変更した以外は比較例 1 と同じ条件で有機 T F T 素子を作製した実験例である。

〔 実験結果 〕

実験結果を表4に示す。本実験では条件を変えて作製したガラス基板上の有機TFT素子100個のうち、24個の有機TFT素子をランダムに選び、それぞれについて移動度とON/OFF電流比(TFTがON時のソース-ドレイン間の電流値/TFTがOFF時のソース-ドレイン間の電流値)を評価した。

【0112】

【表4】

		実施例4	比較例2
移動度($\text{cm}^2/\text{V}\cdot\text{s}$)	平均値	0.08	0.07
	標準偏差	0.00888	0.0994
	標準偏差/平均値	0.111	1.42
On/Off電流比	平均値	1.44E+05	1.30E+05
	標準偏差	48371	128371
	標準偏差/平均値	0.34	0.99

10

【0113】

実験結果より、実施例4で作製した有機TFTは、比較例2と比較して移動度、ON/OFF電流比ともに優れていることが確認できた。また、移動度、ON/OFF電流比の特性ばらつきも少ないことが確認できた。すなわち、本実験結果は、可溶性の高分子半導体材料だけでなく、低分子材料の場合においても、本発明の効果が高いことを示している。

20

[実施例5]

以下に、本発明の効果を確認するために行った実施例5について説明する。

【0114】

本実施例では、実施例4と同じ基板1に、S1~S3の工程は実施例4と同じ条件で作製した。

【0115】

S4の反発層20を形成する工程では、インクジェット法を用いて半導体層10の上に反発層20を所望の形状より大きく形成した。

30

【0116】

S5の工程では、実施例2と同様に市販のエキシマレーザー加工機を用い、基板背面から第1の照射工程と第2の照射工程に分けてレーザー光を露光しているが、実施例4では実施例2と反対方向にレーザー光の照射角度を変えて露光している。

【0117】

具体的には図4を用いて説明する。

【0118】

図4は、実施例5における照射工程を説明する説明図である。図2と同じ構成要素には同番号を付し説明を省略する。

40

【0119】

図4(a)は第1の照射工程を説明する説明図であり、図1(4-b)と同じ状態の基板1の断面を示している。図4(a)の第1の照射工程では、レーザー光の光束L4は、基板1の垂線Xに対しドレイン電極9を形成する側に傾いた角度 θ_4 で照射した。

【0120】

図2(b)は第2の照射工程を説明する説明図であり、図1(4-b)と同じ状態の基板1の断面を示している。図2(b)の第2の照射工程では、レーザー光の光束L3は、基板1の垂線Xに対しソース電極8を形成する側に傾いた角度 θ_3 で照射した。

【0121】

本実施例では $\theta_1 = \theta_2 = 75$ 度に設定した。

50

【0122】

次に、S6のソース電極及びドレイン電極を形成する工程を行った。S6以降の工程は実施例1-1と同じである。

【0123】

図4(c)は、工程S6でソース電極8及びドレイン電極9が形成された状態を示している。

【0124】

ゲート電極4b上に積層された半導体層10、反発層20は、第1の照射工程と第2の照射工程でレーザー光の照射を行った結果、図4(c)のように上辺が小さい台形状の断面形状になっている。このように、照射角度を傾けることにより、ゲート電極4bの幅より半導体層10の幅を短くできるので、大電流を流すためチャンネル長を短くしたい場合には好適である。

10

〔実験結果〕

実験結果を表5に示す。本実験では条件を変えて作製したガラス基板上の有機TF T素子100個のうち、24個の有機TF T素子をランダムに選び、それぞれについて移動度とON/OFF電流比(TF TがON時のソース-ドレイン間の電流値/TF TがOFF時のソース-ドレイン間の電流値)を評価した。

【0125】

【表5】

		実施例5	実施例4	比較例2
移動度($\text{cm}^2/\text{V}\cdot\text{S}$)	平均値	0.087	0.08	0.07
	標準偏差	0.0094	0.00888	0.0994
	標準偏差/平均値	0.11	0.111	1.42
On/Off電流比	平均値	1.48E+05	1.44E+05	1.30E+05
	標準偏差	51259	48371	128371
	標準偏差/平均値	0.35	0.34	0.99

20

【0126】

実験結果より、実施例5で作製した有機TF T素子は、実施例4で作製した有機TF T素子より移動度が約9%程度多くなっており、チャンネル長を短くした効果が確認できた。また、実施例5で作製した有機TF T素子は、比較例2と比較して移動度、ON/OFF電流比ともに優れていることが確認できた。さらに、移動度、ON/OFF電流比の特性ばらつきも少ないことが確認できた。

30

〔実施例6〕

本実施例では、実施例4と同じ基板1に、S1~S4の工程は実施例4と同じ条件で作製した。

【0127】

S3の工程以降を図5を用いて説明する。図5は実施例6における作製工程を説明する説明図である。

40

【0128】

図5(a)は、工程S3において半導体層10を形成した状態を示している。

【0129】

図5(b)は、工程S4においてインクジェット法を用いて半導体層10の上に反発層20を所望の形状より大きく形成した状態である。

【0130】

図5(c)は、工程S5において基板1の背面からフォトマスク40を介してレーザー光L1を照射している。レーザー光はYAGレーザーの第2高調波を用い、ガルバノミラー

50

で走査した。

【0131】

フォトマスク40は所定のパターン形状のマスク部40aと透明部40bから構成されている。マスク部40aは完全な遮光部ではなく、本実施例では25%の光を透過するものを用いている。一方、フォトマスク40の透明部40bはほぼ100%光を透過する。

【0132】

なお、マスク部40aを透過する光量比は25%に限定されるものではなく、反発層20の材料が半導体層10の材料より少ない光量で除去できる性質を利用し、半導体層10は除去できないが、反発層20は除去できる光量に設定すれば良い。また、例えば、フォトマスク41を用いず、マスク部40aに相当する領域をレーザー光L1が走査するとき、レーザー光L1の光量を半導体層10は除去できないが、反発層20は除去できる光量で走査しても良い。

10

【0133】

図5(c)の点線aと点線a'の間は、マスク部40aを透過したレーザー光L1がゲート電極4bにより完全に遮光される範囲を示している。また、点線aと点線bの間と、点線a'と点線b'の間は、マスク部40aを透過したレーザー光L1をゲート電極4bが遮らないので、この間は25%の光量のレーザー光が照射される。図5(c)に示すように、マスク部40aを透過したレーザー光が照射された範囲は、半導体層10は残り、半導体層10の上に形成された反発層20は除去されている。また、透明部40bを透過したレーザー光が照射された範囲は、半導体層10、反発層20とも除去されている。

20

【0134】

このように、フォトマスク40とゲート電極4bによる2段階のマスクを用いて露光することにより、1回の露光で図5(c)に示すように半導体層10を所望の形状に形成し、また半導体層10の上の反発層20を半導体層10より小さい所望の形状に形成することができる。

【0135】

図5(d)は、工程S6において、流動性電極材料21を滴下した状態である。本実施例も実施例4と同様に、流動性電極材料21としてPEDOT/PSS(ポリ(エチレンジオキシチオフェン)/ポリ(スチレン・スルホン酸))を、インクジェット法を用いて基板1上に適量滴下している。

30

【0136】

図5(e)は、流動性電極材料21が反発層20の表面からの相互作用を受けて、ソース電極8とドレイン電極9に分断された状態を示している。このように、反発層20の面積が半導体層10より小さいので、ソース電極8とドレイン電極9が半導体層10と接触する面積が大きくなっている。

〔実験結果〕

実験結果を表6に示す。本実験では条件を変えて作製したガラス基板上の有機TF T素子100個のうち、24個の有機TF T素子をランダムに選び、それぞれについて移動度とON/OFF電流比(TF TがON時のソース・ドレイン間の電流値/TF TがOFF時のソース・ドレイン間の電流値)を評価した。

40

【0137】

【表 6】

		実施例6	実施例4	比較例2
移動度($\text{cm}^2/\text{V}\cdot\text{s}$)	平均値	0.097	0.08	0.07
	標準偏差	0.012	0.00888	0.0994
	標準偏差/平均値	0.12	0.111	1.42
On/Off 電流比	平均値	$9.40\text{E}+04$	$1.44\text{E}+05$	$1.30\text{E}+05$
	標準偏差	35989	48371	128371
	標準偏差/平均値	0.38	0.34	0.99

10

【0138】

実験結果より、実施例6で作製した有機TFT素子は、実施例4で作製した有機TFT素子より移動度が約20%程度多くなっており、ソース電極8とドレイン電極9が半導体層10と接触する面積を大きくする効果が確認できた。また、実施例6で作製した有機TFTは、比較例2と比較して移動度、ON/OFF電流比ともに優れていることが確認できた。さらに、移動度、ON/OFF電流比の特性ばらつきも少ないことが確認できた。

【実施例7】

本実施例では、実施例4と同じ基板1に、S1~S2の工程は実施例4と同じ工程で作製した。

20

【0139】

S3の工程以降を図6を用いて説明する。図6は実施例7における作製工程を説明する説明図である。

【0140】

図6(a)は、工程S3において半導体層10を基板1の全面に形成した状態を示している。半導体材料はペンタセンであり、真空蒸着法を用いて半導体層10を基板1の全面に形成した。

【0141】

図6(b)は、工程S4において半導体層10の上に反発層20を形成した状態である。工程S4においては実施例4と同様に、半導体層10の上にPVA水溶液をスピコート法を用いて10nm塗布した後、自己組織化単分子膜であるオクタデシルトリクロロシランをトルエンに0.1mol/l溶かした溶液に、工程S3後の基板1を浸漬した。

30

【0142】

図6(c)は、工程S5において基板1の背面からレーザー光L3を、また基板1の前面からフォトマスク41を介してレーザー光L2を同時に照射している。レーザー光L2、レーザー光L3ともYAGレーザーの第2高調波を用い、ガルバノミラーで走査した。

【0143】

フォトマスク41は所定のパターン形状の遮光部41aとマスク部41bから構成されている。遮光部41aは光を完全に遮光し、透明部41bはほぼ100%光を透過する。

40

【0144】

レーザー光L3の光量は、半導体層10は除去できないが、反発層20は除去できる光量に設定されている。また、透明部41bを透過したレーザー光L2の光量は半導体層10と反発層20を除去できる光量である。

【0145】

なお、フォトマスク41を用いるかわりに、レーザー光L2の走査を、遮光部41aに相当する部分は休止するようにしても同じ結果が得られる。

【0146】

図6(c)の点線cと点線c'の間は、レーザー光L2を遮光部41aが遮っているため、この範囲はレーザー光がL2照射されないが、それ以外の部分は透明部41bを透過した

50

レーザー光 L2 が照射され、半導体層 10 と反発層 20 は、図 6 (c) に示すように除去される。

【0147】

点線 d と点線 d' の間は、ゲート電極 4b により遮光される範囲を示している。点線 d と点線 d' の間以外のレーザー光 L3 が照射された領域の反発層 20 は、図 6 (c) に示すように除去される。

【0148】

点線 c と点線 d の間と、点線 c' と点線 d' の間は、レーザー光 L2 が遮光部 41a により遮光され、レーザー光 L3 が基板 1 の背面から反発層 20 に照射されているので、この領域は半導体層 10 は残り、半導体層 10 の上に形成された反発層 20 は除去される。

10

【0149】

このように、基板 1 のゲート電極 4b を形成する面の裏面方向から、反発層 20 だけを除去できる光量のレーザー光 L3 を照射することにより、図 6 (c) に示すように半導体層 10 の上の反発層 20 を半導体層 10 より小さい所望の形状に形成することができる。

【0150】

図 6 (d) は工程 S6 において、流動性電極材料 21 を滴下した状態、図 6 (e) は、流動性電極材料 21 が反発層 20 の表面からの相互作用を受けて、ソース電極 8 とドレイン電極 9 に分断された状態である。以下、実施例 6 と同じ工程なので説明を省略する。

〔実験結果〕

実験結果を表 7 に示す。本実験では条件を変えて作製したガラス基板上の有機 TFT 素子 100 個のうち、24 個の有機 TFT 素子をランダムに選び、それぞれについて移動度と ON/OFF 電流比 (TFT が ON 時のソース - ドレイン間の電流値 / TFT が OFF 時のソース - ドレイン間の電流値) を評価した。

20

【0151】

【表 7】

		実施例7	実施例4	比較例2
移動度(cm ² /V・s)	平均値	0.11	0.08	0.07
	標準偏差	0.014	0.00888	0.0994
	標準偏差/平均値	0.13	0.111	1.42
On/Off電流比	平均値	2.56E+04	1.44E+05	1.30E+05
	標準偏差	10987	48371	128371
	標準偏差/平均値	0.43	0.34	0.99

30

【0152】

実験結果より、実施例 7 で作製した有機 TFT 素子は、実施例 4 で作製した有機 TFT 素子より移動度が約 38% 程度多くなっており、ソース電極 8 とドレイン電極 9 が半導体層 10 と接触する面積を大きくする効果が確認できた。また、実施例 7 で作製した有機 TFT は、比較例 2 と比較して移動度、ON/OFF 電流比ともに優れていることが確認できた。さらに、移動度、ON/OFF 電流比の特性ばらつきも少ないことが確認できた。

40

〔実施例 8〕

本実施例では、実施例 4 と同じ基板 1 に、S1 ~ S2 の工程は実施例 4 と同じ工程で作製した。

【0153】

S3 の工程以降を図 7 を用いて説明する。図 7 は実施例 8 における作製工程を説明する説明図である。

【0154】

図 7 (a) は、工程 S3 において半導体層 10 を基板 1 の全面に形成した状態を示して

50

いる。半導体材料はペンタセンであり、真空蒸着法を用いて半導体層10を基板1の全面に形成した。

【0155】

図7(b)は、工程S4において半導体層10の上に反発層20を形成した状態である。工程S4においては実施例4と同様に、半導体層10の上にPVA水溶液をスピコート法を用いて10nm塗布した後、自己組織化単分子膜であるオクタデシルトリクロロシランをトルエンに0.1mol/l溶かした溶液に、工程S3後の基板1を浸漬した。

【0156】

図7(c)は、工程S5において基板1の背面からレーザー光L5を、また基板1の前面からフォトマスク42を介してレーザー光L4を同時に照射している。レーザー光L4、レーザー光L5ともYAGレーザーの第2高調波を用い、ガルバノミラーで走査した。

10

【0157】

フォトマスク42は所定のパターン形状の遮光部42aとマスク部42bから構成されている。遮光部42aは光を完全に遮光し、マスク部42bは25%の光量を透過する。

【0158】

なお、マスク部42bの透過率は25%に限定されるものではなく、反発層20の材料が半導体層10の材料より少ない光量で除去できる性質を利用し、半導体層10は除去できないが、反発層20は除去できる光量に設定すれば良い。また、例えば、レーザー光L4の光量を半導体層10は除去できないが、反発層20は除去できる光量に設定し、フォトマスク42を用いず反発層20を除去する部分だけレーザー光L2を走査しても良い。

20

【0159】

図7(c)の点線cと点線c'の間は、ゲート電極4bにより遮光される範囲を示している。点線cと点線c'の間以外のレーザー光L5が照射された領域の半導体層10と反発層20は、図7(c)に示すように除去される。

【0160】

また、点線dと点線d'の間は、レーザー光L4を遮光部42aが遮っているため、この範囲はレーザー光L4照射されないが、それ以外の部分はマスク部42bを透過したレーザー光L2が照射される。

【0161】

点線cと点線dの間と、点線c'と点線d'の間は、レーザー光L5がゲート電極4bにより遮光され、マスク部42aを透過したレーザー光L4が反発層20に照射されているので、この領域は半導体層10は残り、半導体層10の上に形成された反発層20は除去される。

30

【0162】

このように、基板1の反発層20が形成された方向から、反発層20だけを除去できる光量のレーザー光L4を照射することにより、図7(c)に示すように半導体層10の上の反発層20を半導体層10より小さい所望の形状に形成することができる。

【0163】

図7(d)は工程S6において、流動性電極材料21を滴下した状態、図7(e)は、流動性電極材料21が反発層20の表面からの相互作用を受けて、ソース電極8とドレイン電極9に分断された状態である。以下、実施例6と同じ工程なので説明を省略する。

40

〔実験結果〕

実験結果を表8に示す。本実験では条件を変えて作製したガラス基板上の有機TF T素子100個のうち、24個の有機TF T素子をランダムに選び、それぞれについて移動度とON/OFF電流比(TF TがON時のソース-ドレイン間の電流値/TF TがOFF時のソース-ドレイン間の電流値)を評価した。

【0164】

【表 8】

		実施例8	実施例4	比較例2
移動度($\text{cm}^2/\text{V}\cdot\text{s}$)	平均値	0.1	0.08	0.07
	標準偏差	0.017	0.00888	0.0994
	標準偏差/平均値	0.17	0.111	1.42
On/Off電流比	平均値	8.71E+04	1.44E+05	1.30E+05
	標準偏差	45799	48371	128371
	標準偏差/平均値	0.53	0.34	0.99

10

【0165】

実験結果より、実施例8で作製した有機TFT素子は、実施例4で作製した有機TFT素子より移動度が約25%程度多くなっており、ソース電極8とドレイン電極9が半導体層10と接触する面積を大きくする効果が確認できた。また、実施例8で作製した有機TFTは、比較例2と比較して移動度、ON/OFF電流比ともに優れていることが確認できた。さらに、移動度、ON/OFF電流比の特性ばらつきも少ないことが確認できた。

【0166】

以上、このように、本発明によれば性能ばらつきが少なく、ローコストな薄膜トランジスタの製造方法、および薄膜トランジスタを提供することができる。

20

【0167】

なお、本発明の薄膜トランジスタの製造方法は、実施例にて説明したような、有機薄膜トランジスタにおける有機半導体薄膜から成るチャンネル形成領域の形成への適用に限定されない。すなわち、本発明の薄膜トランジスタの製造方法は、例えば、

(1) 有機薄膜集積回路(具体的には、ゲート電極)を構成する有機薄膜にエネルギー線を照射することで(より好ましくは、照射することのみで)、エネルギー線に照射された有機薄膜の部分を除去することによって、有機薄膜から成るゲート電極を形成する方法。

【0168】

(2) 有機薄膜集積回路(具体的には、ソース/ドレイン電極)を構成する有機薄膜にエネルギー線を照射することで(より好ましくは、照射することのみで)、エネルギー線に照射された有機薄膜の部分を除去することによって、有機薄膜から成るソース/ドレイン電極を形成する方法。

30

【0169】

(3) 有機薄膜集積回路(具体的には、各種の配線)を構成する有機薄膜にエネルギー線を照射することで(より好ましくは、照射することのみで)、エネルギー線に照射された有機薄膜の部分を除去することによって、有機薄膜から成る配線を形成する方法。

【0170】

(4) 有機薄膜集積回路(具体的には、絶縁膜、層間絶縁層、パッシベーション膜等の各種絶縁層)を構成する有機薄膜にエネルギー線を照射することで(より好ましくは、照射することのみで)、エネルギー線に照射された有機薄膜の部分を除去することによって、有機薄膜から成り、パターンニングされた絶縁層を得る方法。

40

【0171】

(5) 有機薄膜集積回路(具体的には、絶縁膜、層間絶縁層、パッシベーション膜等の各種絶縁層)を構成する有機薄膜にエネルギー線を照射することで(より好ましくは、照射することのみで)、エネルギー線に照射された有機薄膜の部分を除去することによって、コンタクトホールやビヤホールといった接続孔を設けるための開口部やコネクタとの接続部を設けるための開口部を有機薄膜から成る絶縁層に形成する方法。

に適用することができる。

50

【0172】

なお、上記(1)～(5)の場合にあつては、ゲート電極、ソース/ドレイン電極、各種の配線、絶縁膜、層間絶縁層、パッシベーション膜等の各種絶縁層(これらを総称して、有機薄膜集積回路構成要素)を構成する有機薄膜として、有機薄膜集積回路構成要素に最適な材料を選択すればよいし、係る有機薄膜に照射すべきエネルギー線も、有機薄膜集積回路構成要素を構成する材料に対して最適なエネルギー線であつて下地等に損傷を発生させないエネルギー線を選択すればよい。また、エネルギー線の照射方法や照射条件、有機薄膜の除去の形態も、有機薄膜集積回路構成要素、あるいは、有機薄膜集積回路構成要素を構成する有機薄膜に基づき適宜選択、設定、決定すればよい。

【0173】

また、本発明において、半導体およびソース電極とドレイン電極の電極材料を全面に塗布した後、露光によるパターニングしても構わないし、インクジェット等でおおまかにパターニングした後、露光によるパターニングをしても構わない。後者の方が製造時間を短縮することが出来る。どちらかを全面塗布し、もう一方をおおまかにパターンしても構わない。

【図面の簡単な説明】

【0174】

【図1】本発明に係わる薄膜トランジスタの製造方法を説明する説明図である。

【図2】実施例2における照射工程を説明する説明図である。

【図3】実施例3のTFETの製造方法を説明する説明図である。

【図4】実施例5における照射工程を説明する説明図である。

【図5】実施例6のTFETの製造方法を説明する説明図である。

【図6】実施例7のTFETの製造方法を説明する説明図である。

【図7】実施例8のTFETの製造方法を説明する説明図である。

【符号の説明】

【0175】

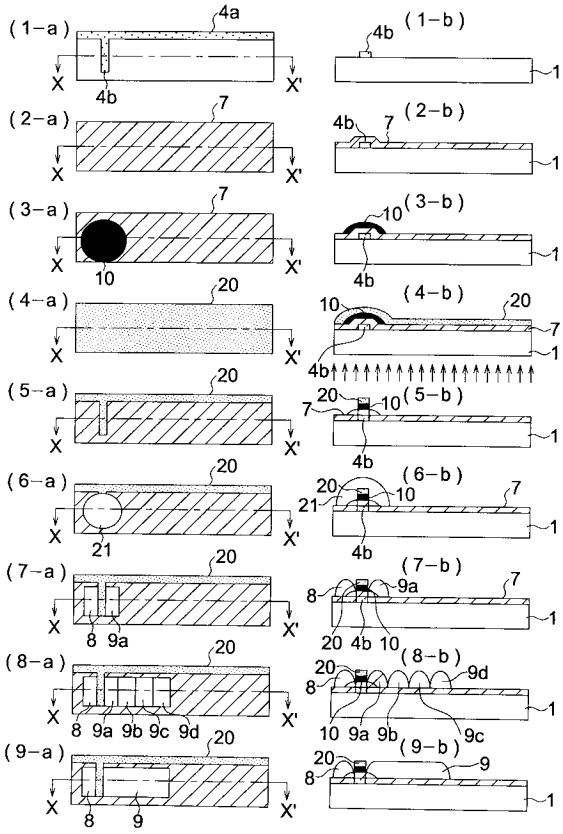
- 1 基板
- 4 b ゲート電極
- 7 ゲート絶縁層
- 8 ソース電極
- 9 ドレイン電極
- 10 半導体層
- 20 反発層
- 22 配向層

10

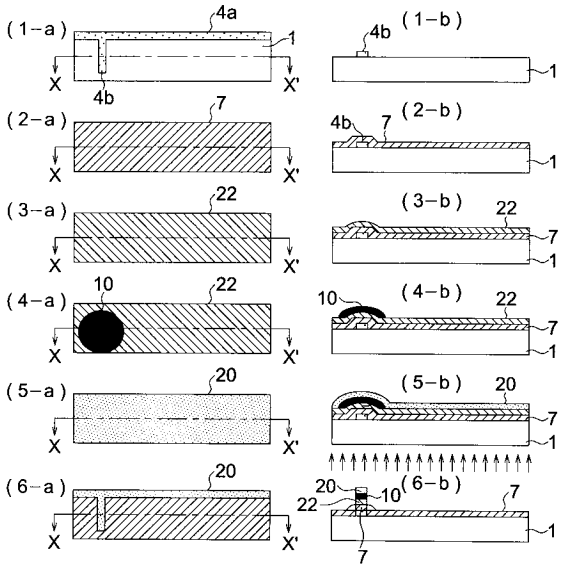
20

30

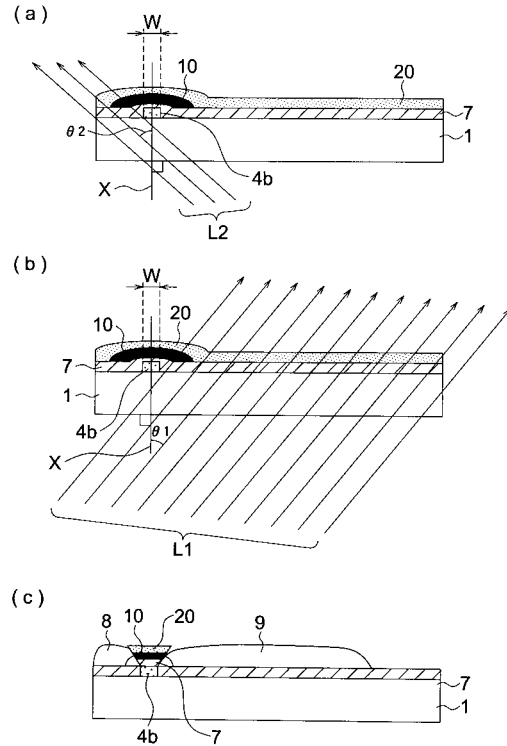
【 図 1 】



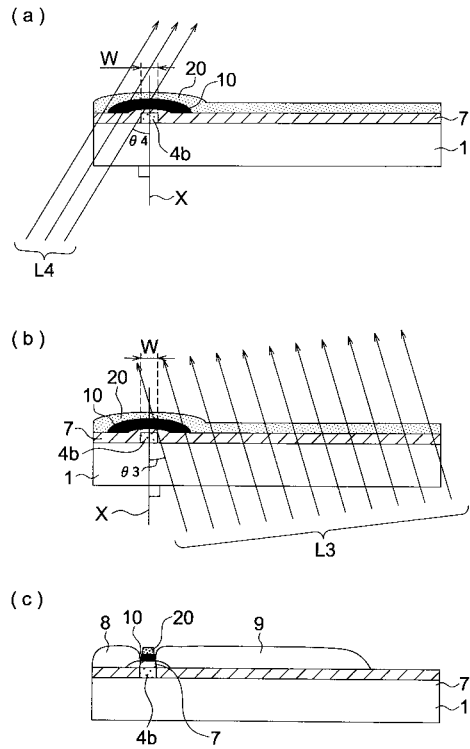
【 図 3 】



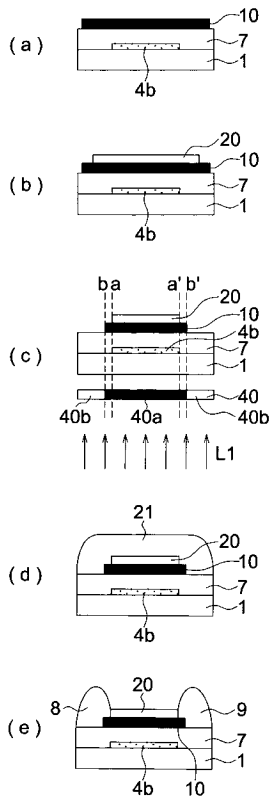
【 図 2 】



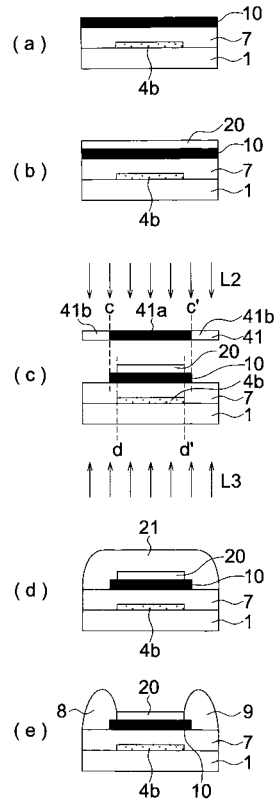
【 図 4 】



【 図 5 】



【 図 6 】



【 図 7 】

