



# (12)发明专利

(10)授权公告号 CN 106233441 B

(45)授权公告日 2018.11.06

(21)申请号 201480078129.2

(22)申请日 2014.09.29

(65)同一申请的已公布的文献号  
申请公布号 CN 106233441 A

(43)申请公布日 2016.12.14

(30)优先权数据  
2014-037161 2014.02.27 JP

(85)PCT国际申请进入国家阶段日  
2016.10.20

(86)PCT国际申请的申请数据  
PCT/JP2014/075922 2014.09.29

(87)PCT国际申请的公布数据  
W02015/129088 JA 2015.09.03

(73)专利权人 株式会社新川  
地址 日本东京武藏村山市伊奈平二丁目51  
番地之1

(72)发明人 角谷修 小林泰人 佐藤安

(74)专利代理机构 北京同立钧成知识产权代理  
有限公司 11205  
代理人 杨文娟 臧建明

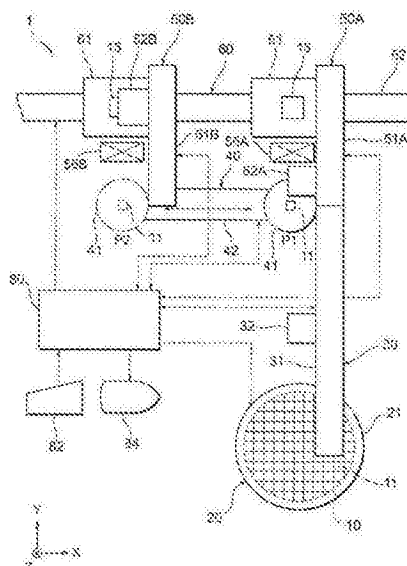
(51)Int.Cl.  
H01L 21/52(2006.01)  
H01L 21/60(2006.01)

(56)对比文件  
KR 10-2009-0113396 A, 2009.11.02,  
CN 102340980 A, 2012.02.01,  
CN 103000558 A, 2013.03.27,  
KR 10-2006-0019883 A, 2006.03.06,  
审查员 贾枫

权利要求书1页 说明书9页 附图6页

(54)发明名称  
接合装置以及接合方法

(57)摘要  
本发明涉及一种可缩短每个电路基板的处理时间并且可抑制空间的增加的接合装置以及接合方法。接合装置包括：中间平台(41)；移送部(30)，移送半导体芯片(11)并载置于中间平台(41)；以及第1接合部(50A)及第2接合部(50B)，自中间平台(41)拾取半导体芯片(11)并将所述半导体芯片(11)接合于电路基板(15)；且中间平台(41)在第1接合部(50A)可拾取半导体芯片(11)的第1位置(P1)与第2接合部(50B)可拾取半导体芯片(11)的第2位置(P2)之间移动。



1. 一种接合装置,其特征在于包括:

中间平台;移送部,移送半导体芯片并载置于所述中间平台;以及第1接合部及第2接合部,自所述中间平台拾取所述半导体芯片并将所述半导体芯片接合于电路基板;且所述中间平台在所述第1接合部可拾取所述半导体芯片的第1位置与所述第2接合部可拾取所述半导体芯片的第2位置之间移动。

2. 根据权利要求1所述的接合装置,其中所述第1位置以及所述第2位置中的一个为所述移送部可将所述半导体芯片载置于所述中间平台的位置。

3. 根据权利要求1或2所述的接合装置,其中所述第1接合部及所述第2接合部在第1方向上相邻配置,且所述中间平台沿所述第1方向移动。

4. 根据权利要求1或2所述的接合装置,其中当所述中间平台位于第1位置时,所述中间平台配置于所述移送部与所述第1接合部之间;当所述中间平台位于第2位置时,所述中间平台配置于所述移送部与及所述第2接合部之间。

5. 根据权利要求1所述的接合装置,还包括对所述半导体芯片进行拍摄的芯片用照相机。

6. 一种接合方法,其特征在于包括:移送步骤,移送半导体芯片并载置于中间平台;接合步骤,第1接合部及第2接合部自所述中间平台拾取所述半导体芯片并将所述半导体芯片接合于电路基板;且还包括移动步骤,所述中间平台在所述第1接合部可拾取所述半导体芯片的第1位置与所述第2接合部可拾取所述半导体芯片的第2位置之间移动。

## 接合装置以及接合方法

### 技术领域

[0001] 本发明涉及一种接合 (bonding) 装置以及接合方法。

### 背景技术

[0002] 之前,作为此种接合装置,已知有包括如下各部:载置有电子零件的中间平台 (stage),自电子零件供给平台拾取 (pick up) 电子零件并移送至中间平台的移送部,以及保持已移送至中间平台上的电子零件并接合于定位平台的电路基板的接合部 (例如参照专利文献1)。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本专利第4946989号公报

[0006] 且说,在如专利文献1那样的接合装置中,包括中间平台、移送部以及接合部的多个组,从而认为能够对多个电路板同时地进行接合。

[0007] 然而,此种接合装置中,与中间平台、移送部以及接合部的组为一个的情况相比,虽然每个电路板的处理时间得到缩短,但用于接合装置的空间大幅增加。

### 发明内容

[0008] 发明所要解决的问题

[0009] 本发明的若干实施方式鉴于所述问题而完成,其中一个目的在于提供一种可缩短每个电路板的处理时间并且可抑制空间的增加的接合装置以及接合方法。

[0010] 解决问题的技术手段

[0011] 本发明的一实施方式中的接合装置包括:中间平台;移送部,移送半导体芯片 (chip) 并载置于中间平台;以及第1接合部及第2接合部,自中间平台拾取半导体芯片并将所述半导体芯片接合于电路板;且中间平台在第1接合部可拾取半导体芯片的第1位置与第2接合部可拾取半导体芯片的第2位置之间移动。

[0012] 所述接合装置中,也优选为,第1位置及第2位置中的一个为移送部可将半导体芯片载置于中间平台的位置。

[0013] 所述接合装置中,也优选为,第1接合部及第2接合部在第1方向上相邻配置,中间平台沿第1方向移动。

[0014] 所述接合装置中,也优选为,中间平台配置于移送部与第1接合部及第2接合部之间。

[0015] 所述接合装置中,也优选为,还包括对半导体芯片进行拍摄的芯片用照相机。

[0016] 本发明的一实施方式中的接合方法包括:移送步骤,移送半导体芯片并载置于中间平台;以及接合步骤,第1接合部及第2接合部自中间平台拾取半导体芯片并将所述半导体芯片接合于电路板;且还包括移动步骤,中间平台在第1接合部可拾取半导体芯片的第1位置与第2接合部可拾取半导体芯片的第2位置之间移动。

[0017] 发明的效果

[0018] 根据本发明,包括自中间平台拾取半导体芯片而将所述半导体芯片接合于电路基板的第1接合部及第2接合部,由此,第1接合部及第2接合部可分别对不同的电路板同时地进行接合。因此,与接合部为一个的情况相比,可缩短每个电路板的处理时间。而且,中间平台在第1接合部可拾取半导体芯片的第1位置与第2接合部可拾取半导体芯片的第2位置之间移动,由此中间平台可将由移送部载置的半导体芯片交付(供给)至第1接合部及第2接合部两者,故而移送部及中间平台不需要与第1接合部及第2接合部同样地包括两个,而可省略为一个。因此,可抑制移送部及中间平台的空间的增加,并且可削减接合装置的零件数,从而可降低制造成本。

## 附图说明

[0019] 图1是用以说明本实施方式的接合装置的一例的概略平面图。

[0020] 图2是用以说明晶片保持器部以及移送部的概略侧面图。

[0021] 图3是用以说明移送部及中间平台部的概略侧面图。

[0022] 图4是用以说明中间平台部及第1接合部的概略侧面图。

[0023] 图5是表示本实施方式的接合方法的一例的流程图。

[0024] 图6是用以说明本实施方式的接合方法的处理时间的一例的图。

[0025] 附图标记的说明

[0026] 1:接合装置

[0027] 10:半导体晶圆

[0028] 11:半导体芯片

[0029] 15:电路板

[0030] 20:晶圆保持器部

[0031] 21:晶圆平台

[0032] 22:上推单元

[0033] 23:旋转驱动机构

[0034] 30:移送部

[0035] 31:Y驱动机构

[0036] 32:移送头

[0037] 33:移送工具

[0038] 34:驱动机构

[0039] 40:中间平台部

[0040] 41:中间平台

[0041] 42:X驱动机构

[0042] 50A:第1接合部

[0043] 50B:第2接合部

[0044] 51A、51B:Y驱动机构

[0045] 52A、52B:接合头

[0046] 53A、53B:接合工具

- [0047] 54A:驱动机构
- [0048] 55A:基板用相机
- [0049] 56A、56B:晶片用相机
- [0050] 60:基板搬送部
- [0051] 61:基板平台
- [0052] 62:搬送轨道
- [0053] 80:控制部
- [0054] 82:操作部
- [0055] 84:显示部
- [0056] P1:第1位置
- [0057] P2:第2位置
- [0058] S11~S20:步骤
- [0059] S10:接合处理
- [0060] T1、T2、T30、T33、T40、T43:处理时间
- [0061] X、Y、Z:轴

### 具体实施方式

[0062] 以下对本发明的实施方式进行说明。以下的附图的记载中,相同或类似的部分由相同或类似的附图标记来表示。其中,附图为示意性的图。因此,具体的尺寸等应参考以下的说明来判断。而且,附图相互之间当然也包含彼此的尺寸的关系或比率不同的部分。进而,本申请发明的技术范围不应限定于所述实施方式而进行解释。另外,以下的说明中,将附图的上侧称作“上”,将下侧称作“下”,将左侧称作“左”,将右侧称作“右”,将图中所示的沿着X轴的方向以及与所述X轴平行的方向称作X轴方向,将图中所示的沿着Y轴的方向以及与所述Y轴平行的方向称作Y轴方向,将图中所示的沿着Z轴的方向以及与所述Z轴平行的方向称作Z轴方向。

[0063] 图1至图6用以表示本发明的接合装置以及接合方法的一实施方式。图1是用以说明本实施方式的接合装置的一例的概略平面图。本实施方式的接合装置1为用于实施接合的装置。

[0064] 如图1所示,接合装置1包括晶片(wafer)保持器部20、移送部30、中间平台部40、第1接合部50A、第2接合部50B、基板搬送部60以及控制部80。

[0065] 晶片保持器部20用以保持半导体晶片10。晶片保持器部20构成为,利用真空吸附等方法将分割为多个半导体芯片(chip)11的半导体晶片10保持于晶片平台21上。

[0066] 图2是用以说明晶片保持器部以及移送部的概略侧面图。如图2所示,在晶片平台21的内部设置有上推单元22。上推单元22构成为,将半导体晶片10中所含的多个半导体芯片11中的一个朝向上方向(Z轴方向)上推,从而与其他半导体芯片11形成阶差。而且,在晶片平台21的下部设置有旋转驱动机构23。旋转驱动机构23构成为使晶片平台21绕Z轴方向旋转。

[0067] 图1所示的移送部30用于移送半导体芯片11并载置于后述的中间平台41。移送部30包括Y驱动机构31以及移送头32。

[0068] Y驱动机构31构成为包括例如线性马达等驱动部件,且使移送头32可沿Y轴方向移动。

[0069] 如图2所示,移送头32上安装有移送工具33。而且,移送头32的内部设置有驱动机构34,所述驱动机构34构成为使移送工具33可沿X轴方向以及Z轴方向移动。

[0070] 移送工具33构成为拾取半导体芯片11。在拾取半导体芯片11时,图1所示的Y驱动机构31如图2所示,使移送头32移动至放置有半导体芯片11的晶片平台21的上方。晶片保持器部20的旋转驱动机构23使半导体晶片10与晶片平台21一并旋转,将作为拾取对象的半导体芯片11配置于移送头32的下方。驱动机构34使移送工具33下降而接近至距作为拾取对象的半导体芯片11为规定的距离。

[0071] 移送工具33例如可包含吸附用夹头(collet)而构成。在所述例子的情况下,吸附用夹头利用真空等来吸附由晶片平台21的上推单元22上推的半导体芯片11,由此可拾取半导体芯片11。

[0072] 而且,移送工具33构成为载置半导体芯片11。关于所述方面,其详情将在下文进行叙述。

[0073] 本实施方式中,示出如下示例,即,移送部30包括Y驱动机构31,所述Y驱动机构31使移送头32沿Y轴方向移动,但并不限于此。移送部30例如包括构成为使移送头32可沿X轴方向以及Y轴方向移动的XY驱动机构,使移送头32除可沿Y轴方向移动外,也可沿X轴方向移动。

[0074] 图1所示的中间平台部40用以暂时地保持半导体芯片11。中间平台部40包括中间平台41以及X驱动机构42。

[0075] 中间平台41上通过移送工具33而载置有半导体芯片11。中间平台41构成为,例如利用真空吸附将所载置的半导体芯片11固定并加以保持。

[0076] 图3是用以说明移送部及中间平台部的概略侧面图。如图3所示,X驱动机构42设置于中间平台41的下部。X驱动机构42构成为例如包括线性马达等驱动部件,且使中间平台41可沿X轴方向(第1方向)移动。

[0077] 通过所述X驱动机构42,中间平台41如图1所示,在由实线表示的第1位置P1与由一点划线表示的第2位置P2之间移动。中间平台41的第1位置P1为第1接合部50A可拾取载置于中间平台41的半导体芯片11的位置,中间平台41的第2位置P2为第2接合部50B可拾取载置于中间平台41的半导体芯片11的位置。

[0078] 当将半导体芯片11载置于中间平台41时,X驱动机构42例如使中间平台41移动至图1所示的第1位置P1。图1所示的Y驱动机构31如图3所示,使移送头32移动至中间平台41的上方。驱动机构34使已拾取了半导体芯片11的移送工具33下降并接近至距中间平台41的上表面为规定的距离。在移送工具33包括吸附用夹头的情况下,通过吸附用夹头解除对半导体芯片11的吸附,而可在中间平台41上载置半导体芯片11。

[0079] 而且,如图1所示,中间平台部40例如配置于移送部30与第1接合部50A及第2接合部50B之间。由此,例如,如图1所示,使移送部30、中间平台部40以及移送部30与第1接合部50A及第2接合部50B在Y轴方向上排列,从而可紧凑地配置。

[0080] 图1所示的第1接合部50A及第2接合部50B用以自中间平台41拾取半导体芯片11并将所述半导体芯片11接合于电路基板15。

[0081] 第1接合部50A包括Y驱动机构51A、接合头52A、以及芯片用照相机56A。第2接合部50B同样地包括Y驱动机构51B、接合头52B、以及芯片用照相机56B。

[0082] 另外,第2接合部50B的构成与第1接合部50A的构成相同,故而以下对第1接合部50A的构成进行说明,并适当省略第2接合部50B的构成的说明。

[0083] Y驱动机构51A构成为例如包括线性马达等驱动部件,且使接合头52A可沿Y轴方向移动。

[0084] 图4是用以说明中间平台部及第1接合部的概略侧面图。如图4所示,接合头52A上安装有接合工具53A。而且,接合头52A的内部设置有:驱动机构54A,构成为使移送工具33可沿X轴方向以及Z轴方向移动;以及基板用照相机55A,构成为可对电路基板15进行拍摄。

[0085] 接合工具53A构成为拾取半导体芯片11。在拾取半导体芯片11时,X驱动机构42使中间平台41移动至图1所示的第1位置P1。图1所示的Y驱动机构51A如图4所示,使接合头52A移动至放置有半导体芯片11的中间平台41的上方。驱动机构54A使接合工具53A下降而接近至距作为拾取对象的半导体芯片11为规定的距离。

[0086] 接合工具53A例如可包含吸附用的真空孔而构成。在所述例子的情况下,真空孔对所述半导体芯片11进行真空吸附,由此可拾取半导体芯片11。

[0087] 而且,接合工具53A构成为将半导体芯片11接合。关于所述方面,其详情将在下文进行叙述。

[0088] 芯片用照相机56A用以对半导体芯片11进行拍摄。芯片用照相机56A构成为配置于中间平台部40与基板搬送部60之间,对由接合工具53A拾取的半导体芯片11,自下方向(Z轴方向)拍摄半导体芯片11的背面。

[0089] 如图1所示,第1接合部50A及第2接合部50B例如在X轴方向(第1方向)上相邻配置。由此,第1接合部50A及第2接合部50B紧凑地配置,从而可抑制空间的增加。

[0090] 本实施方式中,示出如下示例:第1接合部50A包括Y驱动机构51A,所述Y驱动机构51A使接合头52A沿Y轴方向移动,但并不限于此。第1接合部50A例如包括XY驱动机构,所述XY驱动机构构成为使接合头52A可沿X轴方向以及Y轴方向移动,从而使接合头52A除可沿Y轴方向移动之外,还可沿X轴方向移动。而且,关于第2接合部50B,优选为也同样地包括XY驱动机构,除使接合头52B可沿Y轴方向移动之外,还可沿X轴方向移动。

[0091] 而且,本实施方式中,示出如下示例:第1接合部50A包括芯片用照相机56A,第2接合部50B包括芯片用照相机56B,但并不限于此。例如,也优选为接合装置1包括芯片用照相机56A以及芯片用照相机56B。进而,接合装置1不限于分别包括芯片用照相机56A以及芯片用照相机56B的情况,例如,也优选为由一个芯片用照相机来构成芯片用照相机56A以及芯片用照相机56B,从而包括所述一个芯片用照相机。

[0092] 图1所示的基板搬送部60搬送电路基板15。基板搬送部60包括基板平台61以及搬送轨道62。

[0093] 基板平台61中通过未图示的基板供给部件而供给有电路基板15。基板平台61构成为,例如利用真空吸附将所述电路基板15固定并加以保持。

[0094] 搬送轨道62构成为,使基板平台61沿规定的方向、例如X轴方向移动。而且,如图1所示,搬送轨道62可使多个基板平台61移动。

[0095] 在将半导体芯片11接合于电路基板15时,搬送轨道62使基板平台61移动至图4所

示的接合工具53A可接合的位置。Y驱动机构51A使接合头52A移动至放置有电路板15的基板平台61的上方。图4所示的驱动机构54A使接合工具53A下降。在接合工具53A包含真空孔的情况下，驱动机构54A以规定的荷重将由真空孔吸附的半导体芯片11按压至电路板15，由此可将半导体芯片11接合于电路板15。

[0096] 本实施方式中，示出基板搬送部60包括一个搬送轨道62的示例，但并不限于此。基板搬送部60也优选为例如包括多个搬送轨道62。在所述例子的情况下，多组搬送轨道62在Y轴方向上配置，Y驱动机构51A构成为，使接合头52A移动至通过多个搬送轨道62中的任一个而移动的基板平台61的上方。而且，关于Y驱动机构51B，也同样地构成为，使接合头52B移动至通过多个基板平台61中的任一个而移动的基板平台61的上方。

[0097] 控制部80构成为连接于晶片保持器部20、移送部30、中间平台部40、第1接合部50A及第2接合部50B、以及基板搬送部60，通过控制部80对这些构成的动作进行控制，而可进行用以接合的所需的处理。控制部80例如包括在与晶片保持器部20、移送部30、中间平台部40、第1接合部50A、第2接合部50B、基板搬送部60等所述各构成之间进行信号的收发界面（未图示）。控制部80构成为存储预先规定的排程，根据所述排程（程序）进行与接合的动作相关的控制。

[0098] 而且，控制部80上连接有用以输入控制信息的操作部82、与用以输出控制信息的显示部84，由此，作业人员可一边利用显示部84识别画面一边利用操作部82输入所需的控制信息。控制部80例如是以计算机装置而构成，所述计算机装置包括中央处理器（Central Processing Unit, CPU）以及存储器等，在存储器中预先存储用以进行接合所需的处理的程序或数据等。

[0099] 其次，参照图5以及图6，对将半导体芯片接合于电路板的方法进行说明。

[0100] 图5是表示本实施方式的接合方法的一例的流程图。如图5所示，当开始接合处理S10时，首先，控制部80通过Y驱动机构31使移送头32移动至晶片保持器部20，并由移送工具33来拾取通过晶片平台21的上推单元22而上推的半导体芯片11（S11）。

[0101] 与此同时，控制部80根据预先规定的排程来判定是否需要移动中间平台41（S12）。

[0102] 在S12的判定结果为需要移动中间平台41的情况下，控制部80通过X驱动机构42使中间平台41移动（S13）。另一方面，在不需要移动中间平台41的情况下，控制部80不进行S13的步骤，也不进行任何动作。

[0103] 其次，控制部80通过Y驱动机构31使移送头32自晶片保持器部20移动至中间平台部40，将移送工具33拾取的半导体芯片11载置于中间平台41（S14）。

[0104] 具体而言，例如，在中间平台41的第1位置P1为可通过移送工具33将半导体芯片11载置于中间平台41的位置的情况下，控制部80在中间平台41的当前的位置为第2位置P2时，使中间平台41自第2位置P2移动至第1位置P1。另一方面，在中间平台41的当前的位置为第1位置P1时，控制部80不使中间平台41移动，而将中间平台41的位置保持于第1位置P1。

[0105] 如所述示例那样，第1位置P1及第2位置P2中的一个优选为中间平台41的可供移送部30的移送工具33载置的位置。由此，当在中间平台41上载置半导体芯片11时，仅在中间平台41的位置为第1位置P1及第2位置P2中的另一个的情况下，只要使中间平台41移动即可，故可减少移动中间平台41的次数。

[0106] 然后，控制部80根据预先规定的排程，来判定是否需要移动中间平台41（S15）。



[0107] 在S15的判定结果为需要移动中间平台41的情况下,控制部80通过X驱动机构42使中间平台41移动(S16)。另一方面,在不需要移动中间平台41的情况下,控制部80不进行S15的步骤,也不进行任何动作。

[0108] 其次,根据预先规定的排程,第1接合部50A及第2接合部50B中的一个拾取载置于中间平台41的半导体芯片11(S17)。

[0109] 具体而言,例如,在由第1接合部50A拾取载置于中间平台41的半导体芯片11的情况下,控制部80根据S15的判定,不移动中间平台41,而是将中间平台41的位置保持于第1位置P1。接着,控制部80在步骤S17中,通过第1接合部50A的Y驱动机构51A使接合头52A移动至中间平台部40,并由接合工具53A来拾取载置于中间平台41的半导体芯片11。

[0110] 另一方面,例如,在通过第2接合部50B来拾取载置于中间平台41的半导体芯片11的情况下,控制部80根据S15的判定,在S16的步骤中,使中间平台41自第1位置P1移动至第2位置P2。然后,控制部80在步骤S17中,通过第2接合部50B的Y驱动机构51B使接合头52B移动至中间平台部40,并由接合工具53B来拾取载置于中间平台41的半导体芯片11。

[0111] 另外,因第2接合部50B的动作与第1接合部50A的动作相同,故以下对通过S17的步骤而由第1接合部50A来拾取半导体芯片11的情况的动作进行说明,并适当省略第2接合部50B的动作的说明。

[0112] 然后,控制部80进行接合前处理(S18)。在接合前处理中,控制部80例如通过Y驱动机构51A使接合头52A移动至芯片用照相机56A的位置,并进行如下的背面识别处理等,即,通过芯片用照相机56A识别接合工具53A拾取的半导体芯片11的背面而检测位置,根据检测结果来修正半导体芯片11的位置或姿势等。在所述例子的情况下,在接合工具53A拾取半导体芯片11前,控制部80通过Y驱动机构51A使接合头52A的基板用照相机55A移动至基板平台61的位置,并进行如下的基板识别处理等,即,通过基板用照相机55A识别基板平台61的电路基板15以及引线框架(未图示)并检测位置。

[0113] 接着,控制部80通过Y驱动机构51A使接合头52A的接合工具53A移动至基板平台61的位置,接合工具53A将所拾取的半导体芯片11接合于载置在基板平台61的电路基板15(S19)。

[0114] 其次,控制部80进行接合后处理(S20)。在接合后处理中,控制部80例如通过Y驱动机构51A使接合头52A的基板用照相机55A移动至基板平台61的位置,进行如下的后结合(postbond)处理等,即,通过基板用照相机55A识别接合于电路基板15的半导体芯片11并检测位置。

[0115] 在S20的接合后处理后,控制部80结束接合处理S10。

[0116] 另外,在对一个电路基板15,通过层叠等而接合多个半导体芯片11的情况下,控制部80重复进行S11至S20的步骤直至接合规定数量的半导体芯片11为止,在接合规定数量的半导体芯片11时结束接合处理S10。

[0117] 控制部80将接合处理S10以针对一个电路基板15的处理周期(单位处理周期)的形式来执行,分别对多个电路基板15执行接合处理S10。

[0118] 此处,本发明人发现在接合处理S10的处理时间内,移送部30及中间平台部40不工作的时间长。认为其中一个因素在于,第1接合部50A及第2接合部50B的动作,尤其S19的步骤的接合与移送部30及中间平台部40的动作相比,需要非常长的时间,故而移送部30及中

间平台部40需要等待第1接合部50A及第2接合部50B的动作的结束。

[0119] 而且,本发明人还发现,移送部30及中间平台部40,尤其移送部30为非常大的装置,在用于接合装置1的空间内移送部30占据的比例高。

[0120] 其结果,本发明人想到,中间平台41在第1接合部50A可拾取半导体芯片11的第1位置P1与第2接合部50B可拾取半导体芯片11的第2位置P2之间移动。由此,中间平台41可将由移送部30载置的半导体芯片11交付(供给)至第1接合部50A及第2接合部50B两者,故而移送部30及中间平台41不需要与第1接合部50A及第2接合部50B同样地包括两个,而可省略为一个。

[0121] 图6是用以说明本实施方式的接合方法的处理时间的一例的图。另外,图6中,在开始时,中间平台41设为在第1位置P1,在所述中间平台41上已载置半导体芯片11。而且,图6的横向表示时间,关于移送部30、中间平台部40、第1接合部50A及第2接合部50B,分别由矩形(四边形)的方块的长度来表示与图5所示的接合处理S10的各步骤相关的处理的处理时间。如图6所示,在图5所示的接合处理S10中,使用第1接合部50A来进行接合的情况下的处理时间T1为3600[ms],所述处理时间T1中的与第1接合部50A相关的处理的处理时间T30为2200[ms],进而,与步骤S19的接合相关的处理的处理时间T33为1000[ms]。另一方面,使用第2接合部50B来进行接合的情况下的处理时间T2为3600[ms],所述处理时间T2中的与第2接合部50B相关的处理的处理时间T40为2200[ms],进而,与步骤S19的接合相关的处理的处理时间T43为1000[ms]。如此,可知在接合处理S10的处理时间T1及处理时间T2中,与第1接合部50A相关的处理的处理时间T30及与第2接合部50B相关的处理的处理时间T40分别为一半以上,进而,与步骤S19的接合相关的处理的处理时间T33及与步骤S19的接合相关的处理的处理时间T43分别为四分之一以上。

[0122] 由此,包括自中间平台41拾取半导体芯片11并将所述半导体芯片接合于电路板15的第1接合部50A及第2接合部50B,由此如图6所示,第1接合部50A及第2接合部50B可分别对不同的电路板15同时地进行接合。

[0123] 另外,图6中表示,在2100[ms]以及4300[ms]内,在步骤S13的中间平台41的移动结束之前,步骤S14的移送部30的载置已结束。然而,实际上,需要等待步骤S13的中间平台41的移动结束,方可结束步骤S14的移送部30的载置。

[0124] 如此,根据本实施方式,包括自中间平台41拾取半导体芯片11并将所述半导体芯片接合于电路板15的第1接合部50A及第2接合部50B,由此,如图6所示,第1接合部50A及第2接合部50B可分别对不同的电路板15同时地进行接合。因此,与接合部为一个的情况相比,可缩短每个电路板15的处理时间。而且,中间平台41在第1接合部50A可拾取半导体芯片11的第1位置P1与第2接合部50B可拾取半导体芯片11的第2位置P2之间移动,由此,中间平台41可将由移送部30载置的半导体芯片11交付(供给)至第1接合部50A及第2接合部50B两者,故而移送部30及中间平台41不需要与第1接合部50A及第2接合部50B同样地包括两个,而可省略为一个。因此,可抑制移送部30及中间平台41的空间的增加,并且可削减接合装置1的零件数,从而可降低制造成本。

[0125] 另外,本发明并不限于所述实施方式,可进行各种变形并加以应用。

[0126] 而且,通过所述发明的实施方式而说明的实施例或应用例可根据用途而适当地加以组合,或者加以变更或改良而应用,本发明并不限于所述实施方式的记载。根据权利要

求书的记载可知,此种组合或者加以变更或改良而成的实施方式也可包含在本发明的技术范围内。

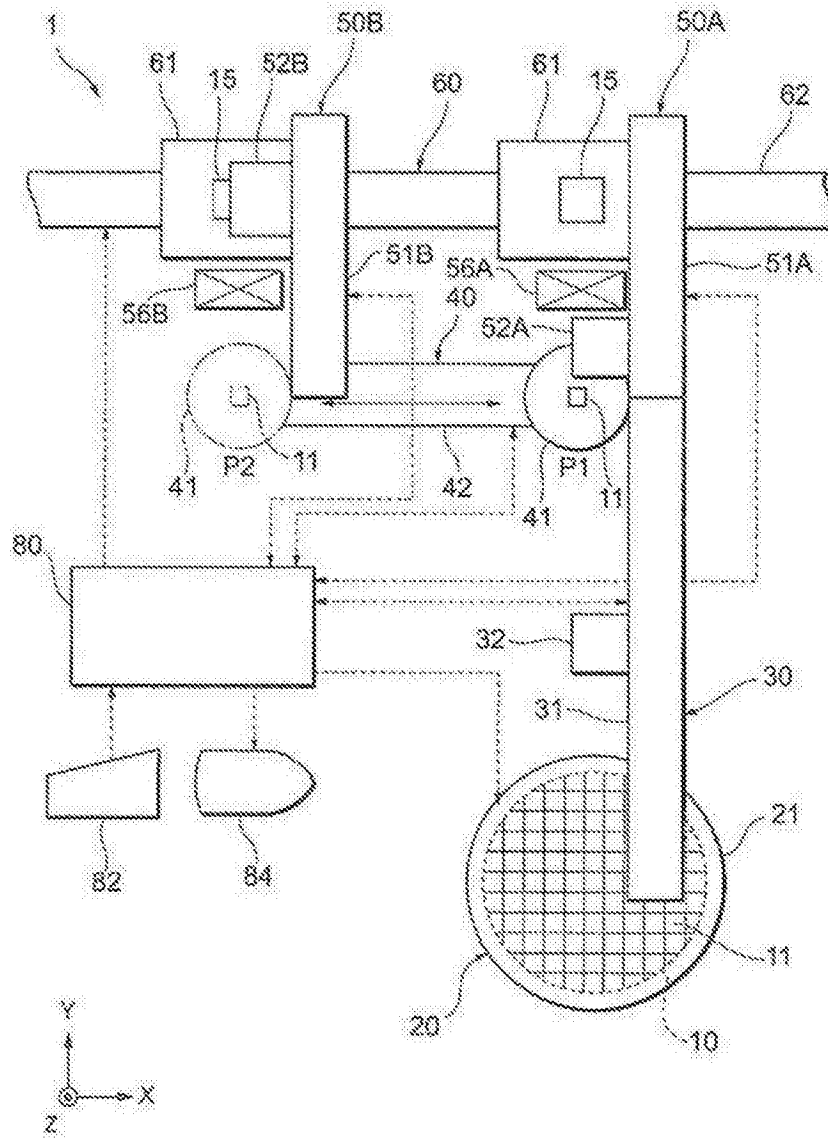


图1

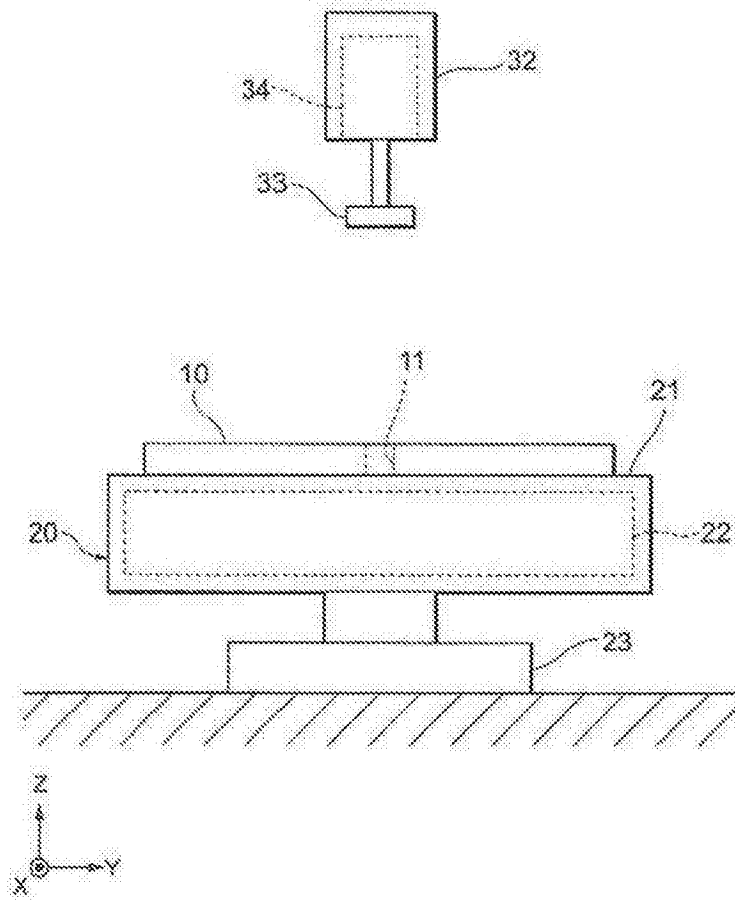


图2

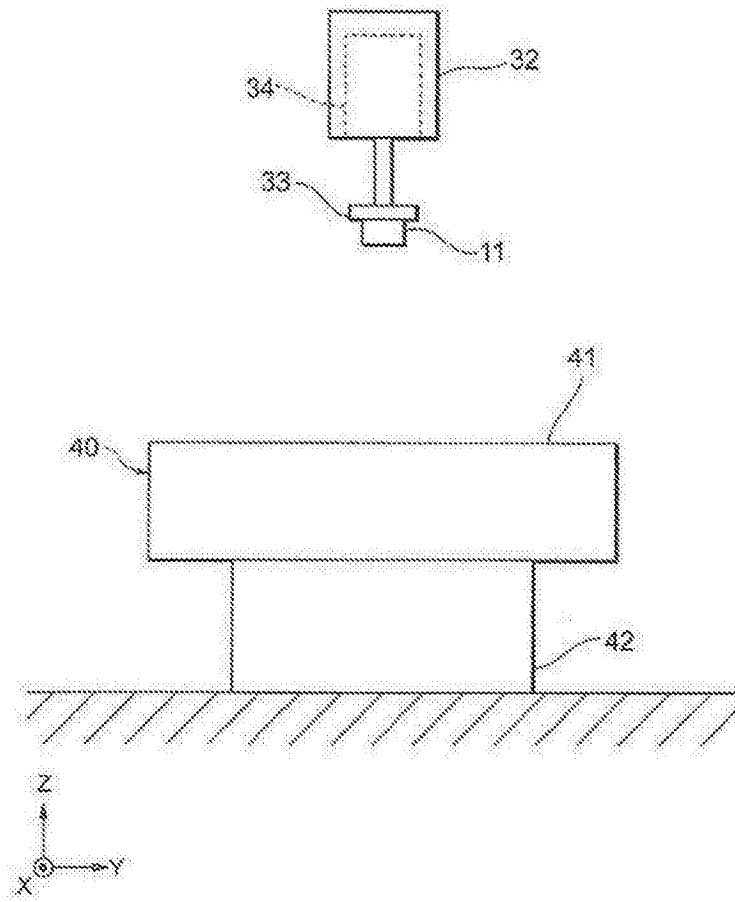


图3

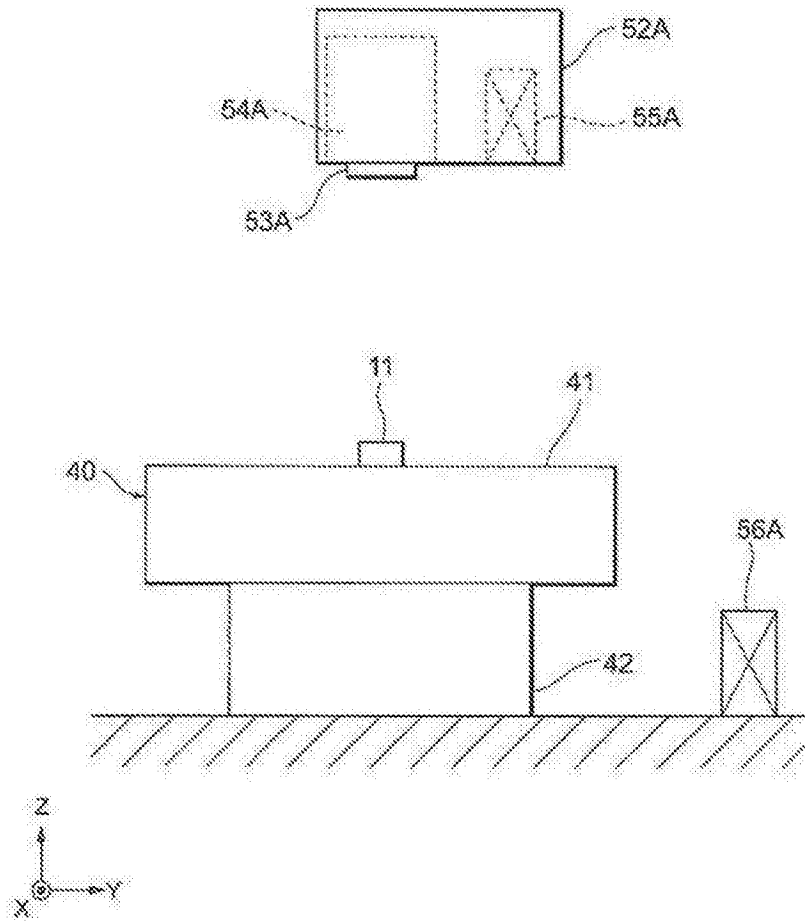


图4

S10

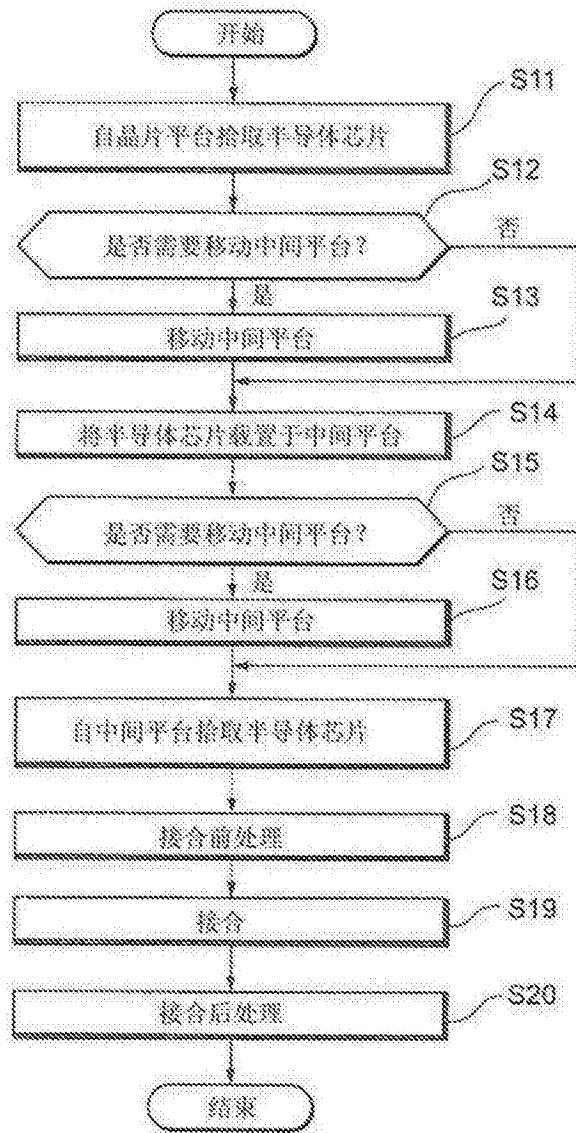


图5



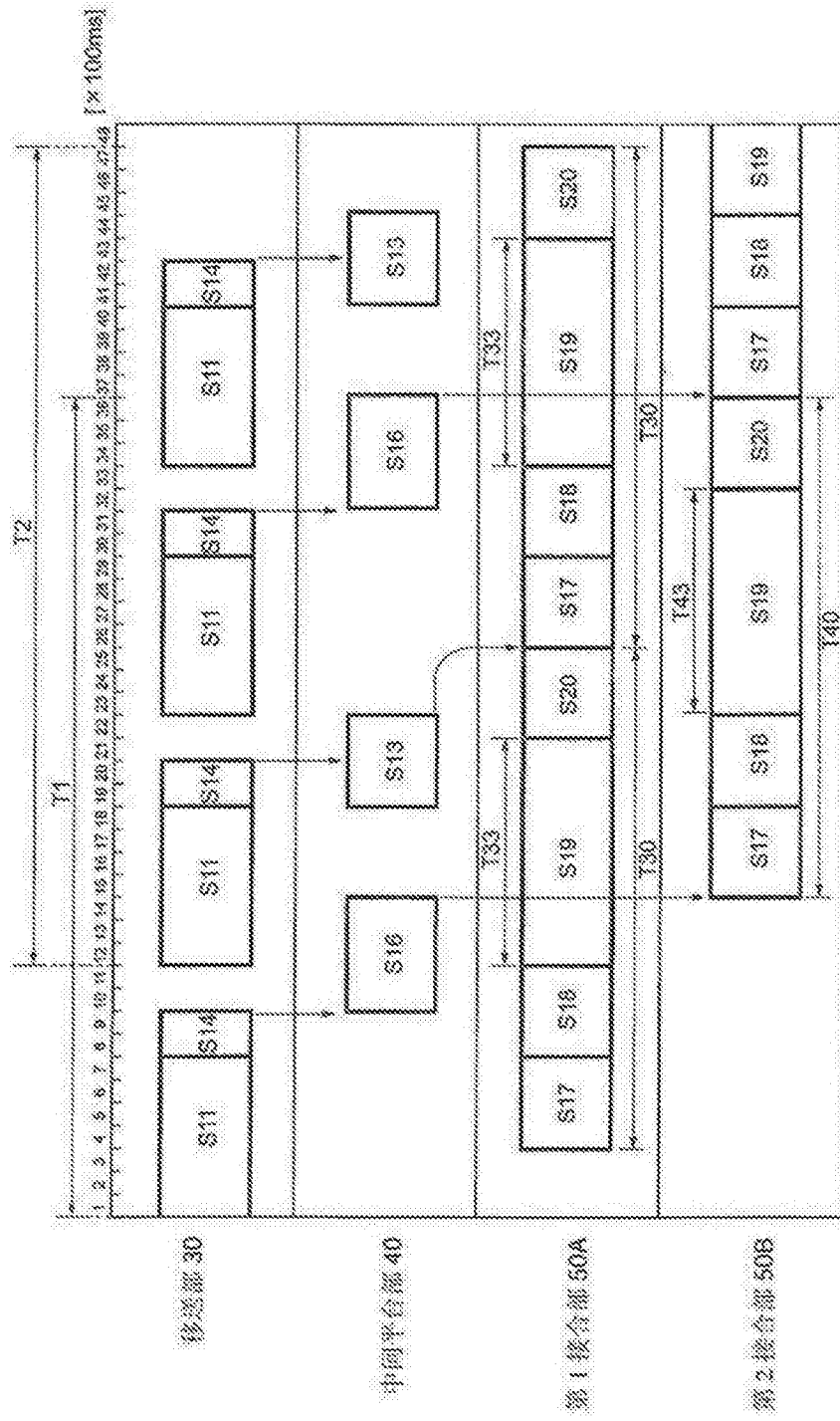


图6