

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4986182号
(P4986182)

(45) 発行日 平成24年7月25日(2012.7.25)

(24) 登録日 平成24年5月11日(2012.5.11)

(51) Int.Cl.		F I	
HO4R 3/04	(2006.01)	HO4R 3/04	
HO4M 1/60	(2006.01)	HO4M 1/60	
HO3G 5/02	(2006.01)	HO3G 5/02	B
		HO3G 5/02	C

請求項の数 11 (全 14 頁)

(21) 出願番号	特願2009-508964 (P2009-508964)	(73) 特許権者	000004237
(86) (22) 出願日	平成20年2月28日 (2008.2.28)		日本電気株式会社
(86) 国際出願番号	PCT/JP2008/053528		東京都港区芝五丁目7番1号
(87) 国際公開番号	W02008/126496	(74) 代理人	100102864
(87) 国際公開日	平成20年10月23日 (2008.10.23)		弁理士 工藤 実
審査請求日	平成23年1月10日 (2011.1.10)	(72) 発明者	黒田 淳
(31) 優先権主張番号	特願2007-73413 (P2007-73413)		東京都港区芝五丁目7番1号 日本電気株式会社内
(32) 優先日	平成19年3月20日 (2007.3.20)	(72) 発明者	森 右京
(33) 優先権主張国	日本国 (JP)		東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	細川 知志
			東京都港区芝五丁目7番1号 日本電気株式会社内

最終頁に続く

(54) 【発明の名称】 電子機器用音響処理システム、方法及び携帯電話端末

(57) 【特許請求の範囲】

【請求項1】

音響処理されたデジタル信号を周波数成分毎にブースト、又はカットするイコライザプロセッサと、

前記イコライザプロセッサからの信号から低域信号を抽出して出力するローパスフィルタと、

前記イコライザプロセッサからの信号から高域信号を抽出して出力するハイパスフィルタと、

前記高域信号を圧縮する高域コンプレッサと、

前記低域信号と、前記圧縮された高域信号とを加算する加算器と、

前記加算後の信号に応じた音響を出力するスピーカと、

を具備する電子機器用音響処理システム。

【請求項2】

請求の範囲1に記載の電子機器用音響処理システムにおいて、

前記加算器に接続される第1のトータルコンプレッサを更に具備し、

前記第1のトータルコンプレッサは前記加算後の信号の全帯域に対して圧縮を行う

電子機器用音響処理システム。

【請求項3】

請求の範囲1に記載の電子機器用音響処理システムにおいて、

パラメータテーブルが記憶された記憶装置を更に具備し、

前記パラメータテーブルには、前記イコライザプロセッサ、前記ローパスフィルタ、前記ハイパスフィルタ、前記高域コンプレッサの各々の処理能力を決定するパラメータが設定される

電子機器用音響処理システム。

【請求項 4】

請求の範囲 1 に記載の電子機器用音響処理システムにおいて、

前記イコライザプロセッサと前記ローパスフィルタ及び前記ハイパスフィルタとの間に挿入された第 1 のプリゲイン増幅器と、

前記ハイパスフィルタと前記高域コンプレッサとの間に挿入された第 2 のプリゲイン増幅器と、

前記高域コンプレッサと前記加算器との間に挿入されたホストゲイン増幅器と、
を更に具備する電子機器用音響処理システム。

10

【請求項 5】

請求の範囲 2 に記載の電子機器用音響処理システムにおいて、

前記イコライザプロセッサと前記ローパスフィルタ及び前記ハイパスフィルタとの間に挿入された第 2 のトータルコンプレッサを更に具備し、

前記第 2 のトータルコンプレッサは、前記イコライザプロセッサから前記ローパスフィルタ及び前記ハイパスフィルタへの出力信号の全帯域に対して圧縮を行う

電子機器用音響処理システム。

【請求項 6】

請求の範囲 1 に記載の電子機器用音響処理システムにおいて、

前記イコライザプロセッサと前記ローパスフィルタ及び前記ハイパスフィルタとの間に挿入された D / A コンバータを更に具備し、

前記 D / A コンバータは、前記イコライザプロセッサからの出力信号をアナログ信号に変換して前記ローパスフィルタ及び前記ハイパスフィルタに出力する

電子機器用音響処理システム。

20

【請求項 7】

請求の範囲 1 に記載の電子機器用音響処理システムにおいて、

前記イコライザプロセッサの前段に接続された D / A コンバータを更に具備し、

前記 D / A コンバータは、前記音響処理されたデジタル信号をアナログ信号に変換して前記イコライザプロセッサに出力し、

前記イコライザプロセッサは、前記アナログ信号を周波数成分毎にブースト、又はカットする

電子機器用音響処理システム。

30

【請求項 8】

請求の範囲 1 に記載の電子機器用音響処理システムにおいて、

前記イコライザプロセッサと前記ローパスフィルタ及び前記ハイパスフィルタの間に挿入された D / A コンバータと、

前記 D / A コンバータと前記ローパスフィルタ及び前記ハイパスフィルタとの間に挿入された第 1 のプリゲイン増幅器と、

前記ハイパスフィルタと前記高域コンプレッサとの間に挿入された第 2 のプリゲイン増幅器と、

前記高域コンプレッサと前記加算器との間に挿入されたホストゲイン増幅器と、

前記 D / A コンバータは、前記イコライザプロセッサからの出力信号をアナログ信号に変換して前記ローパスフィルタ及び前記ハイパスフィルタに出力する

電子機器用音響処理システム。

40

【請求項 9】

請求の範囲 1 に記載の電子機器用音響処理システムにおいて、

前記イコライザプロセッサは、前記音響処理されたデジタル信号のうち、500 Hz 以下の低域信号を最大で 6 dB カット、500 Hz 以上の中高域信号を最大 12 dB ブー

50

ストする

電子機器用音響処理システム。

【請求項 10】

音響処理されたデジタル信号を周波数成分毎にブースト、又はカットするステップと

、
前記ブースト、カットが行われた信号から低域信号を抽出するステップと、
前記ブースト、カットが行われた信号から高域信号を抽出するステップと、
前記抽出された高域信号を圧縮するステップと、
前記抽出された低域信号と、前記圧縮された高域信号とを加算するステップと、
前記加算後の信号に応じた音響を出力するステップと、
を具備する電子機器用音響処理方法。

10

【請求項 11】

音響処理されたデジタル信号を周波数毎にブースト、又はカットするイコライザプロセッサと、

前記イコライザプロセッサからの信号から低域信号を抽出して出力するローパスフィルタと、

前記イコライザプロセッサからの信号から高域信号を抽出して出力するハイパスフィルタと、

前記高域信号を圧縮する高域コンプレッサと、
前記低域信号と、前記圧縮された高域信号とを加算する加算器と、
前記加算後の信号に応じた音響を出力するスピーカと、
を具備する携帯電話端末。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は携帯電話を含む電子機器の音響処理システムに関する。特に、本発明は、再生音全体の音圧、音量感を高める電子機器用音響処理システム、方法及び携帯電話端末に関する。尚、本出願は、日本出願番号 2007-073413 に基づく優先権を主張するものであり、日本出願番号 2007-073413 における開示内容は引用により本出願に組み込まれる。

30

【背景技術】

【0002】

携帯電話を含む電子機器の内部には、オーディオデバイスとして、その実装スペース及び消費電力の観点から、直径が数 cm、厚さが数 mm 程度のマイクロスピーカ又はマイクロレシーバが搭載されることが多い。しかし、このようなサイズの限られたマイクロスピーカは、電子機器への実装条件とともに音響放射面積、前気密容量、後気密容量、音孔面積などの物理的制約が設定される。このため、マイクロスピーカの等価騒音レベル、音圧周波数特性の平坦化、低域再生機能は通常の家用途、業務用のオーディオスピーカに比べて劣る。

【0003】

近年、携帯電話を含む電子機器によるオーディオ再生機能は、商品性から重要度を増している。一方、端末の小型化、薄型化にともない音響デバイスの小型化、薄型化も求められている。しかし、再生機能の向上とデバイスの小型化を両立することは容易ではない。特に、音響デバイスが小型化されることによって、放射面積、前面容積、背面容積の低下による低域の再生特性低下は著しいため、低域信号を音響デバイスに入力した場合、音の歪率、音割れ悪化を招く。このため低域の信号入力をカットする必要があるが、低域信号のカットに伴い再生音全体の音圧、音量感低下が生じてしまう。

40

【0004】

図 1 は、上記の問題点を解決するために用いられる、電子機器内部のマイクロスピーカ再生オーディオパスの信号処理例を説明する図である。

50

【 0 0 0 5 】

図 1 に示すように、電子機器 1 0 は、オーディオデジタル音源 1 1、復調複合回路 1 2、各種音響処理プロセッサ 1 3、イコライザプロセッサ 1 4、D / A (デジタル / アナログ) 変換器 1 5、バンドパスフィルタ 1 6、増幅器 (アンプ) 1 7、バンドパスフィルタ 1 8、マイクロスピーカー 1 9 を具備する。復調複合回路 1 2 は、オーディオデジタル音源 1 1 からの信号を復調及び復号化し、信号フォーマットの変換を行う。各種音響処理プロセッサ 1 3 は、復調複合回路 1 2 からの信号に対して 3 D 効果、リバーブ効果、コーラス効果、ディレイ効果、エンハンス効果、周波数帯域ブースト効果などを含めた音響処理を行う。イコライザプロセッサ 1 4 は、音響処理された信号に対して各周波数のブースト、カットを行う。D / A 変換器 1 5 は、イコライザプロセッサ 1 4 からのデジタル信号をアナログ信号に変換する。バンドパスフィルタ 1 6 は、変換されたアナログ信号に対して低周波カット、高調波カット、雑音カットを行う。アンプ 1 7 は、バンドパスフィルタ 1 6 からの信号を増幅する。バンドパスフィルタ 1 8 は必要に応じて設けられ、アンプ 1 7 によって増幅された信号に対して低周波カット、高調波カット、雑音カットを行う。マイクロスピーカー 1 9 は、バンドパスフィルタ 1 8 に接続され、電気信号を音響に変換して出力する。

10

【 0 0 0 6 】

復調複合回路 1 2、音響処理プロセッサ 1 3、イコライザプロセッサ 1 4 の各ブロックは D S P (デジタル・シグナル・プロセッサ) により実現され得るし、個別の専用 L S I (大規模集積回路) によって実現され得る。他の構成要素も D S P を用いて互いに 1 つ

20

【 0 0 0 7 】

図 2 は図 1 におけるイコライザプロセッサ 1 4 の設定例を示す図である。図 2 を参照して、イコライザプロセッサ 1 4 の設定例を線 2 1 0 で示す。本設定例では、低域信号による音割れを軽減するために、5 0 0 H z 以下の低域信号を最大 6 d B カットし、全帯域の音圧と音量感を向上させるために、3 k H z 以上の信号を最大 3 d B とするようにイコライザプロセッサ 1 4 が設定される。このような設定により、いかなる信号レベルの入力信号に対してもイコライザプロセッサ 1 4 以降のオーディオパス内における信号レベルがデジタル又はアナログのフルスケール (0 d B) を超えることがないように、調整することが

30

【 0 0 0 8 】

しかしながら、本一例では、高域信号のブースト量を、全帯域信号のデジタル / アナログのフルスケールに対するマージンを考慮して設計しなければならない。この場合、高域信号のブースト量の範囲が狭く限られてしまうという。したがって、低域特性再生能力が低いマイクロスピーカー、マイクロレシーバーなどの全体の音圧、音量感を向上させることが求められている。

【 0 0 0 9 】

例えば、特開 2 0 0 4 - 1 1 2 4 1 4 号公報に、振幅圧縮量が大きいほど、入力オーディオ信号の高域成分を減衰させる制御によって、相対的に低域成分を強調し、音の太さを演出する技術が記載されている。

40

【 0 0 1 0 】

また、特開 2 0 0 4 - 2 4 8 2 9 8 号公報には、微少であってゲインに依存しない遅延を有し、低消費電力のコンプレッサを含む補聴器に関する技術が記載されている。特開 2 0 0 4 - 2 4 8 2 9 8 号公報に記載の補聴器では、ダイナミックレンジの聴覚低下を補償するための多チャンネル・コンプレッサによって低域特性再生能力を向上させている。

【 0 0 1 1 】

しかしながら、特開 2 0 0 4 - 1 1 2 4 1 4 号公報や特開 2 0 0 4 - 2 4 8 2 9 8 号公報に記載の技術では、全体の音圧、音量感を向上させる音響処理は行われていない。

【 発明の開示 】

50

【0012】

したがって、本発明の目的は、低域を減衰させかつ高域の平均音圧を大幅に向上させることにより、全体の音圧、音量感を向上させる音響処理を行う電子機器用音響処理システム及び方法を提供することにある。

【0013】

本発明は問題点を解決するために、オーディオデジタル音源からの信号を復調及び復号化し、信号フォーマットの変換を行う信号に対して各種音響処理を行い、音響の出力を行う電子機器用音響処理システムである。

【0014】

本発明による電子機器用音響処理システムは、音響処理されたデジタル信号を周波数成分毎にブースト、又はカットするイコライザプロセッサと、イコライザプロセッサからの信号から低域信号を抽出して出力するローパスフィルタと、イコライザプロセッサからの信号から高域信号を抽出して出力するハイパスフィルタと、高域信号を圧縮する高域コンプレッサと、低域信号と、圧縮された高域信号とを加算する加算器と、加算後の信号に応じた音響を出力するスピーカとを具備する。

10

【0015】

又、本発明による電子機器用音響処理方法は、音響処理されたデジタル信号を周波数成分毎にブースト、又はカットするステップと、ブースト、カットが行われた信号から低域信号を抽出するステップと、ブースト、カットが行われた信号から高域信号を抽出するステップと、抽出された高域信号を圧縮するステップと、抽出された低域信号と、圧縮された高域信号とを加算するステップと、加算後の信号に応じた音響を出力するステップとを具備する。

20

【0016】

又、本発明による電子機器用音響処理装置は、携帯電話端末に搭載されることが好ましい。

【0017】

以上説明したように、本発明では、イコライザプロセッサにより、高域信号がより大きくブーストされた場合でも、高域コンプレッサによって、ブーストされた高域信号の過大なピークのみが抑圧され、ダイナミックレンジが圧縮される。これにより、時間領域における出力信号の信号レベルの平均値は入力信号より向上し、マイクロスピーカへの入力電圧ピークを変化させずに、実行音圧を向上させることができる。更に、低域信号と、高域コンプレッサによって圧縮された高域信号とを加算した信号によって音響が生成される。このため、実行音圧の向上とともに音量感も大幅に向上される。

30

【図面の簡単な説明】

【0018】

上記発明の目的、効果、特徴は、添付される図面と連携して実施の形態の記述から、より明らかになる。

【図1】図1は、従来技術による電子機器内部のマイクロスピーカ再生オーディオパスの信号処理例を説明する図である。

【図2】図2は、従来技術によるイコライザプロセッサの設定例を示す図である。

40

【図3】図3は、本発明に係る電子機器用音響処理システムの実施の形態における概略構成を示すブロック図である。

【図4】図4は、本発明に係るイコライザプロセッサの設定例を示す図である。

【図5】図5は、本発明による電子機器用音響処理システムにおける入出力信号の周波数特性を示す図である。

【図6】図6は、本発明による電子機器用音響処理システムの時間領域における特性を示す図である。

【図7】図7は、本発明による電子機器用音響処理システムの実施の形態の第1変形例の概略構成を示すブロック図である。

【図8】図8は、本発明による電子機器用音響処理システムの実施の形態の第2変形例の

50

概略構成を示すブロック図である。

【図 9】図 9 は、本発明による電子機器用音響処理システムの実施の形態の第 3 変形例の概略構成を示すブロック図である。

【図 10】図 10 は、本発明による電子機器用音響処理システムの実施の形態の第 4 変形例の概略構成を示すブロック図である。

【図 11】図 11 は、本発明による電子機器用音響処理システムの実施の形態の第 5 変形例の概略構成を示すブロック図である。

【図 12】図 12 は、本発明による電子機器用音響処理システムの実施の形態の第 6 変形例の概略構成を示すブロック図である。

【図 13】図 13 は、本発明による電子機器用音響処理システムの実施の形態の第 7 変形例の概略構成を示すブロック図である。

10

【発明を実施するための最良の形態】

【0019】

以下、添付図面を参照して、本発明による電子機器用音響処理システムの実施の形態が説明される。図面において同一、又は類似の参照符号は、同一、類似、又は等化な構成要素を示している。

【0020】

図 3 は本発明に係る電子機器用音響処理システムの概略構成を示すブロック図である。図 3 に示す電子機器用音響処理システムは携帯電話端末に好適に内蔵される。電子機器用音響処理システム 100 は、オーディオデジタル音源 101、復調複合回路 102、各種音響処理プロセッサ 103、イコライザプロセッサ 104、ローパスフィルタ 111、ハイパスフィルタ 112、高域コンプレッサ 113、加算器 114、D/A (デジタル/アナログ) 変換器 105、バンドパスフィルタ 106、増幅器 (アンプ) 107、バンドパスフィルタ 108、マイクロスピーカ 109 を具備する。

20

【0021】

復調複合回路 102 は、オーディオデジタル音源 101 からの信号を復調及び復号化し、信号フォーマットの変換を行う。各種音響処理プロセッサ 103 は、復調複合回路 102 からの信号に対して 3D 効果、リバーブ効果、コーラス効果、ディレイ効果、エンハンス効果、周波数帯域ブースト効果などを含めた音響処理を行う。イコライザプロセッサ 104 は、音響処理された信号の周波数毎に対するブースト又はカット処理を行う。ローパスフィルタ 111 は、イコライザプロセッサ 104 の出力の周波数の低域側の成分を取り出し、低域信号として出力する。ハイパスフィルタ 112 は、イコライザプロセッサ 104 の出力の周波数の高域側の成分を取り出し、高域信号として出力する。高域コンプレッサ 113 は、イコライザプロセッサ 104 によりブーストされた高域信号を圧縮する。加算器 114 は、低域信号と圧縮された高域信号とを加算する。D/A 変換器 105 は、加算器 114 において加算されたデジタル信号をアナログ信号に変換する。バンドパスフィルタ 106 は、変換されたアナログ信号に対して低周波カット、高調波カット、雑音カットを行う。アンプ 107 は、バンドパスフィルタ 106 からの信号を増幅する。バンドパスフィルタ 108 は必要に応じて設けられ、アンプ 107 によって増幅された信号に対して低周波カット、高調波カット、雑音カットを行う。マイクロスピーカ 109 は、

30

40

【0022】

復調複合回路 102、音響処理プロセッサ 103、イコライザプロセッサ 104 の各ブロックは DSP (デジタル・シグナル・プロセッサ) により実現され得るし、個別の専用 LSI (大規模集積回路) によって実現され得る。他の構成要素も DSP を用いて互いに 1 つの LSI チップ、モジュールの中に統合され得るし、個別の LSI、IC (集積回路) により構成され得る。

【0023】

ローパスフィルタ 111、ハイパスフィルタ 112 のカットオフ周波数は、各々イコライザプロセッサ 104 にてブーストする周波数を考慮して決定すればよいが、後述の図 4

50

に示すイコライザプロセッサ 104 の設定の場合、3 dB ダウンのカットオフ周波数を 1 kHz に設定すればよい。

【0024】

高域コンプレッサ 113 のパラメータとしては、スレッシュホールドレベル、レシオ、アタックタイム、リリースタイムなどがあげられるが、各々音響等に基づいてチューニングすることが可能である。例えば、スレッシュホールドレベル - 5 ~ - 15 dB、レシオ 1 : 4 ~ 1 : 8、アタックタイム 0 ~ 25 msec、リリースタイム 0 ~ 50 msec が高域コンプレッサのパラメータとして設定される。このように設定されることで、高域コンプレッサ 113 の挿入によりイコライザプロセッサ 104 は、従来例に比して高域のブーストが可能となる。

10

【0025】

図 4 は図 3 に示すイコライザプロセッサ 104 の設定例を示す図である。例えば、図 4 に示す線 314 のように、イコライザプロセッサ 104 は、500 Hz 以下を最大で 6 dB カット、500 Hz 以上の中高域を最大 12 dB ブーストするように設定される。又、ローパスフィルタ 111、ハイパスフィルタ 112 の各々には 3 dB カットオフ周波数として例えば 1 kHz が設定される。

【0026】

図 5 は上述のように設定された電子機器用音響処理システム 100 における入力信号の周波数特性 160 及び出力信号の周波数特性 170 を示す図である。又、図 6 は上述のように設定された電子機器用音響処理システム 100 における入力信号の時間特性 180 及び出力信号の時間特性 190 を示す図である。

20

【0027】

図 5 及び図 6 には、オーディオデジタル音源 101 からは 20 Hz ~ 24 kHz の白色雑音が入力されている場合における電子機器用音響処理システム 100 の入出力特性が示される。尚、この際、復調複合回路 102 と各種音響処理プロセッサ 103 は、周波数特性、ダイナミックレンジに影響を及ぼす処理を行っていない。

【0028】

図 5 を参照して、周波数領域において、出力信号における高域信号の信号レベルは、入力信号における高域信号の信号レベルから 6 dB 以上と大幅にブーストされている。一方、図 6 を参照して、時間領域において、出力信号の信号レベルのピークは抑制されるが、出力信号の信号レベルの平均値は、入力信号の信号レベルの平均値から大幅に向上している。すなわち、イコライザプロセッサ 104 によりブーストされた高域信号は、高域コンプレッサ 113 により、過大なピークのみが抑制され、ダイナミックレンジが圧縮される。これにより、出力信号の時間領域における平均レベルは向上し、マイクロスピーカ 109 への入力電圧ピークを変化させずに、実行音圧を向上させることができる。更に、本発明によれば、低域信号と、高域コンプレッサ 113 によって圧縮された高域信号とを加算した信号によって音響が生成される。このため、実行音圧の向上とともに音量感も大幅に向上される。

30

【0029】

図 7 は、図 3 に示す電子機器用音響処理システム 100 の第 1 変形例の概略構成を示すブロック図である。図 7 を参照して、電子機器用音響処理システム 100 の第 1 変形例では、加算器 114 と D/A コンバータ 105 の間にトータルコンプレッサ 120 が挿入される。その他の構成は、図 3 に示す構成と同じである。

40

【0030】

トータルコンプレッサ 120 は、加算器 114 で加算された信号（加算後の信号）を圧縮して D/A コンバータ 105 に出力する。トータルコンプレッサ 120 によって、入力信号における全帯域の信号に対してピークレベルを抑圧することが可能となり、ダイナミックレンジの圧縮、実行音圧及び音量感の向上を図ることが可能となる。

【0031】

図 8 は図 3 に示す電子機器用音響処理システム 100 の第 2 変形例の概略構成を示すブ

50

ブロック図である。図 8 を参照して、電子機器用音響処理システム 100 の第 2 変形例では、加算器 114 と D/A コンバータ 105 の間にトータルコンプレッサ 120 が挿入され、パラメータテーブル 115 が更に設けられる。その他の構成は、図 3 に示す構成と同じである。

【0032】

パラメータテーブル 115 には、その各機能に応じてイコライザプロセッサ 104、高域コンプレッサ 113、各種音響処理プロセッサ 103、トータルコンプレッサ 120、ローパスフィルタ 111、ハイパスフィルタ 112 などに対するパラメータが保存される。パラメータテーブル 115 は例えば、不揮発メモリに好適に記録される。又、パラメータテーブル 115 に設定されるパラメータは、ユーザによって任意に設定（変更）可能であっていても良い。この場合、ユーザによって任意の時期にユーザの嗜好に応じた音響設定が可能となる。

10

【0033】

例として、携帯電話の場合、通話機能（通常、ハンズフリー通話）、音楽再生機能（ロック、クラシックなど各音楽ジャンル用設定）などの機能別に、パラメータが設定される。この場合、図 8 の各種音響処理プロセッサ 103、イコライザプロセッサ 104、ローパスフィルタ 111、ハイパスフィルタ 112、高域コンプレッサ 113、トータルコンプレッサ 120 は各々、パラメータテーブル 115 から読み取られたパラメータがされることで、適宜各機能に応じて動作状態が変化する。例えば、通常通話機能時に比べ、音楽再生機能時の実行音圧及び音量は大きく設定される。

20

【0034】

図 9 は図 3 に示す電子機器用音響処理システム 100 の第 3 変形例の概略構成を示すブロック図である。図 9 を参照して、電子機器用音響処理システム 100 の第 3 変形例では、加算器 114 と D/A コンバータ 105 の間にトータルコンプレッサ 120 が挿入され、更に、プリゲイン増幅器 121、122、及びホストゲイン増幅器 123 が設けられる。プリゲイン増幅器 121 は、イコライザプロセッサ 104 とローパスフィルタ 111 及びハイパスフィルタ 112 との間に挿入される。プリゲイン増幅器 122 は、ハイパスフィルタ 112 と高域コンプレッサ 113 の間に挿入される。ホストゲイン増幅器 123 は、高域コンプレッサ 113 と加算器 114 との間に挿入される。その他の構成は、図 3 に示す構成と同じである。

30

【0035】

プリゲイン増幅器 121、プリゲイン増幅器 122、ホストゲイン増幅器 123 の挿入により、イコライザプロセッサ 104 を用いることなくとも、周波数ゲイン設定が可能となる。

【0036】

図 10 は図 3 に示す電子機器用音響処理システム 100 の第 4 変形例の概略構成を示すブロック図である。図 10 を参照して、電子機器用音響処理システム 100 の第 4 変形例では、加算器 114 と D/A コンバータ 105 の間にトータルコンプレッサ 120 が挿入され、イコライザプロセッサ 104 とローパスフィルタ 111 及びハイパスフィルタ 112 との間にトータルコンプレッサ 124 が挿入される。その他の構成は、図 3 に示す構成と同じである。

40

【0037】

トータルコンプレッサ 124 は、ローパスフィルタ 111、ハイパスフィルタ 112 への入力を圧縮する。これにより、ローパスフィルタ 111、ハイパスフィルタ 112 への入力における全帯域でのダイナミックレンジ圧縮が可能となり、より幅広くイコライザプロセッサ 104、高域コンプレッサ 113、トータルコンプレッサ 120 の各々にいてパラメータを調整することが可能となる。

【0038】

図 11 は図 3 に示す電子機器用音響処理システム 100 の第 5 変形例の概略構成を示すブロック図である。図 11 を参照して、第 5 変形例における D/A コンバータ 105 は、

50

イコライザプロセッサ104とローパスフィルタ111及びハイパスフィルタ112との間に挿入される。この場合、第5実施例におけるローパスフィルタ111、ハイパスフィルタ112、高域コンプレッサ113、加算器114は、入力されるアナログ信号に対し上述と同様な処理を行う。

【0039】

第5変形例におけるローパスフィルタ111、ハイパスフィルタ112、高域コンプレッサ113はD/Aコンバータ105の後段に設置されており、高域のダイナミックレンジ圧縮処理をアナログで行うオーディオパスとなっている。このため、図3に示す電子機器用音響処理システム100と同等の効果を得ることが可能となる。

【0040】

図12は図3に示す電子機器用音響処理システム100の第6変形例の概略構成を示すブロック図である。図12を参照して、第6変形例におけるD/Aコンバータ105は、各種音響処理プロセッサ103とイコライザプロセッサ104との間に挿入される。この場合、第6実施例におけるイコライザプロセッサ104、ローパスフィルタ111、ハイパスフィルタ112、高域コンプレッサ113、加算器114は、入力されるアナログ信号に対し上述と同様な処理を行う。

【0041】

第6変形例におけるイコライザプロセッサ104、ローパスフィルタ111、ハイパスフィルタ112、高域コンプレッサ113はD/Aコンバータ105の後段に設置されており、高域のダイナミックレンジ圧縮処理をアナログで行うオーディオパスとなっている。このため、第4変形例における電子機器用音響処理システム100と同等の効果を得ることが可能となる。

【0042】

図13は図3に示す電子機器用音響処理システム100の第7変形例の概略構成を示すブロック図である。図13を参照して、第7変形例におけるD/Aコンバータ105は、イコライザプロセッサ104とローパスフィルタ111及びハイパスフィルタ112との間に挿入される。更に、アナログ式のプリゲイン増幅器121、122、123が設けられる。プリゲイン増幅器121は、D/Aコンバータ105とローパスフィルタ111及びハイパスフィルタ112との間に挿入される。プリゲイン増幅器122は、ハイパスフィルタ112と高域コンプレッサ113の間に挿入される。プリゲイン増幅器123は、高域コンプレッサ113と加算器114との間に挿入される。この場合、第7実施例におけるローパスフィルタ111、ハイパスフィルタ112、高域コンプレッサ113、加算器114、プリゲイン増幅器121、122、及びホストゲイン増幅器123は、入力されるアナログ信号に対し上述と同様な処理を行う。

【0043】

プリゲイン増幅器121、プリゲイン増幅器122、ホストゲイン増幅器123の挿入により、イコライザプロセッサ104を用いることなくとも、第3変形例と同様に周波数ゲイン設定が可能となる。

【0044】

以上のように、本発明によれば、イコライザプロセッサにより、高域信号がより大きくブーストされた場合でも、高域コンプレッサによって、ブーストされた高域信号の過大なピークのみが抑圧され、ダイナミックレンジが圧縮される。これにより、時間領域における出力信号の信号レベルの平均値は入力信号より向上し、マイクロスピーカへの入力電圧ピークを変化させずに、実行音圧を向上させることができる。更に、低域信号と、高域コンプレッサによって圧縮された高域信号とを加算した信号によって音響が生成される。このため、実行音圧の向上とともに音量感も大幅に向上される。

【0045】

以上、本発明の実施の形態を詳述してきたが、具体的な構成は上記実施の形態に限られるものではなく、本発明の要旨を逸脱しない範囲の変更があっても本発明に含まれる。

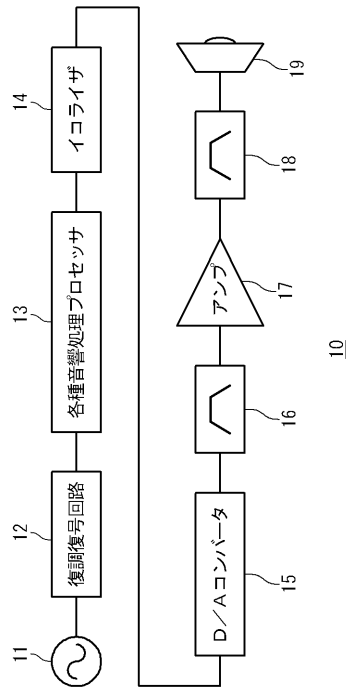
10

20

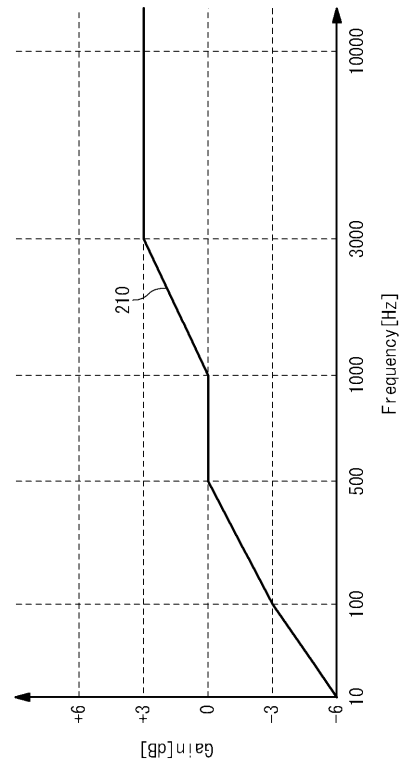
30

40

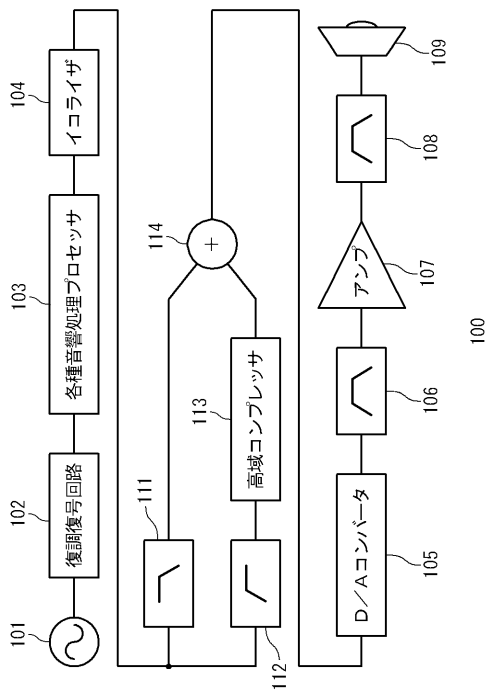
【図 1】



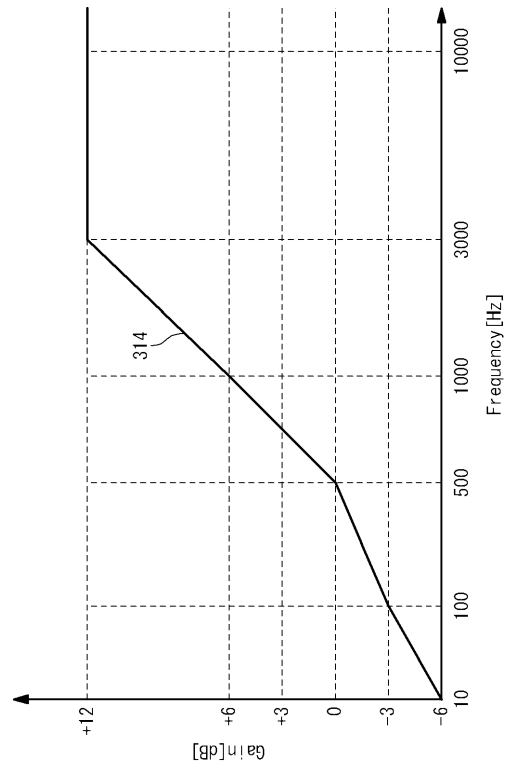
【図 2】



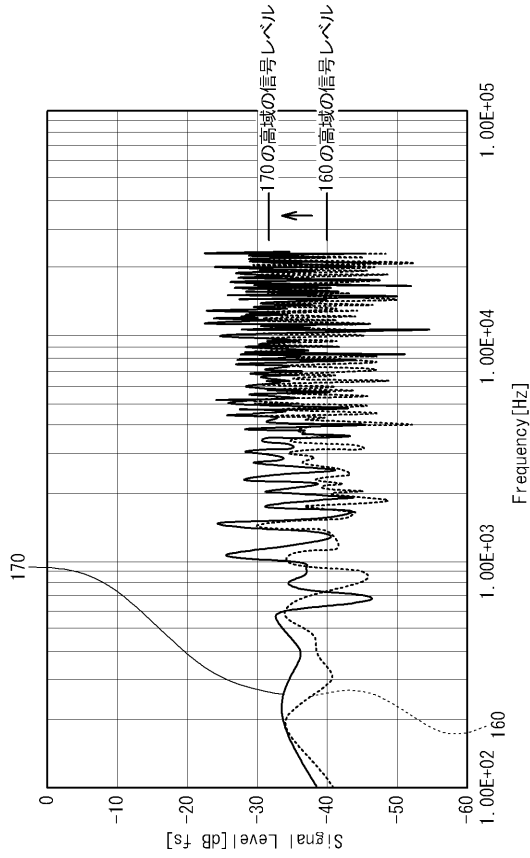
【図 3】



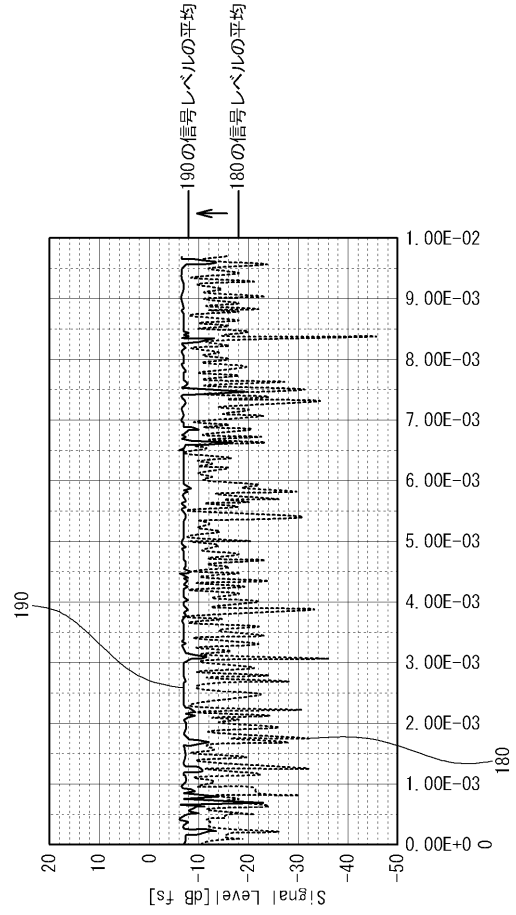
【図 4】



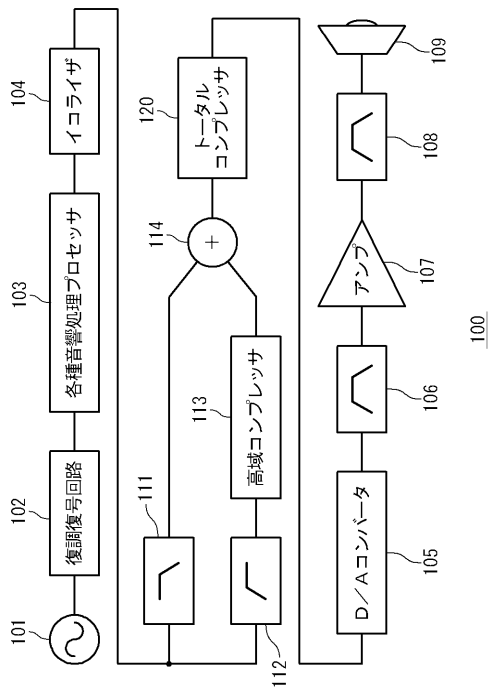
【図5】



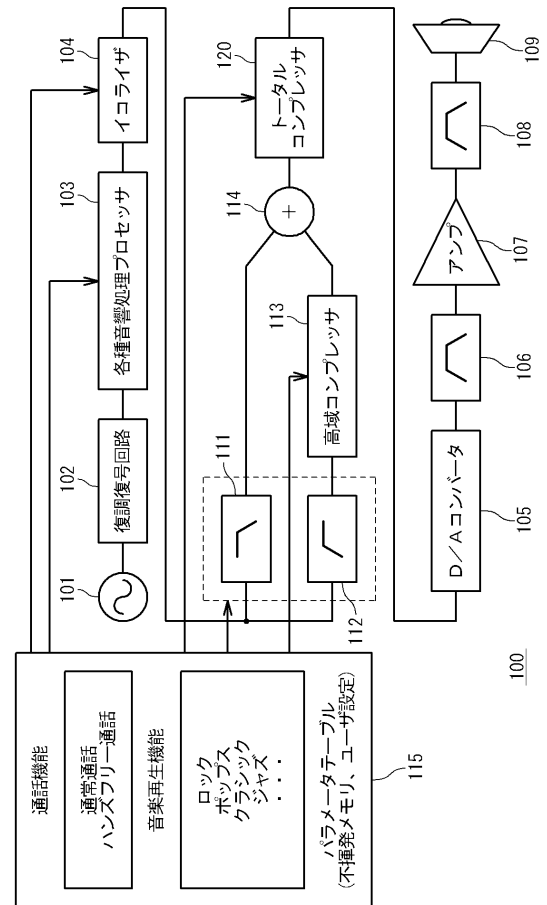
【図6】



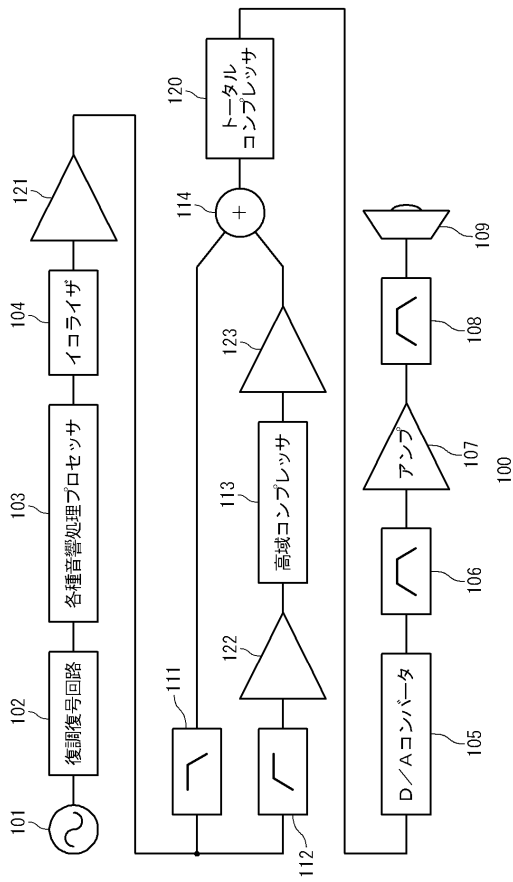
【図7】



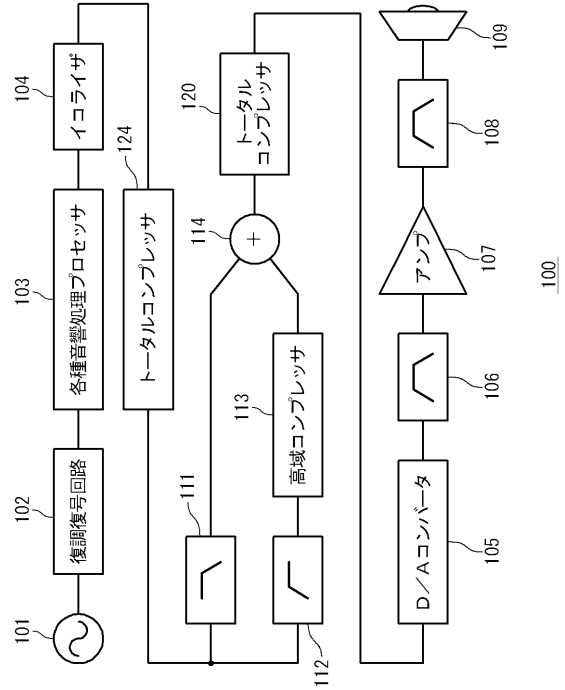
【図8】



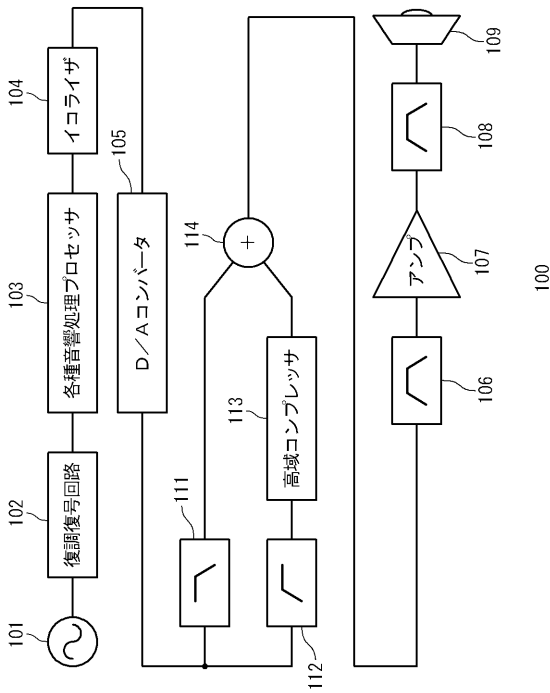
【図 9】



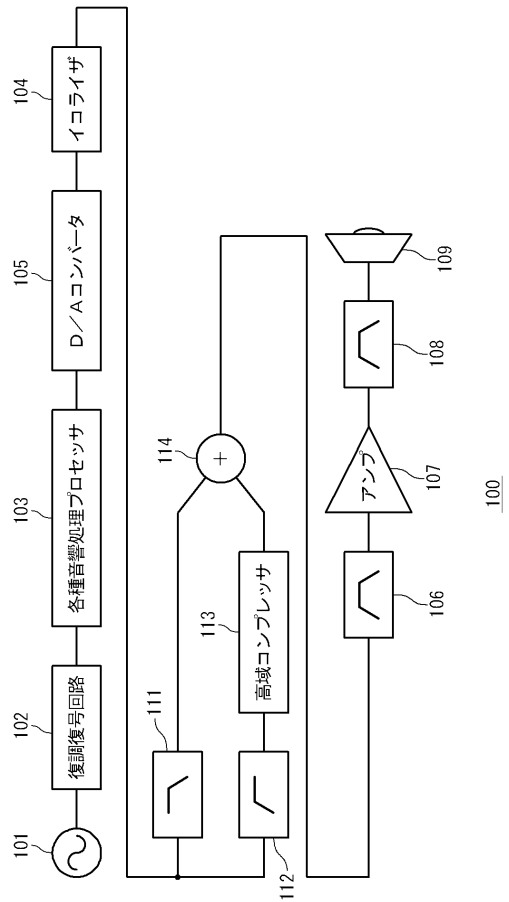
【図 10】



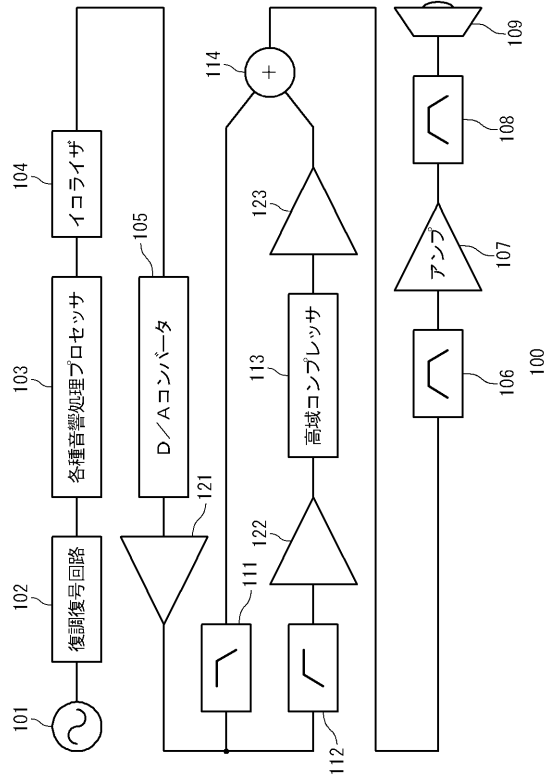
【図 11】



【図 12】



【図13】



フロントページの続き

審査官 菊池 充

- (56)参考文献 特表2005-536096(JP,A)
特開2006-121243(JP,A)
特開平09-232896(JP,A)
特開平06-177688(JP,A)
特開平05-145991(JP,A)
国際公開第2005/086525(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H04R 3/00- 3/14

H04M 1/24- 1/82

H03G 5/00-99/00