



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I459208 B

(45) 公告日：中華民國 103 (2014) 年 11 月 01 日

(21) 申請案號：100142338

(22) 申請日：中華民國 100 (2011) 年 11 月 18 日

(51) Int. Cl. : **G06F13/40 (2006.01)**

(71) 申請人：致伸科技股份有限公司 (中華民國) PRIMAX ELECTRONICS LTD. (TW)

臺北市內湖區瑞光路 669 號

(72) 發明人：彭俊清 PENG, CHUN CHING (TW) ; 蘇春男 SU, CHUN NAN (TW)

(74) 代理人：陳志明

(56) 參考文獻：

TW M266601

TW M364253

TW 201014495A

TW 201017369A1

TW 201110276A1

US 7118646B2

US 7892030B2

審查人員：姚乃綺

申請專利範圍項數：24 項 圖式數：21 共 43 頁

(54) 名稱

通用串列匯流排應用裝置以及通用串列匯流排應用裝置之組裝方法

USB DEVICE AND METHOD FOR ASSEMBLING USB DEVICE

(57) 摘要

本發明係關於一種通用串列匯流排應用裝置，包括一本體、一電路板、一接腳板以及複數第一導電接腳。複數第一導電接腳預先被包覆於接腳板中，且連接複數第一導電接腳之一第一端於電路板上，使第一導電接腳通過電路板之一第一表面而立體延伸。電路板被設置於本體內，且接腳板亦與本體結合，使複數第一導電接腳部份曝露於本體。本發明一提供一種通用串列匯流排應用裝置之組裝方法，其可簡化設置複數第一導電接腳於電路板上之過程。

The present invention discloses a USB device including a body, a circuit board, a pins plate and a plurality of first electrical pins. The plurality of first electrical pins are covered previously by the pins plate, and each of first ends of the first electrical pins is disposed on a circuit board such that each of the first electrical pins is passed over a first surface of the circuit board and extended in suspension. The circuit board is disposed within the body and the pins plate is combined with the body such that the first electrical pins are exposed partly to the body. The invention also discloses a method for assembling USB device, and it makes the process to dispose the first electrical pins on the circuit board simplified.

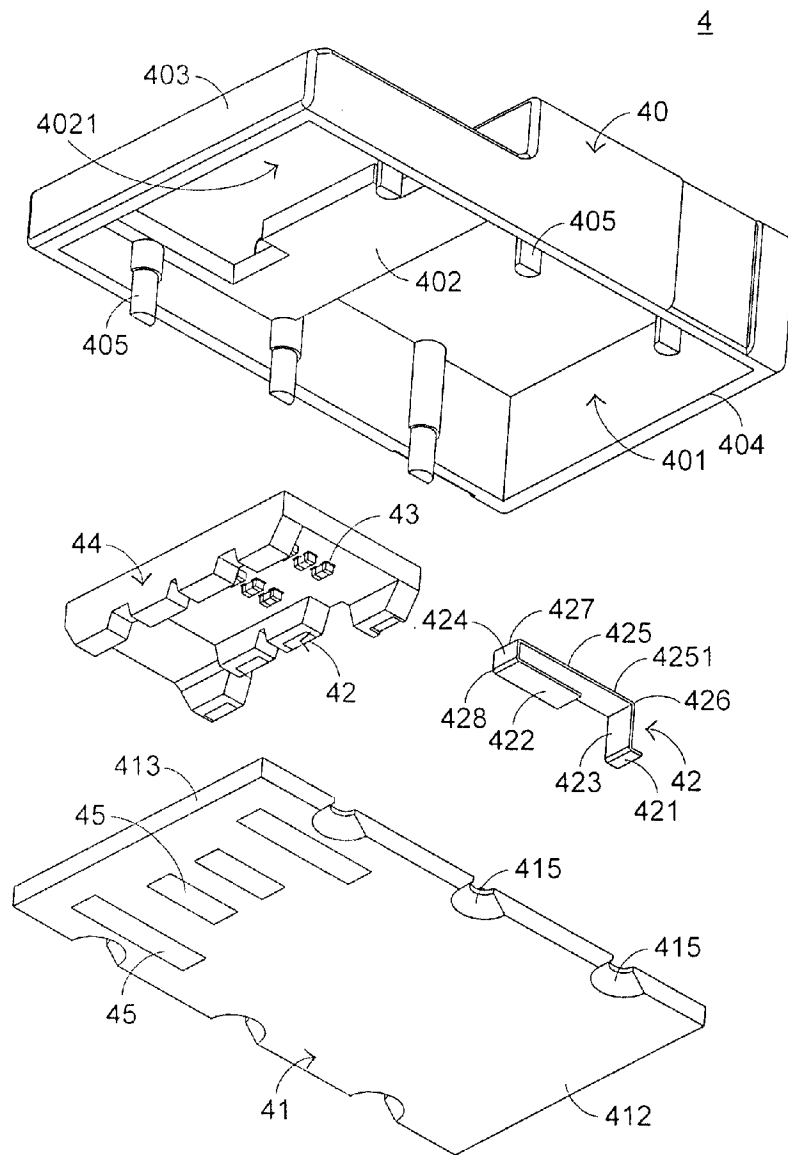


圖9

- 4 . . . 通用串列匯流排應用裝置
- 40 . . . 本體
- 41 . . . 電路板
- 42 . . . 第一導電接腳
- 43 . . . 電子元件
- 44 . . . 接腳板
- 45 . . . 第三導電接腳
- 401 . . . 本體開口
- 402 . . . 承載部
- 403 . . . 本體之前端
- 404 . . . 本體之底部
- 405 . . . 凸柱結構
- 412 . . . 電路板之第二表面
- 413 . . . 電路板之第一端
- 415 . . . 缺口
- 421 . . . 第一固定區段
- 422 . . . 內彎區段
- 423 . . . 第一延伸區段
- 424 . . . 第二延伸區段
- 425 . . . 接觸區段
- 426 . . . 第一彎折結構
- 427 . . . 第二彎折結構
- 428 . . . 第三彎折結構
- 4021 . . . 承載部開孔
- 4251 . . . 接觸區段之第一表面

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：100142338

※ 申請日：100.11.18 ※IPC 分類：G06F 1/40 (2006.01)

一、發明名稱：(中文/英文)

通用串列匯流排應用裝置以及通用串列匯流排應用裝置之組裝方法 /
USB DEVICE AND METHOD FOR ASSEMBLING USB DEVICE

二、中文發明摘要：

本發明係關於一種通用串列匯流排應用裝置，包括一本體、一電路板、一接腳板以及複數第一導電接腳。複數第一導電接腳預先被包覆於接腳板中，且連接複數第一導電接腳之一第一端於電路板上，使第一導電接腳通過電路板之一第一表面而立體延伸。電路板被設置於本體內，且接腳板亦與本體結合，使複數第一導電接腳部份曝露於本體。本發明一提供一種通用串列匯流排應用裝置之組裝方法，其可簡化設置複數第一導電接腳於電路板上之過程。

三、英文發明摘要：

The present invention discloses a USB device including a body, a circuit board, a pins plate and a plurality of first electrical pins. The plurality of first electrical pins are covered previously by the pins plate, and each of first ends of the first electrical pins is disposed on a circuit board such that each of the first electrical pins is passed over a first surface of the circuit board and extended in suspension. The circuit board is disposed within the body and the pins plate is combined with the body such that the first electrical pins are exposed partly to the body. The invention also discloses a method for assembling USB device, and it makes the process to dispose the first electrical pins on the circuit board simplified.

四、指定代表圖：

(一)本案指定代表圖為：第（ 9 ）圖。

(二)本代表圖之元件符號簡單說明：

4 通用串列匯流排應用裝置	40 本體
41 電路板	42 第一導電接腳
43 電子元件	44 接腳板
45 第三導電接腳	401 本體開口
402 承載部	403 本體之前端
404 本體之底部	405 凸柱結構
412 電路板之第二表面	413 電路板之第一端
415 缺口	421 第一固定區段
422 內彎區段	423 第一延伸區段
424 第二延伸區段	425 接觸區段
426 第一彎折結構	427 第二彎折結構
428 第三彎折結構	4021 承載部開孔
4251 接觸區段之第一表面	

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種傳輸介面應用裝置，尤其係關於通用串列匯流排應用裝置。

【先前技術】

由於通用串列匯流排(Universal Serial Bus, USB)傳輸介面具有可提供使用者在使用上便捷性、擴充性以及高傳輸速度等優點，因此其被廣泛應用於各種電腦周邊裝置、資訊家電產品(Information Appliances, IA)或 3C 消費性電子產品中，是現今人們工作和家庭生活中不可或缺的傳輸介面工具。當然，具有通用串列匯流排傳輸介面之通用串列匯流排裝置亦廣泛地應用於隨身碟、MP3 播放器等儲存記憶裝置以及無線接收器領域中。

無線接收器被廣泛地使用於電腦周邊裝置，例如滑鼠，鍵盤等，用以接收無線周邊裝置所發出之訊號。目前所使用的無線接收器大多透過通用串列匯流排傳輸介面而連接於電腦。而無線周邊裝置內部設置有發射器，用來將使用者操作無線周邊裝置所產生的指令以無線訊號形式發送至連接於電腦之接收器，再將該指令傳輸至電腦，無線周邊裝置因此而得以運作。

接下來說明通用串列匯流排裝置之結構，以傳統接收器為例說明。請同時參閱圖 1 以及圖 2，圖 1 係為習知接收器之外觀結構示意圖，圖 2 係為習知接收器之內部結構示意圖。習知接收器 1 包括一電路板 10、一本

體 11 以及一金屬外殼 12。本體 11 具有一承載板 111，電路板 10 設置於本體 11 內且電路板之一前端 101 顯露於本體 11 之外，且電路板 10 之前端 101 設置於承載板 111 上。電路板 10 之前端 101 上設置有複數導電接腳 1011、1012、1013 以及 1014，且導電接腳 1011、1012、1013 以及 1014 分別係為一 VCC 電源線路、一 GND 電源線路、一 D+ 資料傳輸線路以及一 D- 資料傳輸線路，其中 D+ 資料傳輸線路以及 D- 資料傳輸線路用以進行資料之傳輸，而 VCC 電源線路以及 GND 電源線路則用以接受來自一母座連接插槽 2(請參照圖 3)或由一電源供應器所提供之工作電流。

金屬外殼 12 以環繞方式包覆其電路板 10 之前端 101，用以保護電路板 10，且電路板 10 之前端 101 與金屬外殼 12 之間形成一插接空間 112，並使複數導電接腳 1011、1012、1013 以及 1014 顯露於插接空間 112。而插接空間 112 用以提供一空間使習知接收器 1 插接於母座連接插槽 2 中，同時，電路板 10 上之複數導電接腳 1011、1012、1013 以及 1014 與母座連接插槽 2 之複數連接接腳 21 連接，如圖 3 所示。

圖 2 中，設置於本體 11 內部之電路板 10 更包括一控制電路 102 以及一記憶元件 103。記憶元件 103 用以儲存資料，而控制電路 102 之兩端分別連接於記憶元件 103 以及複數導電接腳 1011、1012、1013 以及 1014，並作為兩者之間資料傳輸或儲存之控制裝置。

習知接收器 1 之本體 11 扣除金屬外殼 12 的部份被定義為握持部，其用處為供使用者握持習知接收器 1，由圖 1 可知，習知接收器 1 之握持部之長度為 L1，而握持部之長度係根據本體 11 內部之電路板 10 上之各種電子元件之設置而決定。一般而言，習知接收器 1 係被收納於無線滑鼠內部，而習知接收器 1 具有一定長度的握持部，使得無線滑鼠為了容置習知接收器 1 而必須具有一定程度的體積，故無法滿足使用者對於無線滑鼠在體積

輕薄化上之要求。除了接收器之外，應用於其他領域之通用串列匯流排裝置之薄型化亦受到使用者之重視。因此，需要一種具有較小體積之通用串列匯流排應用裝置。

此外，習知接收器 1 於組裝方法上也存在著需要改善之處。請再次參閱圖 2，首先，藉由焊接技術分別將複數導電接腳 1011、1012、1013 以及 1014 連接於電路板 10 之前端 101 上，再設置控制電路 102 以及記憶元件 103 於電路板 10 上。接下來放置電路板 10 於本體 11 內，最後，套設金屬外殼 12 於電路板 10 之前端 101。於設置複數導電接腳 1011、1012、1013 以及 1014 於電路板 10 之過程中，每一導電接腳必須準確地被焊接電路板 10 上，使複數導電接腳 1011、1012、1013 以及 1014 之所在位置對應於母座連接插槽 2 之複數連接接腳 21，以避免習知接收器 1 連接於母座連接插槽 2 時發生複數導電接腳 1011、1012、1013 以及 1014 無法對準複數連接接腳 21 之情形。因此，需要一種組裝容易之通用串列匯流排裝置之組裝方法。

【發明內容】

本發明之目的在於提供一種具有較小體積之通用串列匯流排應用裝置。

本發明之另一目的在於提供一種組裝容易之通用串列匯流排應用裝置之組裝方法。

於一較佳實施例中，本發明提供一種通用串列匯流排應用裝置，用以插接於一母座連接插槽，該母座連接插槽包含複數連接接腳，該通用串列匯流排應用裝置包括：

一本體；

一電路板，設置於該本體內；

一接腳板，設置於該本體上且曝露於該本體之外；

複數第一導電接腳，每一該第一導電接腳之一第一端連接於該電路板並通過該電路板之一第一表面而立體延伸至該接腳板，使該複數第一導電接腳部份曝露於該接腳板而與該母座連接插槽之該複數連接接腳接觸；其中該接腳板與該電路板之間形成一空間；以及

複數電子元件，設置於該電路板之該第一表面上。

於一較佳實施例中，本發明通用串列匯流排應用裝置更包括一外殼，套設於該本體上，使該外殼與該本體之間形成一插接空間。

於一較佳實施例中，該複數電子元件中之至少一電子元件被設置於該接腳板與該電路板之間形成之該空間內。

於一較佳實施例中，該本體包括：

一本體開口，設置於該本體之一底部上，使該電路板之一第二表面曝露於該本體開口；以及

一承載部，由該本體往該本體之一前端延伸而形成，且該承載部具有一承載部開孔，該承載部開孔用以容置該接腳板於其中且使該接腳板曝露於該承載部開孔之外。

於一較佳實施例中，該本體更包括一卡勾部，設置於該承載部之一前端，用以支撐該電路板，而該卡勾部具有一斜面，用以引導該電路板伸入該本體內。

於一較佳實施例中，該複數電子元件中之至少一電子元件設置於該複數第一導電接腳之至少一第一導電接腳之一第二端上，且該第二端部分曝露於該接腳板與該電路板之間之該空間內。

於一較佳實施例中，至少一該第一導電接腳包括一延伸結構，自該第一導電接腳之一第二端伸出，用以設置該複數電子元件中之至少一電子元件於其上。

於一較佳實施例中，每一該第一導電接腳之該第一端與一第二端中之至少一者係以表面黏著技術或焊接技術而連接於該電路板之該第一表面。

於一較佳實施例中，該複數第一導電接腳中之至少一第一導電接腳包括一第一固定區段、一第二固定區段、一第一延伸區段、一第二延伸區段以及一接觸區段，該第一固定區段係每一該第一導電接腳之該第一端，且該第二固定區段係每一該第一導電接腳之一第二端，該第一延伸區段以及該第二延伸區段位於該電路板之該第一表面與該本體之間，且該接觸區段之一第一表面曝露於該本體，該接觸區段之該第一表面用以與該連接接腳接觸，而該第一延伸區段以及該第二延伸區段分別與該接觸區段之間形成一第一彎折結構以及一第二彎折結構，其中該接腳板包覆該第一延伸區段以及該第二延伸區段，而該接腳板部份包覆該接觸區段。

於一較佳實施例中，該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該第一固定區段與每一該第二固定區段皆連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該第一固定區段與該第二固定區段中之至少一者，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

於一較佳實施例中，該複數第一導電接腳中之至少一第一導電接腳包括一固定區段、一第一延伸區段、一第二延伸區段、一接觸區段以及一內彎區段，該固定區段係該至少一第一導電接腳之該第一端，該內彎區段係該至少一第一導電接腳之一第二端且部分曝露於該接腳板與該電路板之間之該空間內而不連接於該電路板，該第一延伸區段以及該第二延伸區段

位於該電路板之該第一表面與該本體之間，且該接觸區段之一第一表面曝露於該本體，該接觸區段之該第一表面用以與該連接接腳接觸，該第一延伸區段以及該第二延伸區段分別與該接觸區段之間形成一第一彎折結構以及一第二彎折結構，而該第二延伸區段與該內彎區段之間形成一第三彎折結構，其中該接腳板包覆該第一延伸區段以及該第二延伸區段，而該接腳板部份包覆該接觸區段以及該內彎區段。

於一較佳實施例中，該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該固定區段連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該固定區段，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

於一較佳實施例中，本發明通用串列匯流排應用裝置更包括複數第二導電接腳，設置於該電路板之該第一表面上，用以與該母座連接插槽之複數另一連接接腳接觸；其中該複數第一導電接腳構成一 USB 2.0 傳輸介面，而該複數第一導電接腳與該複數第二導電接腳共同構成一 USB 3.0 傳輸介面。

於一較佳實施例中，本發明通用串列匯流排應用裝置更包括複數第三導電接腳，設置於該電路板之一第二表面上，用以與該連接插座之該複數連接接腳接觸；其中該複數第三導電接腳構成一另一 USB 2.0 傳輸介面，使該通用串列匯流排應用裝置具有一雙面插接功能。

於一較佳實施例中，該接腳板與該複數第一導電接腳係藉由一嵌入式射出成型技術而形成，使該接腳板部份包覆該複數第一導電接腳。

於一較佳實施例中，本發明更提供一種通用串列匯流排應用裝置之組裝方法，該通用串列匯流排應用裝置包括一本體以及一電路板，包括以下步驟：

提供一接腳板且該接腳板部份包覆複數第一導電接腳；

設置複數電子元件以及複數第一導電接腳於該電路板上；其中每一該第一導電接腳之一第一端連接於該電路板，且每一該第一導電接腳通過該電路板之一第一表面而立體延伸，使該接腳板與該電路板之間形成一空間；以及

設置該電路板於該本體內並結合該接腳板與該本體，使該複數第一導電接腳部份曝露於該本體。

於一較佳實施例中，設置每一該第一導電接腳之該第一端於該電路板上係藉由表面黏著技術或焊接技術而連接於該電路板之該第一表面。

於一較佳實施例中，該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，於設置複數電子元件以及複數第一導電接腳於該電路板上之步驟中，每一該第一導電接腳之該第一端連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該第一端，並以朝向該電路板之一後端之方向延伸設置；其中，該延伸導線直接形成於該電路板。

於一較佳實施例中，該接腳板部份包覆該複數第一導電接腳係藉由一嵌入式射出成型技術而形成。

於一較佳實施例中，該本體包括一底部以及一承載部，且該承載部具有一承載部開孔，設置該電路板於該本體內之步驟包括：

插入該電路板於該本體之該底部，使該電路板之一第二端通過該底部而伸入該本體內；以及

翻轉該電路板之一第一端，使該電路板之該第一端通過該底部而位於該本體內，且該接腳板伸入於該承載部開孔中而結合該接腳板與該本體，使該複數第一導電接腳部份曝露於該本體。

於一較佳實施例中，該本體包括一卡勾部且該卡勾部具有一斜面，該翻轉該電路板之該第一端之步驟包括：使該電路板之該第一端與該卡勾部接觸且該第一端沿著該卡勾部之該斜面翻轉，使該電路板之該第一端位於該本體內。

於一較佳實施例中，該本體包括一底部、一承載部以及複數凸柱結構，且該承載部具有一承載部開孔，設置該電路板於該本體內之步驟包括：

插入該電路板於該本體之該底部，且該接腳板伸入於該承載部開孔中而結合該接腳板與該本體，使該複數第一導電接腳部份曝露於該本體；以及

加熱該複數凸柱結構，使該複數凸柱結構產生熱熔變形而形成複數卡勾結構，以固定該電路板於該本體內。

於一較佳實施例中，於設置該電路板於該本體內之後更包括：套設一外殼於該本體上。

於一較佳實施例中，於設置該複數電子元件以及該複數第一導電接腳於該電路板上之步驟中更包括：設置該複數電子元件之至少一電子元件於該接腳板與該電路板之間所形成之該空間內。

於一較佳實施例中，於提供該接腳板且該接腳板部份包覆該複數第一導電接腳之後更包括：設置該複數電子元件之至少一電子元件於該複數第一導電接腳之至少一第一導電接腳之一第二端。

於一較佳實施例中，於提供該接腳板且該接腳板部份包覆該複數第一導電接腳之後更包括：設置該複數電子元件之至少一電子元件於該複數第一導電接腳之至少一第一導電接腳之一第二端之一鄰近處上。

【實施方式】

本發明提供一種通用串列匯流排應用裝置。請參閱圖 4，其為本發明通用串列匯流排應用裝置於第一較佳實施例中之結構爆炸示意圖。通用串列匯流排應用裝置 3 包括一本體 30、一電路板 31、複數第一導電接腳 32、複數電子元件 33、一接腳板 34 以及一外殼 35。本體 30 包括一本體開口 301、一承載部 302 以及一卡勾部 305，本體開口 301 設置於本體 30 之一底部 304 上，使電路板 31 之一第二表面 312 曝露於本體開口 301，而承載部 302 由本體 30 往本體 30 之一前端 303 延伸而形成，且承載部 302 具有一承載部開孔 3021。卡勾部 305 設置於承載部 302 之一前端 3022，且卡勾部 305 具有一斜面 3051。電路板 31 包括複數延伸導線 315，每一延伸導線 315 對應一個第一導電接腳 32，且每一延伸導線 315 位於電路板 31 之一第一表面 311 上，並以朝向電路板 31 之一第二端 314 之方向延伸設置，其中複數延伸導線 315 直接形成於電路板 31 之第一表面 311。於本較佳實施例中，電路板 31 之第一表面 311 係為其上表面，且電路板 31 之第二表面 312 係為其下表面，而電路板 31 之第二端 314 則為其後端。

複數電子元件 33 設置於電路板 31 之第一表面 311，而接腳板 34 具有複數接腳板開孔 341，其對應於複數第一導電接腳 32，每一第一導電接腳 32 係被接腳板 34 部份包覆並藉由相對應之接腳板開孔 341 而部份曝露於接腳板 34 之外。每一第一導電接腳 32 中，每一第一導電接腳 32 之一第一端 321 連接於電路板 31 並通過電路板 31 之第一表面 311 而立體延伸至接腳板 34，亦即往電路板 31 之上方延伸，且每一第一導電接腳 32 之一第二端 322 亦連接於電路板 31，使每一第一導電接腳 32 跨過電路板 31 上之複數電子元件 33 中之至少一電子元件 33，亦即部份包覆每一第一導電接腳 32 之接腳板 34 與電路板 31 之間形成一空間 36(請參照圖 6)，使得複數電子元件 33 中之至少一電子元件 33 可設置於該空間 36 內。於本較佳實

施例中，接腳板 34 部份包覆複數第一導電接腳 32 係將複數第一導電接腳 32 放置於一模具槽內，並藉由一嵌入式射出成型技術而形成，且第一導電接腳 32 之第一端 321 以及第一導電接腳 32 之第二端 322 未被包覆而顯露於外，其中第一導電接腳 32 之第一端 321 係為第一導電接腳 32 之前端，第一導電接腳 32 之第二端 322 則為第一導電接腳 32 之後端。

而外殼 35 係用以保護電路板 31，於本較佳實施例中，外殼 35 係採用金屬材質而製成。於其他較佳實施例中，外殼亦可採用塑膠材質而製成。

關於上述各元件結合之情況請同時參閱圖 5 以及圖 6，圖 5 係為本發明通用串列匯流排應用裝置於第一較佳實施例中之外觀結構示意圖，且圖 6 係為本發明通用串列匯流排應用裝置於第一較佳實施例中之結構剖面示意圖。電路板 31 被設置於本體 30 內，且接腳板 34 伸入承載部開孔 3021 中而結合接腳板 34 與本體 30，使接腳板 34 曝露於承載部開孔 3021 之外，藉此被接腳板 34 部份包覆之複數第一導電接腳 32 得以部份曝露於本體 30 之外。外殼 35 套設於本體 30 上，使外殼 35 與本體 30 之間形成一插接空間 37，而插接空間 37 用以使通用串列匯流排應用裝置 3 插接於母座連接插槽 2(請參照圖 3)中，並使曝露出之複數第一導電接腳 32 與連接插槽 2 之複數連接接腳 21(請參照圖 3)接觸。

圖 6 中，本體 30 之卡勾部 305 設置於承載部 302 之前端 3022，用以支撐電路板 31 而避免電路板 31 由本體 30 之底部 304 脫出。而卡勾部 305 之斜面 3051，用以引導電路板 31 由本體 30 之底部 304 伸入本體 30 內。

於本較佳實施例中，每一第一導電接腳 32 被定義為一第一固定區段 321(亦即其第一端)、一第二固定區段 322(亦即其第二端)、一第一延伸區段 323、一第二延伸區段 324 以及一接觸區段 325。第一固定區段 321 以及第二固定區段 322 皆曝露於接腳板 34 之外並透過表面黏著技術(Surface Mounted Technology, SMT)而連接於電路板 31，且第一固定區段 321 以及

第二固定區段 322 靠近於電路板 31 之一第一端 313，其中電路板 31 之第一端 313 係為其前端。第一延伸區段 323 以及第二延伸區段 324 被接腳板 34 包覆且位於電路板 31 之第一表面 311 與本體 30 之間，且接觸區段 325 係被部份包覆於接腳板 34 中，亦即接觸區段 325 之一第一表面 3251 透過相對應之接腳板開孔 341 而曝露於本體 30 之開孔 3021，且接觸區段 325 之一第二表面 3252 則被接腳板 34 包覆於其中。其中，第一延伸區段 323 以及第二延伸區段 324 分別與接觸區段 325 之間形成一第一彎折結構 326 以及一第二彎折結構 327，且第一彎折結構 326 以及第二彎折結構 327 係以接近垂直或等於垂直之角度連接於接觸區段 325。綜言之，複數第一導電接腳 32 構成一 USB 2.0 傳輸介面，也就是說，複數第一導電接腳 32 作為公插頭接觸部，與其連接之母座連接插槽 2 之複數連接接腳 21 亦為 USB 2.0 傳輸介面而得以傳輸資料。

需特別說明的是，於本較佳實施例中，每一第一導電接腳 32 之第一端 321 係藉由表面黏著技術而連接於電路板 31 並通過電路板 31 之第一表面 311 而往接腳板 34 延伸，且每一第一導電接腳 32 之第一端 321 係連接於相對應之延伸導線 315。而每一第一導電接腳 32 之第二端 322 亦透過表面黏著技術而連接於電路板 31。而於其他較佳實施例中，每一第一導電接腳 32 之第一端 321 以及第二端 322 中之至少一者則可採用焊接技術而連接於電路板 31 之第一表面 311。

接下來請同時參閱圖 7 以及圖 8A~圖 8D，圖 7 係為本發明通用串列匯流排應用裝置之組裝方法於第一較佳實施例中之方塊流程圖，而圖 8A~圖 8D 係本發明通用串列匯流排應用裝置於第一較佳實施例中被組裝之結構側視圖。通用串列匯流排應用裝置 3 之組裝方法包括：步驟 S1：提供一接腳板 34 且接腳板 34 部份包覆複數第一導電接腳 32，如圖 4 所示、步驟 S2：設置複數電子元件 33 以及複數第一導電接腳 32 於電路板 31 上，

其中每一第一導電接腳 32 之一第一端 321 連接於電路板 31，且每一第一導電接腳 32 通過電路板 31 之一第一表面 311 而立體延伸，使接腳板 34 與電路板 31 之間形成一空間 36，如圖 8A 所示、步驟 S3：設置電路板 31 於本體 30 內並結合接腳板 34 與本體 30，使複數第一導電接腳 32 部份曝露於本體 30、以及步驟 S4：套設一外殼 35 於本體 30 上，如圖 8D 所示。步驟 S3 更包括步驟 S3-1：插入電路板 31 於本體 30 之底部 304，使電路板 31 之一第二端 314 通過底部 304 而伸入本體 30 內，如圖 8B 所示、以及步驟 S3-2：翻轉電路板 31 之一第一端 313，使電路板 31 之第一端 313 通過底部 304 而位於本體 30 內，且接腳板 34 伸入於承載部開孔 3021 中而結合接腳板 34 與本體 30，使複數第一導電接腳 32 部份曝露於本體 30。

步驟 S1 中，接腳板 34 與複數第一導電接腳 32 間之結合係藉由一嵌入式射出成型技術而形成，使接腳板 34 部份包覆複數第一導電接腳 32。步驟 S2 中，設置複數第一導電接腳 32 之第一端 321 於電路板 31 上係藉由表面黏著技術而連接於電路板 31 之第一表面 311，且複數電子元件 33 亦藉由表面黏著技術而連接於電路板 31 之第一表面 311，其中，複數電子元件 33 中之至少一電子元件 33 被設置於接腳板 34 與電路板 31 之第一表面 311 之間形成之空間 36 內。而步驟 S3-2 中，電路板 31 之第一端 313 係與卡勾部 305 接觸且其第一端 313 沿著卡勾部 305 之斜面 3051 翻轉，使電路板 31 之第一端 313 位於本體 30 內，如圖 8C 所示。

需特別說明的有三，第一，藉由於複數第一導電接腳 32 設置第一延伸區段 323 以及第二延伸區段 324 而升高複數第一導電接腳 32 之高度，使複數第一導電接腳 32 形成一立體結構。因此部分包覆複數第一導電接腳 32 之接腳板 34 與電路板 31 之間形成空間 36，且該空間 36 可設置複數電子元件 33 或容納其他結構，藉此，電路板 31 之第一端 313(亦即前端)可使用之面積可增加，使電路板 31 之第二端 314(亦即後端)需要被使用之

面積縮小，而可裁切其第二端 314 以縮短電路板 31 之長度，故通用串列匯流排應用裝置 3 之握持部之長度可縮短，且其長度為 L2(請參照圖 5)，因此通用串列匯流排應用裝置 3 之體積亦得以縮小。

第二，由圖 4 可知，雖然複數第一導電接腳 32 不與電子元件 33 接觸而可避免電性干擾，但本發明並非限制第一導電接腳 32 不與電子元件 33 接觸，其亦可根據不同需求而設計為第一導電接腳與電子元件接觸，例如必須配置第一導電接腳接地時，可連接第一導電接腳與電子元件而使其第一導電接腳接地。藉由第一導電接腳之結構，本發明通用串列匯流排應用裝置可提升其電路配置之靈活度。第三，於本較佳實施例中，複數延伸導線 315 係曝露於電路板 31 之第一表面 311。而於其他較佳實施例中，複數延伸導線亦可設置於電路板內，且複數延伸導線設置於電路板內之設置方式尤其可應用於多層式電路板之結構中。

再者，本發明更提供一第二較佳實施例。請參閱圖 9，其為本發明通用串列匯流排應用裝置於第二較佳實施例中之另一視角之結構爆炸示意圖。通用串列匯流排應用裝置 4 包括一本體 40、一電路板 41、複數第一導電接腳 42、複數電子元件 43、一接腳板 44 以及複數第三導電接腳 45。本體 40 包括一本體開口 401、一承載部 402 以及一複數凸柱結構 405，本體開口 401 設置於本體 40 之一底部 404 上，使電路板 41 之一第二表面 412 曝露於本體開口 401，而承載部 402 由本體 40 往本體 40 之一前端 403 延伸而形成，且承載部 402 具有一承載部開孔 4021。複數凸柱結構 405 設置於本體 40 之一底部 404 之兩側，且電路板 41 具有複數缺口 415，複數缺口 415 對應於複數凸柱結構 405，使電路板 41 可透過複數缺口 415 以及複數凸柱結構 405 而直接由本體 40 之底部 404 進入本體 40 內。

當電路板 41 位於本體 40 內時，透過對複數凸柱結構 405 加熱，使每一凸柱結構 405 產生熱熔變形而形成卡勾結構 405，且複數卡勾結構由電

路板 41 之下方勾住電路板 41 而固定電路板 41 於本體 40 內，如圖 13C 所示。至於電路板 41 上之複數延伸導線 414(請參照圖 11)係與第一較佳實施例相同，而不再贅述。

接下來說明上述各元件結合之情形。請同時參閱圖 10 以及圖 11，圖 10 係為本發明通用串列匯流排應用裝置於第二較佳實施例中之外觀結構示意圖，且圖 11 係為本發明通用串列匯流排應用裝置於第二較佳實施例中之結構剖面示意圖。電路板 41 被設置於本體 40 內，且接腳板 44 伸入承載部開孔 4021 中而結合接腳板 44 與本體 40，使接腳板 44 曝露於承載部開孔 4021 之外，藉此被接腳板 44 部份包覆之複數第一導電接腳 42 得以部份曝露於本體 40 之外。由於本體 40 上並未套設外殼，使部份曝露於本體 40 之複數第一導電接腳 42 得以於串列匯流排應用裝置 4 插接於母座連接插槽 2(請參照圖 3)中時與連接插槽 2 之複數連接接腳 21(請參照圖 3)接觸，也就是說，通用串列匯流排應用裝置 4 係為一薄型通用串列匯流排應用裝置。

於本較佳實施例中，通用串列匯流排應用裝置 4 之每一第一導電接腳 42 被定義為一第一固定區段 421(亦即其第一端)、一內彎區段 422(亦即其第二端)、一第一延伸區段 423、一第二延伸區段 424 以及一接觸區段 425。第一固定區段 421 係透過焊接技術而連接於電路板 41 之第一表面 411 連接於電路板 41 之一第一表面 411 且靠近於電路板 41 之第一端 413，而第一延伸區段 423 以及第二延伸區段 424 位於電路板 41 之第一表面 411 與接腳板 44 之間。接觸區段 425 之一第一表面 4251 曝露於本體 40，使接觸區段 425 之第一表面 4251 得以與母座連接插槽 2 之連接接腳 21(請參照圖 3)接觸，且第一延伸區段 423 以及第二延伸區段 424 分別與接觸區段 425 之間形成一第一彎折結構 426 以及一第二彎折結構 427，其中第一彎折結構 426 以及第二彎折結構 427 係以接近垂直或等於垂直之角度連接於接觸區段

425。而內彎區段 422 係由第二延伸區段 424 延伸而形成，且不連接於電路板 41，此外，內彎區段 422 部分曝露於接腳板 44 與電路板 41 間之一空間 46 內，使複數電子元件 44 中之至少一電子元件 44 得以設置於內彎區段 422(亦即第一導電接腳 42 之第二端 422)上，其中第二延伸區段 424 與內彎區段 422 之間形成一第三彎折結構 428。由圖 12 可知，接腳板 44 包覆第一延伸區段 423 以及第二延伸區段 424，而接腳板 44 部份包覆接觸區段 425 以及內彎區段 422。

圖 11 中，通用串列匯流排應用裝置 4 更包括複數第三導電接腳 45，複數第三導電接腳 45 設置於電路板 41 之一第二表面 412 上，複數第三導電接腳 45 用以與母座連接插槽 2 之複數連接接腳 21(請參照圖 3)接觸，使複數第三導電接腳 45 構成一另一 USB 2.0 傳輸介面，而得以令複數第一導電接腳 42 或複數第三導電接腳 45 皆可與複數連接接腳 21 接觸以傳輸資料，亦即通用串列匯流排應用裝置 4 具有一雙面插接功能。至於其他結構係與第一較佳實施例相同而不再多加說明。

而本較佳實施例之通用串列匯流排應用裝置之組裝方法與第一較佳實施例不同。請同時參閱圖 12 以及圖 13A~圖 13C，圖 12 係為本發明通用串列匯流排應用裝置之組裝方法於第二較佳實施例中之方塊流程圖，而圖 13A~圖 13C 係為本發明通用串列匯流排應用裝置於第二較佳實施例中被組裝之結構示意圖。通用串列匯流排應用裝置 4 之組裝方法包括：步驟 S1'：提供一接腳板 44 且接腳板 44 部份包覆複數第一導電接腳 42、步驟 S2'：設置複數電子元件 43 之至少一電子元件 43 於複數第一導電接腳 42 之至少一第一導電接腳 42 之一第二端 422、步驟 S3'：設置複數電子元件 43 以及複數第一導電接腳 42 於電路板 41 上，其中每一第一導電接腳 42 之一第一端 421 連接於電路板 41，且每一第一導電接腳 42 通過電路板 41 之一第一表面 411 而立體延伸，使接腳板 44 與電路板 41 之間形成一空間

46、以及步驟 S4'：設置電路板 41 於本體 40 內並結合接腳板 44 與本體 40，使複數第一導電接腳 42 部份曝露於本體 40。

步驟 S4'更包括步驟 S4-1'：插入該電路板 41 於本體 40 之底部 404，且接腳板 44 伸入於一承載部開孔 4021 中而結合接腳板 44 與本體 40，使複數第一導電接腳 42 部份曝露於本體 40、以及步驟 S4-2'：加熱複數凸柱結構 405，使複數凸柱結構 405 產生熱熔變形而形成複數卡勾結構 405，以卡合電路板 41 之複數缺口 415 而固定電路板 41 於本體 40 內。

此外，本發明更提供一第三較佳實施例。請參閱圖 14 以及圖 15，圖 14 係為本發明通用串列匯流排應用裝置於第三較佳實施例中之結構爆炸示意圖，且圖 15 係為本發明通用串列匯流排應用裝置於第三較佳實施例中之結構剖面示意圖。通用串列匯流排應用裝置 5 包括一本體 50、一電路板 51、複數第一導電接腳 52、複數電子元件 53、一接腳板 54 以及複數第二導電接腳 55。本體 50 包括一本體開口 501、一承載部 502 以及複數凸柱結構 505，且承載部 502 包括一承載部開孔 5021 以及複數開孔 5022。而每一第一導電接腳 52 被定義為一第一固定區段 521(亦即其第一端)、一內彎區段 522 (亦即其第二端)、一第一延伸區段 523、一第二延伸區段 524 以及一接觸區段 525，本較佳實施例之通用串列匯流排應用裝置 5 與第二較佳實施例之通用串列匯流排應用裝置 4 之結構大致上相同，而不再多加說明。

關於本較佳實施例與第二較佳實施例之不同之處有三，第一，本較佳實施例之通用串列匯流排應用裝置 5 之複數第一導電接腳 52 中之至少一第一導電接腳 52 更包括一延伸結構 5221，其自第一導電接腳 52 之內彎區段 522 (亦即其第二端)伸出而，用以設置複數電子元件 53 中之至少一電子元件 53 於其上，也就是說，延伸結構 5221 係由內彎區段 522 往一側邊延伸而形成，使得設置於延伸結構 5221 上之電子元件 53 不位於內彎區段 522

之正下方。因此，接腳板 54 與電路板 50 所形成之一空間 56 內可設置電子元件 53，且第一導電接腳 52 上之延伸結構 5221 亦可設置電子元件 53，使電子元件 53 之可設置位置增加而可進一步地縮短電路板 51 之長度，亦即縮小通用串列匯流排應用裝置 5 之體積。

第二，本較佳實施例之通用串列匯流排應用裝置 5 之本體 50 更包括複數開孔 5022，且複數開孔 5022 相鄰於承載部開孔 5021，用以相對應地被複數第二導電接腳 55 穿過，使每一第二導電接腳 55 部份曝露於所對應之開孔 5022。其中複數第一導電接腳 52 構成一 USB 2.0 傳輸介面，而複數第一導電接腳 52 與複數第二導電接腳 55 共同構成一 USB 3.0 傳輸介面。

第三，本較佳實施例之通用串列匯流排應用裝置 5 之組裝方法包括步驟 S1*：提供一接腳板 54 且接腳板 54 部份包覆複數第一導電接腳 52、步驟 S2*：設置複數電子元件 53 之至少一電子元件 53 於複數第一導電接腳 52 之至少一第一導電接腳 52 之一第二端 522 之一鄰近處 5221 上、步驟 S3*：設置複數電子元件 53 以及複數第一導電接腳 52 於電路板 51 上，其中每一第一導電接腳 52 之一第一端 521 連接於電路板 51，且每一第一導電接腳 52 通過電路板 51 之一第一表面 511 而立體延伸，使接腳板 54 與電路板 51 之間形成一空間 56、以及步驟 S4*：設置電路板 51 於本體 50 內並結合接腳板 54 與本體 50，使複數第一導電接腳 52 部份曝露於本體 50，如圖 15 所示。

綜言之，本較佳實施例之通用串列匯流排應用裝置 5 之組裝方法係與第二較佳實施例中之通用串列匯流排應用裝置 4 之組裝方法大致上相同，其不同之處僅在於第二較佳實施例中之步驟 S2' 以步驟 S2* 來取代，而其第二端 522 之鄰近處 5221 即為由內彎區段 522 往一側邊延伸而形成之延伸結構 5221。

根據上述各較佳實施例可知，本發明通用串列匯流排應用裝置之複數

第一導電接腳被彎折，使複數第一導電接腳形成一立體結構，因此電路板與複數第一導電接腳之間形成一空間而得以設置複數電子元件或作為其他用途。另外，本發明通用串列匯流排應用裝置之電子元件亦可設置於第一導電接腳中被往內彎折之部分，亦即內彎區段。或者，內彎區段亦延伸出一延伸結構，使得電子元件可設置於其延伸結構上。藉此，本發明通用串列匯流排應用裝置可將原本設置於電路板之後端之複數電子元件移動至複數第一導電接腳與電路板之間之空間內、內彎區段上以及延伸結構中之至少一者上，使得電路板後端不被使用而可被省略，因此可縮短習知電路板之長度，進而縮小接收器之體積。

此外，為了簡化複數第一導電接腳之組裝過程，本發明通用串列匯流排應用裝置之組裝方法係預先設置複數第一導電接腳於接腳板上，使得於結合複數第一導電接腳與電路板之過程中，僅需進行一次第一導電接腳之對準工作即可設置所有的第一導電接腳於電路板上。其中，第一導電接腳與接腳板之結合係經過精密設計，使得複數第一導電接腳不會歪斜或定位不準確，以便與母座連接插槽之複數連接接腳接觸。當然，本發明通用串列匯流排應用裝置可使用在各種技術領域，包括隨身碟、MP3 播放器等儲存記憶裝置、與連接導線結合而形成的 USB 連接插頭以及各種接收器，其中各種接收器包括無線滑鼠接收器、無線鍵盤接收器以及 Wi-Fi 無線網路接收器等。

以上所述僅為本發明之較佳實施例，並非用以限定本發明之申請專利範圍，因此凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含於本案之申請專利範圍內。

【圖式簡單說明】

圖 1 係習知接收器之外觀結構示意圖。

圖 2 係習知接收器之內部結構示意圖。

圖 3 係與習知接收器之連接插槽之結構示意圖。

圖 4 係本發明通用串列匯流排應用裝置於第一較佳實施例中之結構爆炸示意圖。

圖 5 係本發明通用串列匯流排應用裝置於第一較佳實施例中之外觀結構示意圖。

圖 6 係本發明通用串列匯流排應用裝置於第一較佳實施例中之結構剖面示意圖。

圖 7 係本發明通用串列匯流排應用裝置之組裝方法於第一較佳實施例中之方塊流程圖。

圖 8A~圖 8D 係本發明通用串列匯流排應用裝置於第一較佳實施例中被組裝之結構側視圖。

圖 9 係本發明通用串列匯流排應用裝置於第二較佳實施例中之另一視角之結構爆炸示意圖。

圖 10 係本發明通用串列匯流排應用裝置於第二較佳實施例中之外觀結構示意圖。

圖 11 係本發明通用串列匯流排應用裝置於第二較佳實施例中之結構剖面示意圖。

圖 12 係本發明通用串列匯流排應用裝置之組裝方法於第二較佳實施例中之方塊流程圖。

圖 13A～圖 13C 係本發明通用串列匯流排應用裝置於第二較佳實施例中被組裝之結構側視圖。

圖 14 係本發明通用串列匯流排應用裝置於第三較佳實施例中之另一視角之結構爆炸示意圖。

圖 15 係本發明通用串列匯流排應用裝置於第三較佳實施例中之結構剖面示意圖。

圖 16 係本發明通用串列匯流排應用裝置之組裝方法於第三較佳實施例中之方塊流程圖。

【主要元件符號說明】

- 1 接收器
- 2 母座連接插槽
- 3、4、5 通用串列匯流排應用裝置
- 10、31、41、51 電路板
- 11、30、40、50 本體
- 12 金屬外殼
- 21 連接接腳
- 32、42、52、1011、1012、1013、1014 第一導電接腳
- 33、43、53 電子元件
- 34、44、54 接腳板
- 35 外殼
- 36、46、56 空間

- 37、112 插接空間
- 45 第三導電接腳
- 55 第二導電接腳
- 101 電路板之前端
- 102 控制電路
- 103 記憶元件
- 111 承載板
- 301、401、501 本體開口
- 302、402、502 承載部
- 303、403 本體之前端
- 304、404 本體之底部
- 305 卡勾部
- 311、411、511 電路板之第一表面
- 311、412 電路板之第二表面
- 313、413 電路板之第一端
- 314 電路板之第二端
- 315、414 延伸導線
- 321、421、521 第一導電接腳之第一端(第一固定區段)
- 322、422、522 第一導電接腳之第二端(第二固定區段、內彎區段)
- 323、423、523 第一延伸區段
- 324、424、524 第二延伸區段
- 325、425、525 接觸區段
- 326、426 第一彎折結構
- 327、427 第二彎折結構

405、505 凸柱結構(卡勾結構)

415 缺口

428 第三彎折結構

3021、4021、5021 承載部開孔

3051 斜面

3251、4251 接觸區段之第一表面

3252 接觸區段之第二表面

5022 開孔

5221 延伸結構(第一導電接腳之第二段之鄰近處)

L1、L2 長度

S1~S4、S1'~S4'、S1*~S4*、S3-1、S3-2、S4-1'、S4-2' 步驟

七、申請專利範圍：

1、一種通用串列匯流排應用裝置，用以插接於一母座連接插槽，該母座連接插槽包含複數連接接腳，該通用串列匯流排應用裝置包括：

一本體；

一電路板，設置於該本體內；

一接腳板，設置於該本體上且曝露於該本體之外；

複數第一導電接腳，每一該第一導電接腳之一第一端連接於該電路板並通過該電路板之一第一表面而立體延伸至該接腳板，使該複數第一導電接腳部份曝露於該接腳板而與該母座連接插槽之該複數連接接腳接觸；其中該接腳板與該電路板之間形成一空間；以及

複數電子元件，設置於該電路板之該第一表面上；其中該複數電子元件中之至少一電子元件被設置於該接腳板與該電路板之間形成之該空間內。

2、如申請專利範圍第1項所述之通用串列匯流排應用裝置，更包括一外殼，套設於該本體上，使該外殼與該本體之間形成一插接空間。

3、如申請專利範圍第1項所述之通用串列匯流排應用裝置，其中該本體包括：

一本體開口，設置於該本體之一底部上，使該電路板之一第二表面曝露於該本體開口；以及

一承載部，由該本體往該本體之一前端延伸而形成，且該承載部具有一承載部開孔，該承載部開孔用以容置該接腳板於其中且使該接腳板曝露於該承載部開孔之外。

4、如申請專利範圍第3項所述之通用串列匯流排應用裝置，其中該本體

更包括一卡勾部，設置於該承載部之一前端，用以支撐該電路板，而該卡勾部具有一斜面，用以引導該電路板伸入該本體內。

5、如申請專利範圍第1項所述之通用串列匯流排應用裝置，其中該複數電子元件中之至少一電子元件設置於該複數第一導電接腳之至少一第一導電接腳之一第二端上，且該第二端部分曝露於該接腳板與該電路板之間之該空間內。

6、如申請專利範圍第1項所述之通用串列匯流排應用裝置，其中至少一該第一導電接腳包括一延伸結構，自該第一導電接腳之一第二端伸出，用以設置該複數電子元件中之至少一電子元件於其上。

7、如申請專利範圍第1項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳之該第一端與一第二端中之至少一者係以表面黏著技術(Surface Mounted Technology, SMT)或焊接技術而連接於該電路板之該第一表面。

8、如申請專利範圍第1項所述之通用串列匯流排應用裝置，其中該複數第一導電接腳中之至少一第一導電接腳包括一第一固定區段、一第二固定區段、一第一延伸區段、一第二延伸區段以及一接觸區段，該第一固定區段係每一該第一導電接腳之該第一端，且該第二固定區段係每一該第一導電接腳之一第二端，該第一延伸區段以及該第二延伸區段位於該電路板之該第一表面與該本體之間，且該接觸區段之一第一表面曝露於該本體，該接觸區段之該第一表面用以與該連接接腳接觸，而該第一延伸區段以及該第二延伸區段分別與該接觸區段之間形成一第一彎折結構以及一第二彎折結構，其中該接腳板包覆該第一延伸區段以及該第二延伸區段，而該接腳板部份包覆該接觸區段。

9、如申請專利範圍第8項所述之通用串列匯流排應用裝置，其中該電路

板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該第一固定區段與每一該第二固定區段皆連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該第一固定區段與該第二固定區段中之至少一者，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

10、如申請專利範圍第1項所述之通用串列匯流排應用裝置，其中該複數第一導電接腳中之至少一第一導電接腳包括一固定區段、一第一延伸區段、一第二延伸區段、一接觸區段以及一內彎區段，該固定區段係該至少一第一導電接腳之該第一端，該內彎區段係該至少一第一導電接腳之一第二端且部分曝露於該接腳板與該電路板之間之該空間內而不連接於該電路板，該第一延伸區段以及該第二延伸區段位於該電路板之該第一表面與該本體之間，且該接觸區段之一第一表面曝露於該本體，該接觸區段之該第一表面用以與該連接接腳接觸，該第一延伸區段以及該第二延伸區段分別與該接觸區段之間形成一第一彎折結構以及一第二彎折結構，而該第二延伸區段與該內彎區段之間形成一第三彎折結構，其中該接腳板包覆該第一延伸區段以及該第二延伸區段，而該接腳板部份包覆該接觸區段以及該內彎區段。

11、如申請專利範圍第10項所述之通用串列匯流排應用裝置，其中該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該固定區段連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該固定區段，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

12、如申請專利範圍第1項所述之通用串列匯流排應用裝置，更包括複數第二導電接腳，設置於該電路板之該第一表面上，用以與該母座連接插槽

之複數另一連接接腳接觸；其中該複數第一導電接腳構成一 USB 2.0 傳輸介面，而該複數第一導電接腳與該複數第二導電接腳共同構成一 USB 3.0 傳輸介面。

13、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，更包括複數第三導電接腳，設置於該電路板之一第二表面上，用以與該連接插座之該複數連接接腳接觸；其中該複數第三導電接腳構成一另一 USB 2.0 傳輸介面，使該通用串列匯流排應用裝置具有一雙面插接功能。

14、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，其中該接腳板與該複數第一導電接腳係藉由一嵌入式射出成型技術而形成，使該接腳板部份包覆該複數第一導電接腳。

15、一種通用串列匯流排應用裝置之組裝方法，該通用串列匯流排應用裝置包括一本體以及一電路板，包括以下步驟：

提供一接腳板且該接腳板部份包覆複數第一導電接腳；

設置複數電子元件以及複數第一導電接腳於該電路板上；其中每一該第一導電接腳之一第一端連接於該電路板，且每一該第一導電接腳通過該電路板之一第一表面而立體延伸，使該接腳板與該電路板之間形成一空間，且設置該複數電子元件之至少一電子元件於該接腳板與該電路板之間所形成之該空間內；以及

設置該電路板於該本體內並結合該接腳板與該本體，使該複數第一導電接腳部份曝露於該本體。

16、如申請專利範圍第 15 項所述之通用串列匯流排應用裝置之組裝方法，其中設置每一該第一導電接腳之該第一端於該電路板上係藉由表面黏著技術或焊接技術而連接於該電路板之該第一表面。

17、如申請專利範圍第 16 項所述之通用串列匯流排應用裝置之組裝方法，

其中該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，於設置複數電子元件以及複數第一導電接腳於該電路板上之步驟中，每一該第一導電接腳之該第一端連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該第一端，並以朝向該電路板之一後端之方向延伸設置；其中，該延伸導線直接形成於該電路板。

18、如申請專利範圍第 15 項所述之通用串列匯流排應用裝置之組裝方法，其中該接腳板部份包覆該複數第一導電接腳係藉由一嵌入式射出成型技術而形成。

19、如申請專利範圍第 15 項所述之通用串列匯流排應用裝置之組裝方法，其中該本體包括一底部以及一承載部，且該承載部具有一承載部開孔，設置該電路板於該本體內之步驟包括：

插入該電路板於該本體之該底部，使該電路板之一第二端通過該底部而伸入該本體內；以及

翻轉該電路板之一第一端，使該電路板之該第一端通過該底部而位於該本體內，且該接腳板伸入於該承載部開孔中而結合該接腳板與該本體，使該複數第一導電接腳部份曝露於該本體。

20、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置之組裝方法，其中該本體包括一卡勾部且該卡勾部具有一斜面，該翻轉該電路板之該第一端之步驟包括：使該電路板之該第一端與該卡勾部接觸且該第一端沿著該卡勾部之該斜面翻轉，使該電路板之該第一端位於該本體內。

21、如申請專利範圍第 15 項所述之通用串列匯流排應用裝置之組裝方法，其中該本體包括一底部、一承載部以及複數凸柱結構，且該承載部具有一承載部開孔，設置該電路板於該本體內之步驟包括：

插入該電路板於該本體之該底部，且該接腳板伸入於該承載部開孔

中而結合該接腳板與該本體，使該複數第一導電接腳部份曝露於該本體；
以及

加熱該複數凸柱結構，使該複數凸柱結構產生熱熔變形而形成複數卡勾結構，以固定該電路板於該本體內。

22、如申請專利範圍第 15 項所述之通用串列匯流排應用裝置之組裝方法，其中於設置該電路板於該本體內之後更包括：套設一外殼於該本體上。

23、如申請專利範圍第 15 項所述之通用串列匯流排應用裝置之組裝方法，其中於提供該接腳板且該接腳板部份包覆該複數第一導電接腳之後更包括：設置該複數電子元件之至少一電子元件於該複數第一導電接腳之至少一第一導電接腳之一第二端。

24、如申請專利範圍第 15 項所述之通用串列匯流排應用裝置之組裝方法，其中於提供該接腳板且該接腳板部份包覆該複數第一導電接腳之後更包括：設置該複數電子元件之至少一電子元件於該複數第一導電接腳之至少一第一導電接腳之一第二端之一鄰近處上。

八、圖式：

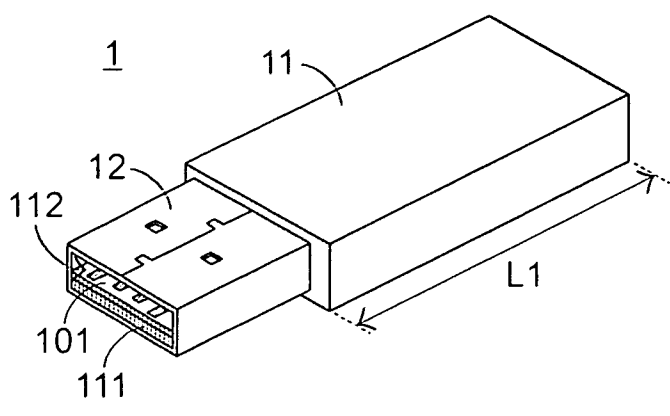


圖1(習知技術)

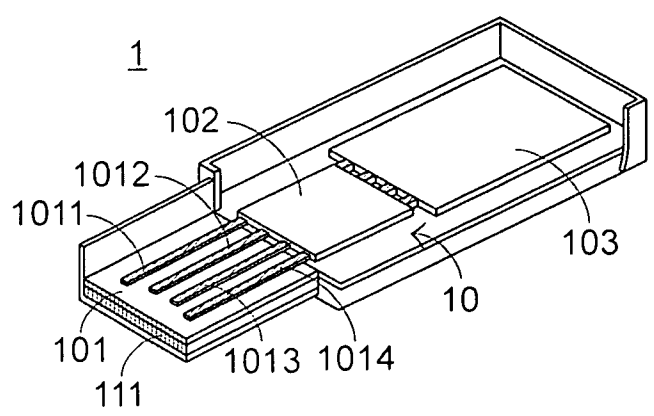


圖2(習知技術)

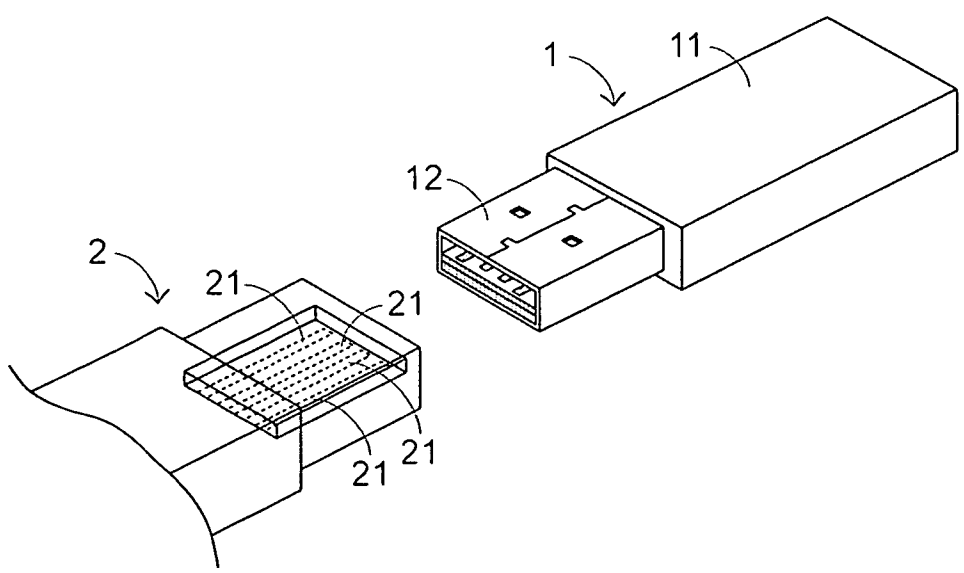


圖3(習知技術)

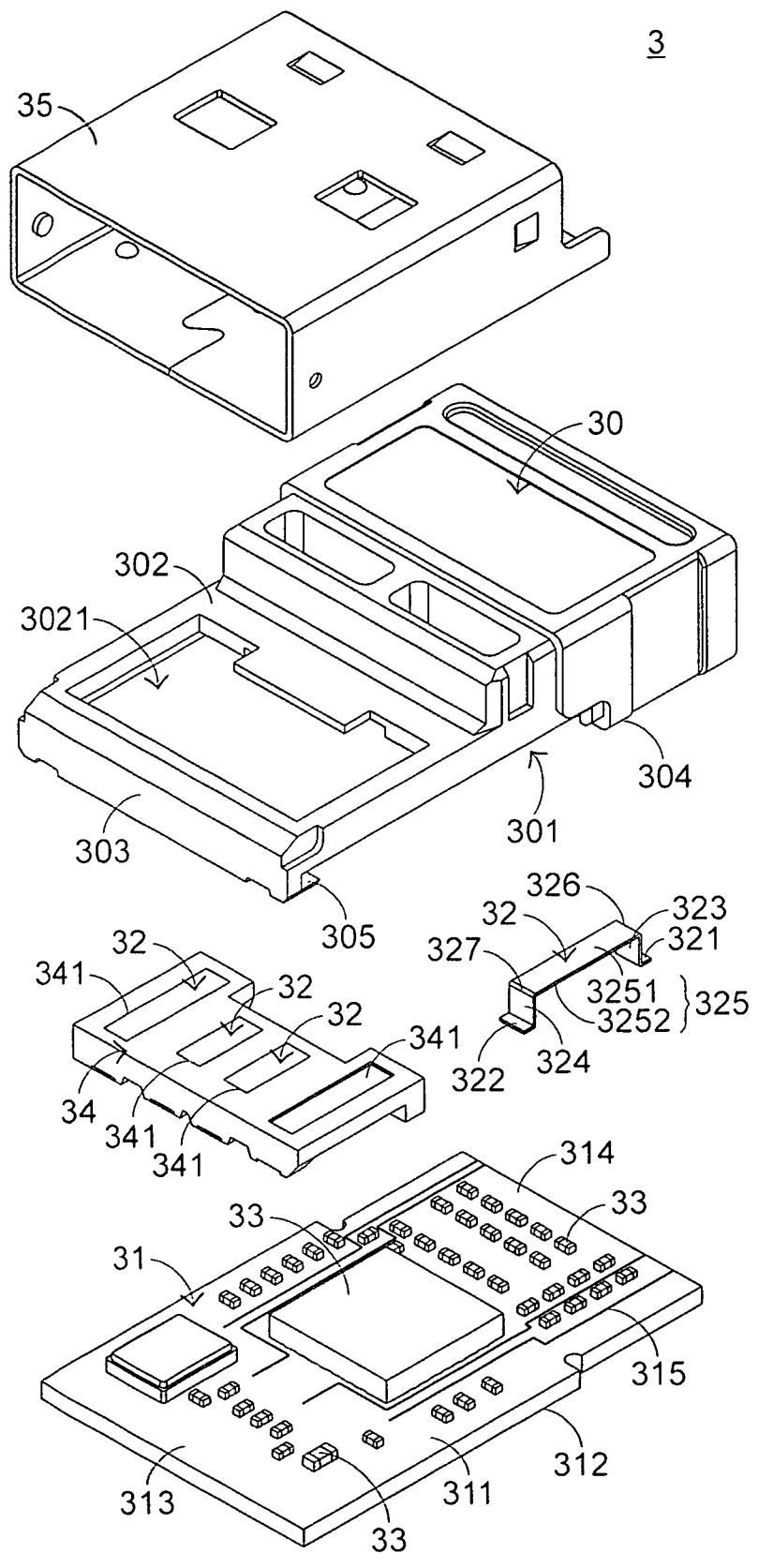


圖4

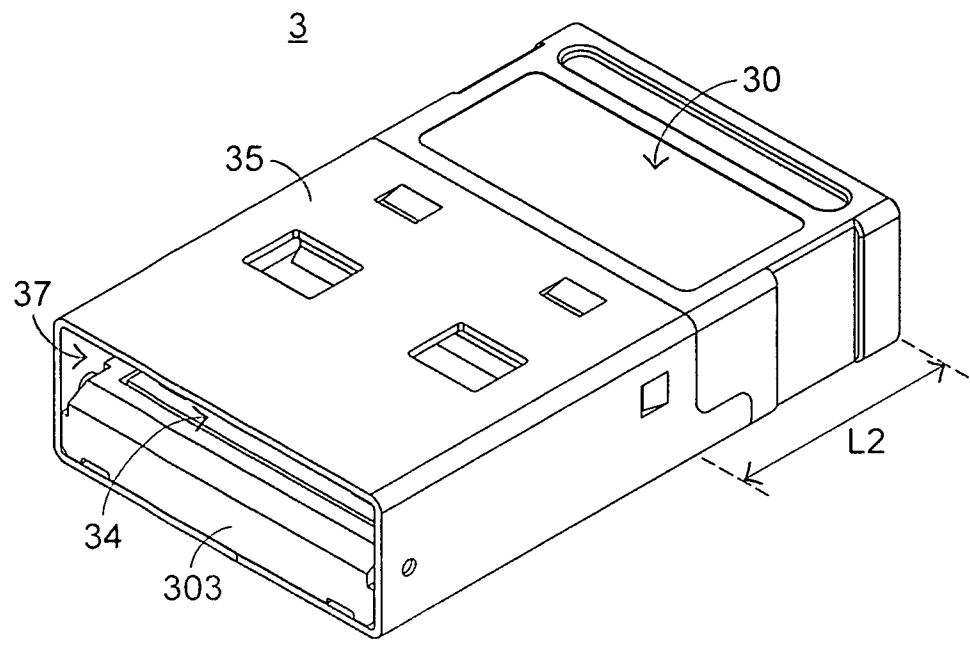


圖5

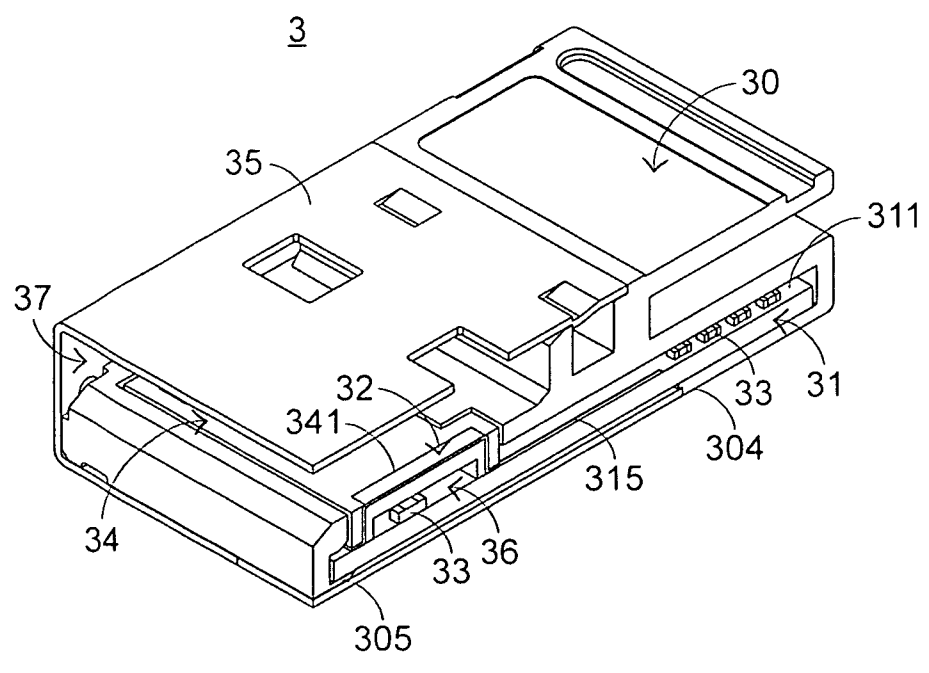


圖6

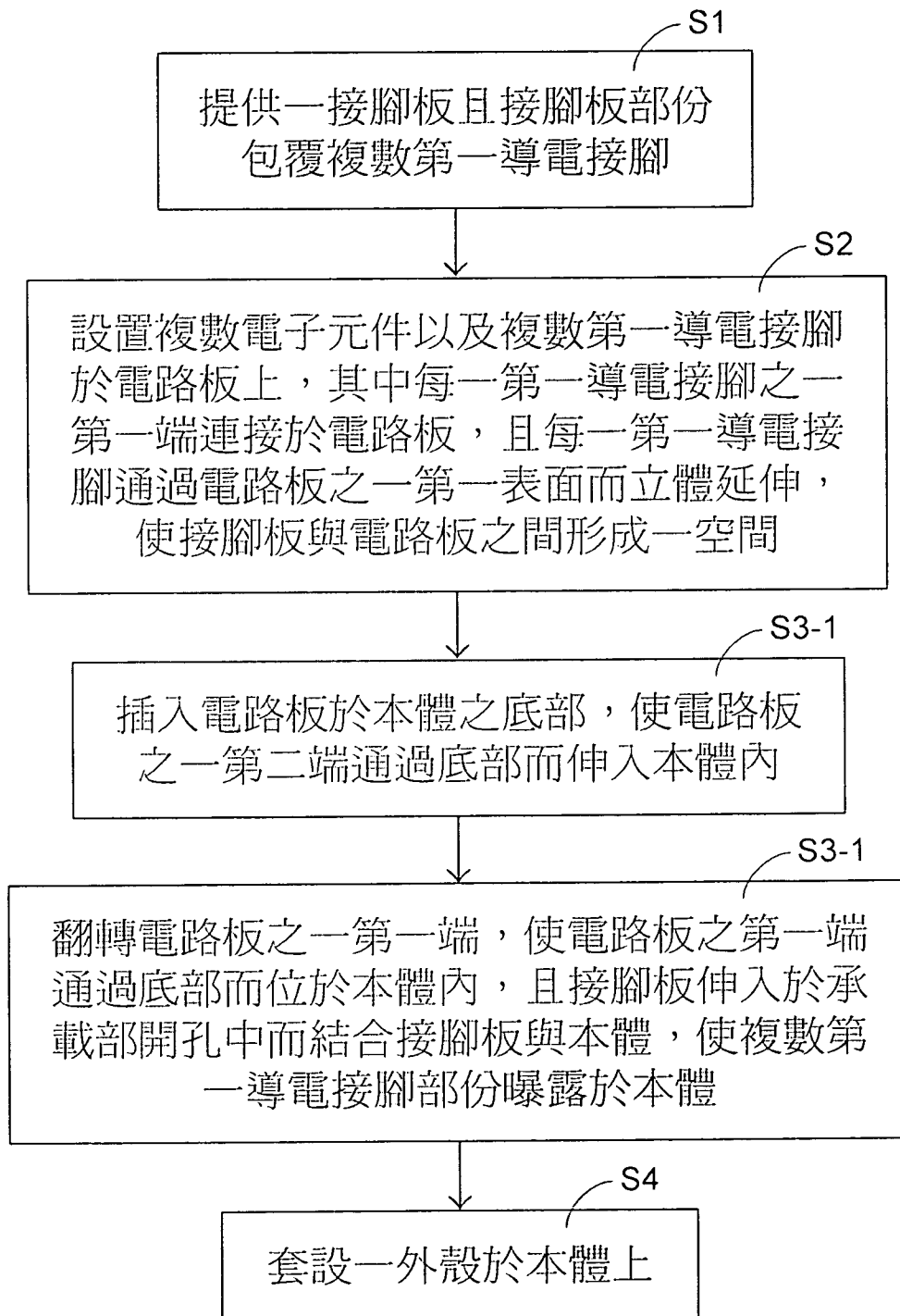


圖7

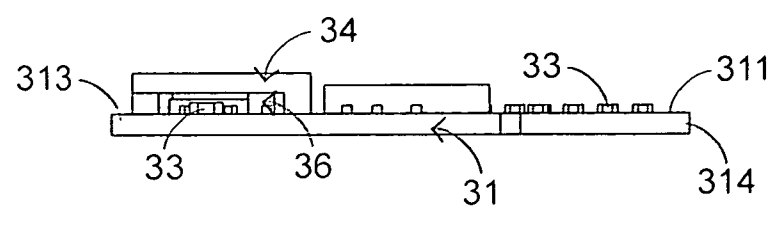


圖 8A

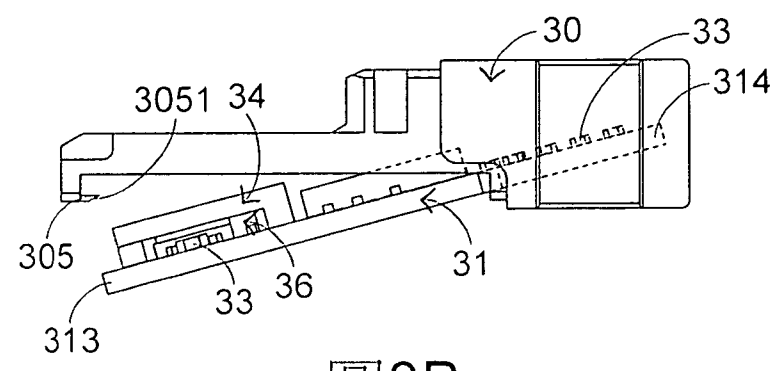


圖 8B

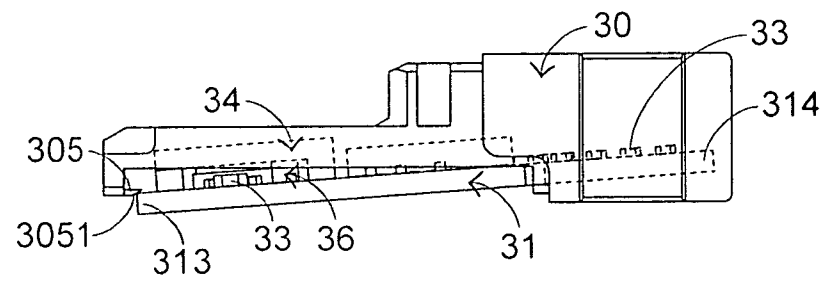


圖 8C

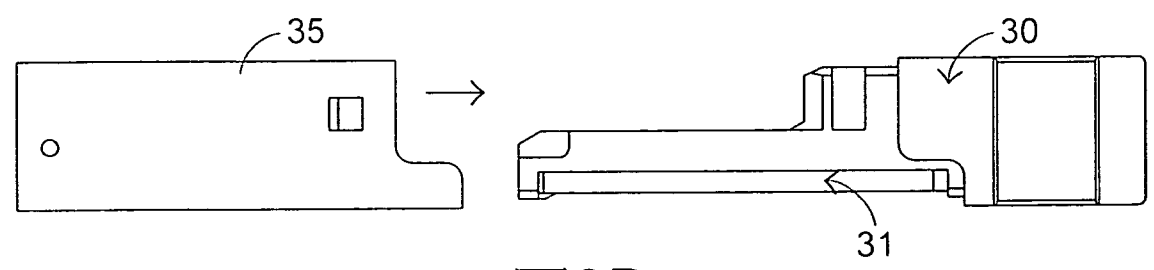


圖 8D

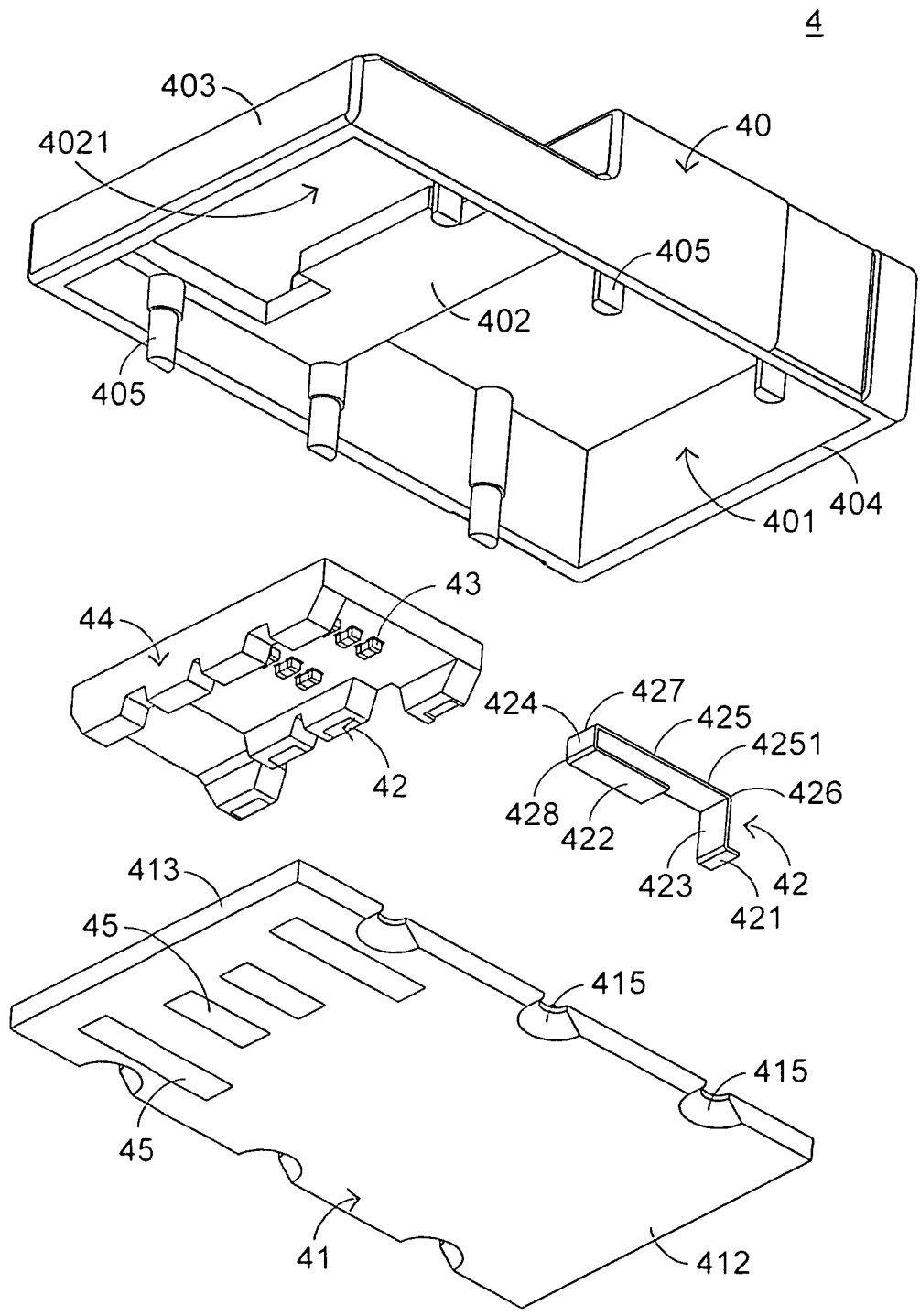


圖9

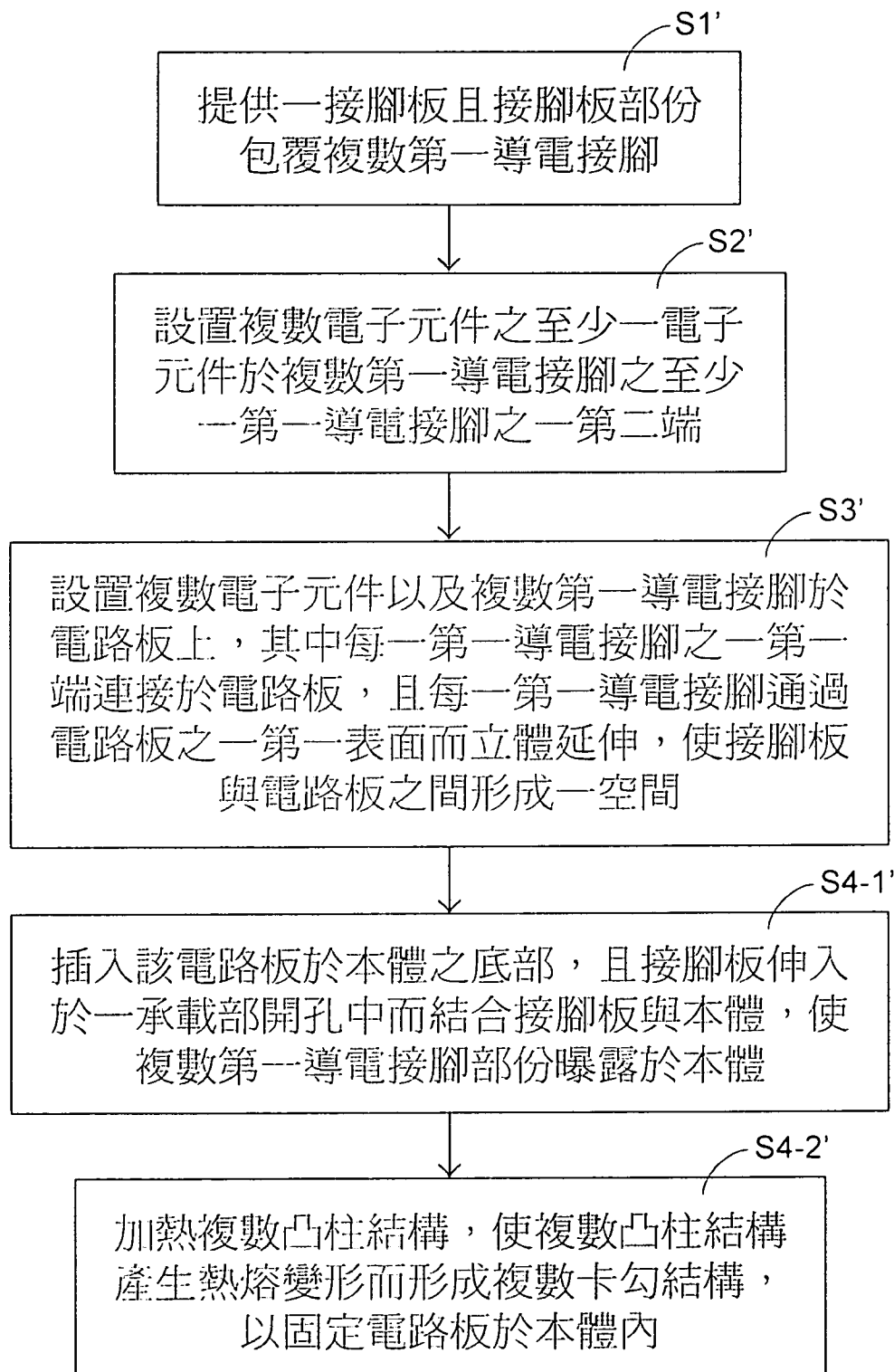


圖12

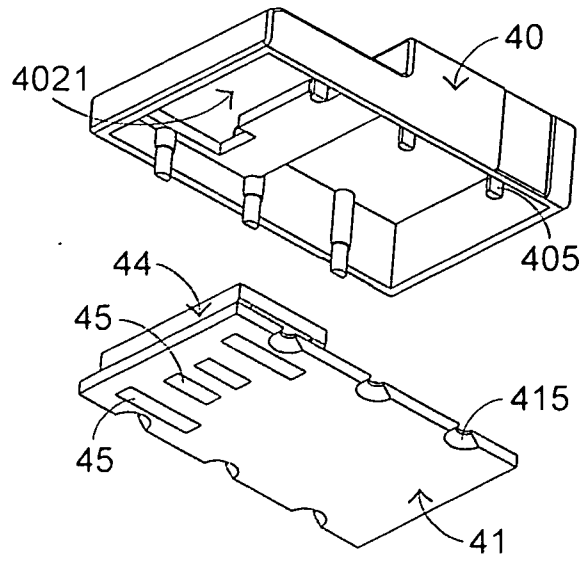


圖 13A

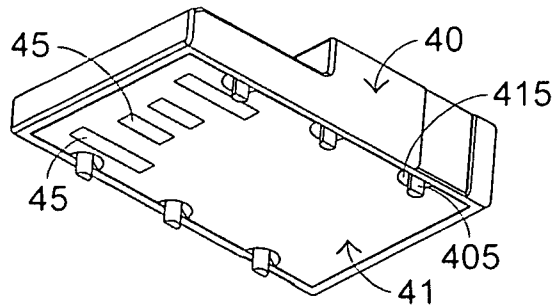


圖 13B

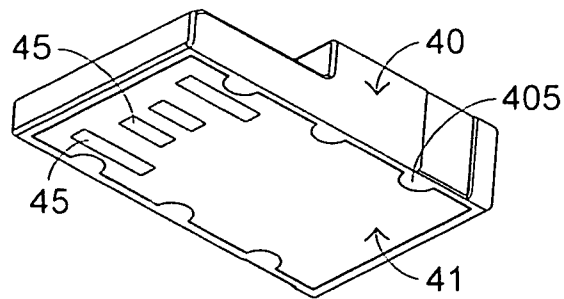


圖 13C

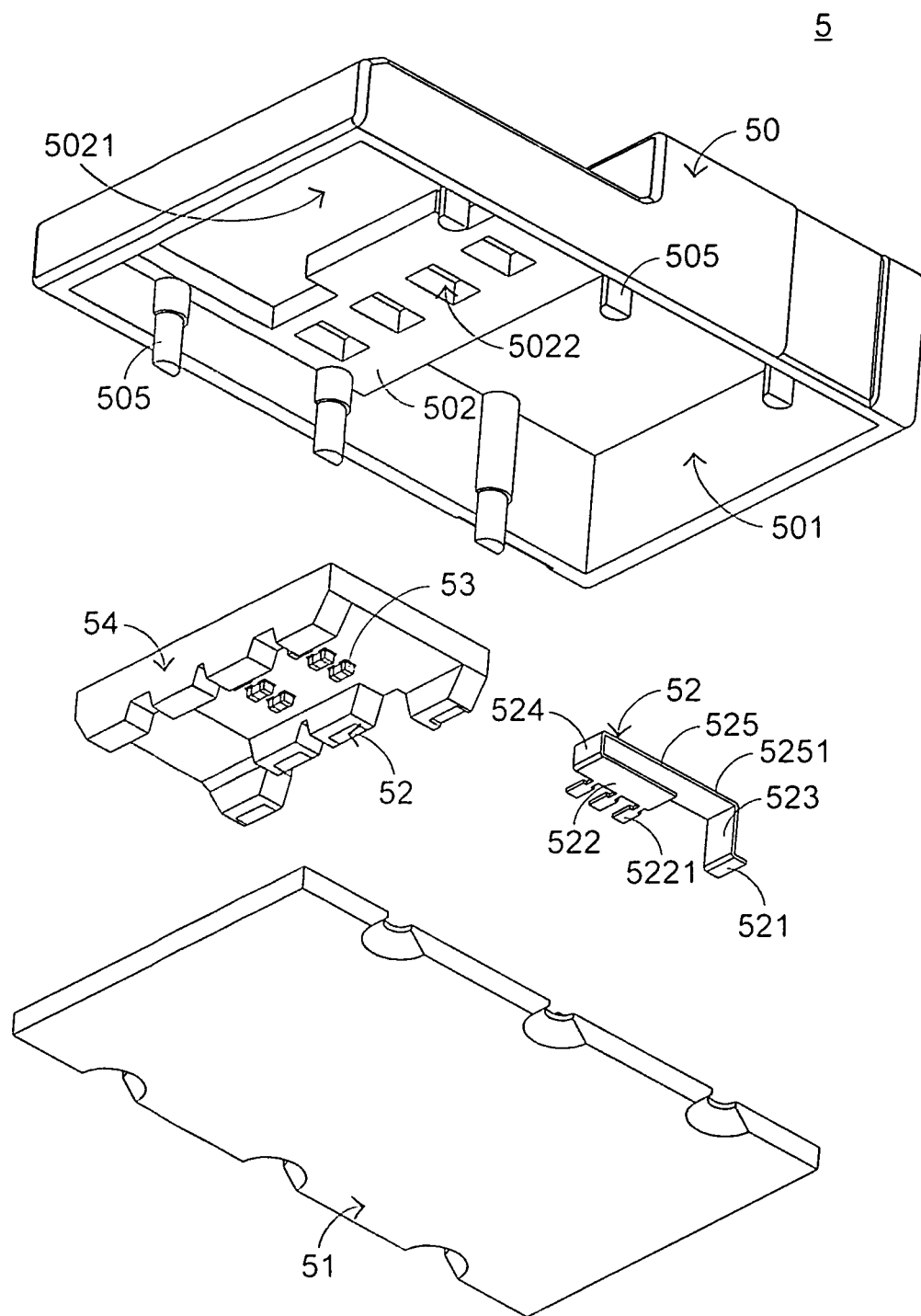


圖 14

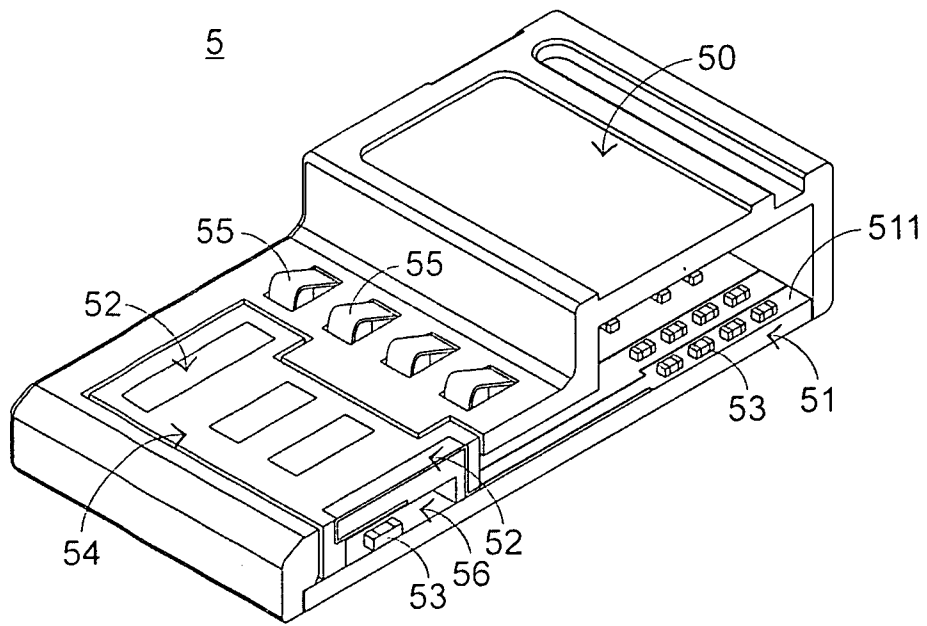


圖 15

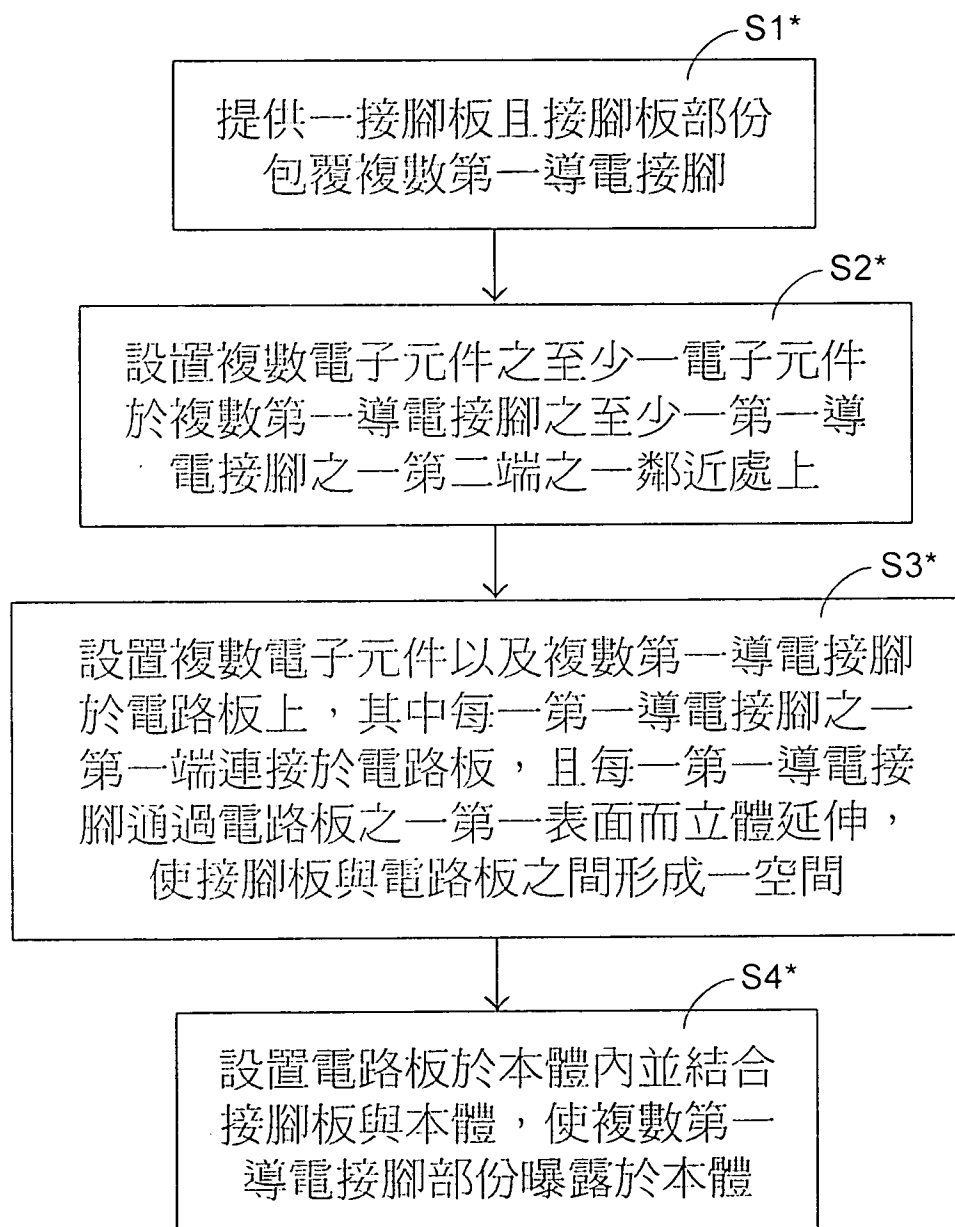


圖16