



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I424413 B

(45)公告日：中華民國 103 (2014) 年 01 月 21 日

(21)申請案號：099146239

(22)申請日：中華民國 99 (2010) 年 12 月 28 日

(51)Int. Cl. : G09G3/30 (2006.01)

(71)申請人：友達光電股份有限公司 (中華民國) AU OPTRONICS CORP. (TW)

新竹市新竹科學工業園區力行二路 1 號

(72)發明人：曾卿杰 TSENG, CHENG CHIEH (TW)；劉俊彥 LIU, CHUN YEN (TW)

(74)代理人：吳豐任；戴俊彥

(56)參考文獻：

TW 200415557A

TW 200816140A

TW 201001375A

TW 201039316A

US 2004/0233141A1

US 2005/0093464A1

US 2007/0035340A1

US 2007/0262931A1

審查人員：林威達

申請專利範圍項數：9 項 圖式數：8 共 0 頁

(54)名稱

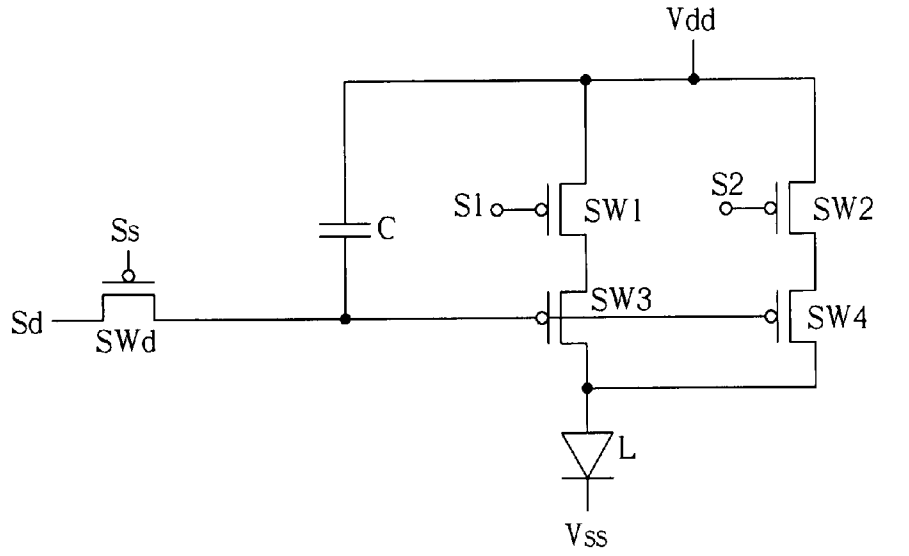
主動矩陣有機發光二極體顯示器之像素電路

PIXEL CIRCUIT OF AN ACTIVE MATRIX ORGANIC LIGHT-EMITTING DIODE DISPLAY DEVICE

(57)摘要

一種主動矩陣有機發光二極體顯示器之像素電路，利用不同時序之開關訊號或不同時序之電壓源，切換驅動電流流經於不同之薄膜電晶體。因此當像素電路驅動像素顯示灰階時，驅動電流交替流過薄膜電晶體，因此各薄膜電晶體並不會持續承受電壓應力，進而避免產生磁滯效應，並改善面板切換灰階畫面時影像殘留的現象發生。

A pixel circuit of an Active Matrix Organic Light-Emitting Diode (AMOLED) display device utilizes switch signals or voltages of different timing sequence to switch the driving current to flow through alternate thin-film transistors (TFTs). When the pixel circuit drives OLED to display grayscales, the driving current does not flow through driving TFTs alternatively, so each TFT is not under voltage stress continuously. Consequently hysteresis effect of the TFT can be prevented, lowering the degree of image sticking effect occurred during the panel switching frames of different grayscales.



- 200 . . . 像素電路
- SWd . . . 資料開關
- SW1 . . . 第一開關
- SW2 . . . 第二開關
- SW3 . . . 第三開關
- SW4 . . . 第四開關
- C . . . 電容
- L . . . 有機發光二極體
- Sd . . . 資料電壓
- Ss . . . 掃描訊號
- Vdd . . . 第一電壓
- Vss . . . 第二電壓
- S1 . . . 第一開關訊號
- S2 . . . 第二開關訊號

第2圖

公告本

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 99146239

※申請日： 99.12.28

※IPC 分類：

一、發明名稱：(中文/英文)

G09G 3/30 (2006.01)

主動矩陣有機發光二極體顯示器之像素電路/PIXEL CIRCUIT OF AN
ACTIVE MATRIX ORGANIC LIGHT-EMITTING DIODE DISPLAY
DEVICE

二、中文發明摘要：

一種主動矩陣有機發光二極體顯示器之像素電路，利用不同時序之開關訊號或不同時序之電壓源，切換驅動電流流經於不同之薄膜電晶體。因此當像素電路驅動像素顯示灰階時，驅動電流交替流過薄膜電晶體，因此各薄膜電晶體並不會持續承受電壓應力，進而避免產生磁滯效應，並改善面板切換灰階畫面時影像殘留的現象發生。

三、英文發明摘要：

A pixel circuit of an Active Matrix Organic Light-Emitting Diode (AMOLED) display device utilizes switch signals or voltages of different timing sequence to switch the driving current to flow through alternate thin-film transistors (TFTs). When the pixel circuit drives OLED to display grayscales, the driving current does not flow through driving TFTs alternatively, so each TFT is not under voltage stress continuously. Consequently hysteresis effect of the TFT can be prevented, lowering the degree of image sticking effect occurred during the panel switching frames of different grayscales.

四、指定代表圖：

(一)本案指定代表圖為：第(2)圖。

(二)本代表圖之元件符號簡單說明：

200	像素電路
SWd	資料開關
SW1	第一開關
SW2	第二開關
SW3	第三開關
SW4	第四開關
C	電容
L	有機發光二極體
Sd	資料電壓
Ss	掃描訊號
Vdd	第一電壓
Vss	第二電壓
S1	第一開關訊號
S2	第二開關訊號

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

102年11月7日修正替換頁(粉)

【發明所屬之技術領域】

本發明係有關於一種主動矩陣有機發光二極體顯示器之像素電路，更明確的說，係有關於一種改善磁滯效應所造成影像殘留之主動矩陣有機發光二極體顯示器之像素電路。

【先前技術】

請參考第 1 圖。第 1 圖係為傳統的主動矩陣有機發光二極體顯示器(Active Matrix Organic Light-Emitting Diode, AMOLED)之像素電路 100 之示意圖。像素電路 100 係為兩電晶體一電容(2T1C)的電路，包含一 N 型薄膜電晶體 102、一 P 型薄膜電晶體 104、一電容 106 及一有機發光二極體 108。N 型薄膜電晶體 102 係為開關，P 型薄膜電晶體 104 係提供有機發光二極體 108 驅動電流 I_{OLED} 。N 型薄膜電晶體 102 根據掃描訊號 S_s 將資料電壓 S_d 寫入至電容 106。當像素電路 100 驅動像素時，藉由改變 P 型薄膜電晶體 104 的閘極電壓來控制流過有機發光二極體 108 的驅動電流 I_{OLED} 達到顯示不同灰階的目的，其中面板上每個像素之像素電路 100 的接地端 OVSS 都電連接在一起，而電源端 OVDD 亦電連接在一起。

當像素電路 100 驅動像素時，驅動電流 I_{OLED} 持續流過 P 型薄膜電晶體 104 至有機發光二極體 108，因此 P 型薄膜電晶體 104 持續承受電壓應力(voltage stress)，使 P 型薄膜電晶體 104 產生磁滯效應

(hysteresis)而導致面板切換灰階畫面時會有影像殘留的現象發生；尤其當 P 型薄膜電晶體 104 持續承受電壓應力的時間越長，面板切換灰階畫面時之影像殘留現象亦趨嚴重。

【發明內容】

本發明揭露一種主動矩陣有機發光二極體顯示器之像素電路。該像素電路包含一資料開關、一第一開關、一第二開關、一第三開關、一第四開關、一電容以及一有機發光二極體。該資料開關具有一第一端、一第二端及一第三端，該第一端用以接收一資料電壓，該第二端用以接收一掃描訊號。該第一開關，具有一第一端、一第二端及一第三端，該第一端用以接收一第一電壓，該第二端用以接收一第一開關訊號。該第二開關具有一第一端、一第二端及一第三端，該第一端用以接收該第一電壓，該第二端用以接收一第二開關訊號。該第三開關具有一第一端、一第二端及一第三端，該第一端耦接於該第一開關之該第三端，該第二端耦接於該資料開關之該第三端。該第四開關具有一第一端、一第二端及一第三端，該第一端耦接於該第二開關之該第三端，該第二端耦接於該資料開關之該第三端。該電容具有一第一端及一第二端，該第一端用以接收該第一電壓，該第二端耦接於該資料開關之該第三端。該有機發光二極體，具有一第一端及一第二端，該第一端耦接於該第三開關及該第四開關之該第三端，該第二端用以接收一第二電壓。

本發明另揭露一種主動矩陣有機發光二極體顯示器之像素電

路。該像素電路包含一資料開關、一有機發光二極體、一第一開關、一第二開關、一第三開關、一第四開關以及一電容。該資料開關具有一第一端、一第二端及一第三端，該第一端用以接收一資料電壓，該第二端用以接收一掃描訊號。該有機發光二極體具有一第一端及一第二端，該第一端用以接收一第一電壓。該第一開關具有一第一端、一第二端及一第三端，該第一端耦接於該有機發光二極體之該第二端，該第二端用以接收一第一開關訊號。該第二開關具有一第一端、一第二端及一第三端，該第一端耦接於該有機發光二極體之該第二端，該第二端用以接收一第二開關訊號。該第三開關具有一第一端、一第二端及一第三端，該第一端耦接於該第一開關之該第三端，該第二端耦接於該資料開關之該第三端，該第三端用以接收一第二電壓。該第四開關具有一第一端、一第二端及一第三端，該第一端耦接於該第二開關之該第三端，該第二端耦接於該資料開關之該第三端，該第三端用以接收該第二電壓。該電容具有一第一端及一第二端，該第一端耦接於該資料開關之該第三端，該第二端用以接收該第二電壓。

本發明另揭露一種主動矩陣有機發光二極體顯示器之像素電路。該像素電路包含一資料開關、一第三開關、一第四開關、一電容以及一有機發光二極體。該資料開關具有一第一端、一第二端及一第三端，該第一端用以接收一資料電壓，該第二端用以接收一掃描訊號。該第三開關具有一第一端、一第二端及一第三端，該第一端用以接收一第一電壓，該第二端耦接於該資料開關之該第三端。

第四開關具有一第一端、一第二端及一第三端，該第一端用以接收一第二電壓，該第二端耦接於該資料開關之該第三端。電容具有一第一端及一第二端，該第一端用以接收一參考電壓，該第二端耦接於該資料開關之該第三端。有機發光二極體具有一第一端及一第二端，該第一端耦接於該第三開關及該第四開關之該第三端，該第二端用以接收一第三電壓。

本發明提供之主動矩陣有機發光二極體顯示器之像素電路係利用不同時序之開關訊號或不同時序之電壓源，切換驅動電流流經於交替之開關。當像素電路驅動像素顯示灰階時，驅動電流並不會持續流過單一開關，因此各開關對應之薄膜電晶體並未持續承受電壓應力，進而避免產生磁滯效應。

【實施方式】

請參考第 2 圖。第 2 圖係為說明本發明之主動矩陣有機發光二極體顯示器之像素電路 200 之一實施例之示意圖。像素電路 200 包含一資料開關 SWd、一第一開關 SW1、一第二開關 SW2、一第三開關 SW3、一第四開關 SW4、一電容 C 及一有機發光二極體 L。資料開關 SWd 具有一第一端用以接收一資料電壓 Sd，一第二端用以接收一掃描訊號 Ss，以及一第三端。第一開關 SW1 具有一第一端用以接收一第一電壓 Vdd、一第二端用以接收一第一開關訊號 S1，及一第三端。第二開關 SW2 具有一第一端用以接收第一電壓 Vdd，一第二端用以接收一第二開關訊號 S2，以及一第三端。第三開關 SW3

具有一第一端耦接於第一開關 SW1 之第三端，一第二端耦接於資料開關 SWd 之第三端，以及一第三端。第四開關 SW4 具有一第一端耦接於第二開關 SW2 之第三端，一第二端耦接於第二開關 SW2 之第三端，以及一第三端。電容 C 具有一第一端用以接收第一電壓 Vdd，以及一第二端，耦接於資料開關 SWd 之第三端。有機發光二極體 L 具有一第一端同時耦接於第三開關 SW3 及第四開關 SW4 之第三端，以及一第二端用以接收一第二電壓 Vss。於本實施例中，資料開關 SWd、第一開關 SW1、第二開關 SW2、第三開關 SW3 及第四開關 SW4 為 P 型薄膜電晶體。第一電壓 Vdd 之電位高於第二電壓 Vss 之電位。第一開關訊號 S1 及第二開關訊號 S2 具有不同時序。

請參考第 3 圖。第 3 圖係為說明本發明第 2 圖之第一開關訊號 S1 及第二開關訊號 S2 具有不同時序之示意圖。如圖所示，第一開關訊號 S1 及第二開關訊號 S2 具有相反時序，舉例來說，於第一圖框 F1 中，第一開關訊號 S1 為低電位，而第二開關訊號 S2 為高電位；於第二圖框 F2 中，第一開關訊號 S1 為高電位，而第二開關訊號 S2 為低電位。第一開關 SW1 及第二開關 SW2 之第二端，也就是其 P 型薄膜電晶體之閘極端，分別接收第一開關訊號 S1 及第二開關訊號 S2，因此第一開關 SW1 及第二開關 SW2 根據第一開關訊號 S1 及第二開關訊號 S2，在不同時序開啟。更明確的說，第一開關 SW1 之開啟時序相反於第二開關 SW2 之開啟時序。

當像素電路 200 驅動像素顯示灰階時，資料開關 SWd 根據掃描訊號 Ss 將資料電壓 Sd 傳至第三開關 SW3 及第四開關 SW4 之第二端。然而，第一開關 SW1 及第二開關 SW2 在不同時序開啟，故第一電壓 Vdd 產生之驅動電流在一圖框內僅會經由第一開關 SW1 或第二開關 SW2，流經對應之第三開關 SW3 及第四開關 SW4，以驅動有機發光二極體 L。舉例來說，於第一圖框 F1 中，第一開關訊號 S1 為低電位以開啟第一開關 SW1，而第二開關訊號 S2 為高電位以關閉第二開關 SW2。於第二圖框 F2 中，第一開關訊號 S1 為高電位以關閉第一開關 SW1，而第二開關訊號 S2 為低電位以開啟第二開關 SW2。

一般來說，資料電壓 Sd 約等於 1V，第一電壓 Vdd 約等於 4V 而第二電壓 Vss 約等於 -4V。於第一圖框 F1 中，第一開關 SW1 會開啟，第三開關 SW3 對應之 P 型薄膜電晶體之閘極接收資料電壓 Sd 而源極接收第一電壓 Vdd。當 $(V_{gs} < -V_t)$ 時，P 型薄膜電晶體開啟之原理對熟悉該項技藝者為已知，由於 V_t 約為 0.7V~1V，因此針對第三開關 SW3， $(Sd - V_{dd}) < -V_t$ ，第三開關 SW3 亦會開啟。然而由於第二開關 SW2 在第一圖框 F1 時會關閉，雖然第四開關 SW4 對應之 P 型薄膜電晶體之閘極接收資料電壓 Sd，其源極仍為浮接，也因此第一電壓 Vdd 產生之驅動電流會經由第一開關 SW1 流經第三開關 SW3 以驅動有機發光二極體 L。於第二圖框 F2 中，第一開關 SW1 會關閉，因此第三開關 SW3 對應之 P 型薄膜電晶體之閘極雖接收資料電壓 Sd，其源極仍為浮接。而第二開關 SW2 會開啟，且第四開

關 SW4 對應之 P 型薄膜電晶體之閘極接收資料電壓 S_d 而源極接收第一電壓 V_{dd} 。因此針對第四開關 SW4， $(S_d - V_{dd}) < -V_t$ ，第四開關 SW4 亦會開啟，也因此第一電壓 V_{dd} 產生之驅動電流會經由第二開關 SW2 流經第四開關 SW4 以驅動有機發光二極體 L。

因此，於第一圖框 F1 中，第一電壓 V_{dd} 產生之驅動電流經由第一開關 SW1 流經第三開關 SW3 以驅動有機發光二極體 L。於第二圖框 F2 中第一電壓 V_{dd} 產生之驅動電流經由第二開關 SW2 流經第四開關 SW4 以驅動有機發光二極體 L。由於驅動電流係根據第一開關訊號 S1 及第二開關訊號 S2 來對應切換於流經於第三開關 SW3 或第四開關 SW4，因此驅動電流並不會持續流過第三開關 SW3 或第四開關 SW4 至有機發光二極體 L。換言之，第三開關 SW3 及第四開關 SW4 並不會持續承受電壓應力，而避免產生磁滯效應。

請參考第 4 圖。第 4 圖係為說明第 2 圖之像素電路 200 之另一實施例之示意圖。像素電路 400 相似於第 2 圖之像素電路 200，不同的是，像素電路 400 另包含一第五開關 SW5 及一第六開關 SW6。第五開關 SW5 具有一第一端用以接收第二電壓 V_{ss} ，一第二端用以接收第二開關訊號 S2，以及一第三端耦接於第三開關 SW3 之第一端。第六開關 SW6 具有一第一端用以接收第二電壓 V_{ss} ，一第二端用以接收第一開關訊號 S1，以及一第三端耦接於第四開關 SW4 之第一端。第五開關 SW5 及第六開關 SW6 為 P 型薄膜電晶體。第一開關訊號 S1 及第二開關訊號 S2 具有不同時序。

舉例來說，於第一圖框 F1 中，第一開關訊號 S1 為低電位而第二開關訊號 S2 為高電位，故第一開關 SW1 及第六開關 SW6 開啟而第二開關 SW2 及第五開關 SW5 關閉。第三開關 SW3 對應之 P 型薄膜電晶體之閘極接收資料電壓 Sd 而源極接收第一電壓 Vdd。第四開關 SW4 對應之 P 型薄膜電晶體之閘極接收資料電壓 Sd 而源極接收第二電壓 Vss。針對第三開關 SW3， $(Sd - Vdd) < -Vt$ ，第三開關 SW3 開啟。針對第四開關 SW4， $(Sd - Vss) > -Vt$ ，第四開關 SW4 不開啟。因此第一圖框 F1 中第一電壓 Vdd 產生之驅動電流經由第一開關 SW1 流經第三開關 SW3 以驅動有機發光二極體 L。

於第二圖框 F2 中，第一開關訊號 S1 為高電位而第二開關訊號 S2 為低電位，故第一開關 SW1 及第六開關 SW6 關閉而第二開關 SW2 及第五開關 SW5 開啟。第三開關 SW3 對應之 P 型薄膜電晶體之閘極接收資料電壓 Sd 而源極接收第二電壓 Vss。針對第三開關 SW3， $(Sd - Vss) > -Vt$ ，第三開關 SW3 不開啟。第四開關 SW4 對應之 P 型薄膜電晶體之閘極接收資料電壓 Sd 而源極接收第一電壓 Vdd。因此針對第四開關 SW4， $(Sd - Vdd) < -Vt$ ，因此第四開關 SW4 開啟。因此第二圖框 F2 中第一電壓 Vdd 產生之驅動電流經由第二開關 SW2 流經第四開關 SW4 以驅動有機發光二極體 L。

因此，由於第一電壓 Vdd 產生之驅動電流係根據第一開關訊號 S1 及第二開關訊號 S2 來對應切換於流經於第三開關 SW3 或第四開

關 SW4。驅動電流並不會持續流過第三開關 SW3 或第四開關 SW4 至有機發光二極體 L。第三開關 SW3 及第四開關 SW4 並不會持續承受電壓應力，進而避免產生磁滯效應。且藉由第六開關 SW6 於第一圖框 F1 的開啟及第五開關 SW5 於第二圖框 F2 的開啟，可於第一圖框 F1 關閉第四開關 SW4 及於第二圖框 F2 關閉第三開關 SW3。

請參考第 5 圖。第 5 圖係為說明第 2 圖之像素電路 200 之另一實施例之示意圖。像素電路 500 相似於第 2 圖之像素電路 200，不同的是，像素電路 500 並無包含第一開關 SW1 及第二開關 SW2，而電容 C 之第一端則用以接收一參考電壓 V_{ref} 。另外，第三開關 SW3 之第一端以及第四開關 SW4 之第一端分別用以接收一第一電壓 V_{dd1} 以及一第二電壓 V_{dd2} ，而有機發光二極體 L 之第二端用以接收一第三電壓 V_{SS} 。於本實施例中，假設第一電壓 V_{dd1} 以及第二電壓 V_{dd2} 之正負電位約為 4V 及 -4V，第三電壓 V_{SS} 約等於 -4V，而參考電壓 V_{ref} 之電位相異於第一電壓 V_{dd1} 以及第二電壓 V_{dd2} 。

請參考第 6 圖。第 6 圖係為說明本發明第 5 圖之第一電壓 V_{dd1} 及第二電壓 V_{dd2} 之示意圖。如圖所示，第一電壓 V_{dd1} 為正電位之時序對應第二電壓 V_{dd2} 為負電位之時序，而第一電壓 V_{dd1} 為負電位之時序對應第二電壓 V_{dd2} 為正電位之時序。舉例來說，於第一圖框 F1 中，第一電壓 V_{dd1} 為負電位，而第二電壓 V_{dd2} 為正電位；第三開關 SW3 對應之 P 型薄膜電晶體之閘極接收資料電壓 S_d 而源極接收負電位之第一電壓 V_{dd1} 。第四開關 SW4 對應之 P 型薄膜電

晶體之閘極接收資料電壓 S_d 而源極接收正電位之第二電壓 V_{dd2} 。針對第三開關 SW3， $[S_d - V_{dd1}] > -V_t$ ，第三開關 SW3 不開啟。針對第四開關 SW4， $[S_d - V_{dd2}] < -V_t$ ，第四開關 SW4 開啟。因此第一圖框 F1 中第二電壓 V_{dd2} 產生之驅動電流流經第四開關 SW4 以驅動有機發光二極體 L。

於第二圖框 F2 中，第一電壓 V_{dd1} 為正電位，而第二電壓 V_{dd2} 為負電位。第三開關 SW3 對應之 P 型薄膜電晶體之閘極接收資料電壓 S_d 而源極接收正電位之第一電壓 V_{dd1} 。第四開關 SW4 對應之 P 型薄膜電晶體之閘極接收資料電壓 S_d 而源極接收負電位之第二電壓 V_{dd2} 。針對第三開關 SW3， $[S_d - V_{dd1}] < -V_t$ ，第三開關 SW3 開啟。針對第四開關 SW4， $[S_d - V_{dd2}] > -V_t$ ，第四開關 SW4 不開啟。因此第二圖框 F2 中第一電壓 V_{dd1} 產生之驅動電流流經第三開關 SW3 以驅動有機發光二極體 L。

當第一電壓 V_{dd1} 為正電位時，第一電壓 V_{dd1} 產生之驅動電流經第三開關 SW3 至有機發光二極體 L；當第二電壓 V_{dd2} 為正電位時，第二電壓 V_{dd2} 產生之驅動電流經第四開關 SW4 至有機發光二極體 L。由於第一電壓 V_{dd1} 之正負電位時序相異於第二電壓 V_{dd2} ，因此驅動電流並不會持續流過第三開關 SW3 或第四開關 SW4 至有機發光二極體 L。第三開關 SW3 及第四開關 SW4 並不會持續承受電壓應力而造成磁滯效應。

請參考第 7 圖。第 7 圖係為說明第 5 圖之像素電路 500 之另一實施例之示意圖。像素電路 700 相似於像素電路 500，不同的是，像素電路 700 包含一第一電容 C1 及一第二電容 C2，以取代電容 C。第一電容 C1 具有一第一端用以接收第一電壓 Vdd1，以及一第二端耦接於資料開關 SWd 之第三端。第二電容 C2 具有一第一端用以接收第二電壓 Vdd2，以及一第二端耦接於資料開關 SWd 之第三端。於本實施例中，第一電容 C1 及第二電容 C2 之電容量分別約為電容 C 之電容量之一半。像素電路 700 之運作原理相似於第 5 圖之像素電路 500，於此不贅述。

請參考第 8 圖。第 8 圖係為說明本發明之主動矩陣有機發光二極體顯示器之像素電路 800 之一實施例之示意圖。像素電路 800 包含一資料開關 SWd、一第一開關 SW1、一第二開關 SW2、一第三開關 SW3、一第四開關 SW4、一電容 C 及一有機發光二極體 L。資料開關 SWd 具有一第一端用以接收一資料電壓 Sd，一第二端用以接收一掃描訊號 Ss，以及一第三端。有機發光二極體 L 具有一第一端用以接收一第一電壓 Vdd，以及一第二端。第一開關 SW1 具有一第一端耦接於有機發光二極體 L 之第二端，一第二端用以接收一第一開關訊號 S1，以及一第三端。第二開關 SW2 具有一第一端耦接於有機發光二極體 L 之第二端，一第二端用以接收一第二開關訊號 S2，以及一第三端。第三開關 SW3 具有第一端耦接於第一開關 SW1 之第三端，一第二端耦接於資料開關 SWd 之第三端，以及一第三端用以接收一第二電壓 Vss。第四開關 SW4 具有一第一端耦接於第二

開關 SW2 之第三端，一第二端耦接於資料開關 SWd 之第三端，以及一第三端用以接收第二電壓 V_{ss} 。電容 C 具有一第一端耦接於資料開關 SWd 之第三端，以及一第二端用以接收第二電壓 V_{ss} 。於本實施例中，資料開關 SWd、第一開關 SW1、第二開關 SW2、第三開關 SW3 及第四開關 SW4 為 N 型薄膜電晶體。第一電壓 V_{dd} 之電位高於第二電壓 V_{ss} 之電位。第一開關訊號 S1 及第二開關訊號 S2 具有不同時序。

當像素電路 800 驅動像素顯示灰階時，第一開關 SW1 及第二開關 SW2 根據第一開關訊號 S1 及第二開關訊號 S2 在不同時序開啟，故第一電壓 V_{dd} 產生之驅動電流在一圖框內僅會經由第一開關 SW1 或第二開關 SW2，流經對應之第三開關 SW3 或第四開關 SW4，以驅動有機發光二極體 L。因此，驅動電流並不會持續流過第三開關 SW3 或第四開關 SW4，意即第三開關 SW3 及第四開關 SW4 不會持續承受電壓應力。

綜上所述，本發明提供之主動矩陣有機發光二極體顯示器之像素電路，藉由利用不同時序之開關訊號或不同時序之電壓源，切換驅動電流流經於交替之薄膜電晶體。因此當像素電路驅動像素顯示灰階時，驅動電流並不會持續流過單一薄膜電晶體，故並未持續承受電壓應力，進而避免產生磁滯效應，而造成面板切換灰階畫面時影像殘留的現象發生。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第 1 圖係為傳統的主動矩陣有機發光二極體顯示器之畫素像素電路之示意圖。

第 2 圖係為說明本發明之主動矩陣有機發光二極體顯示器之像素電路之一實施例之示意圖。

第 3 圖係為說明本發明第 2 圖之第一開關訊號及第二開關訊號具有不同時序之示意圖。

第 4 圖係為說明第 2 圖之像素電路之另一實施例之示意圖。

第 5 圖係為說明第 2 圖之像素電路之另一實施例之示意圖。

第 6 圖係為說明本發明第 5 圖之第一電壓及第二電壓之示意圖。

第 7 圖係為說明第 5 圖之像素電路之另一實施例之示意圖。

第 8 圖係為說明本發明之主動矩陣有機發光二極體顯示器之像素電路之一實施例之示意圖。

【主要元件符號說明】

100、200、400、500、700、800	像素電路
102	N 型薄膜電晶體
104	P 型薄膜電晶體
I _{OLED}	驅動電流
OVDD	電源端

OVSS	接地端
SWd	資料開關
SW1	第一開關
SW2	第二開關
SW3	第三開關
SW4	第四開關
C、106	電容
L、108	有機發光二極體
Sd	資料電壓
Ss	掃描訊號
Vdd、Vdd1	第一電壓
Vss、Vdd2	第二電壓
VSS	第三電壓
S1	第一開關訊號
S2	第二開關訊號
Vref	參考電壓
F1	第一圖框
F2	第二圖框
C1	第一電容
C2	第二電容

七、申請專利範圍：

1. 一種主動矩陣有機發光二極體(Active Matrix OLED, AMOLED)顯示器之像素電路，包含：
 - 一資料開關，具有一第一端、一第二端及一第三端，該第一端用以接收一資料電壓，該第二端用以接收一掃描訊號；
 - 一第一開關，具有一第一端、一第二端及一第三端，該第一端用以接收一第一電壓，該第二端用以接收一第一開關訊號；
 - 一第二開關，具有一第一端、一第二端及一第三端，該第一端用以接收該第一電壓，該第二端用以接收一第二開關訊號；
 - 一第三開關，具有一第一端、一第二端及一第三端，該第一端耦接於該第一開關之該第三端，該第二端耦接於該資料開關之該第三端；
 - 一第四開關，具有一第一端、一第二端及一第三端，該第一端耦接於該第二開關之該第三端，該第二端耦接於該資料開關之該第三端；
 - 一電容，具有一第一端及一第二端，該第一端用以接收該第一電壓，該第二端耦接於該資料開關之該第三端；以及
 - 一有機發光二極體，具有一第一端及一第二端，該第一端耦接於該第三開關及該第四開關之該第三端，該第二端用以接收一第二電壓。

2. 如請求項 1 所述之像素電路，其中該第一開關訊號及該第二開關訊號具有不同的時序。
3. 如請求項 1 所述之像素電路，另包含：
 - 一第五開關，具有一第一端、一第二端及一第三端，該第一端用以接收該第二電壓，該第二端用以接收該第二開關訊號，該第三端耦接於該第三開關之該第一端；以及
 - 一第六開關，具有一第一端、一第二端及一第三端，該第一端用以接收該第二電壓，該第二端用以接收該第一開關訊號，該第三端耦接於該第四開關之該第一端。
4. 如請求項 3 所述之像素電路，其中該資料開關、該第一開關、該第二開關、該第三開關、該第四開關、該第五開關及該第六開關為 P 型薄膜電晶體。
5. 如請求項 1 所述之像素電路，其中該第一電壓較該第二電壓高。
6. 一種主動矩陣有機發光二極體顯示器之像素電路，包含：
 - 一資料開關，具有一第一端、一第二端及一第三端，該第一端用以接收一資料電壓，該第二端用以接收一掃描訊號；
 - 一有機發光二極體，具有一第一端及一第二端，該第一端用以接收一第一電壓；
 - 一第一開關，具有一第一端、一第二端及一第三端，該第一端

- 耦接於該有機發光二極體之該第二端，該第二端用以接收一第一開關訊號；
- 一第二開關，具有一第一端、一第二端及一第三端，該第一端耦接於該有機發光二極體之該第二端，該第二端用以接收一第二開關訊號；
- 一第三開關，具有一第一端、一第二端及一第三端，該第一端耦接於該第一開關之該第三端，該第二端耦接於該資料開關之該第三端，該第三端用以接收一第二電壓；
- 一第四開關，具有一第一端、一第二端及一第三端，該第一端耦接於該第二開關之該第三端，該第二端耦接於該資料開關之該第三端，該第三端用以接收該第二電壓；以及
- 一電容，具有一第一端及一第二端，該第一端耦接於該資料開關之該第三端，該第二端用以接收該第二電壓。
7. 如請求項 6 所述之像素電路，其中該第一開關訊號及該第二開關訊號具有不同的時序。
8. 一種主動矩陣有機發光二極體顯示器之像素電路，包含：
- 一資料開關，具有一第一端、一第二端及一第三端，該第一端用以接收一資料電壓，該第二端用以接收一掃描訊號；
- 一第三開關，具有一第一端、一第二端及一第三端，該第一端用以接收一第一電壓，該第二端耦接於該資料開關之該第三端；

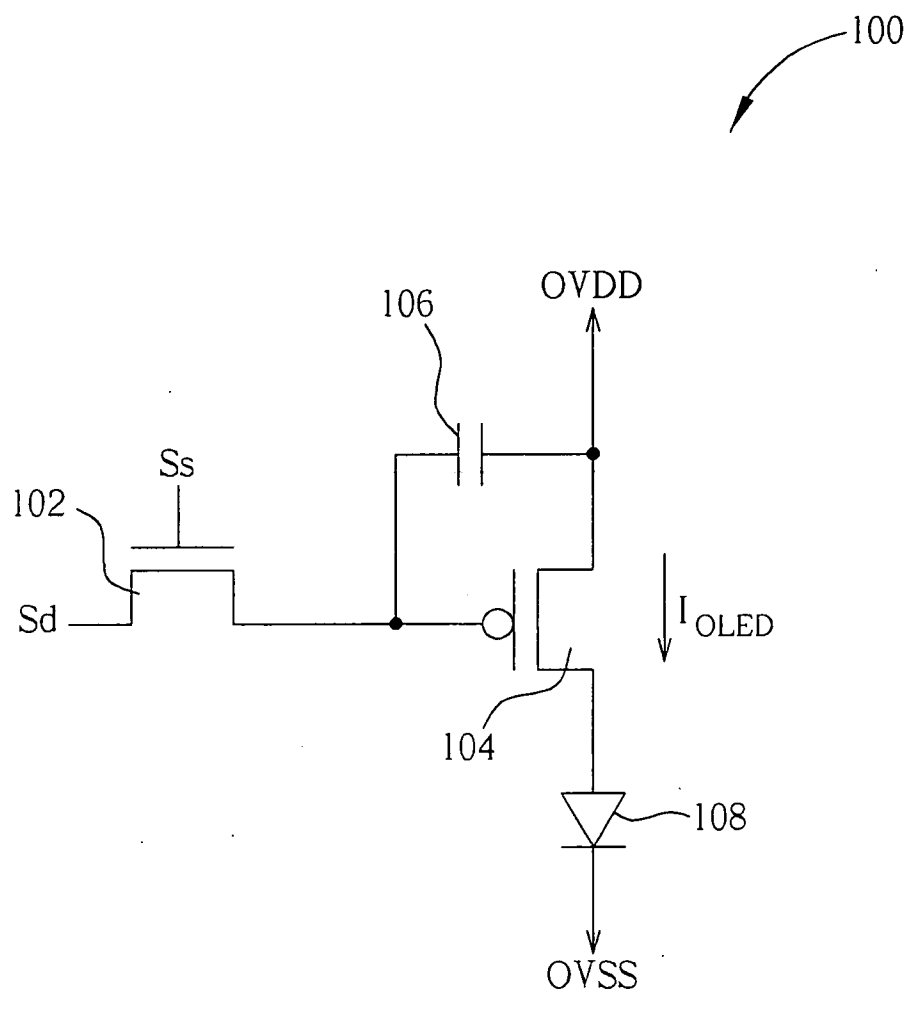
一第四開關，具有一第一端、一第二端及一第三端，該第一端用以接收一第二電壓，該第二端耦接於該資料開關之該第三端；

一電容，具有一第一端及一第二端，該第一端用以接收一參考電壓，該第二端耦接於該資料開關之該第三端；以及

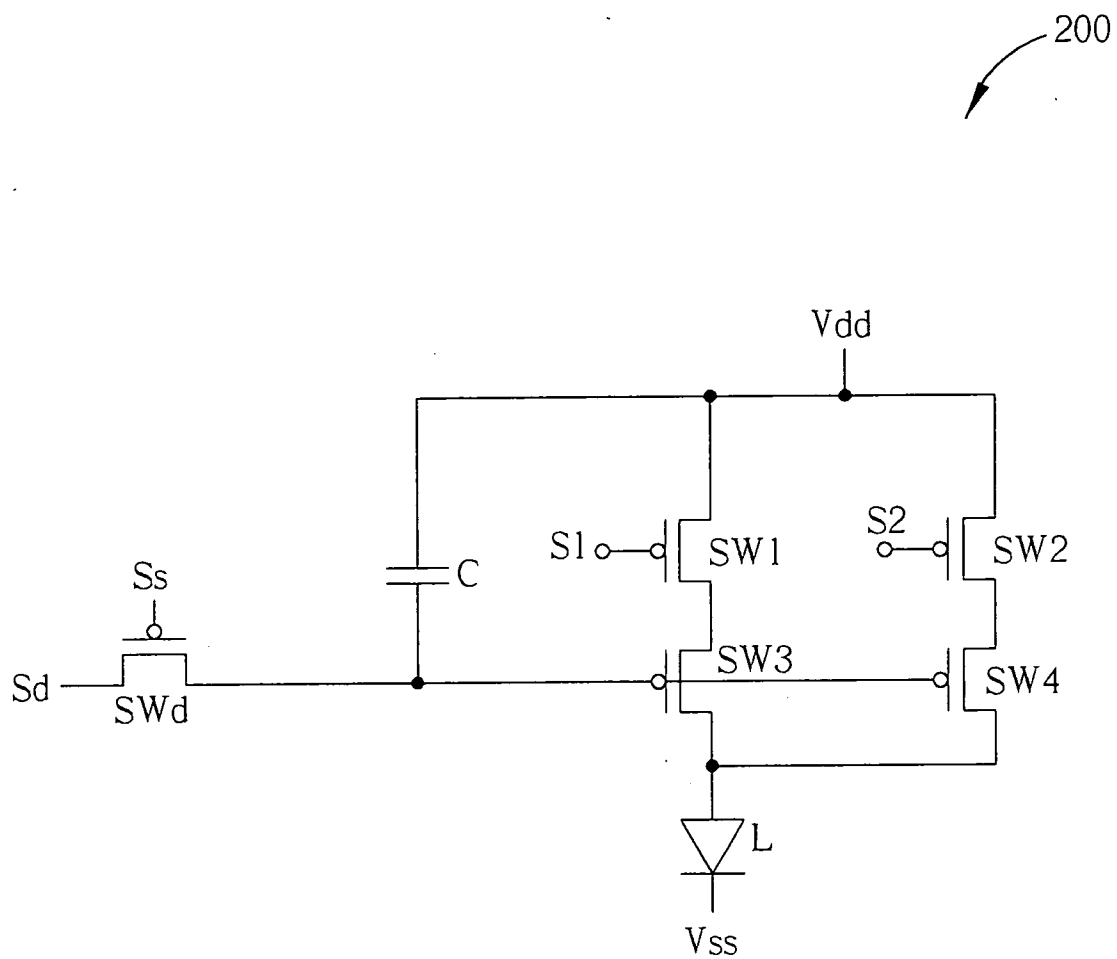
一有機發光二極體，具有一第一端及一第二端，該第一端耦接於該第三開關及該第四開關之該第三端，該第二端用以接收一第三電壓。

9. 如請求項 8 所述之像素電路，其中該第一電壓及該第二電壓具有不同的時序。

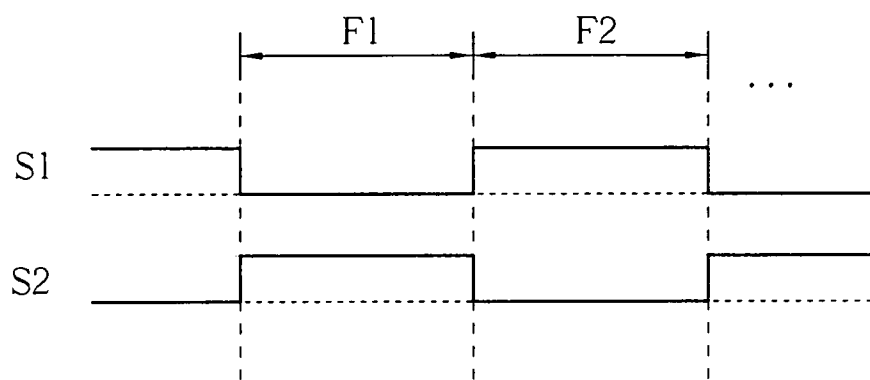
八、圖式：



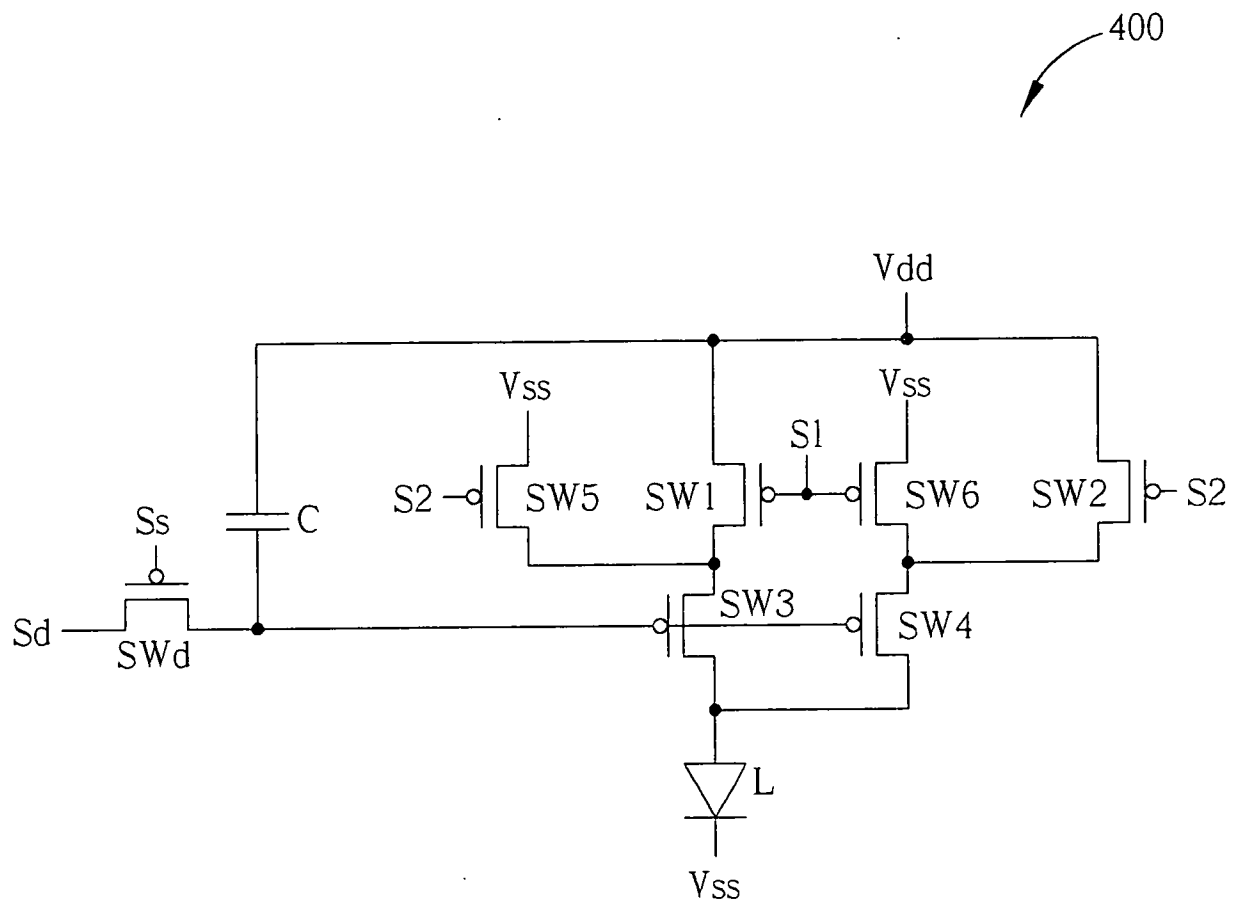
第1圖



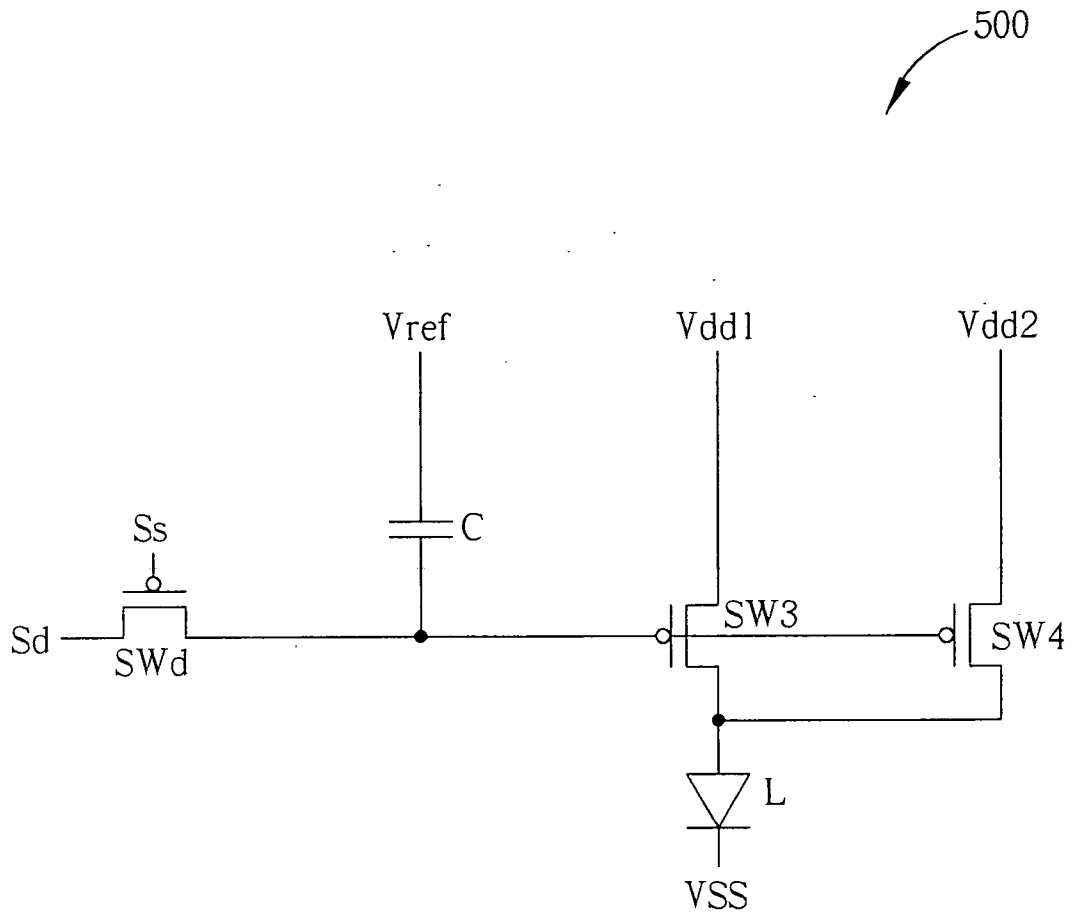
第2圖



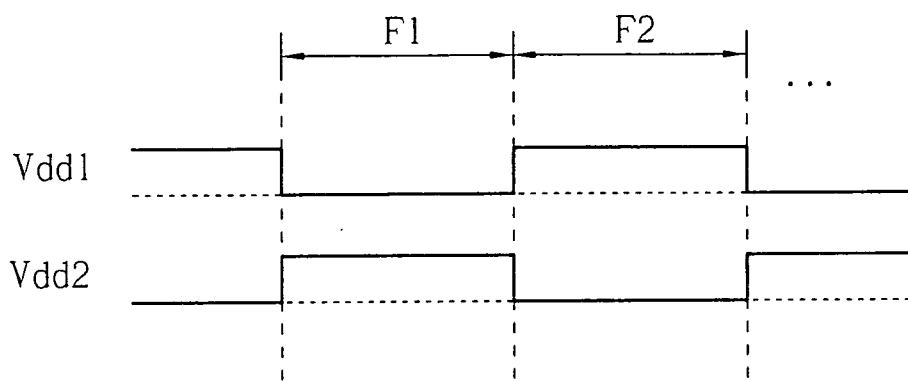
第3圖



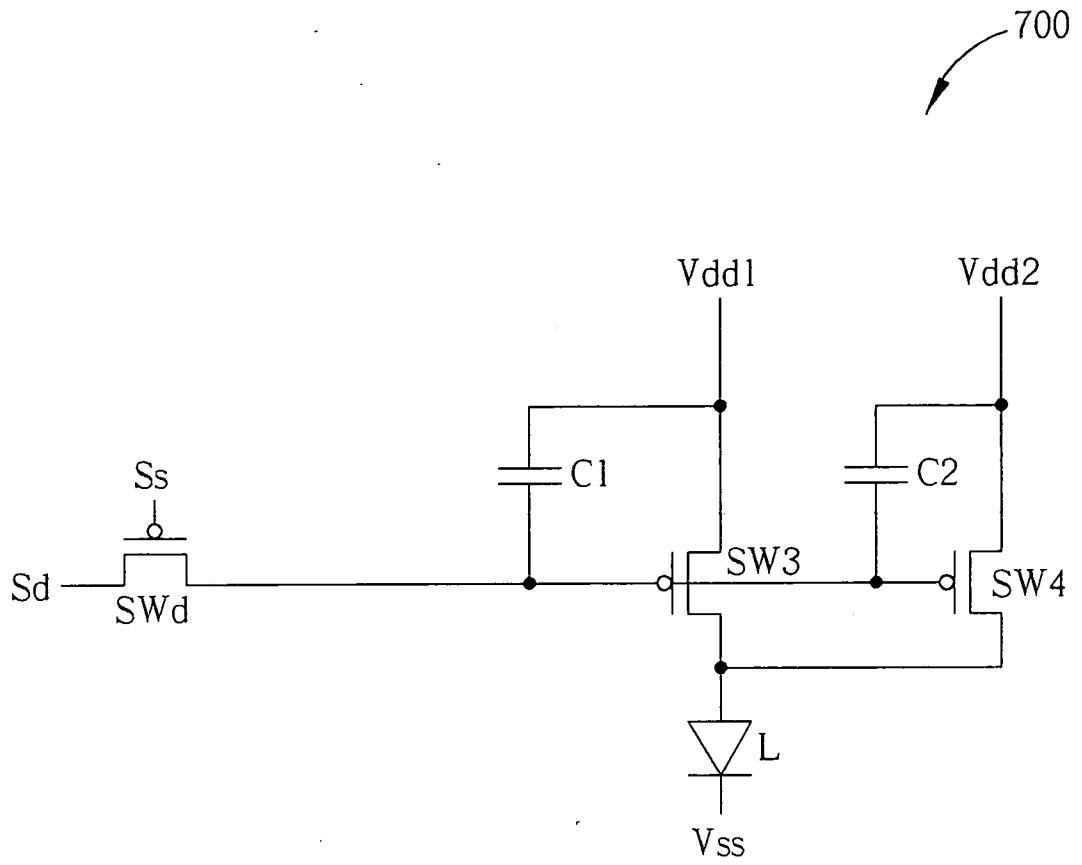
第4圖



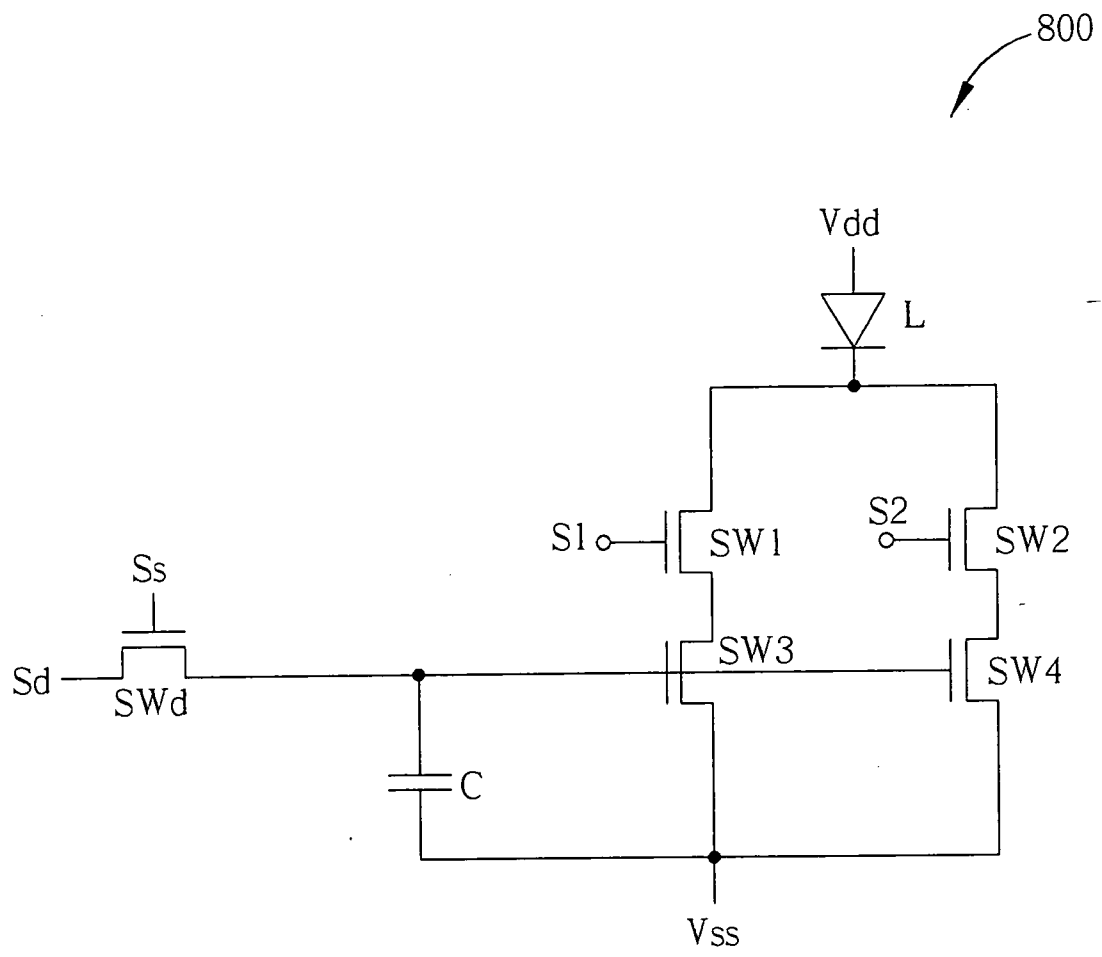
第5圖



第6圖



第7圖



第8圖