

# 公告本

申請日期: 90.12.18.

案號: 90131333

類別: H03F 3/00

(以上各欄由本局填註)

## 發明專利說明書

554608

一、發明名稱	中文	驅動電路及使用該電路之定電流驅動裝置
	英文	DRIVING CIRCUIT AND CONSTANT CURRENT DRIVING APPARATUS USING THE SAME
二、發明人	姓名 (中文)	1. 西鳥羽茂夫
	姓名 (英文)	1. SHIGEO NISHITOBA
	國籍	1. 日本
	住、居所	1. 日本國東京都港區芝五丁目7番1號 日本電氣股份有限公司內
三、申請人	姓名 (名稱) (中文)	1. 日本電氣股份有限公司
	姓名 (名稱) (英文)	1. 日本電氣株式会社(NEC Corporation)
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都港區芝五丁目7番1號
	代表人姓名 (中文)	1. 西垣浩司
	代表人姓名 (英文)	1. Koji NISHIGAKI



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

日本 JP

2000/12/28 2000-401486

有

有關微生物已寄存於

寄存日期

寄存號碼

無



## 五、發明說明 (1)

本發明係關於一驅動電路，及使用該驅動電路之一定電流驅動裝置。

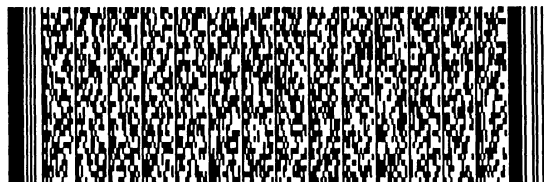
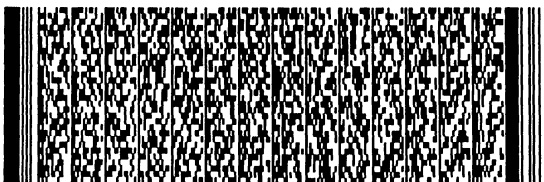
傳統上，驅動電路為了驅動一固定電流上的負載，會使用一電流鏡電路。第1圖表示此傳統驅動電路的例子，此驅動電路由一電流鏡電路及一參考電流設定電阻 (reference current setting resistor) R 所構成。

上述電流鏡電路係由複數個PNP電晶體 $Tr_0 \sim Tr_n$ 所構成。於此電流鏡電路中，假設一電源供應端及個別地PNP電晶體 $Tr_0 \sim Tr_n$ 會完全依第1圖中所示的位置上排列。總之，上述PNP電晶體 $Tr_0$ 排列在最靠近上述電源供應端的位置，而上述PNP電晶體 $Tr_n$ 排列在離上述電源供應端最遠的位置。

上述複數PNP電晶體 $Tr_0 \sim Tr_n$ 的基極相互連接，射極係藉由一共用電源供應線，一起連接至上述電源供應端，而集極分別地連接至輸出端 $O_1 \sim O_n$ 。排列於此電流鏡電路的第一級上之PNP電晶體 $Tr_0$ 的基極，會連接至上述PNP電晶體 $Tr_0$ 的集極，以便建立所謂的二極體耦合。

於此電流鏡電路中，一個電流值大體上與流通在上述PNP電晶體 $Tr_0$ 集極上之電流相等的電流，會流經每個PNP電晶體 $Tr_0 \sim Tr_n$ 的集極，作為輸出電流由上述輸出端 $O_1 \sim O_n$ 輸出。因此，設於一獨立位準之一負載係由電流所驅動。排列於第一級之上述PNP電晶體 $Tr_0$ 的集極，會藉由上述參考電流設定電阻R連接至接地。

此參考電流設定電阻R，用以調整流經上述PNP電晶體



## 五、發明說明 (2)

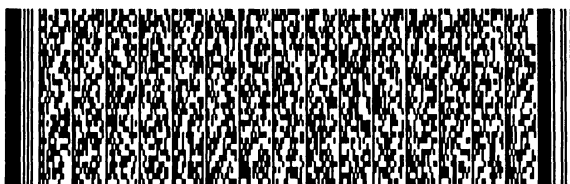
集極之參考電流 $I_{ref}$ 。因此，選擇上述參考電流設定電阻之合適值，使具有期望值(desired value)之電流流通至上述輸出端 $O_1 \sim O_n$ ，故此電流鏡電路可以驅動一個要求固定電流驅動的負載。舉例來說，此傳統驅動電路通常被作成一個半導體積體電路(IC)。

舉例來說，要求固定電流驅動之負載，近來有由複數發光二極體(之後參考作LED)陣列構成之LED顯示幕、藉由有機物成分之電致發光(electroluminescence，之後參考作EL)現象之複數有機電致發光EL所構成之有機電致發光顯示幕…等等。

於上述顯示幕中，大量的LED及大量之有機EL裝置被用來作發光裝置。因此，固定電流驅動裝置不能只靠單一電路(IC)來構成，一般來說，構成上述顯示幕之大量的發光裝置，會被分成複數區塊，且分別由複數個驅動電路驅動上述複數區塊。

於此例中，當由每個驅動電路之輸出端輸出之輸出電流中，具有不正常之成分時，這個不正常會導致上述發光裝置之發光量產生變動，於是上述顯示幕會產生不正常顯示。因此，為了使由每個驅動電路輸出端所輸出之電流固定，故藉由調整安裝於每個驅動電路中，上述參考電流設定電阻R的電阻值，以固定上述參考電流。

如上所述，上述傳統驅動電路係藉由調整電阻值，以獨立地設定電流鏡電路之輸入電流。因此，當複數個驅動電路被用以驅動固定電流下之顯示幕時，很難降低上述驅



## 五、發明說明 (3)

動電路之參考電流中的變化。

為了克服上述問題，日本公開公報(JP-A，2000-293245)揭露一個"固定電流驅動裝置與固定電流驅動半導體積體電路"。於上述固定電流驅動裝置中，為了驅動固定電流下之電致發光顯示幕之一有機電致發光元件，使用了複數個固定電流驅動ICs。

上述每個固定電流驅動IC中，都含有一固定電流驅動電路，以及一控制電路。於每個固定電流驅動IC中內建有一參考電流產生電路。參考端輸出端會輸出一個根據一參考電阻產生的參考輸出電流。由上述參考電流產生電路輸出的上述參考輸出電流，會輸入至每個固定電流驅動IC的參考電流輸入端，上述具有相同電流值之電流會分別由上述輸出端輸出；透過每個控制電路以便控制上述驅動電路之開啟及關閉。

由於使用複數個固定電流驅動ICs的這個架構，大數目的負載會被上述固定電流驅動ICs中，上述輸出電流中之小變動所驅動。

然而，於使用具有大量輸出端之電流鏡電路，所構成之驅動電路的例子中，上述電流鏡電路之共同電源供應線的阻抗，會導致電流比例依據上述輸出端的位置而有所偏差。第2圖表示上述電流鏡電路之中，電流比例偏差與導線阻值之間的關係。

由第2圖中得知，當上述電流鏡電路的導線阻值增加時，即一單元(電晶體)的位置距離上述電源供應端較遠



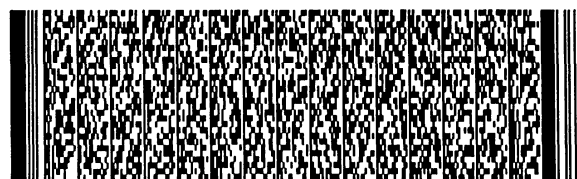
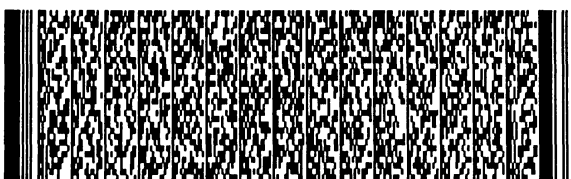
## 五、發明說明 (4)

時，電流比例之偏差較大。於是，由一個距離電源供應端較近之電晶體所驅動的發光裝置之亮度，與由一個距離電源供應端較遠之電晶體所驅動的發光裝置之亮度之間會發生差異。

因此，如第3A圖中所示，當四個驅動電路驅動上述顯示幕之發光裝置時，若驅動電路距離電源供應端較遠時，上述驅動電路之輸出電流會減少，如第3B圖中實線所標示。於是，來自一驅動電路尾端側之輸出端的輸出電流，與來自相鄰驅動電路首端側之輸出端的輸出電流之間，會有很大的差異，如第3B圖中A所標示。因此，由一驅動電路所驅動之發光裝置，與由相鄰驅動電路所驅動之發光裝置之間，在邊界上會有很明顯的亮度差。所以，影像的品質會大大地下降。

第3B圖中之虛線標示輸出電流中的差異，上述差異係由於上述驅動電路的傳造過程中所導致的電性差異所產生。雖然，此問題理論上可以透過適當地選擇上述參考電流設定電阻值，以適當地選擇參考電流來克服，但事實上，上述方法很難去抑制參考電流中之差異變小。

為了解決上述之問題，即為了第2圖中之特性線的傾斜，需要減少上述共用電源供應導線的阻抗。為了上述目的，需要使上述共用電源供應導線的寬度變寬，或裝設複數個電源供應端。同樣地，為了減少電流鏡電路之參考電流中的差異，需要施行一個整頓，或管理一晶圓單位上構成上述驅動電路之半導體積體電路。因此，當上述驅動電



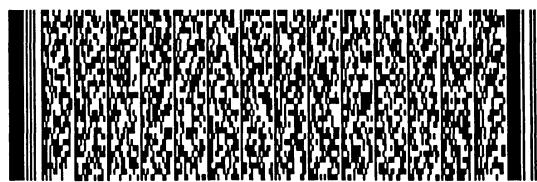
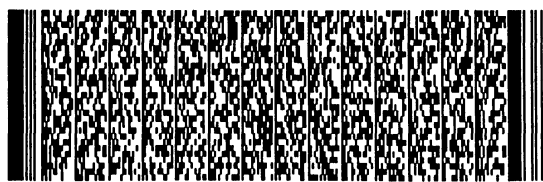
## 五、發明說明 (5)

路以半導體集體電路構成時，成本就增加了。

有鑑於此，本發明之一目的，在於提供一驅動電路，可以抑制相鄰驅動電路間輸出電流中之差異變小，且成本很低廉，以及一使用上述驅動電路之固定電流驅動裝置。

根據本發明之一第一型態，一驅動電路包括一第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)，以及一第二電流鏡電路(20、20a、20b、20c、20d、20e、20f、20g)。上述第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)根據一參考電流，輸出複數輸出電流。上述第二電流鏡電路(20、20a、20b、20c、20d、20e、20f、20g)，轉換上述第一電流鏡電路之末級所輸出的輸出電流，且輸出轉換後的電流。

此驅動電路可以構成一個電流放電型態(current discharging type)。於此例中，架構上述第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)，包括被供應一參考電流之一參考電流輸入端；一個被供應電源之電源供應端(11)；一第一電路( $Tr_0$ )，被提供於上述參考電流輸入端(12)，與上述電源供應端(11)之間，以決定上述複數輸出電流；一由電源供應端延伸(11)之共用電源供應導線；複數輸出端( $O_1 \sim O_n$ )；複數第二電路( $Tr_0 \sim Tr_n$ )，被提供於上述電源供應端(11)與上述複數輸出端( $O_1 \sim O_n$ )之間，用以輸出由第一電路( $Tr_0$ )之上述複數輸出電流中之一者，通過上述複數輸出端( $O_1 \sim O_n$ )；一第三電路( $Tr_{n+1}$ )，提供於上述複數第二電路( $Tr_0 \sim Tr_n$ )之下一級，作



## 五、發明說明 (6)

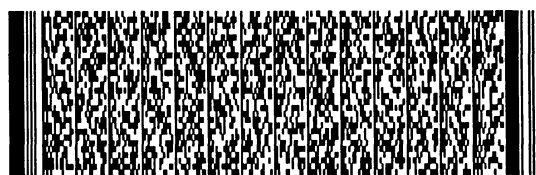
為上述第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)之最末級，以輸出上述第一電路( $Tr_0$ )所決定之上述輸出電流。架構上述第二電流鏡電路(20、20a、20b、20c、20d、20e)，用以轉換由上述第三電路( $Tr_{n+1}$ )所輸出之上述複數輸出電流，然後經由一參考電流輸出端，輸出轉換後之上述輸出電流。

事實上，上述驅動電路係使用PNP電晶體所組成，使得上述第一電路( $Tr_0$ )、上述第二電路( $Tr_0 \sim Tr_n$ )以及第三電路( $Tr_{n+1}$ )包含於上述第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)中，並且上述第二電流鏡電路係由NPN電晶體所組成。於此例中，可以架構上述驅動電路，使得上述第一電路( $Tr_0$ )與上述第二電流鏡電路(20、20a、20b、20c、20d、20e)中至少一者，具有一基準電流補償電路( $Tr_x$ 及/或 $Tr_y$ )。

此驅動電路可用P通道MOS電晶體來架構，使得上述第一電路( $Tr_0$ )、第二電路( $Tr_0 \sim Tr_n$ )以及上述第三電路( $Tr_{n+1}$ )包含於上述第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)中；且上述第二電流鏡電路(20、20a、20b、20c、20d、20e)可用N通道MOS電晶體所組成。

如此架構之前述之電流放電型驅動電路之電源供應端(11)，使得電源供應端可以從上述共用電源供應導線(16)之中集中點拉出(pulled out)。

同樣地，本發明之上述驅動電路也可以架構成一個電流吸取型態(current sucking type)。於此方法中，上述

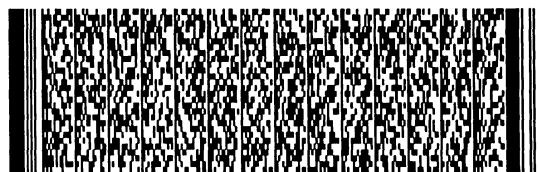




## 五、發明說明 (7)

第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)包括一參考電路輸入端(12)，供應有上述參考電流；一接地端(14)，連接至接地；一第一電路一第一電路( $Tr_0$ )，被提供於上述參考電流輸入端(12)，與上述接地端(14)之間，以決定上述複數輸出電流；一由接地端(14)延伸之共用接地線；複數輸出端( $O_1 \sim O_n$ )；複數第二電路( $Tr_1 \sim Tr_n$ )，被提供於上述共用接地線與上述複數輸出端( $O_1 \sim O_n$ )之間，用以輸出由第一電路( $Tr_0$ )所決定的上述複數輸出電流中之一者，通過上述複數輸出端( $O_1 \sim O_n$ )；一第三電路( $Tr_{n+1}$ )，提供於上述複數第二電路( $Tr_0 \sim Tr_n$ )之下一級，作為上述第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)之最末級，以輸出上述第一電路( $Tr_0$ )所決定之上述輸出電流。架構上述第二電流鏡電路(20、20a、20b、20c、20d、20e)，用以轉換由上述第三電路( $Tr_{n+1}$ )所輸出之上述複數輸出電流，然後經由一參考電流輸出端，輸出轉換後之上述輸出電流。

事實上，上述驅動電路係使用NPN電晶體所組成，使得上述第一電路( $Tr_0$ )、上述第二電路( $Tr_0 \sim Tr_n$ )以及第三電路( $Tr_{n+1}$ )包含於上述第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)中，並且上述第二電流鏡電路係由PNP電晶體所組成。於此例中，可以架構上述驅動電路，使得上述第一電路( $Tr_0$ )與上述第二電流鏡電路(20、20a、20b、20c、20d、20e)中至少一者，具有一基準電流補償電路( $Tr_x$ 及/或 $Tr_y$ )。



## 五、發明說明 (8)

此驅動電路可用N通道MOS電晶體來架構，使得上述第一電路( $Tr_0$ )、第二電路( $Tr_0 \sim Tr_n$ )以及上述第三電路( $Tr_{n+1}$ )包含於上述第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)中；且上述第二電流鏡電路(20、20a、20b、20c、20d、20e)可用P通道MOS電晶體所組成。

以前述方法架構上述電流吸取(sucking)型驅動電路的接地端(14)，以便上述接地端(14)由上述共用接地線之集合點拉出(pull out)。同樣地，架構上述接地端(14)以便上述接地端可以由上述共用接地線之複數位置上拔出。

根據本發明之第二型態，一固定電流驅動裝置包括一複數個動電路( $1_1 \sim 1_n$ )，透過端點(12、13)串聯連接，每個驅動電路都具有一第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)，對應一參考電流輸出複數輸出電流；以及一第二電流鏡電路(20、20a、20b、20c、20d、20e)，轉換由上述第一電流鏡電路(10、10a、10b、10c、10d、10e、10f、10g)之最末級輸出之一輸出電流的極性，然後輸出轉換後的輸出電流。

符號說明：

10、10a、10b、10c、10d、10e、10f、10g：第一電流鏡電路；

20、20a、20b、20c、20d、20e、20f：第二電流鏡電路；

$Tr_0 \sim Tr_{n+1}$ 、 $Tr_x$ 、 $Tr_a$ 、 $Tr_b$ 、 $Tr_b$ ：電晶體；



## 五、發明說明 (10)

第7圖為一電路圖，用以表示本發明第二實施例之驅動電路的架構。

第8圖為一電路圖，用以表示本發明第二實施例之驅動電路的第一變化型態(variation)。

第9圖為一電路圖，用以表示本發明第二實施例之驅動電路的第二變化型。

第10圖為一電路圖，用以表示本發明第三實施例之驅動電路的架構。

第11圖為一電路圖，用以表示本發明第四實施例之驅動電路的架構。

第12圖為一電路圖，用以表示本發明第四實施例之驅動電路的第一變化型態。

第13圖為一電路圖，用以表示本發明第四實施例之驅動電路的第二變化型態。

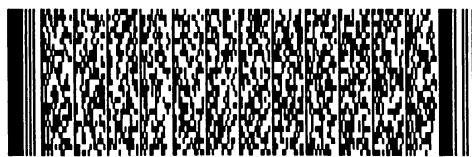
第14圖為一電路圖，用以表示本發明第五實施例之驅動電路的架構。

第15圖為一電路圖，用以表示本發明第六實施例之驅動電路的架構。

第16圖為一電路圖，用以表示本發明第七實施例之驅動電路的架構。

第17圖為一電路圖，用以表示本發明第七實施例之驅動電路的變形架構。

較佳實施例：



## 五、發明說明 (11)

本發明之驅動電路以及固定電流驅動裝置，將參考所附圖示加以說明。

## [第一實施例]

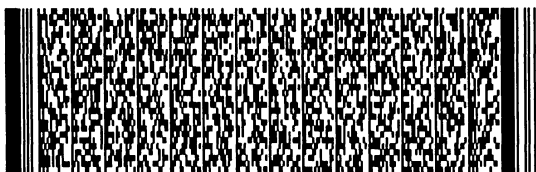
本發明之驅動電路被設計成由二極體電晶體(bipolar transistor)所構成之一電流放電(discharging)型電流鏡電路，由一輸出端釋放(discharge)一電流。

第4圖為一方塊圖，表示本發明第一實施例之一驅動電路的結構，此驅動電路由一第一電流鏡電路10，及一第二電流鏡電路20所構成。

上述第一電流鏡電路具有一第一電源供應端11、一參考電流輸入端12及輸出端 $0_1 \sim 0_n$  ("n" 為大於2的整數)。上述第一電流鏡電路10，根據來自上述參考電流輸入端12所供應之一輸入電流 $I_{ref}$ ，由上述輸出端 $0_1 \sim 0_n$ 輸出複數輸出電流。同樣地，上述第一電流鏡電路之輸出電流中之一者，會被供應至上述第二電流鏡電路。

上述第二電流鏡電路20轉換來自上述第一電流鏡電路之輸出電流的極性，然後由一參考電流輸出端13輸出。上述第二電流鏡電路設有一接地端14。

第5圖為一電路架構圖，表示前述驅動電路之細部電路架構。上述第一電流鏡電路10由複數PNP電晶體 $Tr_0 \sim Tr_{n+1}$ 所構成，上述PNP電晶體 $Tr_0$ 對應於本發明之一第一電路，上述複數PNP電晶體 $Tr_0 \sim Tr_n$ 對應於本發明之複數第二電路，上述PNP電晶體 $Tr_{n+1}$ 對應於本發明之一第三電路。



## 五、發明說明 (14)

第一驅動電路 $l_1$ 之輸出端 $O_n$ ，所釋放(discharged)之輸出電流的值，會大體上等於由第二驅動電路 $l_2$ 之輸出端 $O_1$ ，所釋放(discharged)之輸出電流的值。

於是，如第6B圖中所示，上述第一及第二驅動電路 $l_1$ 、 $l_2$ 之邊界中，輸出電流值的值大體上會相等，這個電流量與其他驅動電路中的相等。就是說，於相鄰驅動電路之邊界中之輸出電流大體上會相等。因此，假設此固定電流驅動裝置應用於一顯示幕時，由一驅動電路所驅動之一發光二極體，與相鄰之驅動電路所驅動之發光二極體之邊界，不會有實質的亮度差，故可以得到一個高品質之影像。

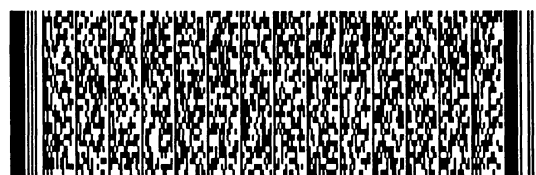
## [ 第二實施例 ]

本發明第二實施例之驅動電路，於上述第一實施例上述驅動電路中，加入一基極電流補償電路至每個第一及第二電流鏡電路。

第7圖為一電路圖，用以表示上述第二實施例驅動電路的結構。於此驅動電路中，作為上述基極電流補償電路之一PNP電晶體 $Tr_x$ ，被加入至上述第一實施例之一第一電流鏡電路10中，以構成一第一電流鏡電路10a。

上述PNP電晶體 $Tr_x$ 之基極，連接至上述PNP電晶體 $Tr_0$ 的集極，射極連接至上述PNP電晶體 $Tr_0$ 的基極，集極連接至上述一接地端14。

於第一實施例中所述之驅動電路中，具有大的電流放



## 五、發明說明 (15)

大因數(current amplification factor)  $h_{fe}$  的電晶體之基極電流，會充分地小於集極電流。因此，透過忽略上述基極電流，可以定義出一方程式"參考電流  $I_{ref} =$  集極電流  $I_c$ "。然而，如果上述基極電流無法被忽略，透過加入由電晶體  $Tr_x$  構成之上述基極電流補償電路，可以使上述集極電流  $I_c$  很接近上述參考電流  $I_{ref}$ 。

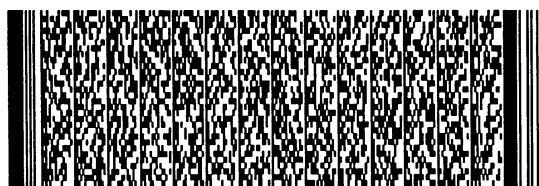
同樣地，於此驅動電路中，作為上述基極電流補償電路之一NPN電晶體  $Tr_y$ ，被加入至上述第一實施例之上述第二電流鏡電路20中，以構成一第二電流鏡電路20a。

上述PNP電晶體  $Tr_y$  之基極，連接至上述NPN電晶體  $Tr_a$  的集極，射極連接至上述NPN電晶體  $Tr_a$  的基極，集極連接至上述一第二電源供應端15。適用以補償上述NPN電晶體  $Tr_a$  之基極電流，會施加(impressed)至上述第二電源供應端15。

由上述NPN電晶體  $Tr_0$  所構成之上述基極電流補償電路的加入，使得上述NPN電晶體  $Tr_y$  的集極電流  $I_c$ ，即使上述基極電流無法被忽略，也會很接近上述參考電流  $I_{ref}$ 。

如以上所述，根據本發明第二實施例之驅動電路，流經上述參考電流輸入端12之電流，會非常準確地與符合由上述輸出端  $0_1 \sim 0_n$  所輸出之上述輸出電流。同樣地，流經排列於上述第一電流鏡電路10a之最末級PNP電晶體  $Tr_{n+1}$  的電流，會非常準確地符合流經上述參考電流輸出13端之電流。因此，可以得到一個準確的電流控制。

在此要注意的是上述第二實施例中，上述基極電流補



## 五、發明說明 (16)

償電路係安裝於每個第一電流鏡電路10a與第二電流鏡電路20a中。然而，如第8圖中所示，上述基極電流補償電路只被安裝於上述第二電流鏡電路20a中。同樣地，如第9圖中所示，上述基極電流補償電路只被安裝於上述第一電流鏡電路10a中。

## [ 第三實施例 ]

本發明第三實施例設計成一電流吸取(sucking)型之電流鏡電路，係由二極體電晶體所構成，用以由一輸出端吸取一電流。請注意，本實施例中後續之敘述，與第一實施例相同之位置採用同樣之標號。

第10圖為一電路圖，用以說明本發明第三實施例中，一驅動電路之電路架構。上述驅動電路係由一第一電流鏡電路10b及一第二電流鏡電路20b所組成。

上述第一電流鏡電路10b由複數NPN電晶體 $Tr_0 \sim Tr_{n+1}$ 所構成。上述NPN電晶體 $Tr_0$ 對應於本發明之第一電路，複數NPN電晶體 $Tr_0 \sim Tr_n$ 對應於本發明之複數第二電路，並且一NPN電晶體 $Tr_{n+1}$ 對應於本發明之第三電路。

於此第一電流鏡電路10b中，上述接地端14以及NPN電晶體 $Tr_0 \sim Tr_{n+1}$ ，會如同第10b圖中所示之位置而排列。簡單來說，上述NPN電晶體 $Tr_0$ 會排列在最靠近上述接地端14的位置，且上述NPN電晶體 $Tr_{n+1}$ 會排列在離上述接地端14最遠的位置。

上述複數NPN電晶體 $Tr_0 \sim Tr_{n+1}$ 之基極會連接在一起，



## 五、發明說明 (18)

例相同，使用複數驅動電路所組成之一固定電流驅動裝置，會應用於上述顯示面板，所以由一驅動電路及一相鄰驅動電路所驅動之發光裝置，於之間的邊界中不會有大的亮度差。因此，發光裝置可以得到一個具有高品質的影像。

## [ 第四實施例 ]

本發明第四實施例係設計安裝一基極電流補償電路，至上述第三實施例之上述驅動電路內，上述第一電流鏡電路及第二電流鏡電路中。

第11圖為一電路圖，表示本發明第四實施例之驅動電路之結構。於此驅動電路中，作為上述基極電流補償電路之一PNP電晶體 $Tr_x$ ，被加入至上述第三實施例之一第一電流鏡電路10b中，以構成一第一電流鏡電路10c。

上述NPN電晶體 $Tr_x$ 之基極，連接至上述NPN電晶體 $Tr_0$ 的集極，而射極連接至上述PNP電晶體 $Tr_0$ 的基極，且集極連接至一第二電源供應端15。用以補償上述NPN電晶體 $Tr_0$ 之基極電流的一供應電源，會施加(impressed)至上述第二電源供應端15。

於第三實施例中所述之驅動電路中，具有大的電流放大因數(current amplification factor)  $h_{fe}$  的電晶體之基極電流，會充分地小於一集極電流。因此，透過忽略上述基極電流，可以定義出一方程式"參考電流 $I_{ref} =$  集極電流 $I_c$ "。然而，如果上述基極電流無法被忽略，透過加





## 五、發明說明 (19)

入由NPN電晶體 $Tr_x$ 構成之上述基極電流補償電路，可以使得上述NPN電晶體 $Tr_0$ 之集極電流 $I_c$ 很接近上述參考電流 $I_{ref}$ 。

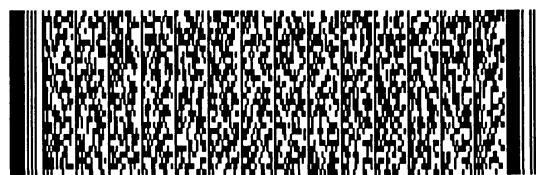
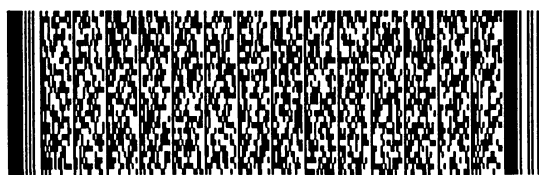
同樣地，於此驅動電路中，作為上述基極電流補償電路之一PNP電晶體 $Tr_y$ ，被加入至上述第三實施例之上述第二電流鏡電路20b中，以構成一第二電流鏡電路20c。

上述PNP電晶體 $Tr_y$ 之基極，連接至上述PNP電晶體 $Tr_a$ 的集極，而射極連接至上述PNP電晶體 $Tr_a$ 的基極，且集極連接至上述一接地端14。

如上所述，由上述PNP電晶體 $Tr_y$ 所構成之上述基極電流補償電路的加入，使得上述PNP電晶體 $Tr_y$ 的集極電流 $I_c$ ，即使上述基極電流無法被忽略，也會很接近上述參考電流 $I_{ref}$ 。

如上所述，根據本發明第四實施例之驅動電路，流經上述參考電流輸入端12之電流，會非常準確地與符合由上述輸出端 $O_1 \sim O_n$ 所輸出之上述輸出電流。同樣地，流經排列於上述第一電流鏡電路10c之最末級NPN電晶體 $Tr_{n+1}$ 的電流，會非常準確地符合流經上述參考電流輸出端13之電流。因此，可以得到一個準確的電流控制。

在此要注意的是上述第四實施例中，上述基極電流補償電路係安裝於每個第一電流鏡電路10c與第二電流鏡電路20c中。然而，如第12圖中所示，上述基極電流補償電路只被安裝於上述第二電流鏡電路20c中。同樣地，如第13圖中所示，上述基極電流補償電路只被安裝於上述第一



## 五、發明說明 (20)

電流鏡電路10c中。

## [第五實施例]

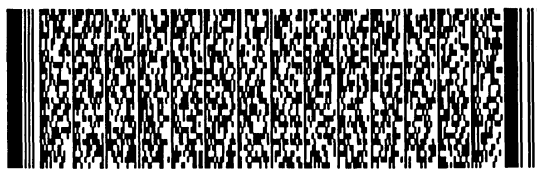
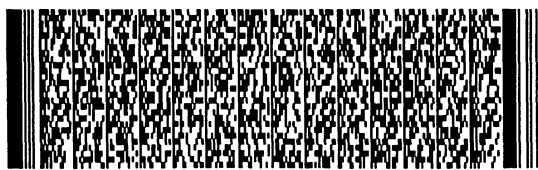
本發明第五實施例設計成一電流放電(discharge)型之電流鏡電路，上述電流鏡電路係由MOS電晶體所構成，用以釋放(discharge)由輸出端所輸出之電流。請注意，本實施例中後續之敘述，與第一實施例相同之位置採用同樣之標號。

第14圖為一電路圖，用以說明本發明第五實施例中，一驅動電路之電路架構。上述驅動電路係由一第一電流鏡電路10d及一第二電流鏡電路20d所組成。

上述第一電流鏡電路10d，根據由上述參考電流輸入端12所供應之一參考電流 $I_{ref}$ ，由上述輸出端 $O_1 \sim O_n$ 輸出上述輸出電流。同樣地，上述第一電流鏡電路10d輸出之輸出電流中之一者，會被供應至上述第二電流鏡電路20d，上述第二電流鏡電路20d轉換上述第一電流鏡電路10d所輸出之上述輸出電流的極性，並且由上述參考電流輸出端13輸出。

仔細來說，上述第一電流鏡電路10d係由複數P通道MOS電晶體(以下參考作PMOS)  $Tr_0 \sim Tr_n$ 所構成。上述PMOS電晶體 $Tr_0$ 對應於本發明之第一電路，複數PMOS電晶體 $Tr_0 \sim Tr_n$ 對應於本發明之複數第二電路，並且一PMOS電晶體 $Tr_{n+1}$ 對應於本發明之第三電路。

於此第一電流鏡電路10d中，上述電源供應端11以及



## 五、發明說明 (21)

PMOS 電晶體  $Tr_0 \sim Tr_{n+1}$ ，會如同第11圖中所示之位置而排列。簡單來說，上述PMOS電晶體  $Tr_0$  會排列在最靠近上述電源供應端11的位置，且上述PMOS電晶體  $Tr_{n+1}$  會排列在離上述電源供應端11最遠的位置。

上述複數PMOS電晶體  $Tr_0 \sim Tr_{n+1}$  之閘極會連接在一起，源極係憑藉由上述電源供應端11所延伸之一共用電源供應導線16連接在一起。排列於上述第一電流鏡電路10d第一級之PMOS電晶體  $Tr_0$  的閘極會與其汲極連接至一起。

排列於最末級之上述PMOS電晶體  $Tr_{n+1}$  的汲極，會連接至上述第二電流鏡電路20d。排列於中間級之上述PMOS電晶體  $Tr_1 \sim Tr_n$  的汲極，會分別地連接至上述輸出端  $O_1 \sim O_n$ 。

上述第二電流鏡電路20d係由一N通道MOS電晶體(以下參考作NMOS)  $Tr_a$  以及一NMOS電晶體  $Tr_b$  所構成。上述NMOS電晶體  $Tr_a$  之閘極連接至其汲極，而上述NMOS電晶體  $Tr_a$  之源極，連接至上述接地端14。同樣地，上述NMOS電晶體  $Tr_b$  之閘極，連接至上述NMOS電晶體  $Tr_a$  的閘極，而汲極連接至上述參考電流輸出端13，且源極連接至上述接地端14。

大體上等於流通於上述NMOS電晶體  $Tr_a$  之電流，會流經至上述NMOS電晶體  $Tr_b$ 。於此例中，流通於上述NMOS電晶體  $Tr_a$  之電流方向，會等於流通於上述NMOS電晶體  $Tr_b$  之電流方向。因此，由於上述NMOS電晶體  $Tr_b$  動作以吸取(suck)上述電流，上述NMOS電晶體  $Tr_{n+1}$  輸出之電流的極性會被轉換，使得上述電流的極性會反相。



## 五、發明說明 (22)

前述結構之驅動電路的動作，會與第一實施例之上述驅動電路相同，除了PNP電晶體與NPN電晶體係分別由PMOS電晶體與NMOS電晶體所取代而以。甚至來說，上述第五實施例之驅動電路也可以提供與第一實施例中相同之效果。

## [第六實施例]

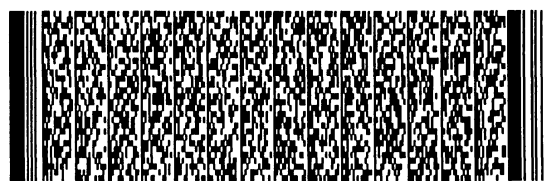
本發明第三實施例設計成一電流吸取(sucking)型之電流鏡電路，係由MOS電晶體所構成，用以由一輸出端吸取(suck)一電流。請注意，本實施例中後續之敘述，與第一實施例相同之位置採用同樣之標號。

第15圖為一電路圖，用以說明本發明第三實施例中，一驅動電路之電路架構。上述驅動電路係由一第一電流鏡電路10e及一第二電流鏡電路20e所組成。

上述第一電流鏡電路10e由複數NMOS電晶體 $Tr_0 \sim Tr_{n+1}$ 所構成。上述NMOS電晶體 $Tr_0$ 對應於本發明之第一電路，複數NMOS電晶體 $Tr_0 \sim Tr_n$ 對應於本發明之複數第二電路，並且一NMOS電晶體 $Tr_{n+1}$ 對應於本發明之第三電路。

於此第一電流鏡電路10e中，上述接地端14以及NMOS電晶體 $Tr_0 \sim Tr_{n+1}$ ，會如同第15圖中所示之位置而排列。簡單來說，上述NMOS電晶體 $Tr_0$ 會排列在最靠近上述接地端14的位置，且上述NMOS電晶體 $Tr_{n+1}$ 會排列在離上述接地端14最遠的位置。

上述複數NMOS電晶體 $Tr_0 \sim Tr_{n+1}$ 之閘極會連接在一起，而源極係憑藉由上述接地端14所延伸之一共用接地導線17



## 五、發明說明 (23)

連接在一起。排列於上述第一電流鏡電路10e第一級之NMOS電晶體 $Tr_0$ 的閘極會與其汲極連接至一起。

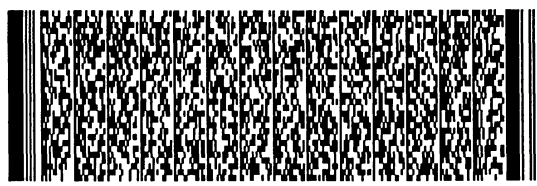
排列於最末級之上述NMOS電晶體 $Tr_{n+1}$ 的集極，會連接至上述第二電流鏡電路20e。排列於中間級之上述NMOS電晶體 $Tr_1 \sim Tr_n$ 的汲極，會分別地連接至上述輸出端 $O_1 \sim O_n$ 。

上述第二電流鏡電路20e係由一PMOS電晶體 $Tr_a$ 以及一PMOS電晶體 $Tr_b$ 所構成。上述PMOS電晶體 $Tr_a$ 之閘極，連接至其汲極，上述PMOS電晶體 $Tr_a$ 之源極，連接至上述電源供應端11。同樣地，上述PMOS電晶體 $Tr_b$ 之閘極，連接至上述PMOS電晶體 $Tr_a$ 的閘極，而汲極連接至上述參考電流輸出端13，且源極連接至上述電源供應端11。

大體上等於流通於上述PMOS電晶體 $Tr_a$ 之電流，會流經至上述PMOS電晶體 $Tr_b$ 。於此例中，流通於上述PMOS電晶體 $Tr_a$ 之電流方向，會等於流通於上述PMOS電晶體 $Tr_b$ 之電流方向。因此，由於上述PMOS電晶體 $Tr_b$ 動作以釋放(discharge)上述電流，上述NMOS電晶體 $Tr_{n+1}$ 輸出之電流的極性會被轉換，使得上述電流的極性會反相。

前述結構之驅動電路的動作，會與第六實施例之上述驅動電路相同，除了PMOS電晶體與NMOS電晶體互換而以。

本發明之第六實施例，它可以驅動具有電流釋放(discharge)型態之發光裝置。同樣地，與上述第一實施例相同，使用複數驅動電路所組成之一固定電流驅動裝置，會應用於上述顯示面板，所以由一驅動電路及一相鄰驅動電路所驅動之發光裝置，於之間的邊界中不會有大的



## 五、發明說明 (24)

亮度差。因此，發光裝置可以得到一個具有高品質的影像。

## [ 第七實施例 ]

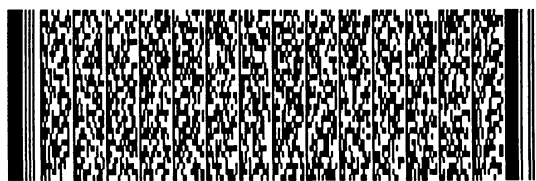
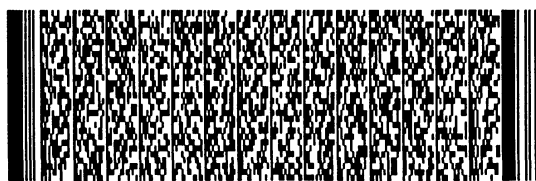
本發明之第七實施例之驅動電路中，上述第一實施例之驅動電路的第一電流鏡電路內，上述電源供應端的實際位置是可以更換的。

第16圖為一電路圖，用以表示本發明之第七實施例之驅動電路的架構。此驅動電路與第一實施例中相同，除了上述電源供應端11係設置於一共用電源供應導線16的實際中心點，通過NPN電晶體 $Tr_0 \sim Tr_{n+1}$ 之射極連接至一起。於此，上述中心點表示形成上述PNP電晶體 $Tr_0$ 之射極的第一部分，與形成上述PNP電晶體 $Tr_{n+1}$ 之射極的第二部分之間的部分。最好是說，上述中心點是位於上述第一部分與第二部分實際中心點。

根據此結構，由上述驅動電路之輸出端 $O_1 \sim O_n$ 所輸出之輸出電流中，位於中心之輸出端所輸出之輸出電流是最大的。上述輸出電流朝向上述輸出端 $O_1$ 側，及上述輸出端 $O_n$ 側漸漸地變小，就是說，其形成一個山的形狀。

因此，當第七實施例之結被用以形成一固定電流驅動裝置時，由個別驅動電路之輸出端 $O_1 \sim O_n$ 輸出之輸出電流，形成一個連續的山脈的形狀，如第6c圖中所示。

根據此結構，相鄰驅動電路間邊界中的電流會大體上相同。因此，假如此固定電流驅動裝置應用於一平面顯示

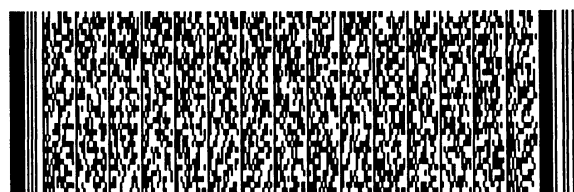


## 五、發明說明 (25)

器時，可以得到一個與第一實施例中相同高品質的影像。再者，來自第一驅動電路之輸出電流，與來自第N驅動電路之輸出電流之間的差異，會和使用第一實施例所架構之上述固定電流驅動裝置相似。所以，當此固定電流驅動裝置被應用於一平面顯示器時，螢幕一端的亮度與另一端的亮度之間的差異會很小，因此，可以得到高品質的影像。

請注意，上述電源供應端11也可以由上述共用電源供應導線16之中心點拉出(pull out)，以構成上述第五實施例之驅動電路。同樣地，上述接地端14也可以由上述共用接地導線17拉出(pull out)，以構成上述第三及第四實施例。全部的情形都可以得到前述之效果。

第17圖為一電路圖，用以表示本發明第七實施例之上述驅動電路的變種結構。此驅動電路與上述第一實施例中相同，除了上述電源供應端11由上述PNP電晶體 $Tr_0 \sim Tr_{n+1}$ 所連接之共用電源供應導線16之複數位置拉出(pull out)以外。此種情況，上述共用電源供應導線16會被分割成m個元件("m"為一個大於等於3的整數)，且(m-1)條導線會由上述被分割的點個別地拉出，並連接至上述電源供應端11。第17圖表示當"m=3"的一個情況。請注意，當上述共用電源供應導線16被分割成m元件時，分割最好是使得上述m個部分元中，每個位於兩端上之部分單元的長度，會變成兩端之外的部分單元之長度的一半，舉例來說，第17圖中"m=3"的例子中，上述共用電源供應導線16最好被分割成一個1:2:1的比例。然而，並非用以限定上述共用



## 五、發明說明 (26)

電源供應導線必依此去分割。

根據此結構，隨著位於上述複數分割點上之輸出端所輸出的輸出電流，作為山字形的頂端，由上述驅動電路之輸出端 $O_1 \sim O_n$ 所輸出之上述輸出電流，會形成複數個連續的山字形。

當上述第七實施例變形結構之上述 $N$ 個驅動電路，被用以架構成上述固定電流驅動裝置時，由上述每一驅動電路之輸出端 $O_1 \sim O_n$ 所輸出，具有複數個山字形之複數輸出電流是連續的。

根據此結構，於相鄰驅動電路間邊界中之輸出電流大體上會相等。因此，如果此固定電流驅動裝置被應用至一平面顯示器時，會具有一個與第一實施例中相同之高品質的影像。然而，於上述電源供應端只被拉出(pull out)成一個部分，例如上述共用電源供應導線16之中心點時，與此結構於第一驅動電路輸出之輸出電流，與第 $N$ 驅動電路輸出之輸出電流之間的差異會很小。所以，當此固定電流驅動電路被應用至一顯示面板時，於螢幕之一端的亮度與另一端之亮度間的差異會很小，故可以得到一個高品質的影像。

請注意，上述電源供應端11也可以被拉出(pull out)，形成上述共用電源導線的複數個位置，以架構成上述第五實施例。同樣地，上述接地端14也可以由上述共用接地導線17拉出(pull out)，以構成上述第三及第四實施例。全部的情形都提供與上述第七實施例之變形架構中所





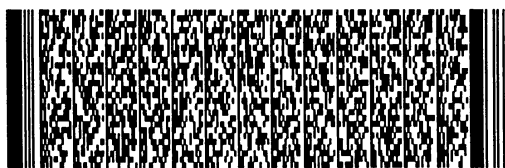
## 五、發明說明 (27)

具有之效果。

如上所述，於本發明之第一至第七實施例中，於前級驅動電路之第一級上的輸出電流，作為下一級驅動電路構成之電流鏡電路之輸入電流。因此即使當上述複數驅動電路連接於一起時，可以減少驅動電路間邊界中電流的變動。同樣地，當此驅動電路由半導體積體電路所構成時，驅動電路的成本可以降低。

同樣地，當使用本發明第一至第七實施例之驅動電路所構成之固定電流驅動電路，被應用至一顯示器中時，例如一有機致光裝置等等，可以減少由於驅動電路間邊界中，輸出電流之差異導致的亮度變動。因此，可以提供一個具有高品質之影像。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

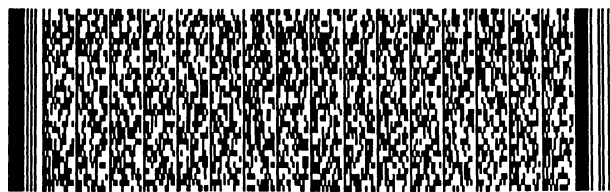


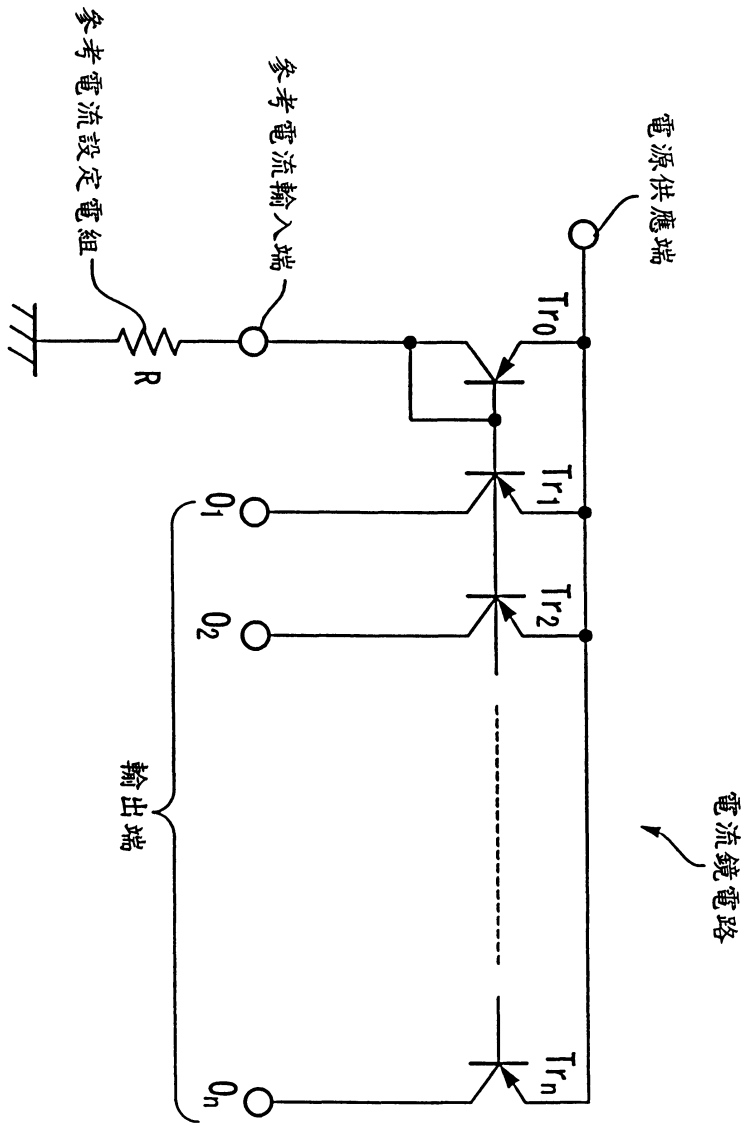
## 四、中文發明摘要 (發明之名稱：驅動電路及使用該電路之定電流驅動裝置)

構成一固定電流驅動裝置之複數驅動電路中每一者，係由一第一電流鏡電路及一第二電流鏡電路所組成，上述第一電流鏡電路，根據一參考電流，輸出複數輸出電流，因此，於相鄰驅動電路間輸出電流中的差異可以減小。

## 英文發明摘要 (發明之名稱：DRIVING CIRCUIT AND CONSTANT CURRENT DRIVING APPARATUS USING THE SAME)

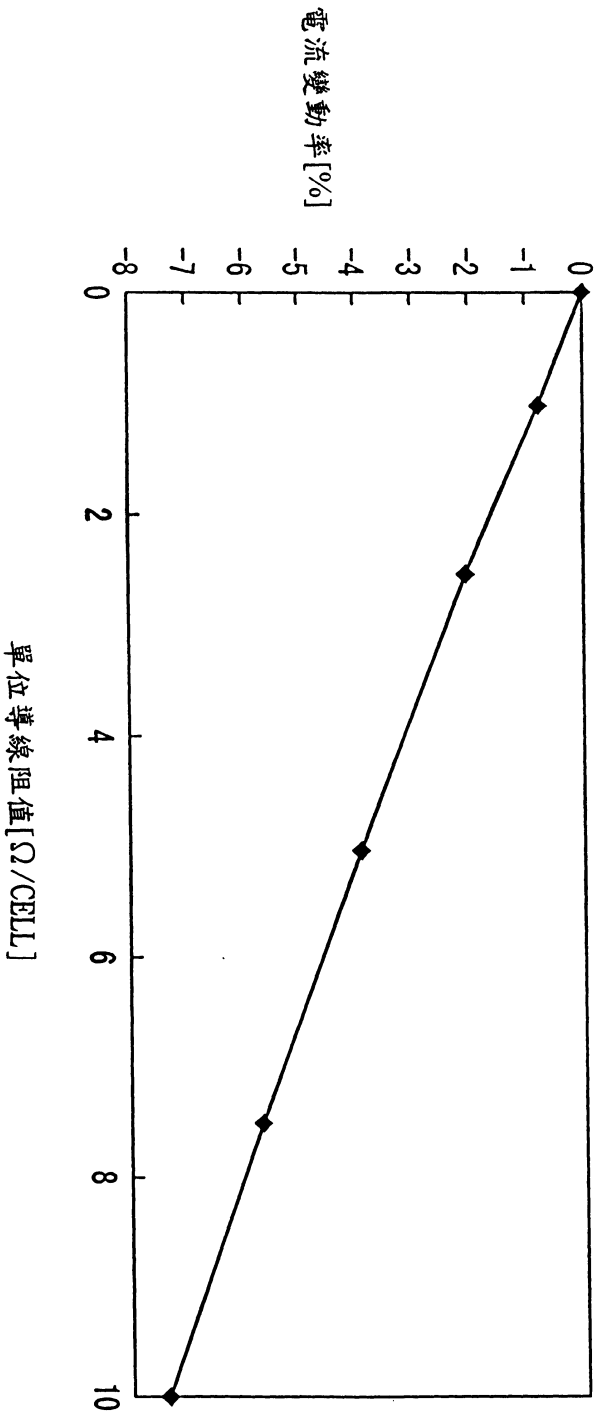
Each of a plurality of driving circuits constituting a constant current driving apparatus is composed of a first current mirror circuit and a second current mirror circuit. The first current mirror circuit outputs a plurality of output currents, each of which corresponds to a reference current. Accordingly, the variation in the output current can be reduced between the driving circuits adjacent to each other.



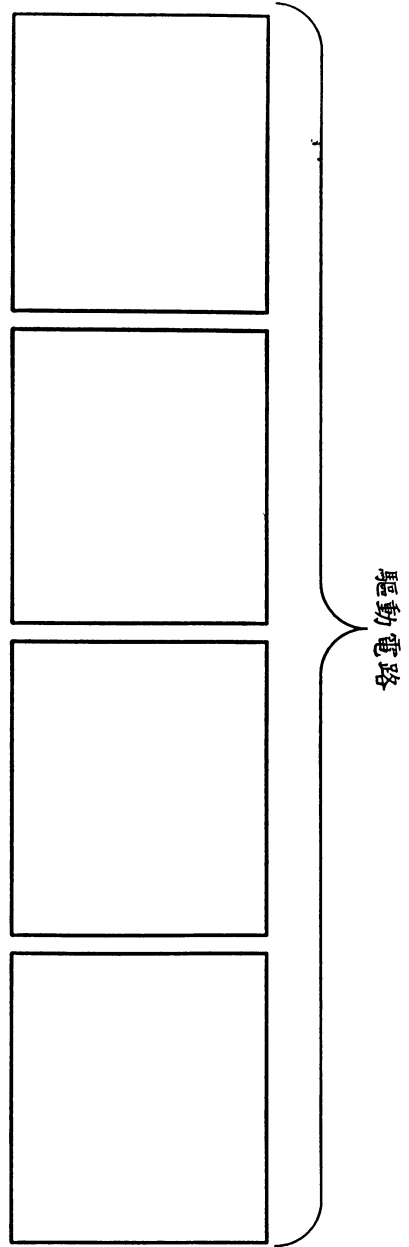


第 1 圖

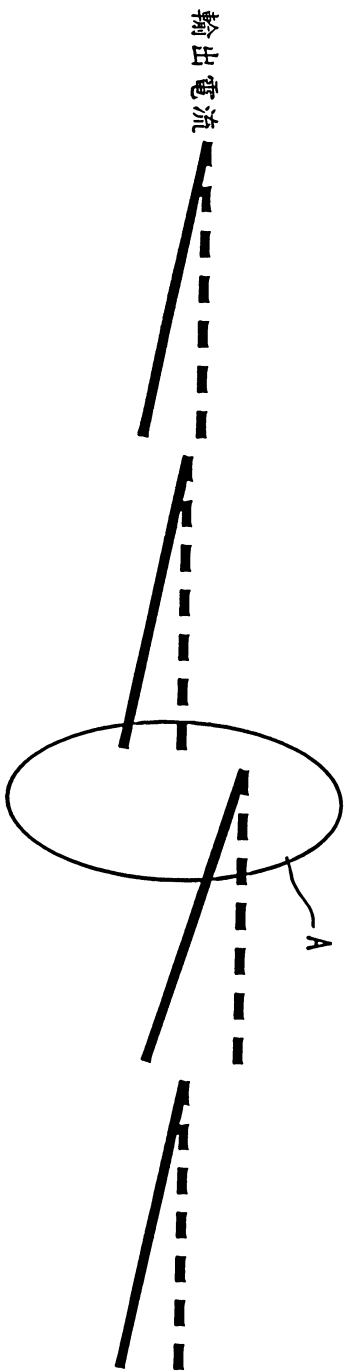
電流鏡電路之導線阻值與電流量的變化



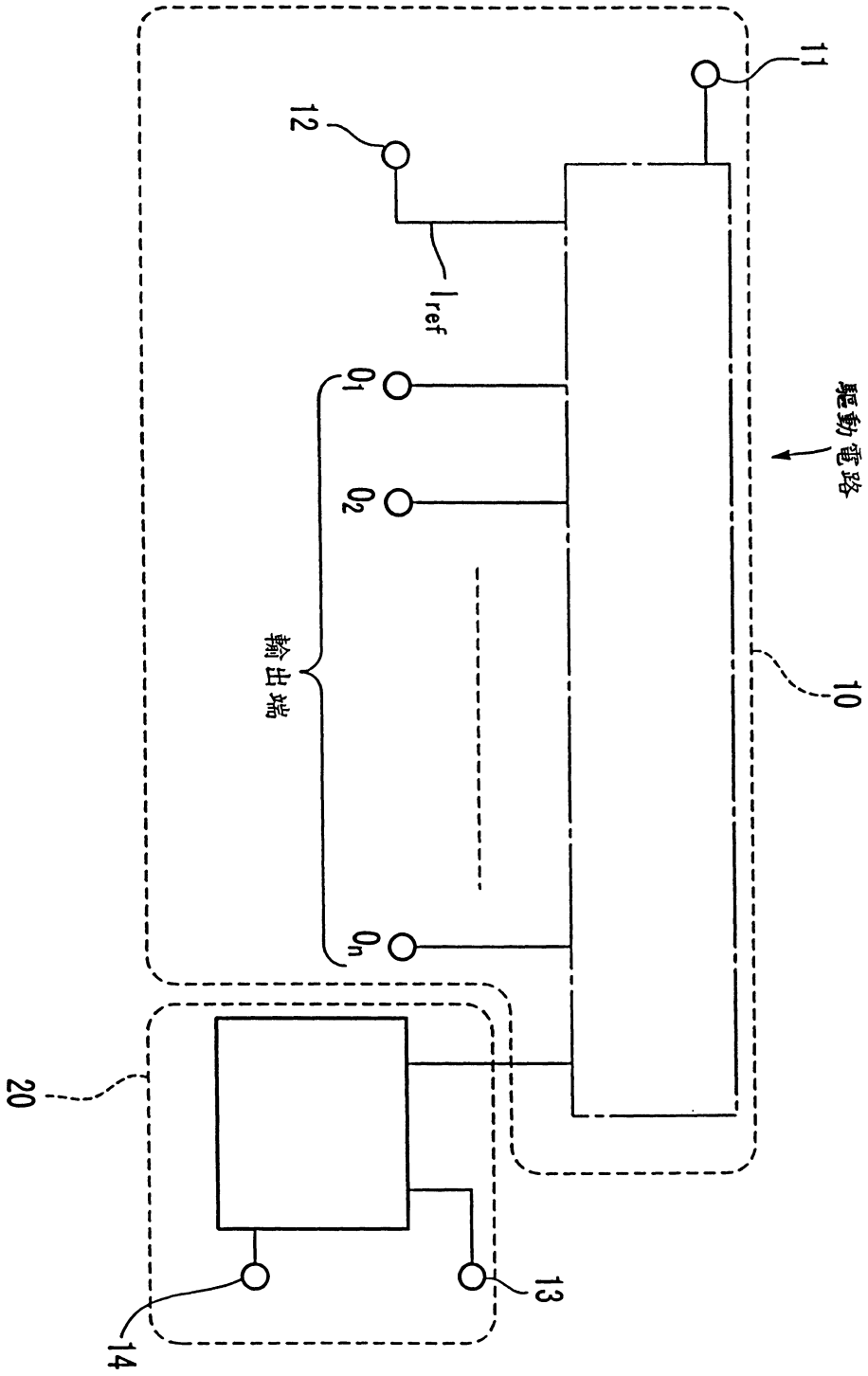
第 2 圖



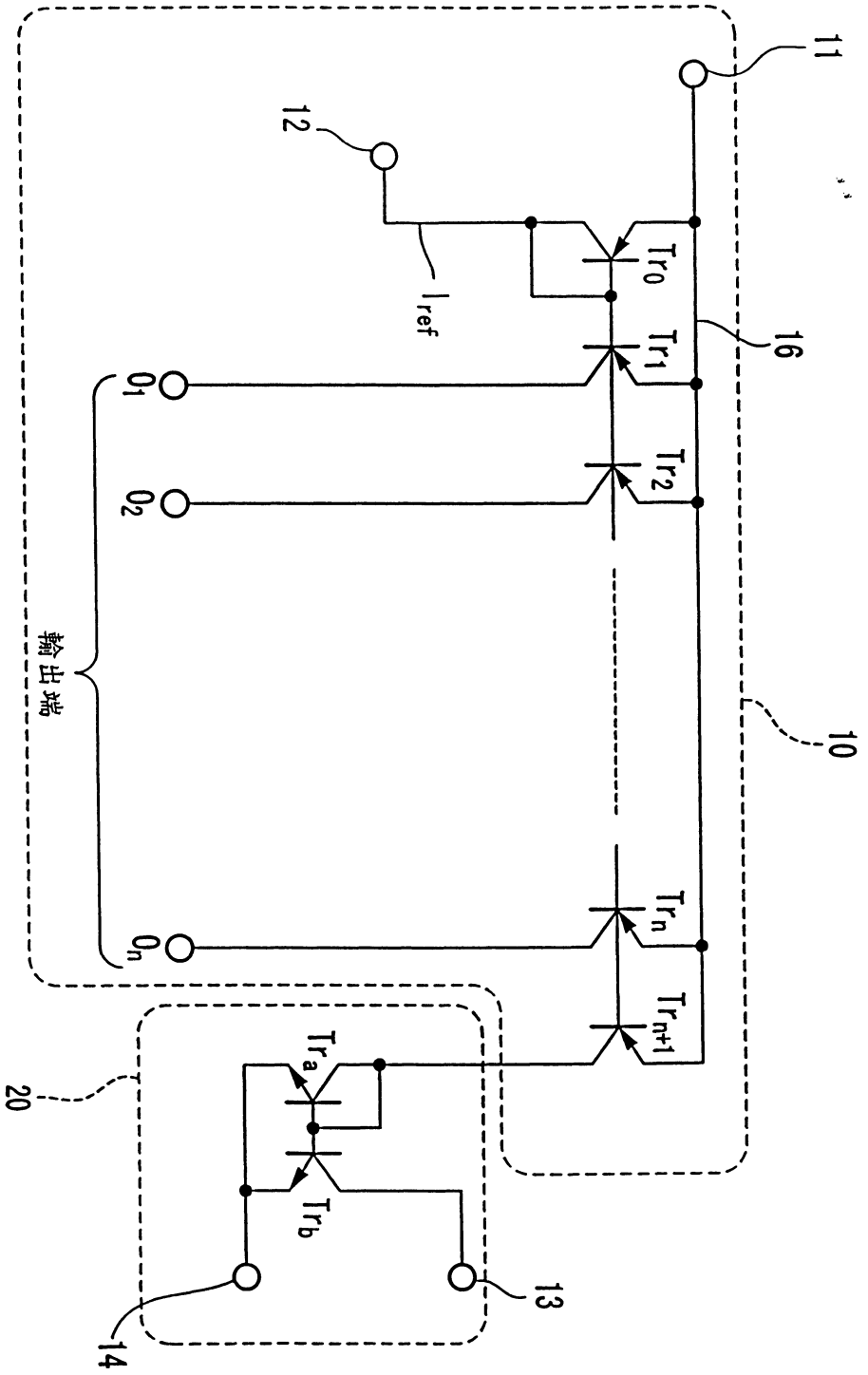
第 3A 圖



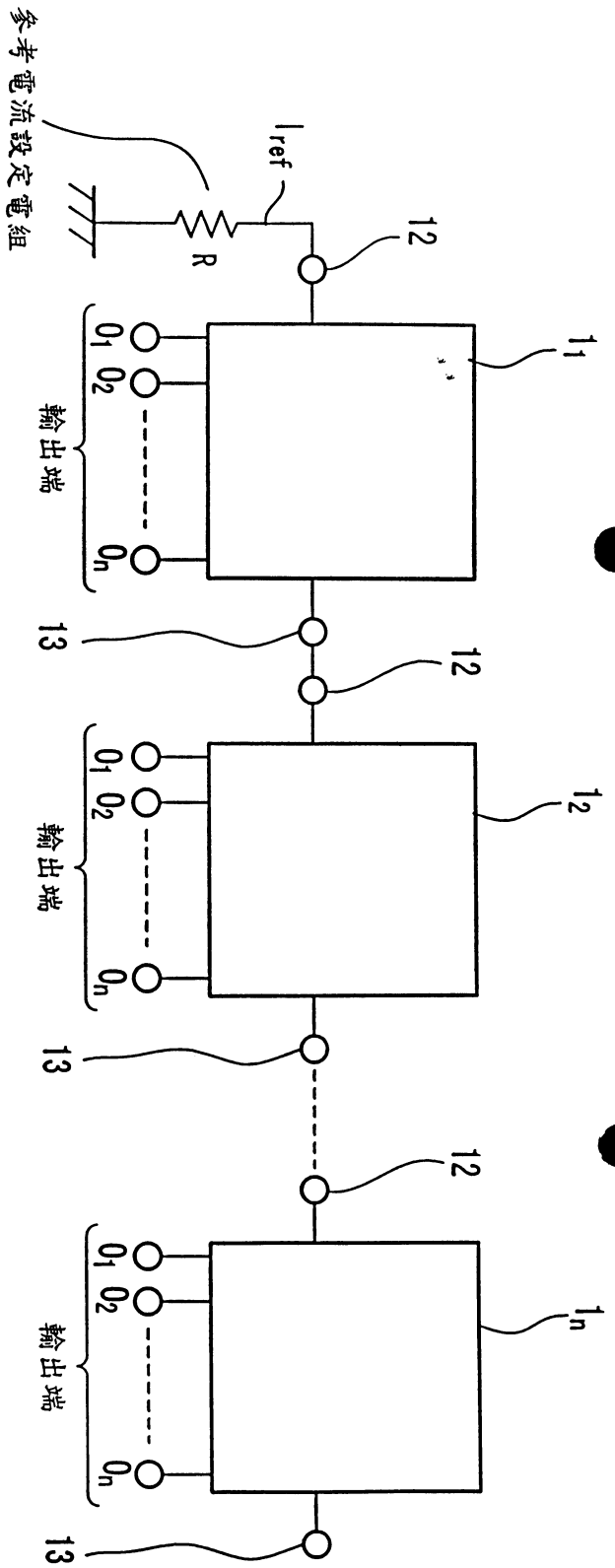
第 3B 圖



第 4 圖

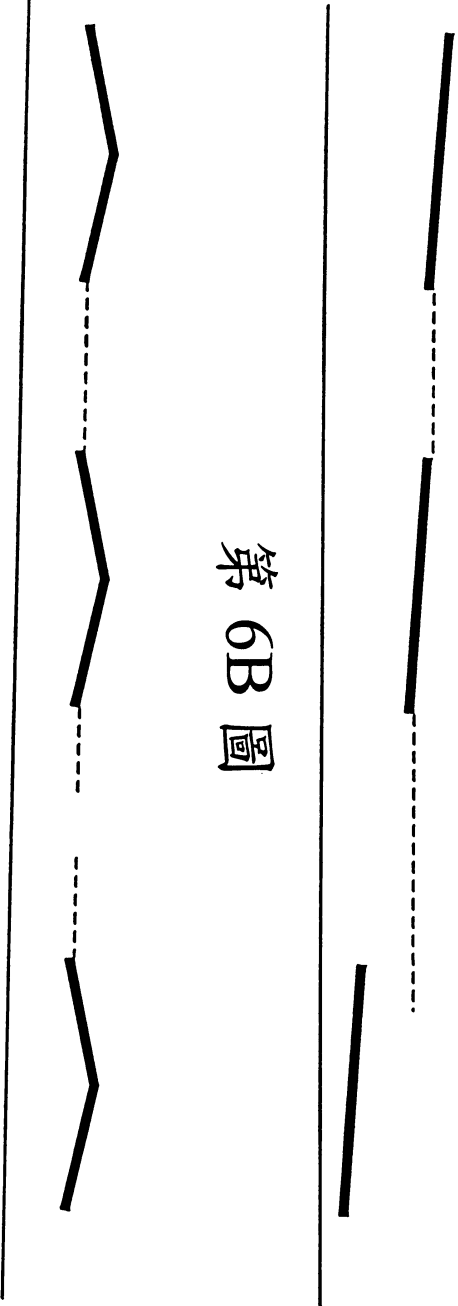


第 5 圖



第 6A 圖

輸出電流



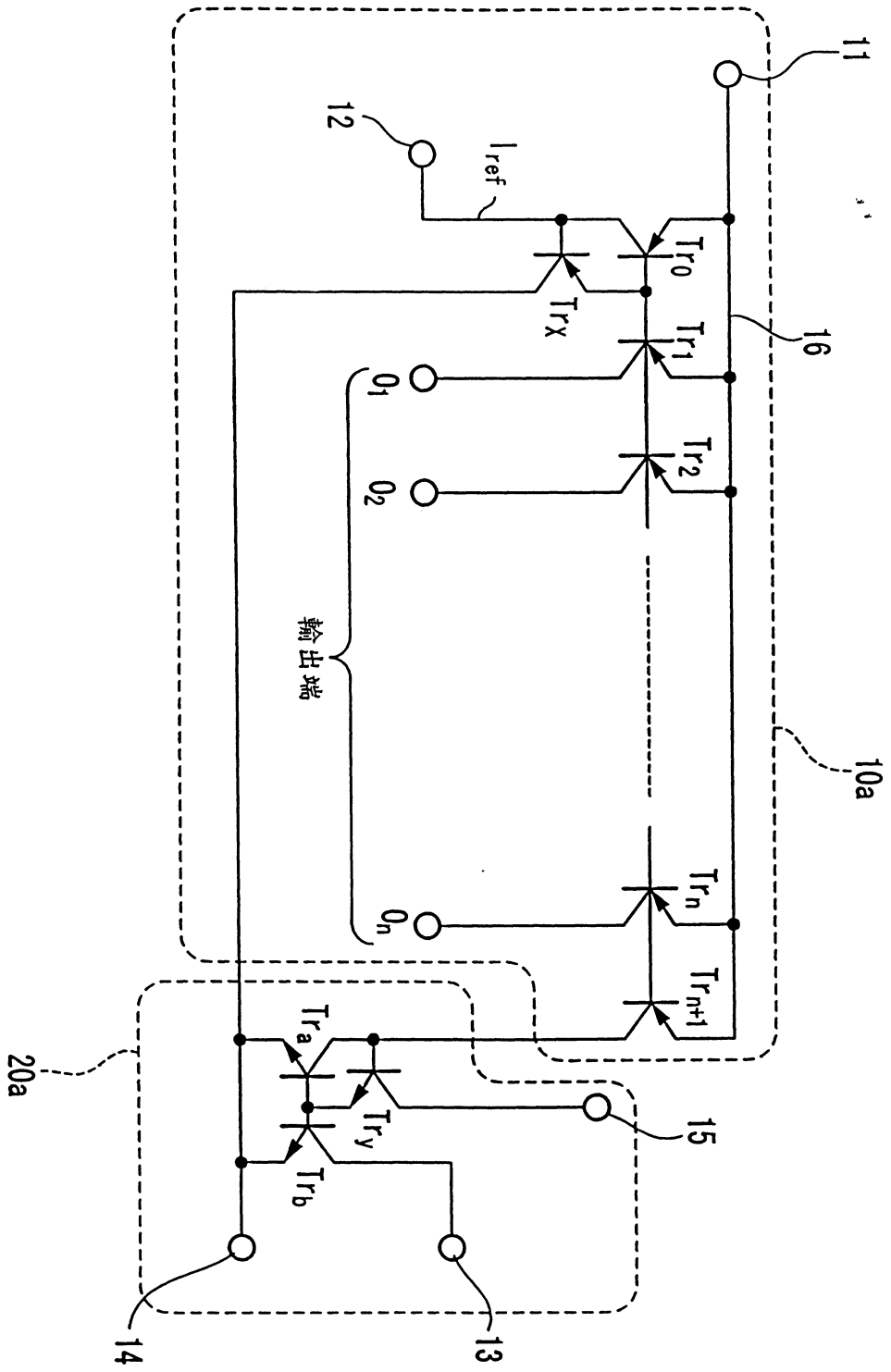
第 6B 圖

輸出電流

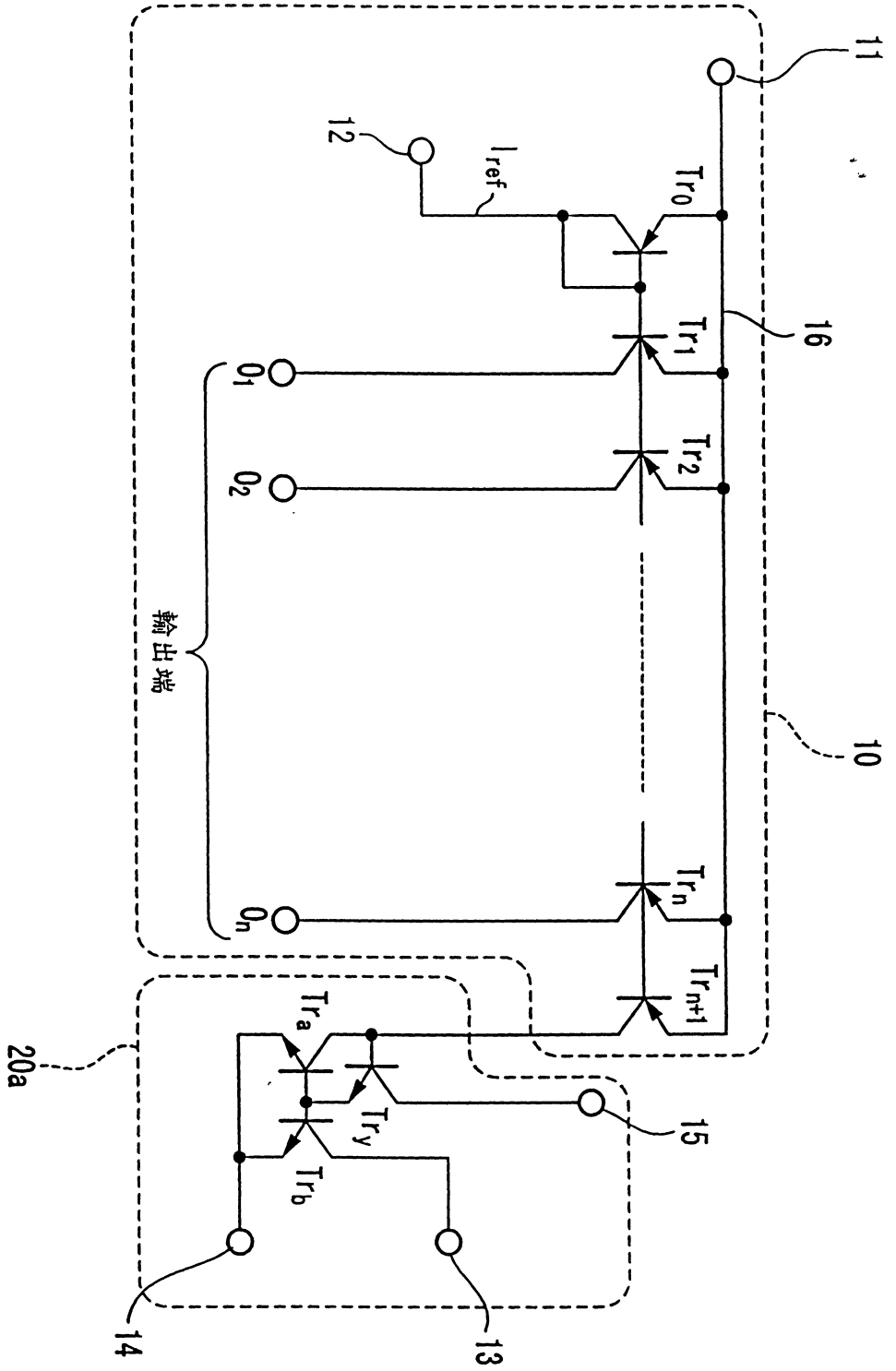


第 6C 圖

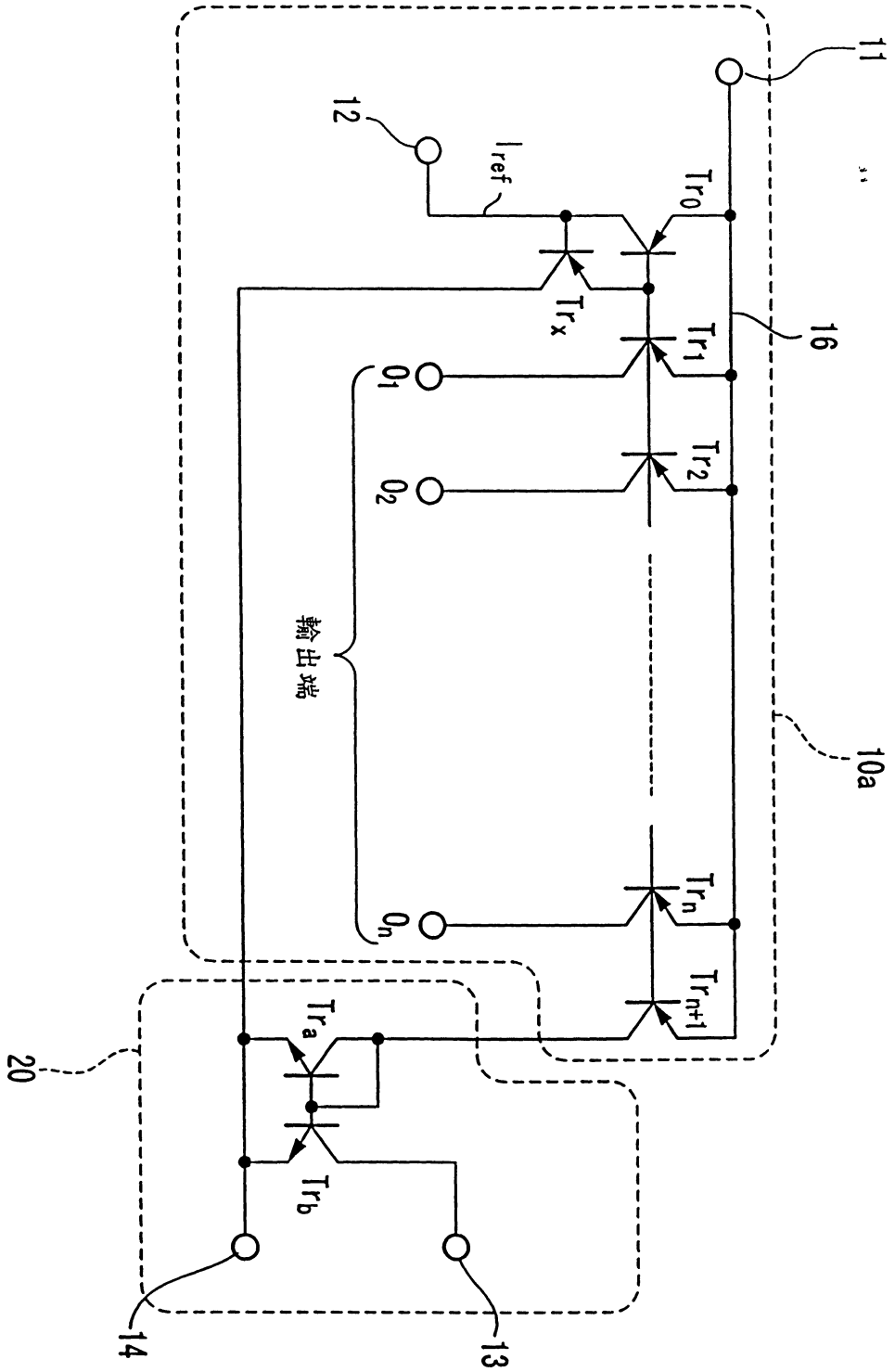




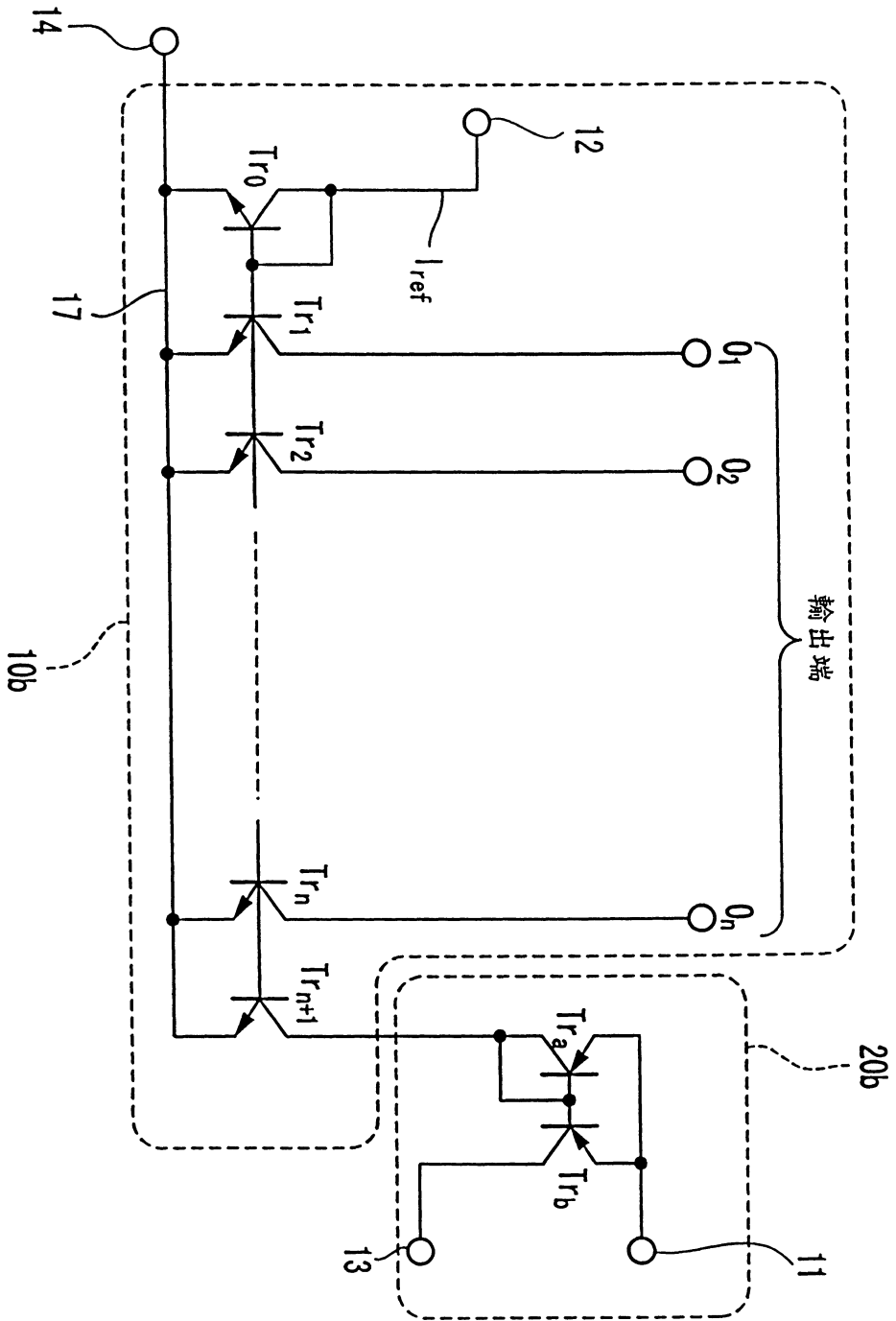
第7圖



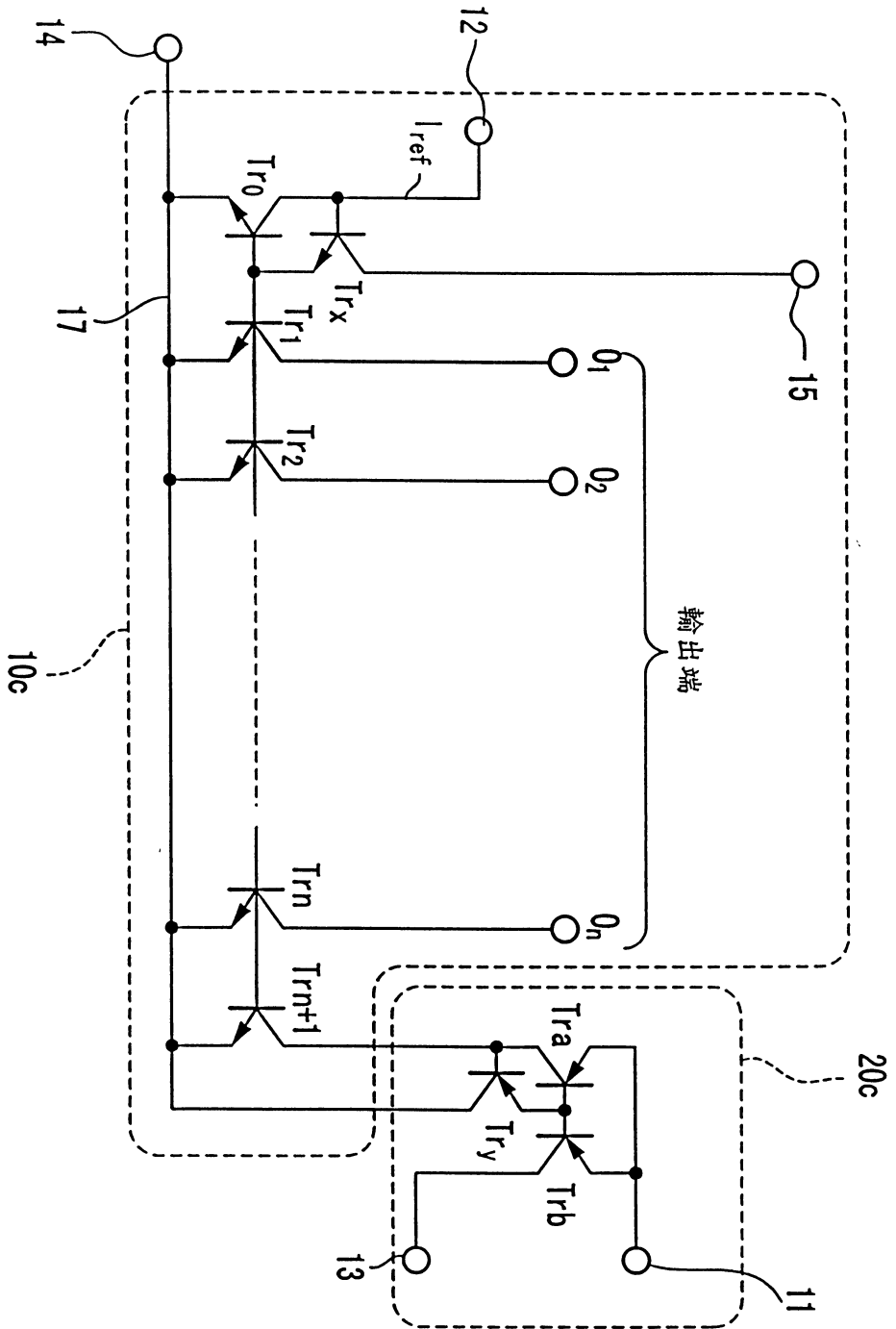
第 8 圖



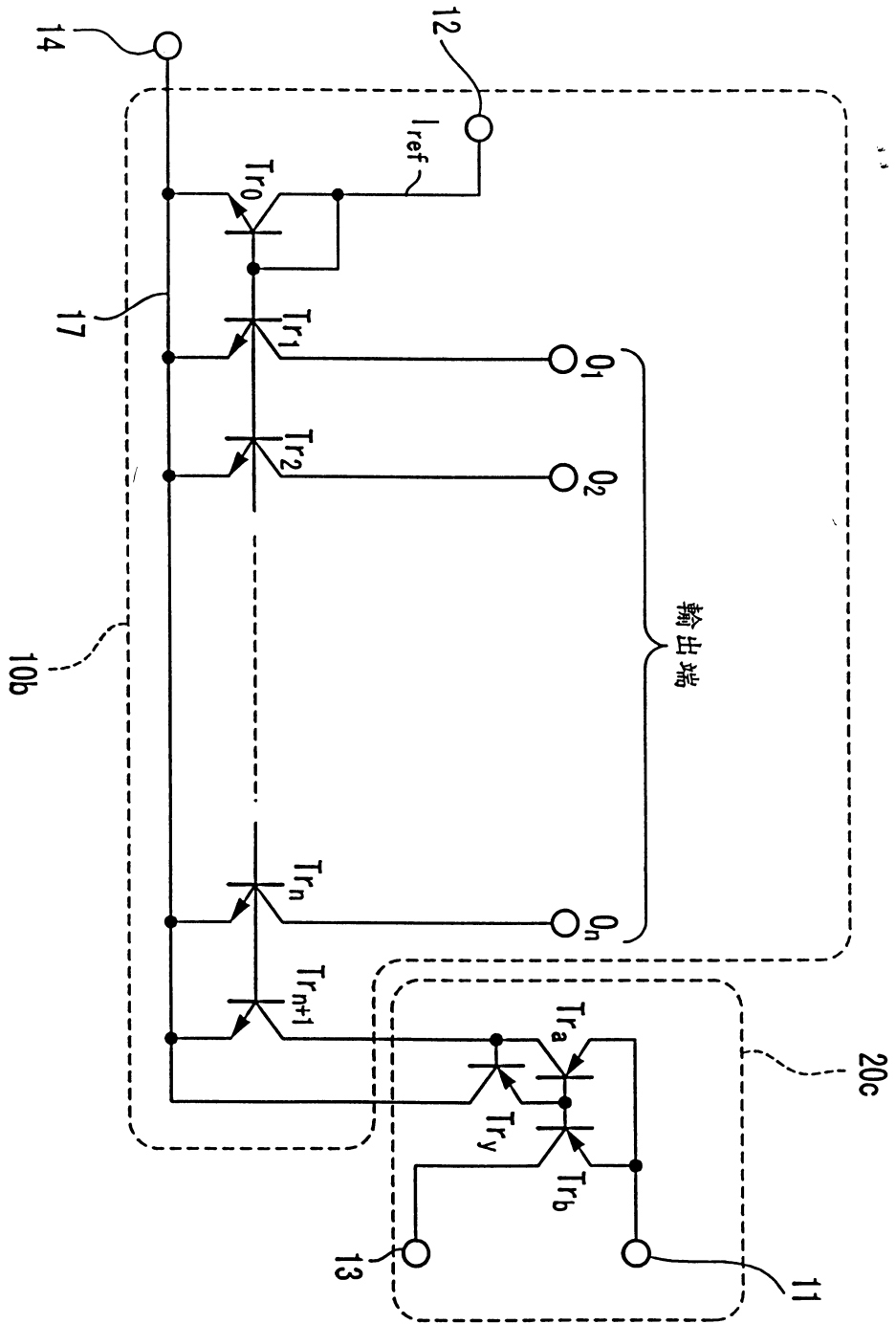
第 9 圖



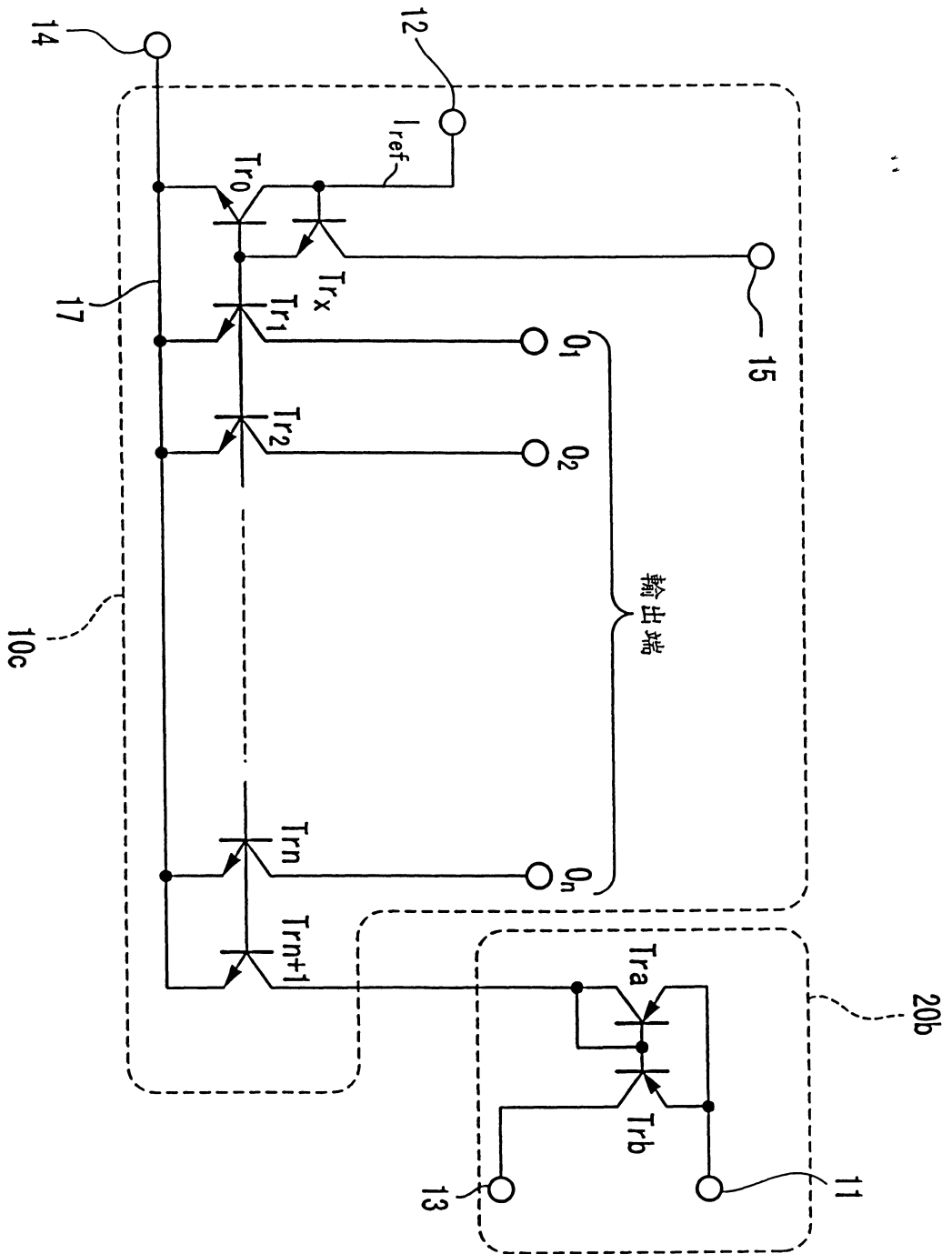
第 10 圖



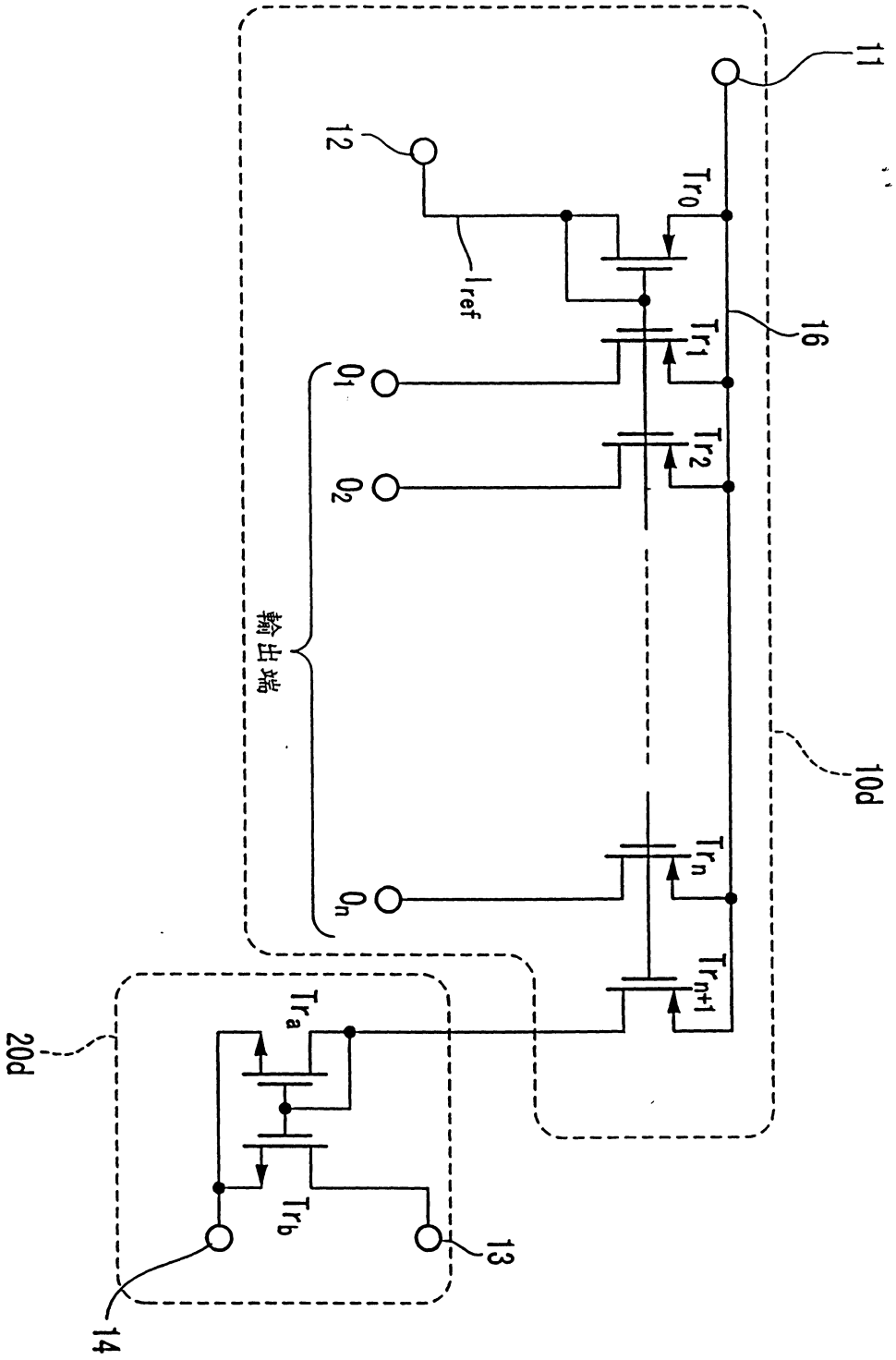
第 11 圖



第 12 圖



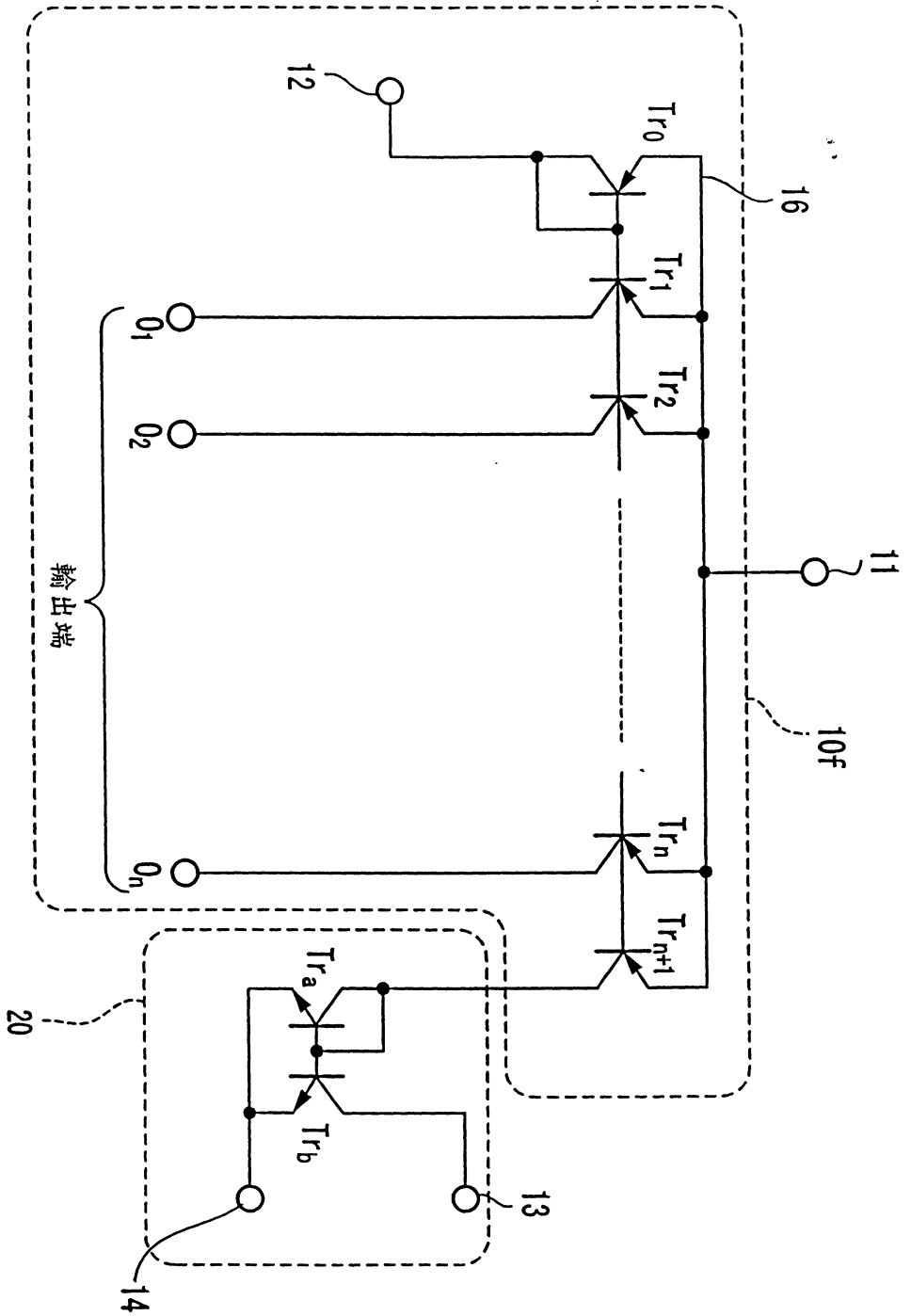
第 13 圖



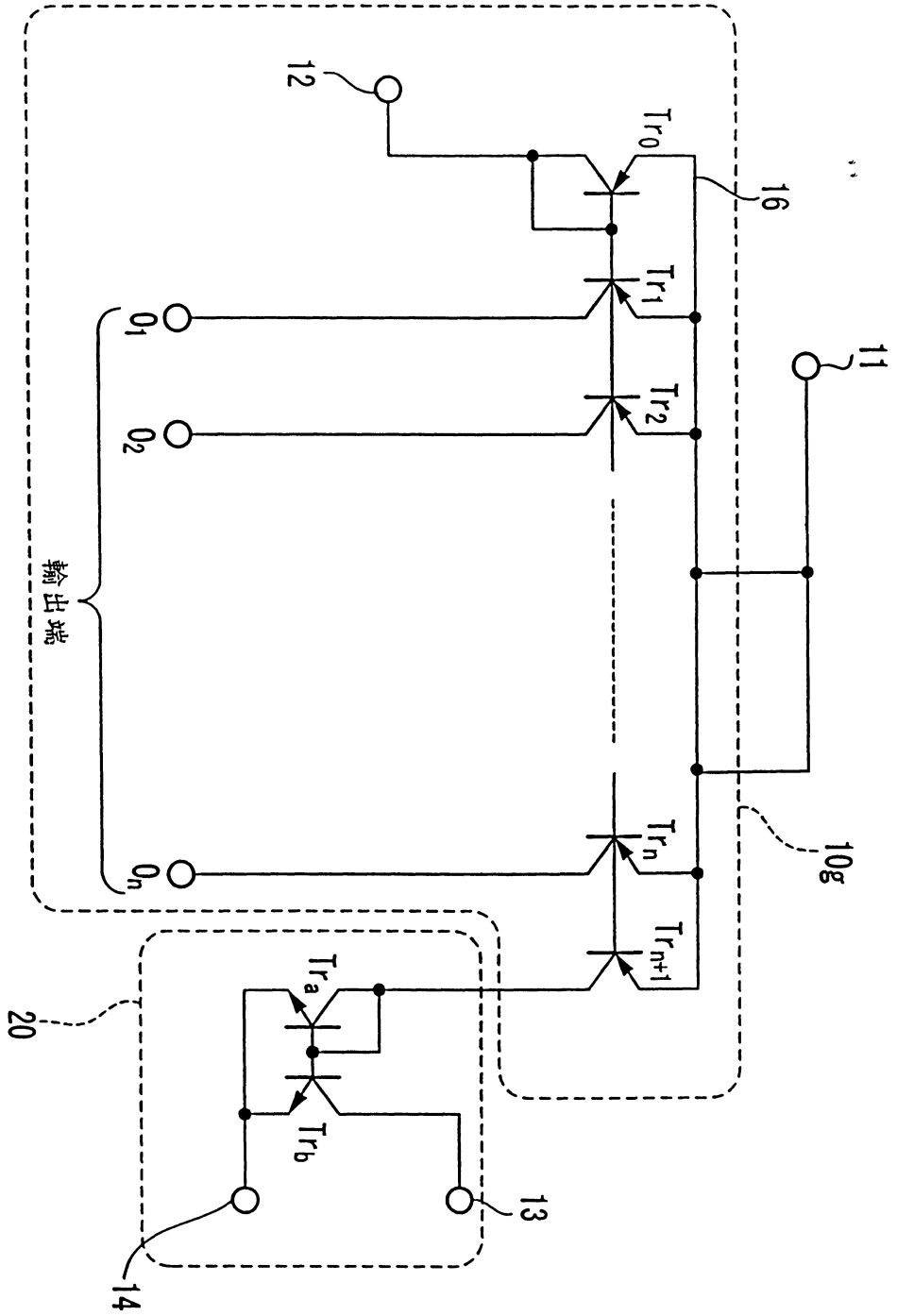
第 14 圖







第 16 圖



第 17 圖

## 五、發明說明 (9)

$O_1 \sim O_n$  : 輸出端 ;                      R : 參考電流設定電阻 ;  
11 : 電源供應端 ;                      12 : 參考電流輸入端 ;  
13 : 參考電流輸出端 ;                  14 : 接地端 ;  
15 : 第二電源供應端 ;                  16 : 共用電源供應線 ;  
 $I_{ref}$  : 參考電流 ;                       $1_1 \sim 1_n$  : 第一~第n驅動電路。

## 簡單圖示說明：

本發明將隨著所附圖示加以詳細解釋，其中：

第1圖為一電路圖，用以顯示使用一電流鏡電路之一傳統驅動電路的結構。

第2圖為一示意圖，用以表示第1圖中之驅動電路的動作。

第3A、3B圖為示意圖，用以描述使用第1圖中之驅動電路的固定電流驅動裝置之動作。

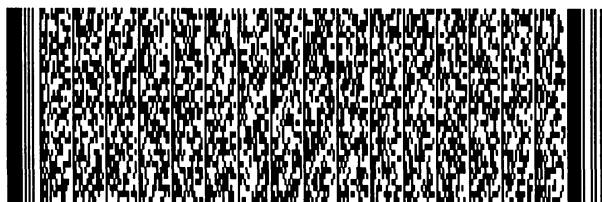
第4圖為一方塊圖，用以表示本發明第一實施例之一驅動電路的架構。

第5圖為一電路圖，用以表示本發明第一實施例之驅動電路的架構。

第6A圖為一方塊圖，用以表示使用本發明第一實施例之驅動電路的一固定電流驅動裝置。

第6B圖為一示意圖，用以表示使用本發明第一實施例之驅動電路的固定電流驅動裝置之動作。

第6C圖示意圖，用以描述使用本發明第七實施例之驅動電路的固定電流驅動裝置之動作。



## 五、發明說明 (12)

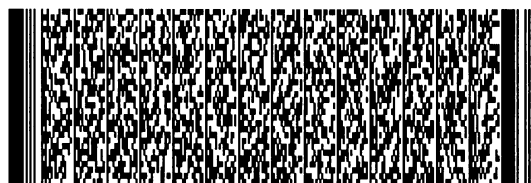
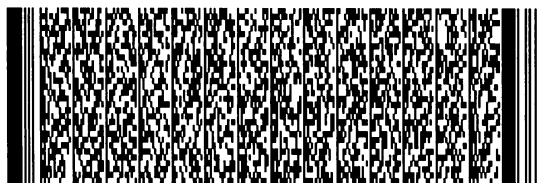
於上述第一電流鏡電路10中，上述電源供應端11及上述PNP電晶體 $Tr_0 \sim Tr_{n+1}$ 會完全地排列在第1圖中所示之位置。總之，上述PNP電晶體 $Tr_0$ 會排列在最靠近上述電源供應端的位置上，上述PNP電晶體 $Tr_{n+1}$ 會排列在距離上述電源供應端11最遠的位置上。

上述複數個PNP電晶體 $Tr_0 \sim Tr_{n+1}$ 之基極連接在一起，射極藉由一共用電源供應導線(common power supply line)連接在一起，上述共用電源供應線16係由上述電源供應端11所延伸出來的。排列在上述第一電流鏡電路10之第一級上之上述PNP電晶體 $Tr_0$ 的基極，會連接至其( $Tr_0$ )集極，於是建構成所謂的二極體耦合(diode coupling)。

排列於一末級之上述PNP電晶體 $Tr_{n+1}$ 的集極，連接至上述第二電流鏡電路20，排列於中間級之上述PNP電晶體 $Tr_0 \sim Tr_n$ 之集極，分別連接至上述輸出端 $O_1 \sim O_n$ 。

上述第二電流鏡電路20係由一NPN電晶體 $Tr_a$ ，以及一NPN電晶體 $Tr_b$ 所構成。上述NPN電晶體 $Tr_a$ 的基極會連接至其( $Tr_a$ )集極，以構成所謂的二極體耦合。上述NPN電晶體 $Tr_b$ 之射極連接至上述接地端14，同樣地，上述NPN電晶體 $Tr_b$ 之基極，連接至上述NPN電晶體之基極，且集極連接至上述參考電流輸出端13，射極連接至上述接地端14。

流至此NPN電晶體 $Tr_b$ 之電流，大體上等於流通在上述NPN電晶體 $Tr_a$ 上之電流。於此例中，流經上述NPN電晶體 $Tr_b$ 之上述電流方向，會等於流經上述NPN電晶體 $Tr_a$ 之電流方向。所以，由於上述NPN電晶體 $Tr_b$ 動作，以便吸取



## 五、發明說明 (13)

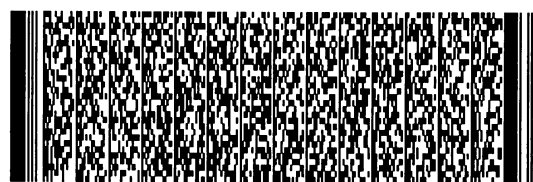
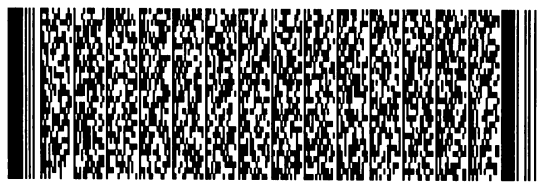
(suck) 上述電流，轉換由上述PNP電晶體 $Tr_{n+1}$ 輸出之電流的極性。

一個使用 $N$  ("N" 為一個大於或等於2的整數) 個上述架構之驅動電路所構成的一固定電流驅動裝置，將在以下加以描述。

第6圖為一方塊圖，表示 $N$ 個串聯連接之驅動電路所構成之上述固定電流驅動裝置的架。排列於第一級之一第一驅動電路 $1_1$ 之一參考電流輸入端12，會通過一參考電流設定電阻 $R$ 而接地，流通於上述第一驅動電路之第一電流鏡電路10電集極上之一參考電流 $I_{ref}$ ，係由上述參考電流設定電阻 $R$ 來決定。因此，適當地選擇上述參考電流設定電阻之值，以由上述第一驅動電路 $1_1$ 之輸出端 $0_1 \sim 0_n$ ，得到一具有所需值之電流。

上述第一驅動電路 $1_1$ 之一參考電流輸出端13，連接至排列於下一級上之一第二驅動電路之一參考電流輸入端12。同樣地，個別的驅動電路係串聯連接，排列於末級上之第 $N$ 驅動電路之一參考電流輸出端13是沒有連接的。

於具有前述結構之上述固定電流驅動裝置中，由上述第一驅動電路 $1_1$ 之輸出端，所釋放(discharged)之電流的值，會大體上等於由上述第一驅動電路 $1_1$ 之上述參考電流輸出端13，所吸取(sucked)之電流的值；並且由上述第二驅動電路 $1_2$ 之參考電流輸入端12，所釋放(discharged)之電流的值，會大體上等於由上述第二驅動電路 $1_2$ 之上述輸出端 $0_1$ ，所釋放(discharged)之電流的值。因此，由上述



## 五、發明說明 (17)

射極係憑藉由上述接地端14所延伸之一共用接地導線17連接在一起。排列於上述第一電流鏡電路10b第一級之NPN電晶體 $Tr_0$ 的基極會與其集極連接至一起。因此，構成所謂的二極體耦合(diode coupling)。

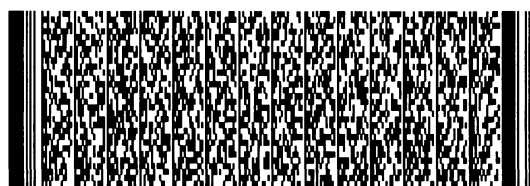
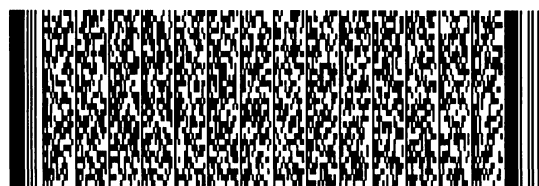
排列於最末級之上述電晶體 $Tr_{n+1}$ 的集極，會連接至上述第二電流鏡電路20b。排列於中間級之上述NPN電晶體 $Tr_1 \sim Tr_n$ 的集極，會分別地連接至上述輸出端 $O_1 \sim O_n$ 。

上述第二電流鏡電路20b係由一PNP電晶體 $Tr_a$ 以及一PNP電晶體 $Tr_b$ 所構成。上述PNP電晶體 $Tr_a$ 之基極，連接至其集極，以構成所謂的二極體耦合，上述PNP電晶體 $Tr_a$ 之射極，連接至上述電源供應端11。同樣地，上述PNP電晶體 $Tr_b$ 之基極，連接至上述PNP電晶體 $Tr_a$ 的基極，而集極連接至上述參考電流輸出端13，且射極連接至上述電源供應端11。

大體上等於流通於上述PNP電晶體 $Tr_a$ 之電流，會流經至上述PNP電晶體 $Tr_b$ 。於此例中，流通於上述PNP電晶體 $Tr_a$ 之電流方向，會等於流通於上述PNP電晶體 $Tr_b$ 之電流方向。因此，由於上述PNP電晶體 $Tr_b$ 動作以釋放(discharge)上述電流，上述NPN電晶體 $Tr_{n+1}$ 輸出之電流的極性會被轉換，使得上述電流的極性會反相。

前述結構之驅動電路的動作，會與第一實施例之上述驅動電路相同，除了PNP電晶體與NPN電晶體互換而以。

本發明之第三實施例，它可以驅動具有電流放電(discharge)型態之發光裝置。同樣地，與上述第一實施



## 六、申請專利範圍

1. 一種驅動電路，至少包含：

一第一電流鏡電路，根據一參考電流，輸出複數輸出電流；以及

一第二電流鏡電路，用以轉換上述第一電流鏡電路之最末級所輸出之一輸出電流的極性，並輸出轉換後之電流。

2. 如申請專利範圍第1項所述之驅動電路，其中上述第一電流鏡電路，至少包含：

一參考電流輸入端，具有上述參考電流；

一電源供應端，具有一電源；

一第一電路，設置於上述參考電流輸入端與上述電源端之間，用以決定上述複數輸出電流；

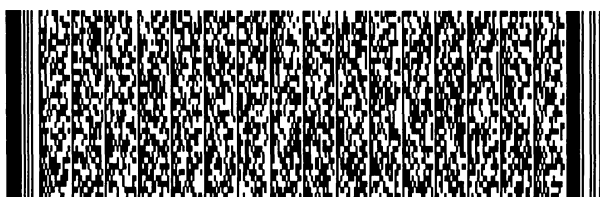
一共用電源供應線，由上述電源供應端所延伸；

複數輸出端；

複數第二電路，設置於上述電源供應端與上述複數輸出端之間，用以輸出由上述第一電路所決定之部分上述複數輸出電流，通過上述複數輸出端；以及

一第三電路，設置於上述複數第二電路之下一級，作為上述第一電流鏡電路之最末級，用以輸出上述第一電路所決定之上述輸出電流。

3. 如申請專利範圍第2項所述之驅動電路，其中上述第二電流鏡電路，轉換由上述第三電流鏡電路所輸出之上述輸出電流的極性，並輸出轉換後之上述輸出電流，通過一參考電流輸出端。





## 六、申請專利範圍

4. 如申請專利範圍第3項所述之驅動電路，其中上述第一電路、第二電路以及上述第三電路包含於上述第一電流鏡電路中，且上述第一電流鏡電路由PNP電晶體所組成，而上述第二電流鏡電路由NPN電晶體所組成。

5. 如申請專利範圍第4項所述之驅動電路，其中上述第一電路及上述第二電路中至少一者，具有一基極電流補償電路。

6. 如申請專利範圍第3項所述之驅動電路，其中上述第一電路、上述第二電路以及上述第三電路係包含於上述第一電流鏡電路中，且上述第一電流鏡電路係由P通道MOS電晶體所組成；而上述第二電流鏡電路係由N通道MOS電晶體所組成。

7. 如申請專利範圍第2至6項中任一項所述之驅動電路，其中上述電源供應端係由上述共用電源供應導線之中心點所拉出。

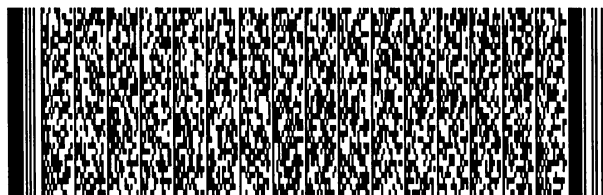
8. 如申請專利範圍第2至6項中任一項所述之驅動電路，其中上述電源供應端係由上述共用電源供應導線之複數位置所拉出。

9. 如申請專利範圍第1項所述之驅動電路，其中上述第一電流鏡電路，至少包含：

一參考電流輸入端，具有上述參考電流；

一接地端，連接至一接地；

一第一電路，設置於上述參考電流輸入端與上述接地端之間，用以決定上述複數電流；



## 六、申請專利範圍

一 共用接地導線，由上述接地端所延伸；  
複數輸出端；

複數第二電路，設置於上述共同接地導線與上述複數輸出端之間，用以輸出上述第一電路所決定之部分上述複數輸出電流，通過上述複數輸出端；以及

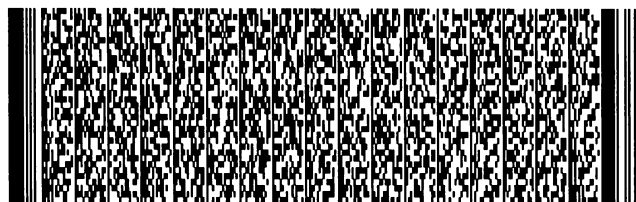
一第三電路，提供於上述複數第二電路之下一級，作為上述第一電流鏡電路之最末級，用以輸出上述第一電路所決定之上述輸出電流。

10. 如申請專利範圍第9項所述之驅動電路，其中上述第二電流鏡電路，轉換由上述第三電流鏡電路所輸出之上述輸出電流的極性，並輸出轉換後之上述輸出電流，通過一參考電流輸出端。

11. 如申請專利範圍第9項所述之驅動電路，其中上述第一電路、第二電路以及上述第三電路包含於上述第一電流鏡電路中，且上述第一電流鏡電路由NPN電晶體所組成，而上述第二電流鏡電路由PNP電晶體所組成。

12. 如申請專利範圍第11項所述之驅動電路，其中上述第一電路及上述第二電路中至少一者，具有一基極電流補償電路。

13. 如申請專利範圍第10項所述之驅動電路，其中上述第一電路、上述第二電路以及上述第三電路係包含於上述第一電流鏡電路中，且上述第一電流鏡電路係由N通道MOS電晶體所組成；而上述第二電流鏡電路係由P通道MOS電晶體所組成。



## 六、申請專利範圍

14. 如申請專利範圍第9至13項中任一項所述之驅動電路，其中上述接地端係由上述共用接地導線之中心點所拉出。

15. 如申請專利範圍第9至13項中任一項所述之驅動電路，其中上述接地端係由上述共用接地導線之複數位置所拉出。

16. 一種固定電流驅動裝置，至少包含：

複數串聯連接之驅動電路，上述驅動電路包含：

一第一電流鏡電路，用以根據一參考電流，輸出一複數輸出電流；以及

一第二電流鏡電路，用以轉換上述第一電流鏡電路之最末級輸出之複數輸出電流的極性，並輸出轉換後之輸出電流。

17. 如申請專利範圍第16項所述之固定電流驅動裝置，其中上述第一電流鏡電路，至少包含：

一參考電流輸入端，具有上述參考電流；

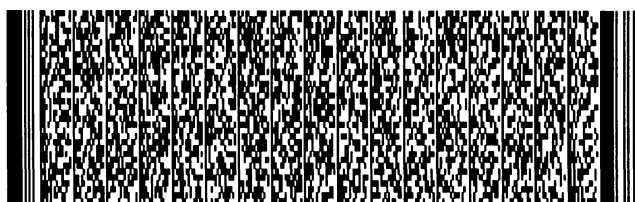
一電源供應端，具有上述電源；

一第一電路，設置於上述參考電流輸入端與上述電源供應端之間，用以決定上述複數輸出電流；

複數輸出端；

複數第二電路，設置於上述共用電源供應導線與上述複數輸出端之間，用以輸出上述第一電路所決定之部分上述輸出電流，通過上述複數輸出端；以及

一第三電路，設置於上述複數第二電路之下一級，作為上述第一電流鏡電路之最末級，用以輸出上述第一電路



## 六、申請專利範圍

所決定之上述輸出電路。

18. 如申請專利範圍第17項所述之固定電流驅動裝置，其中上述第二電流鏡電路，轉換由上述第三電流鏡電路所輸出之上述輸出電流的極性，並輸出轉換後之上述輸出電流，通過一參考電流輸出端。

19. 如申請專利範圍第18項所述之固定電流驅動裝置，其中上述第一電路、第二電路以及上述第三電路包含於上述第一電流鏡電路中，且上述第一電流鏡電路由PNP電晶體所組成，而上述第二電流鏡電路由NPN電晶體所組成。

20. 如申請專利範圍第19項所述之固定電流驅動裝置，其中上述第一電路及上述第二電路中至少一者，具有一基極電流補償電路。

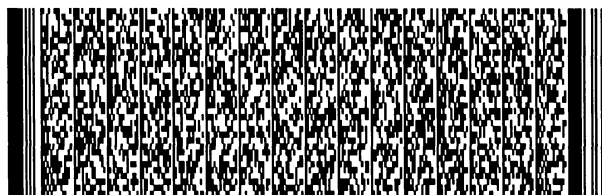
21. 如申請專利範圍第18項所述之固定電流驅動裝置，其中上述第一電路、上述第二電路以及上述第三電路係包含於上述第一電流鏡電路中，且上述第一電流鏡電路係由P通道MOS電晶體所組成；而上述第二電流鏡電路係由N通道MOS電晶體所組成。

22. 如申請專利範圍第16項所述之固定電流驅動裝置，其中上述第一電流鏡電路，至少包含：

一參考電流輸入端，具有上述參考電流；

一接地端，連接至一接地；

一第一電路，設置於上述參考電流輸入端與上述接地端之間，用以決定上述複數電流；



## 六、申請專利範圍

一 共用接地導線，由上述接地端所延伸；

複數輸出端；

複數第二電路，設置於上述共同接地導線與上述複數輸出端之間，用以輸出上述第一電路所決定之部分上述複數輸出電流，通過上述複數輸出端；以及

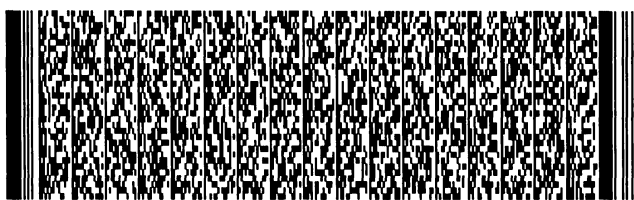
一第三電路，提供於上述複數第二電路之下一級，作為上述第一電流鏡電路之最末級，用以輸出上述第一電路所決定之上述輸出電流。

23. 如申請專利範圍第22項所述之固定電流驅動裝置，其中上述第二電流鏡電路，轉換由上述第三電流鏡電路所輸出之上述輸出電流的極性，並輸出轉換後之上述輸出電流，通過一參考電流輸出端。

24. 如申請專利範圍第23項所述之固定電流驅動裝置，其中上述第一電路、第二電路以及上述第三電路包含於上述第一電流鏡電路中，且上述第一電流鏡電路由NPN電晶體所組成，而上述第二電流鏡電路由PNP電晶體所組成。

25. 如申請專利範圍第24項所述之固定電流驅動裝置，其中上述第一電路及上述第二電路中至少一者，具有一基極電流補償電路。

26. 如申請專利範圍第23項所述之固定電流驅動裝置，其中上述第一電路、上述第二電路以及上述第三電路係包含於上述第一電流鏡電路中，且上述第一電流鏡電路係由N通道MOS電晶體所組成；而上述第二電流鏡電路係由



## 六、申請專利範圍

P 通道MOS 電晶體所組成。

