



[12] 发明专利说明书

[21] ZL 专利号 94117806.4

[43] 授权公告日 2003 年 1 月 15 日

[11] 授权公告号 CN 1099077C

[22] 申请日 1994.10.31 [21] 申请号 94117806.4

[30] 优先权

[32] 1994.2.7 [33] KR [31] 2311/1994

[71] 专利权人 三星电子株式会社

地址 韩国京畿道水原市

[72] 发明人 睦喆雄

审查员 张静海

[74] 专利代理机构 中国专利代理(香港)有限公司

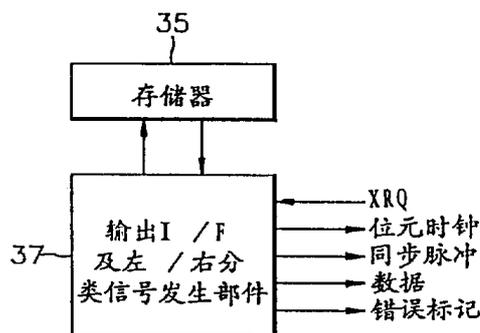
代理人 张志醒 萧掬昌

权利要求书 2 页 说明书 7 页 附图 5 页

[54] 发明名称 数字信号处理系统中的接口方法和装置

[57] 摘要

一种数字信号处理系统中的接口方法和装置。该接口方法用以将来自记录器件的重现数字数据储存在一存储器中，根据目标接口部件的一数据传输需求信号从存储器中读出数字数据，并将其传送到目标接口部件上，其步骤为：响应所述数据传输需求信号并根据读出后的声音数据，将数字数据传送到目标接口部件上；以及，将上述步骤中传送的数字数据的信道进行分类的一个字节的信道分类数据，随同数字数据一起，传送到目标接口部件上。



1. 一种数字信号处理系统中的接口方法，用以将来自记录器件的重现数字数据储存到存储器中，并根据目标接口部件的数据传输需求信号将从所述存储器中读出的所述数字数据传送到所述目标接口部件上，其步骤包括：

响应所述目标接口部件的数据传输需求信号，将储存在所述存储器中的声音数据传送到所述目标接口部件上；和

将上述步骤中对传送的声音数据的信道进行分类的信道分类数据，随同所述声音数据一起传送到所述目标接口部件上。

2. 如权利要求 1 所述的接口方法，其特征在于，按照一种接口时序，将涉及所述数字数据的位元时钟、同步脉冲和错误标记与所述数字数据一起传送到所述目标接口部件上。

3. 一种数字信号处理系统中的接口装置，用以将来自记录器件的重现数字数据储存到存储器中，并根据目标接口部件的数据传输需求信号将从所述存储器中读出的所述数字数据传送到所述目标接口部件上，该装置包括：

传送器件，用以响应所述数据传输需求信号，将储存在所述存储器中的声音数据传送到所述目标接口部件上；和

信道分类数据产生器件，用以产生对所述声音数据的信道进行分类的信道分类数据，并随同从一输出接口器件传送的所述声音数据一起传送到所述目标接口部件上。

4. 如权利要求 3 所述的接口装置，其特征在于，所述输出接口器件按照一种接口时序，将涉及所述数字数据的位元时钟、同步脉冲和错误标记，与所述数字数据一起传送到所述目标接口部件上。

5.如权利要求 3 所述的接口装置,其特征在于,所述信道分类数据是通过结合一预定段号的记录器件和所述数据传输需求信号而产生的。

数字信号处理系统中的接口方法和装置

本发明涉及一种数字信号处理系统中的接口方法和装置，更具体说，是涉及供传输数据和控制信号用的接口方法和装置，其按照系统中相应接收端的规则，并使用一个存储器，以便在将预定的数据传送到数据接收终端之前，预先储存相应的数据。

图 1 示出作为一般数字信号处理系统方框图的小型光盘放音装置。

参看图 1，伺服控制部件 9 控制馈送电机 5 和主轴电机 7 的驱动，拾取部件 3 接收来自光盘 1 的 RF（射频）信号，而 RF 放大器 11 对来自拾取部件的 RF 信号进行放大。

EFM（8-14 调制）译码器 15 对来自 RF 放大部件 11 的输出信号进行译码，该译码器的结构类似于普通 CD（小型光盘）的信号处理部件的结构。然后，将译码后的信号存入存储器 17 中。存储器 17 受 SRMC19（缓冲存储器控制器）的控制。

储存在存储器 17 中的数字数据，根据 ATRAC（自适应传送声频编码）译码器 21 的数据需求信号及 SRMC19 的控制，作为 212 字节的声频数据的单元而输出。由于要有一个错误标记来指示数字数据是否有错或是没有储存在存储器 17 中，因此须与数字数据一起输出该错误标记。

ATRAC 译码器 21 接受来自 SRMC19 的声频组单元的数据，并在将该声频数据扩展为原来的数据之前先使其输入到一数/模 (D/A) 转换器 23 中。

系统控制器 27 对伺服控制部件 9、EFM 译码器 15、SRMC19、

ATRAC 译码器 21 以及一显示 / 键输入部件 25 进行控制。

图 2A-2D 示出图 1 所示数字信号处理系统中采用的数据结构
的方案。

小型光盘上的数据结构如图 2A 所示。有 36 段的一个群集是
记录工作的基本单元。一群集包含 32 段供声频用的数据和 4 段
供子数据用的段。在记录期间，4 段子数据段中有 3 段作为链段
(link sector) L，只有一段作为子数据段 S。

如图 2B 所示，一段有 2352 字节。声频数据有 2332 字节，等
于 2352 字节减去 20 字节，也能记录在一段中。该 20 字节是由 12
字节组成的同步图案与由 8 字节组成的首标之和。该 2332 字节由 5.5 个
声音数据组成，每一声音数据有 424 字节，如图 2C 所示。

此外，如图 2D 所示，一个声音数据的左右信道各有 212 字
节，该声音数据成为 ATRAC 译码器 21 的基本处理单元。从 512 个
取样(11.61 毫秒)中可得到 424 字节。

图 3 为一方框图，示出图 1 所示一般目标接口部件的数据传
输方法。图 4A-4E 为图 3 所示输出接口部件 33 (为简便，以下
称之为“输出 I/F 部件”)的输入 / 输出信号的时序图。

如图 4A-4E 所示输出 I/F 部件 33 的时序图表示出由一个字
码组成的数据的传输循环。输出 I/F 部件完成 106 次传输循环，
从而 212 字节被传输，使之适合于作为扩展数据基本单元的声音
数据。

在图 3 和图 4A-4E 中，如果如图 4B 所示的数据传输需求信
号 XRQ，从目标接口部件 (未示出) 输入到输出 I/F 部件 33 中，
则响应图 4 所示的数据传输需求信号 XRQ，相应于读出地址的数
据就从存储器 17 输出到输出 I/F 部件 33 中。然后，输出 I/F
部件 33 将一串由单元字节组成的数据传送到目标接口部件，从而

输出如图 4D 所示的同步脉冲。图 4A 中所示的一个位元时钟（约 177 毫微秒）大到如取样频率 FS 的 128 倍。

在目标接口部件 21 中扩展以后，图 4C 所示的传输数据加到数/模转换器 23 上。从存储器 31 输出错误标记，并按字节进行传输。例如，如果错误标记处于高状态，这种情况就表示在传输数据时有错误发生。

如果数据传输需求信号 XRQ 在第二字节的同步脉冲的下降沿处处于高状态，则第二字节的同步脉冲成为上升沿，于是相应于一个字码的数据的传送过程就结束。输出 I/F 部件 33 重复进行共 106 次循环。

但是，按照传输声频用的数据至目标接口部件的一般接口的方法，在一个字码传送到目标接口部件上的任何时候，输出 I/F 部件 33 都要检查数据传输需求信号 XRQ。

还有，按照一般的接口方法，也很难对 212 字节的声频数据的信道进行分类。于是很难分出哪些声频数据是储存在右信道（为简便，以下称为“R-CH”），哪些是储存在左信道（以下称为“L-CH”）。

因此，本发明的目的是提供一种用于数字信号处理系统中的接口方法，使 212 字节的数据能连续传送到一个目标接口部件上，在此情况下，检查有无信号输出到目标接口部件上一次以后，输出一个数据传输需求信号。

本发明的一另一目的是提供一种装置，该装置最适于完成上述数字信号处理系统中所用的接口方法。

按照本发明的一个方面，提供了一种用以将来自记录器件的重现数字数据储存在一存储器中的数字信号处理系统中的接口方法，根据目标接口部件的数据传输需求信号，从存储器中读出数字数据，并将该数字数据传送到目标接口部件上，其步骤包括，

响应一个数据传输需求信号并根据读出后的声音数据，将从存储器中读出的数字数据传送到目标接口部件上，其步骤还包括，将为使上述步骤中传送的数字数据的信道分类的一个字节的信道分类数据，随同从存储器中读出的数字数据一起，传送到目标接口部件上。

此外，按照本发明的另一方面，提供了一种用以将来自记录器件的重现数字数据储存到所述存储器中的数字信号处理系统中的接口装置，该装置根据目标接口部件的数据传输需求信号，从存储器中读出数字数据，并将从存储器中读出的该数字数据传送到目标接口部件上，所述装置包括一传送器件，用以响应一个数据传输需求信号并根据读出后的声音数据，将数字数据传送到目标接口部件上；还包括一信道分类数据产生器件，用以产生一个字节的信道分类数据，并随同从输出接口器件传送的数据一起，将其传送到目标接口部件上。

从以下结合附图所作的详细说明，可以更清楚看到本发明的上述目的及其他目的、优点和特点。

图 1 是一方框图，示出一般的数字信号处理系统；

图 2A-2D 是一方案图，示出图 1 的数字信号处理系统所采用的数据结构；

图 3 是一方框图，示出图 1 所用的一般接口装置；

图 4A-4E 是图 3 所示输出接口部件的输入/输出信号的时序图；

图 5 是一方框图，示出本发明的接口装置；

图 6A-6E 是图 5 所示输出接口部件和左/右分类信号发生部件的输入/输出信号的时序图。

图 5 的方框图表示出按照本发明的接口装置的一个最佳实施

例。

图 5 由存储器 35 和输出接口部件及左/右分类信号发生部件 37 组成。存储器 35 用以储存待传送到目标接口部件上的数字数据；而输出接口部件及左/右分类信号发生部件 37 用于响应一数据需求信号将储存在存储器 35 中的 212 字节数据的语音组数据连续传送到目标接口部件上，以及用于产生一个字节的信道分类数据，该信道分类数据将第 212 字节的数据和第 213 字节的数据传送到目标接口部件上。

图 6A-6E 是图 5 所示输出接口部件和左/右分类信号发生部件 37 的输入/输出信号的时序图。

图 6A 示出位元时钟大到如取样频率 FS (44.1MHz) 的 128 倍，相应于数据时钟。

图 6B 示出，数据传输需求信号 XRQ 是低活动性信号，该信号从目标接口部件（图中未示出）输入到输出接口部件及左/右分类信号发生部件 37 上。

图 6C 示出传输数据输出到目标接口部件上，且与图 6A 所示的位元时钟同步。

图 6D 示出相应于输出接口部件及左/右分类信号发生部件 37 的一个字节的输出数据的同步脉冲信号，其脉冲宽度大到如位元时钟的四倍。

图 6E 示出，错误标记指出图 6C 所示传输数据是否有错，还表示出在相应数据的字节间隔期间的“低态”或“高态”，例如，当传输数据变成“高态”时，就意味着有错误。

以下将详细描述图 5 和图 6 中涉及的本发明的工作情况。

参见图 5 和 6，其中存储器 35 与图 1 中的相同，而输出接口部件及左/右分类信号发生部件 37 相当于包含在图 1 中的 SRMC

19 里的一个内部功能块。

目标接口部件与输出接口部件及左/右分类信号发生部件 37 之间的接口的工作如以下所述。

如图 6A-6E 所示，只有五种能彼此联系的信号的数据传输需求信号 XRQ 输入到目标接口部件上。因此，当数据传输需求信号 XRQ 起作用时，有可能进行数据传输工作。如果有数据传输需求信号 XRQ 输入到输出接口部件及左/右分类信号发生部件 37 上，则产生一个读出地址，用以读出储存在存储器 35 中的数据，还通过输出接口部件及左/右分类信号发生部件 37 将读出地址存入存储器 35 中。于是，可从存储器 35 中读出相应于读出地址的数据。

通常，输出接口部件及左/右分类信号发生部件 37 以 4 位元或 8 位元并行输入从存储器 35 中读取的数据，然后在将这些数据转换成串行数据之后传送数据到目标接口部件中。

也就是，如果数据传输需求信号 XRQ 输入到输出接口部件及左/右分类信号发生部件 37 中，则从存储器 35 中读出作为目标接口部件（这里，相当于 ATRAC 译码器 21）处理单元的 212 字节的语音数据。将从存储器 35 中读出的数据传送到目标接口部件中之后，输出接口部件及左/右分类信号发生部件 37 维持其读取工作。然后，当数据传输需求信号 XRQ 再次起作用时，输出接口部件及左/右分类信号发生部件 37 在下一个读出地址帮助下，开始再次执行对存储器 35 的读取工作。

同时，从输出接口部件及左/右分类信号发生部件 37 中产生出左/右信道分类数据。如图 2 所示，左/右分类数据还通过结合第三段号的 4 字节的首标数据（首标位于该段的前面）和数据传输需求信号 XRQ 而产生。例如，当产生的数据处于‘FF’时，该数据相当于左/右分类信道数据的 L-CH 数据，而当产生的数据

处于‘00’时，该数据相当于其中的R-CH数据。按照这样的规则，即当相应的段变成偶数号时，相应段号的第一声音数据相当于L-CH数据，因此，可以以段号来产生左/右信道分类数据。

如上所述，如果将数据传送到目标接口部件上，则通过计算传输数据的字节号就能完成第213字节的输入。再有，当数据传输需求信号XRQ处于高态时，则输出接口部件及左/右分类信号发生部件37维持对存储器35的读取工作。目标接口部件检查第213字节的数据图案，于是可以了解第212字节当时在哪里输入。另外，通过计算图6D所示的同步脉冲，可以了解传输数据是否被输入。

另一方面，指示数据是否有错的错误标记以字节储存在存储器35中，因此，如果将数据传输需求信号XRQ输入存储器35，则可从存储器35中读取错误标记并将其与数据一起传送。

可用于实现本发明接口方法的数字信号处理装置包括可用于例如小型光盘、CD-ROM和CD-I(Compact Disk Interactive)光盘的系统作为记录器件，还可用于磁带系统例如DAT(数字式磁带录音机)作为记录器件。

如上所述，在按本发明构成的数字信号处理系统中，在检查有无数据传输需求信号输出到目标接口部件上一次之后，若已执行输出工作，则在数据传输需求信号起作用期间，212字节的数据则能连续地传送到目标接口部件上，于是可有效地使硬件系统简化。这种接口部件是以硬件方式做成的。

另外，还有效减少了系统控制部件的负荷，即通过传送212字节的数据和一个字节的数据以检查左/右信道，使之对传输数据的信道进行分类，来减少微处理机的负荷。

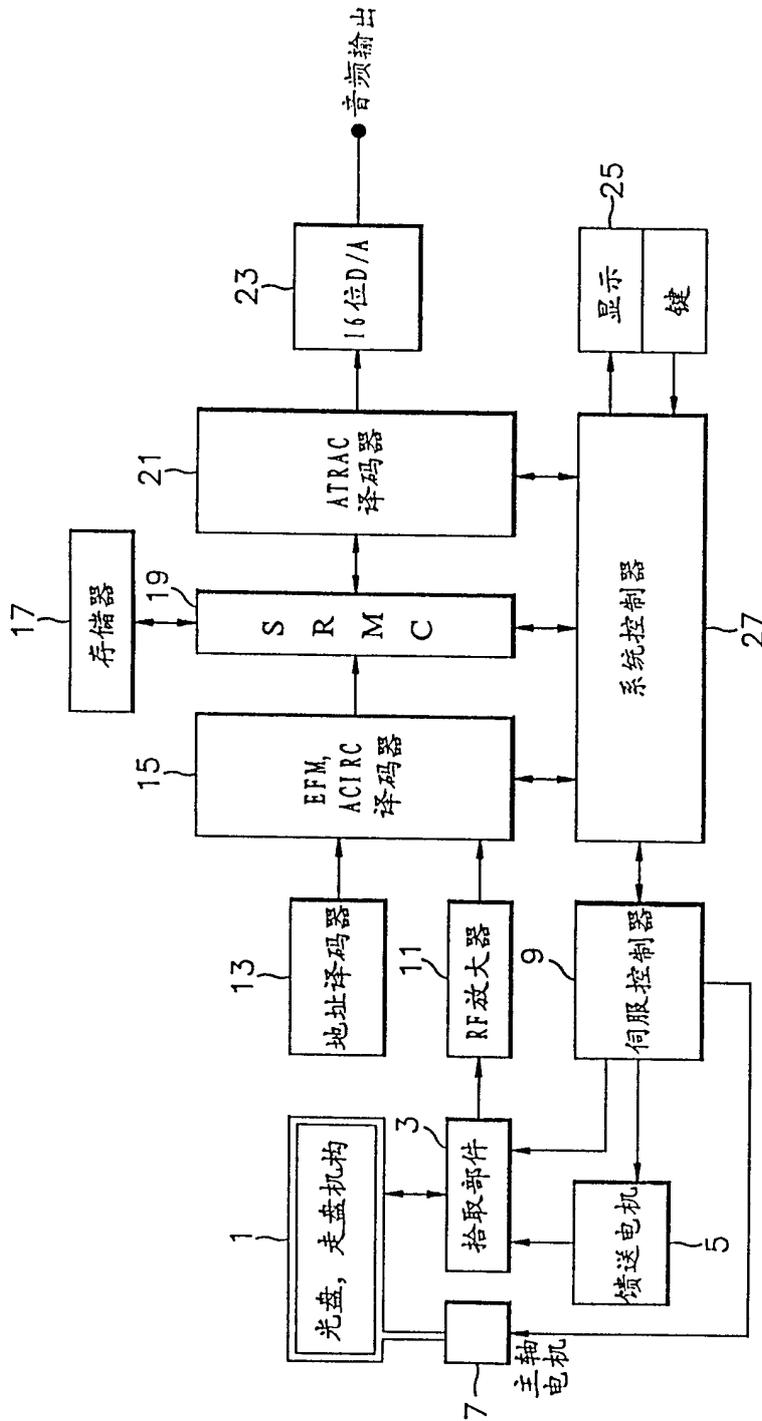
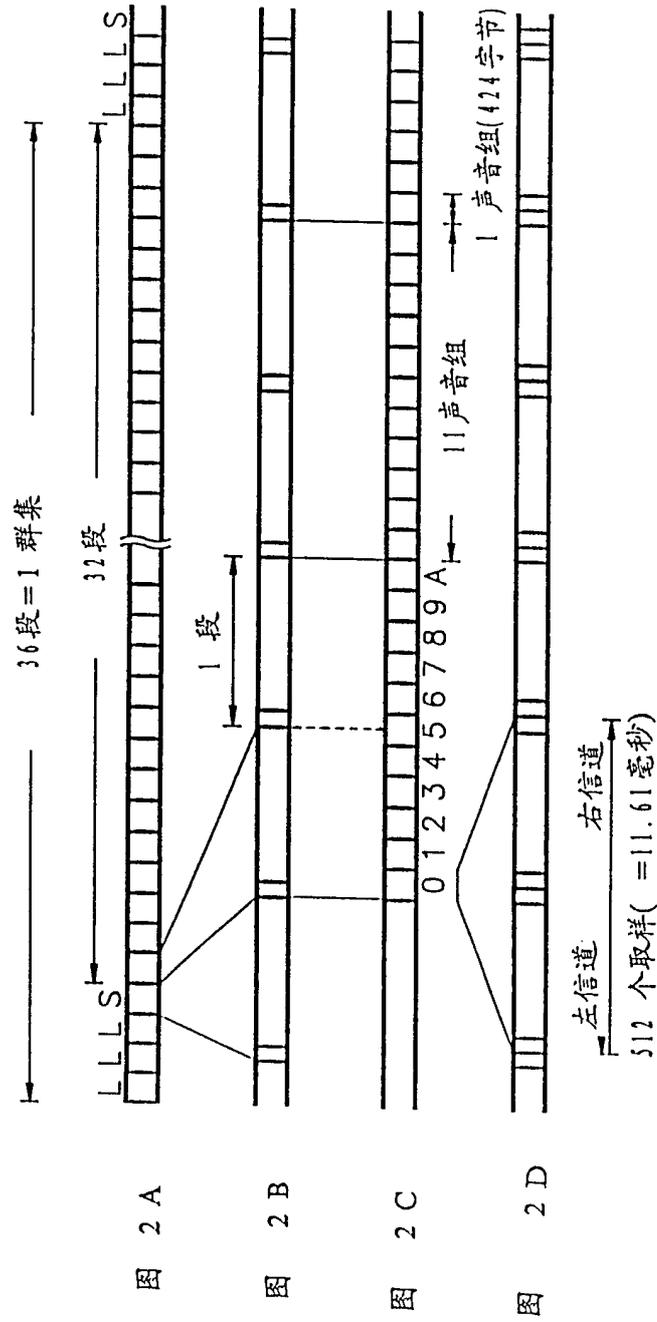


图 1



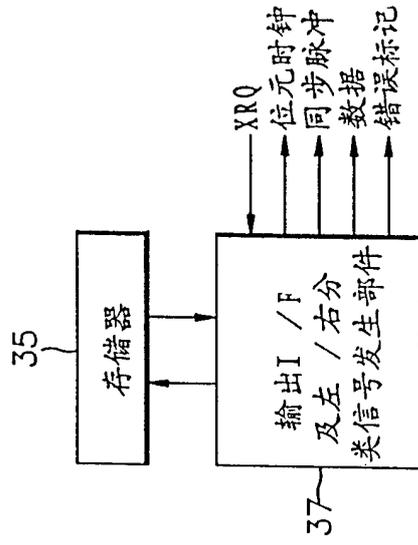


图 5

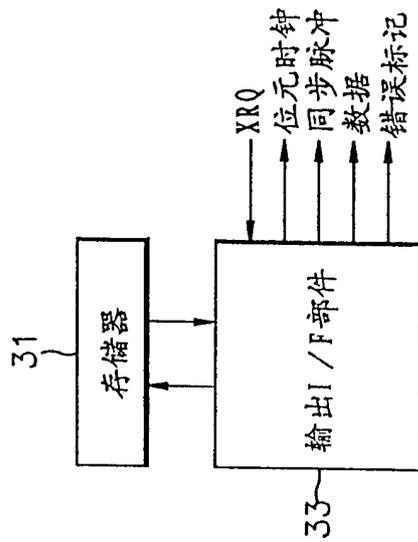


图 3

