



(12) 发明专利

(10) 授权公告号 CN 115084814 B

(45) 授权公告日 2024.05.31

(21) 申请号 202210512705.6
 (22) 申请日 2022.05.11
 (65) 同一申请的已公布的文献号
 申请公布号 CN 115084814 A
 (43) 申请公布日 2022.09.20
 (73) 专利权人 中国电子科技集团公司第十三研究所
 地址 050051 河北省石家庄市合作路113号
 (72) 发明人 厉志强 朴贞真 张理想
 (74) 专利代理机构 石家庄国为知识产权事务所
 13120
 专利代理师 任冠婷
 (51) Int. Cl.
 H01P 1/38 (2006.01)
 H01P 11/00 (2006.01)
 H01L 23/538 (2006.01)
 H01L 21/768 (2006.01)
 (56) 对比文件
 CN 101656244 A, 2010.02.24
 KR 20190135172 A, 2019.12.06
 JP 2015035675 A, 2015.02.19

CN 109890188 A, 2019.06.14
 CN 109273813 A, 2019.01.25
 CN 209029359 U, 2019.06.25
 JP 2003023307 A, 2003.01.24
 JP 2010283774 A, 2010.12.16
 JP H10173409 A, 1998.06.26
 US 2012126910 A1, 2012.05.24
 US 2019363415 A1, 2019.11.28
 Frank Roscher等. A new packaging approach for reliable high temperature MEMS devices based on multilayer ceramic interposers. AMA Conferences. 2013, 全文.
 李浩; 王从香; 崔凯; 胡永芳. 预埋芯片混合集成基板制造技术研究. 电子机械工程. 2020, (04), 全文.
 Wanja M. Gitzel等. Integration Concept for a Self-Biased Ka-Band Circulator. 2020 23rd International Microwave and Radar Conference. 2020, 全文.
 丁静; 杨钊; 周蜜. 宽频带X波段Y结铁氧体环形器的设计与仿真. 硅谷. 2011, (第18期), 全文.

审查员 路宸

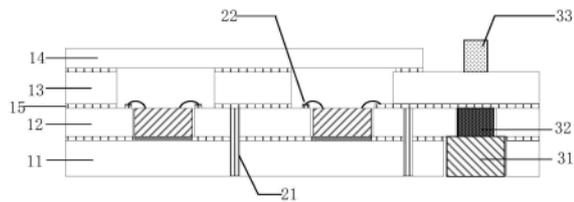
权利要求书2页 说明书5页 附图2页

(54) 发明名称
 收发前端封装模块、制备方法及微波通信系统

(57) 摘要

本发明提供一种收发前端封装模块、制备方法及微波通信系统,其中,收发前端封装模块包括:埋设在多层基板中的多个预埋芯片和与预埋芯片封装在一起的环形器;其中,多层基板至少包括上层基板、中间基板和下层基板,在下层基板上设有第一预留空腔用于放置环形器的金属载体,在中间基板上设有多个埋置腔用于放置预埋芯片、还设有第二预留空腔用于固定环形器的铁氧体;在所有埋置腔上均设有用于封闭埋置腔的上层基板,在铁氧体上的基板上还设有永磁铁;其中,第二预留空腔与第一预留空腔相通;

预埋芯片通过设置在下层基板和中间基板的互连通孔进行电连接。本发明提供的收发前端封装模块的集成度较高,可满足微波通信系统高级程度的需求。



CN 115084814 B

1. 一种收发前端封装模块,其特征在于,包括:多层基板、埋设在所述多层基板中的多个预埋芯片和环形器;其中,

所述多层基板至少包括上层基板、中间基板和下层基板;

所述环形器包括金属载体、铁氧体和永磁体,其中,所述金属载体设置在所述下层基板上的第一预留空腔内、所述铁氧体设置在所述中间基板的第二预留空腔内,所述永磁体设置在所述上层基板,其中所述第二预留空腔与所述第一预留空腔相连通;

所述预埋芯片设置在所述中间基板上的埋置腔内,所述上层基板封闭所有所述埋置腔;所述预埋芯片通过设置在所述下层基板和所述中间基板的互连通孔进行电连接;

所述中间基板至少包括第一中间基板和第二中间基板,所述第一中间基板位于所述下层基板上,所述第二中间基板位于所述第一中间基板上;

在所述第一中间基板和所述第二中间基板上设有相互连通的所述埋置腔,在所述第二中间基板的埋置腔上设置有上层基板,在所述铁氧体上的第二中间基板上设有永磁铁,所述第二中间基板上的埋置腔的开口大于与该埋置腔连通的位于所述第一中间基板上的埋置腔的开口。

2. 如权利要求1所述的收发前端封装模块,其特征在于,所述第二中间基板上的埋置腔与所述第一中间基板上的埋置腔同轴设置。

3. 如权利要求1所述的收发前端封装模块,其特征在于,在所述第二中间基板的埋置腔与所述第一中间基板的埋置腔的键合面的上还设有焊盘,所述焊盘用于与所述预埋芯片键合。

4. 如权利要求1所述的收发前端封装模块,其特征在于,所述环形器的金属载体和铁氧体通过金锡烧结工艺固定,所述永磁铁通过导电胶粘接固定。

5. 如权利要求3所述的收发前端封装模块,其特征在于,在所述下层基板和所述第一中间基板上设有相互连通的三维立体垂直的互连通孔,用于信号传输;且所述互连通孔与设于所述第二中间基板与所述第一中间基板键合面上的焊盘连接。

6. 如权利要求1所述的收发前端封装模块,其特征在于,所述预埋芯片与所述下层基板之间通过纳米烧结银或导电胶粘接固定。

7. 一种收发前端封装模块的制备方法,其特征在于,包括:

在下层基板上制作第一预留空腔,在第一中间基板上制作多个第一埋置腔和第二预留空腔,在第二中间基板上制作第二埋置腔;

在所述下层基板和所述第一中间基板上的相应位置制备垂直的互连通孔,并在所述互连通孔内填充导体;

将所述下层基板、所述第一中间基板和所述第二中间基板键合,形成第一封装模块;其中,所述第一预留空腔上为所述第二预留空腔,所述第一埋置腔上为所述第二埋置腔,所述第一埋置腔和所述第二埋置腔形成芯片埋置腔;

将预埋芯片安装到所述芯片埋置腔内、并将所述预埋芯片和所述第一中间基板和所述第二中间基板之间的键合面进行引线键合实现电连通;

将上层基板与所述第一封装模块键合,所述上层基板将所述芯片埋置腔密封,在所述第二预留空腔上的第二中间基板上未设置上层基板;

在所述第二预留空腔内安装铁氧体,在所述第一预留空腔内安装金属载体,在所述铁

氧体上的第二中间基板上安装永磁体。

8. 一种微波通信系统,其特征不在于,包括如权利要求1-6任一项所述的收发前端封装模块。

收发前端封装模块、制备方法及微波通信系统

技术领域

[0001] 本发明涉及半导体芯片封装领域,尤其涉及一种收发前端封装模块、制备方法及微波通信系统。

背景技术

[0002] 收发前端是相控阵组件和无线通信系统中紧随天线的部分,对天线信号进行接收和发射。通常,收发前端不仅要有宽频带和高隔离度,而且对其小型化集成、轻量化集成、高频化集成也有了较高的要求。

[0003] 目前,有源芯片及无源元器件均在电路基板的表面进行贴装。其中,对于一些微波模块则选择将有源芯片进行半埋置,即在电路基板的表面开槽,在进行微组装时,将芯片粘接于开设的凹槽底部即可。环形器是一个多端口器件,其电磁波的传输方向只能沿单方向环行传输,反方向则是隔离的。在近代雷达和微波多路通信系统中环形器成为单方向传输必要的器件。

[0004] 然而,在传统组件中有源通道和环形器之间均是通过键合或者焊接方式进行互连,这种互连方式增大了射频前端的体积,不利于目前射频前端小型化集成的需求。

发明内容

[0005] 本发明实施例提供了一种收发前端封装模块、制备方法及微波通信系统,以解决目前射频前端集成化较低的问题。

[0006] 第一方面,本发明实施例提供了一种收发前端封装模块,包括:多层基板、埋设在多层基板中的多个预埋芯片和环形器;其中,

[0007] 多层基板至少包括上层基板、中间基板和下层基板;

[0008] 环形器包括金属载体、铁氧体和永磁体,其中,金属载体设置在下层基板上的第一预留空腔内、铁氧体设置在中间基板的第二预留空腔内,永磁体设置在上层基板,其中第二预留空腔与第一预留空腔相连通;

[0009] 预埋芯片设置在中间基板上的埋置腔内,上层基板封闭所有埋置腔;预埋芯片通过设置在下层基板和中间基板的互连通孔进行电连接。

[0010] 在一种可能的实现方式中,中间基板至少包括第一中间基板和第二中间基板,第一中间基板位于下层基板上,第二中间基板位于第一中间基板上;

[0011] 在第一中间基板和第二中间基板上设有相互连通的埋置腔,在第二中间基板的埋置腔上设置有上层基板,在铁氧体上的第二中间基板上设有永磁铁。

[0012] 在一种可能的实现方式中,第二中间基板上的埋置腔的开口大于与该埋置腔连通的位于第一中间基板上的埋置腔的开口。

[0013] 可选的,第二中间基板上的埋置腔与第一中间基板上的埋置腔同轴设置。

[0014] 在一种可能的实现方式中,第二中间基板的埋置腔与第一中间基板的埋置腔的键合面的上设有焊盘,焊盘用于与预埋芯片键合。

[0015] 在一种可能的实现方式中,环形器的金属载体和铁氧体通过金锡烧结工艺固定,永磁铁通过导电胶粘接固定。

[0016] 在一种可能的实现方式中,在下层基板和第一中间基板上设有相互连通的三维立体垂直的互连通孔,用于信号传输;且互连通孔与设于第二中间基板与第一中间基板键合面上的焊盘连接。

[0017] 在一种可能的实现方式中,预埋芯片与下层基板之间通过纳米烧结银或导电胶粘接固定。

[0018] 第二方面,本发明实施例提供了一种收发前端封装模块的制备方法,包括:

[0019] 在下层基板上制作第一预留空腔,在第一中间基板上制作多个第一埋置腔和第二预留空腔,在第二中间基板上制作第二埋置腔;

[0020] 在下层基板和第一中间基板上的相应位置制备垂直的互连通孔,并在互连通孔内填充导体;

[0021] 将下层基板、第一中间基板和第二中间基板键合,形成第一封装模块;其中,第一预留空腔上为第二预留空腔,第一埋置腔上为第二埋置腔,第一埋置腔和第二埋置腔形成芯片埋置腔;

[0022] 将预埋芯片安装到芯片埋置腔内、并将预埋芯片和第一中间基板进行引线键合实现电连通;

[0023] 将上层基板与第一封装模块键合,上层基板将芯片埋置腔密封,在第二预留空腔上的第二中间基板上未设置上层基板;

[0024] 在第二预留空腔内安装铁氧体,在第一预留空腔内安装金属载体,在铁氧体上的第二中间基板上安装永磁体。

[0025] 第三方面,本发明实施例提供了一种微波通信系统,包括第一方面或第一方面的任一种可能的实现方式所述的收发前端封装模块。

[0026] 本发明实施例提供一种收发前端封装模块、制备方法及微波通信系统,通过将环形器与预埋芯片封装在一起,集成度高,且无须引入其余装配工序,使得微波参数设计值与理论值吻合度更高。

附图说明

[0027] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

[0028] 图1是本发明实施例提供的一种收发前端封装模块的结构示意图;

[0029] 图2A-图2F是本发明实施例提供的一种收发前端封装模块的制备流程图。

具体实施方式

[0030] 以下描述中,为了说明而不是为了限定,提出了诸如特定系统结构、技术之类的具体细节,以便透彻理解本发明实施例。然而,本领域的技术人员应当清楚,在没有这些具体细节的其它实施例中也可以实现本发明。在其它情况中,省略对众所周知的系统、装置、电

路以及方法的详细说明,以免不必要的细节妨碍本发明的描述。

[0031] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图通过具体实施例来进行说明。

[0032] 正如背景技术中所描述的,在传统组件中有源通道和环形器之间均是通过键合或者焊接方式进行互连,无法满足目前射频前端小型化集成的需求。

[0033] 除此以外,对于一些微波模块则需要选择有源芯片进行半埋置,即在基板表面开槽,在微组装时,将芯片粘接于凹槽底部。但是,这样并不能有效的提高表层布线能力,而且在电路微组装完成后,还需要使用一体化封装、金属封装等方式对电路进行保护。这些封装材料不仅大大增加了电路的重量,而且增加了工艺复杂度,提高了模块的工艺周期和生产成本。

[0034] 为了解决现有技术问题,本发明实施例提供了一种收发前端封装模块、制备方法以及微波通信系统,下面首先对本发明实施例所提供的收发前端封装模块进行介绍。

[0035] 一种收发前端封装模块,包括:多层基板以及埋设在多层基板中的多个预埋芯片和与预埋芯片封装在一起的环形器。

[0036] 其中,多层基板至少包括上层基板、中间基板和下层基板,环形器包括金属载体、铁氧体和永磁体。在下层基板上设有第一预留空腔用于放置环形器的金属载体,在中间基板上设有多个埋置腔用于放置预埋芯片、还设有第二预留空腔用于固定环形器的铁氧体。在所有埋置腔上均设有用于封闭埋置腔的上层基板,在铁氧体上的基板上还设有永磁铁。且第二预留空腔与第一预留空腔相连通。预埋芯片通过设置在下层基板和中间基板的互连通孔进行电连接。

[0037] 具体的,预埋芯片可以是功率放大器芯片、限幅放大器芯片、低噪放大器芯片等芯片中的其中一种或几种,用户可以根据所需的收发前端封装模块的实际功能选取,此处不做限定。此外,芯片的个数也不做限定,可以一个或多个,根据实际使用情况选取。

[0038] 为了提高收发前端封装模块的可靠性及布线能力,中间基板可以至少包括第一中间基板和第二中间基板,第一中间基板位于下层基板上,第二中间基板位于第一中间基板上。在第一中间基板和第二中间基板上均设有相互连通的埋置腔,在第二中间基板的埋置腔上设置有上层基板,在铁氧体上的第二中间基板上设有永磁铁。

[0039] 预埋芯片通过键合引线和互连通孔引出,实现电连接。金属载体、铁氧体和永磁体共同组成环形器。

[0040] 通过在第一中间基板和第二中间基板上设置埋置腔,且将芯片安装在第一中间基板上的埋置腔后,然后将预埋芯片通过引线键合的方式与第二中间基板上的导线键合,实现预埋芯片与外部的电连通。最后,在埋置腔的上设置上层基板,从而实现预埋芯片的封装,无需再后期再次封装。

[0041] 为了便于预埋芯片与第二中间基板上的导线的键合,可以将第二中间基板上的埋置腔的开口大于与该埋置腔连通的位于第一中间基板上的埋置腔的开口,便于键合。进一步的,为了便于安装和键合预埋芯片,可将第二中间基板上的埋置腔与第一中间基板上的埋置腔同轴设置。

[0042] 在第二中间基板的埋置腔与第一中间基板的埋置腔的键合面的上设有焊盘,焊盘用于与预埋芯片键合。由于第二中间基板上的埋置腔的开口大于与该埋置腔连通的位于第

一中间基板上的埋置腔的开口,因此,可以在两个中间基板键合面处设置焊盘,可以将预埋芯片通过金丝与焊盘键合。

[0043] 焊盘与互连通孔电连接,从而实现芯片与外部电连接。具体的,在下层基板和第一中间基板上设有相互连通的三维立体垂直的互连通孔,用于信号传输。且该互连通孔与设于第二中间基板与第一中间基板键合面上的焊盘连接。

[0044] 在一些实施例中,上层基板、中间基板和下层基板之间通过金-金低温键合而成。环形器的金属载体和铁氧体通过金锡烧结工艺固定,永磁铁通过导电胶粘接固定。预埋芯片与下层基板之间通过纳米烧结银或导电胶粘接固定。

[0045] 在一些实施例中,基板可以为硅基板或碳化硅基板中的一种或多种组合。由于安装预埋芯片的埋置腔上必须设有上层基板,但是在铁氧体可以无须设置上层基板,因此,下层基板、第一中间基板和第二中间基板的尺寸可以相同,上层基板的尺寸可以小于其他基板的尺寸。

[0046] 图1示出了本发明实施例提供的一种收发前端封装模块,包括四层基板、两个预埋芯片和一个环形体。

[0047] 其中,四层基板分别为下层基板11、第一中间基板12、第二中间基板13和上层基板14,四层基板之间采用金-金低温键合工艺键合而成。在下层基板11上设有第一预留空腔用于安装环形器的金属载体31,还设有互连通孔21,且该互连通孔21与第一中间基板上的互连通孔21相连通。互连通孔21为三维立体垂直的互连通孔,可以用于信号传输。

[0048] 在第一中间基板12和第二中间基板13上设有多个埋置腔,埋置腔用于放置预埋芯片。第二中间基板13上的埋置腔的开口大于与该埋置腔连通的位于第一中间基板12上的埋置腔的开口。在第一中间基板12上的埋置腔内安装有预埋芯片,预埋芯片与下层基板11之间采用纳米烧结银或导电胶粘接固定。

[0049] 在第一中间基板12和第二中间基板13之间的键合面15处的埋置腔的两侧还设有焊盘22,用于将预埋芯片采用金丝与焊盘22键合,且焊盘22与互连通孔21相连通,从而实现芯片与外部电连接。

[0050] 此外,在第一中间基板12上还设有第二预留空腔用于固定环形器的铁氧体32。在第二中间基板的埋置腔上设有上层剪辑版14,用于使预埋芯片密封。在铁氧体32上的第二中间基板13上设有永磁铁33。永磁铁33、铁氧体32和金属载体31组成环形体。环形器的金属载体31和铁氧体32通过金锡烧结工艺固定,永磁铁33通过导电胶粘接固定。

[0051] 从而,环形体与预埋芯片实现一体封装,从而实现一体化设计、缩小了封装尺寸。

[0052] 另一方面,本发明还提供了一种收发前端封装模块的制备方法,图2A-2F示出了本发明实施例提供的一种收发前端封装模块的制备方法的几个主要步骤的制备流程示意图。其中,图2F为切割后的单个收发前端封装模块的结构示意图,图2A-2E中的竖直的虚线为后续的切割线。

[0053] 具体制备方法包括:在下层基板11上制作第一预留空腔41,在第一中间基板12上制作多个第一埋置腔42和第二预留空腔43,在第二中间基板13上制作第二埋置腔44。在下层基板11和第一中间基板12上的相应位置制备垂直的互连通孔21,并在互连通孔内填充导体。

[0054] 将下层基板11、第一中间基板12和第二中间基板13键合,形成第一封装模块。其

中,第一预留空腔41上为第二预留空腔43,第一埋置腔42上为第二埋置腔44,第一埋置腔42和第二埋置腔44形成芯片埋置腔。将预埋芯片安装到芯片埋置腔内、并将预埋芯片和第一中间基板12和第二种间基板13的键合面15进行引线键合实现电连通。其中,键合面15上设有焊盘22,焊盘22用于互连通孔21电连接,芯片与焊盘键合后,从而实现芯片与外部电连通。

[0055] 将上层基板14与第一封装模块键合,上层基板14将芯片埋置腔密封,在第二预留空腔43上的第二中间基板13上未设置上层基板13。对基板进行切割后,形成单个模块,然后在单个模块内的第二预留空腔43内安装铁氧体32,在第一预留空腔内安装金属载体31,在铁氧体32上的第二中间基板上安装永磁体33。

[0056] 其中,上层基板14、第一中间基板12、第二中间基板13和下层基板11之间通过金-金低温键合而成。环形器的金属载体31和铁氧体32通过金锡烧结工艺固定,永磁体33通过导电胶粘接固定。预埋芯片与下层基板11之间通过纳米烧结银或导电胶粘接固定。

[0057] 基板切割可以采用机械切割或激光隐形切割。

[0058] 应理解,上述实施例中各步骤的序号的大小并不意味着执行顺序的先后,各过程的执行顺序应以其功能和内在逻辑确定,而不应对本发明实施例的实施过程构成任何限定。

[0059] 此外,本发明还提供了一种微波通信系统,包含上述的收发前端封装模块,不仅实现了环形体与芯片的一体封装,而且预埋芯片在电路微组装完成后,无须再次一体化封装或金属封装,不仅得到的微波通信系统的集成度较高、而且整个系统的重量也大大减轻。

[0060] 以上所述实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围,均应包含在本发明的保护范围之内。

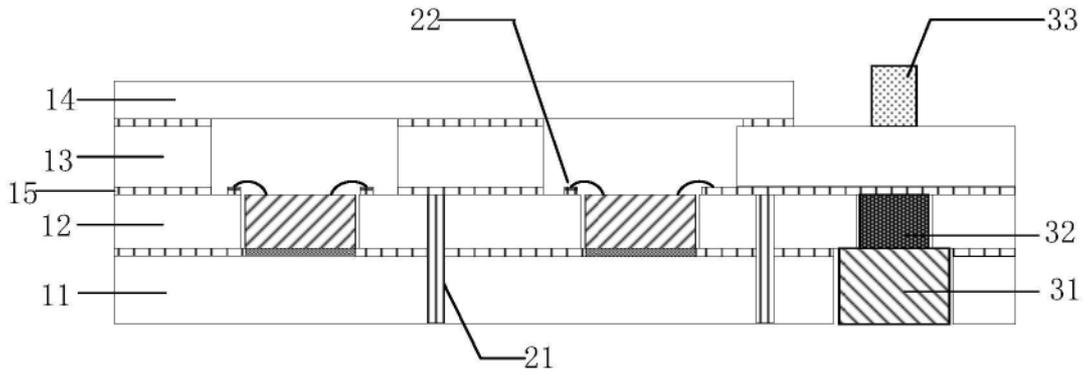


图1

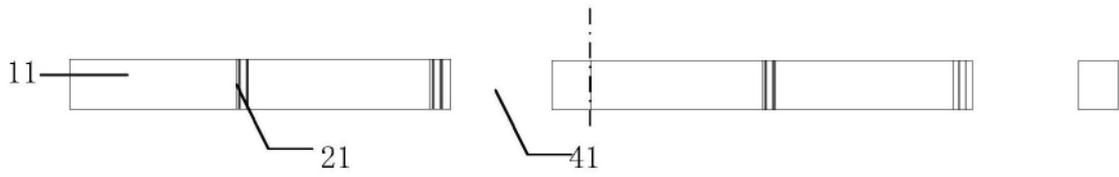


图2A

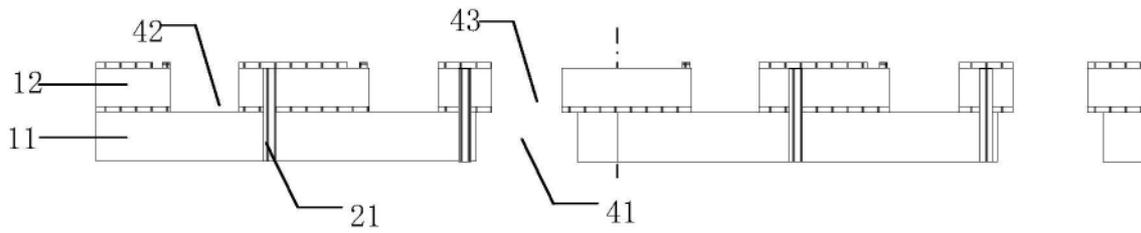


图2B

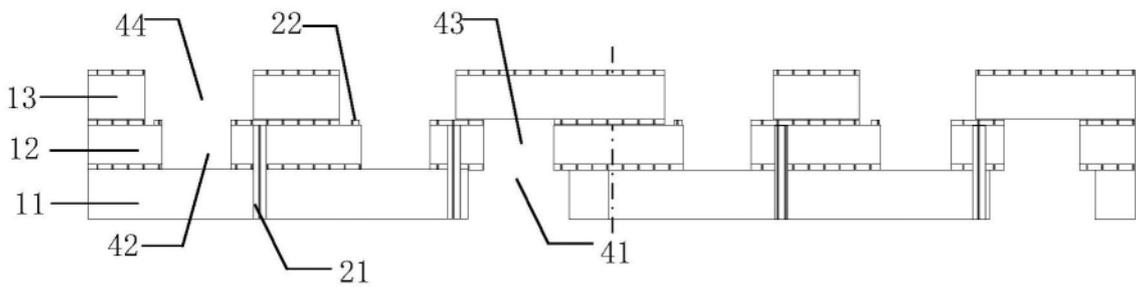


图2C

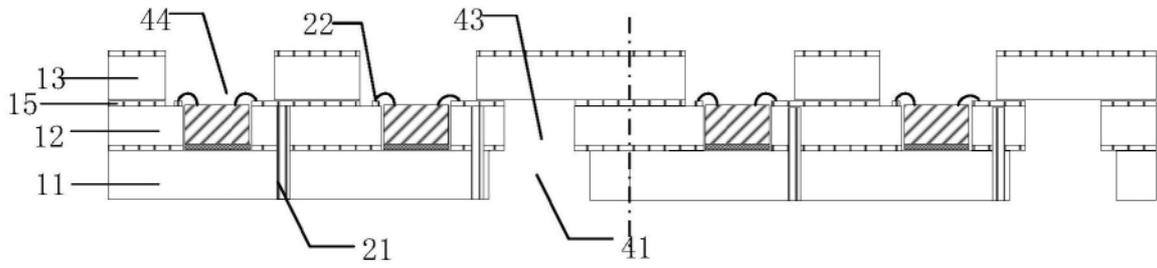


图2D

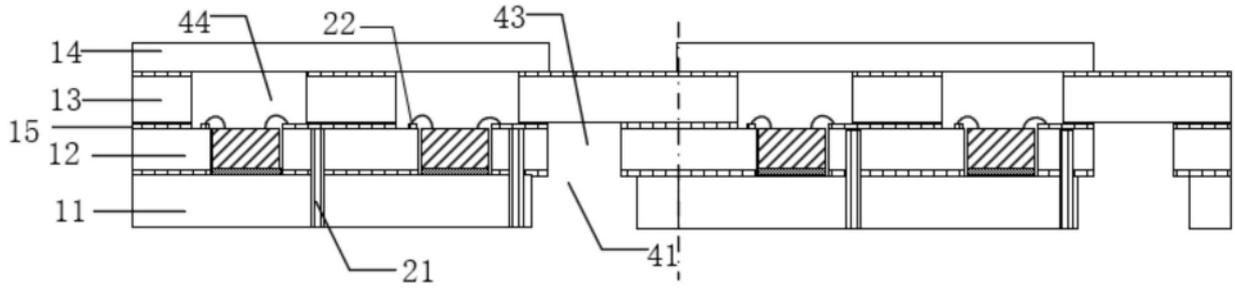


图2E

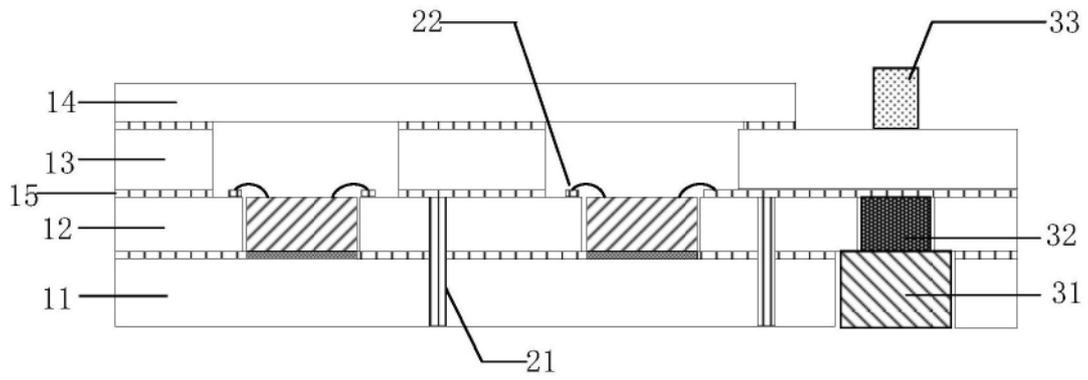


图2F