



# (12)发明专利

(10)授权公告号 CN 104092389 B

(45)授权公告日 2016.09.07

(21)申请号 201410354732.0

(22)申请日 2014.07.24

(65)同一申请的已公布的文献号

申请公布号 CN 104092389 A

(43)申请公布日 2014.10.08

(73)专利权人 国家电网公司

地址 100000 北京市西城区西长安街86号

专利权人 国网四川省电力公司电力科学研  
究院

上海交通大学

(72)发明人 陈纓 彭倩 刘亚东 曹永兴

代杰杰 唐勇 李玉龙 胡赞

刘嘉美 陈佳俊

(74)专利代理机构 成都行之专利代理事务所

(普通合伙) 51220

代理人 梁田

(51)Int.Cl.

H02M 7/217(2006.01)

H02M 7/00(2006.01)

审查员 韩朋乐

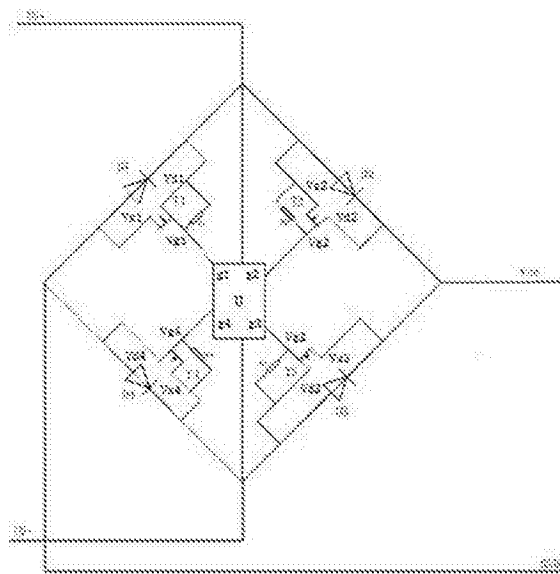
权利要求书2页 说明书5页 附图2页

## (54)发明名称

一种低损耗整流电路

## (57)摘要

本发明公开了一种低损耗整流电路,其包括第一、第二、第三、第四二极管;此外其还包括:与所述四个二极管对应并联的四个MOSFET;逻辑控制模块,其包括信号分压器、比较电路、反向器和三态门,所述逻辑控制模块控制各MOSFET的导通和截断,以使各MOSFET在导通的状态下替代与其对应并联的二极管作为整流变换信号的通道。本发明公开的低损耗整流电路,其使得整流电路具有极低的整流压降,从而能有效减少整流电路的损耗。



1. 一种整流电路,用于将交流输入信号整流变换为直流输出信号,包括第一二极管、第二二极管、第三二极管和第四二极管,其中第一二极管的负极与第二二极管的正极相连,第二二极管的负极与第三二极管的负极相连,第三二极管的正极与第四二极管的负极相连,第四二极管的正极相连与第一二极管的正极相连,其中第一二极管的负极和第四二极管的负极连接交流输入端,第一二极管的正极和第二二极管的负极连接直流输出端;其特征在于,还包括:

第一MOSFET、第二MOSFET、第三MOSFET和第四MOSFET,其分别与第一二极管、第二二极管、第三二极管和第四二极管对应并联;

逻辑控制模块,所述逻辑控制模块根据接收自交流输入端的交流信号,输出逻辑控制信号来控制各MOSFET的导通和截断,以使各MOSFET在导通的状态下替代与其对应并联的二极管作为整流变换信号的通道;所述逻辑控制模块包括:

信号分压器,其输入端连接所述交流输入端,所述信号分压器将交流输入端输入的交流电压分压为可供下述比较电路处理的电压后输出;

比较电路,其与信号分压器的输出端连接,所述比较电路将接收自信号分压器输出端的交流信号转换为控制信号输出;

反向器,其输入端连接比较电路的输出端;

第一三态控制门、第二三态控制门、第三三态控制门和第四三态控制门,反向比较器U1将交流输入信号IN+和IN-转换成脉冲输出信号,分别接入到反向器U2的输入端、三态门G2和G4的输入端以及三态门G1和G3的控制端;反向器U2的输出为其输入的反向电平,其输出接入到三态门G2和G4的控制端以及三态门G1和G3的输入端,所述第一三态控制门、第二三态控制门、第三三态控制门和第四三态控制门的输出端分别与所述第一MOSFET、第二MOSFET、第三MOSFET和第四MOSFET的栅极对应连接,输出所述逻辑控制信号以分别对应控制各MOSFET的导通和截断。

2. 如权利要求1所述的整流电路,其特征在于,所述直流输出端与逻辑控制模块连接,以为逻辑控制模块供电。

3. 如权利要求1所述的整流电路,其特征在于,还包括直流电源,其与逻辑控制模块连接,以为逻辑控制模块供电。

4. 如权利要求1所述的整流电路,其特征在于,所述信号分压器至少包括串联连接的第一电阻和第二电阻,第一电阻和第二电阻串联连接后连接于所述交流输入端,所述信号分压器的输出端连接于第一电阻和第二电阻之间。

5. 如权利要求1所述的整流电路,其特征在于,所述比较电路包括反向比较器,所述反向比较器的反向输入端连接信号分压器的输出端,反向比较器的同相输入端连接比较基准信号;反向比较器的输出端为所述比较电路的输出端。

6. 如权利要求5所述的整流电路,其特征在于,所述比较电路还包括第三电阻和第四电阻;所述第三电阻的一端连接至反向比较器的同相输入端,所述第三电阻的另一端连接于反向比较器的输出端;所述第四电阻的一端连接于反向比较器的同相输入端,所述第四电阻的另一端接地。

7. 如权利要求1所述的整流电路,其特征在于,所述MOSFET的栅极和源极之间或栅极和漏极之间连接有电阻。

8. 如权利要求1所述的整流电路,其特征在于,所述第一MOSFET和第四MOSFET为N沟道MOSFET,所述第二MOSFET和第三MOSFET为P沟道MOSFET;所述第一MOSFET和第二MOSFET的源极分别接第一二极管和第二二极管的负极,第三MOSFET和第四MOSFET的源极分别接第三二极管和第四二极管的正极;第一MOSFET和第二MOSFET的漏极分别接第一二极管和第二二极管的正极,第三MOSFET和第四MOSFET的漏极分别接第三二极管和第四二极管的负极。

9. 如权利要求8所述的整流电路,其特征在于,所述第一MOSFET和第三MOSFET的栅极和源极之间分别连接有电阻,第二MOSFET和第四MOSFET的栅极和漏极之间分别连接有电阻。

10. 如权利要求9所述的整流电路,其特征在于,第一三态控制门和第三三态控制门的输入端均与反向器的输出端连接,第一三态控制门和第三三态控制门的控制端均与比较电路的输出端连接,第二三态控制门和第四三态控制门的输入端均与比较电路的输出端连接,第二三态控制门和第四三态控制门的控制端均与反向器的输出端连接。

## 一种低损耗整流电路

### 技术领域

[0001] 本发明涉及一种功率元器件电路,尤其涉及一种整流电路。

### 背景技术

[0002] 整流电路作为一种功率元器件电路,其包括四个二极管形成的桥路,实现输入的交流信号到输出的直流信号的转换。

[0003] 在整流电路的每个工作周期内,同一时间只有两个二极管工作,通过二极管的单向导通功能,把交流信号转换成单向的直流脉动信号。由于二极管本身的压降,使得整流电路在使用的过程中不可避免的会产生一定的损耗,尤其是在能量变换获取领域,上述损耗将会影响整个电路的性能。因此,降低整流电路的损耗是能量获取领域研究的一个热点。

[0004] 公开号为CN102468741A,公开日为2012年5月23号,名称为“整流电路”的中国专利文献公开了一种整流电路的控制方法,当负载电流小于基准电流时,整流电路处于轻载状态,控制电路降低开关电路的开关频率,既可提高电源供应器的轻载降频效率,又可有效减少该整流电路输出电压中的纹波电压分量。

[0005] 公开号为CN102075102A,公开日为2011年5月25号,名称为“桥式整流电路”的中国专利文献公开了一种整流电路,其将整流桥的两个下臂二极管用N沟道MOSFET代替,并通过控制电路实现MOSFET的控制,从而将整流桥的损耗降低一半。

[0006] 公开号为CN101626198,公开日为2010年1月13号,名称为“高效率有源整流电路”的中国专利文献公开了一种半桥整流电路,其采用MOSFET完成半桥电路,实现较低的损耗。

[0007] 对于能量变换领域的整流电路而言,其整流损耗越低越好,因此上述专利文献公开的整流电路还有改进的空间。

### 发明内容

[0008] 本发明的目的在于提供一种低损耗整流电路,其具有极低的整流压降,能有效减少整流电路的损耗。

[0009] 为了实现上述目的,本发明提出了一种低损耗整流电路,用于将交流输入信号整流变换为直流输出信号,包括第一二极管、第二二极管、第三二极管和第四二极管,其中第一二极管的负极与第二二极管的正极相连,第二二极管的负极与第三二极管的负极相连,第三二极管的正极与第四二极管的负极相连,第四二极管的正极相连与第一二极管的正极相连,其中第一二极管的负极和第四二极管的负极连接交流输入端,第一二极管的正极和第二二极管的负极连接直流输出端;其还包括:

[0010] 第一MOSFET、第二MOSFET、第三MOSFET和第四MOSFET,其分别与第一二极管、第二二极管、第三二极管和第四二极管对应并联;

[0011] 逻辑控制模块,所述逻辑控制模块根据接收自交流输入端的交流信号,输出逻辑控制信号来控制各MOSFET的导通和截断,以使各MOSFET在导通的状态下替代与其对应并联的二极管作为整流变换信号的通道;所述逻辑控制模块包括:

[0012] 信号分压器,其输入端连接所述交流输入端,所述信号分压器将交流输入端输入的交流电压分压为可供下述比较电路处理的电压后输出;

[0013] 比较电路,其与信号分压器的输出端连接,所述比较电路将接收自信号分压器输出端的交流信号转换为控制信号输出;

[0014] 反向器,其输入端连接比较电路的输出端;

[0015] 第一三态控制门、第二三态控制门、第三三态控制门和第四三态控制门,所述各三态控制门的输入端和控制端还均分别与比较电路的输出端和反向器的输出端连接,所述第一三态控制门、第二三态控制门、第三三态控制门和第四三态控制门的输出端分别与所述第一MOSFET、第二MOSFET、第三MOSFET和第四MOSFET的栅极对应连接,输出所述逻辑控制信号以分别对应控制各MOSFET的导通和截断。

[0016] 本发明所述的低损耗整流电路,包括由四个二极管形成的常规整流桥,通过将四个MOSFET和所述四个二极管分别对应并联,从而形成本发明的整流桥的四个桥臂,在电压过零点时由二极管负责整流,然后控制MOSFET按照原二极管的导通时序导通,从而由MOSFET形成一条超低压降的导通支路以替换原二极管作为整流变换信号的通道,减少整流电路的功率损耗,提高整个整流电路的效率。具体来说,本发明所述的低损耗整流电路工作时,从交流输入端接收交流输入信号,经整流变换从直流输出端输出直流输出信号;其中,交流输入信号为正半波时,由整流桥工作原理可知,第二二极管和第四二极管导通,此时,逻辑控制模块控制第二MOSFET和第四MOSFET导通,由于其极低的导通压降(导通电阻仅毫欧级),导致第二二极管和第四二极管截止,此时能量损耗仅在第二MOSFET和第四MOSFET上产生,而该器件能量消耗与二极管相比是非常低的;同理,交流输入信号为负半波时,第一二极管和第三二极管导通,此时,逻辑控制模块控制第一MOSFET和第三MOSFET导通,由于其极低的导通压降,导致第一二极管和第三二极管截止,此时能量损耗仅在第一MOSFET和第三MOSFET上产生。所述逻辑控制模块通过判断交流输入信号的正负半波状态给出相应的逻辑控制信号控制四个MOSFET以与四个二极管相同的导通时序导通和截止,从而替代二极管作为整流变换信号的通道;其中,比较电路接收信号分压器分压后的交流输入信号,根据不同的半波状态输出不同的电平,该电平结合反向器,之后经四个三态门生成最终的逻辑控制信号控制四个MOSFET的栅极,从而控制其导通和截止。

[0017] 需要指出的是,上述“所述各三态控制门的输入端和控制端还均分别与比较电路的输出端和反向器的输出端连接”中,其连接方式并非对应连接,而是根据控制逻辑进行相应连接,其目标是使得所述各三态控制门输出端的逻辑控制信号符合逻辑控制模块的控制要求。

[0018] 本发明所述的低损耗整流电路整流过程中,由损耗极低的MOSFET代替了损耗较高的二极管作为整流变换信号的通道,从而减少整流电路的损耗。

[0019] 进一步地,本发明所述的低损耗整流电路中,所述直流输出端与逻辑控制模块连接,以为逻辑控制模块供电。由于直流输出端输出的是直流电,因此可以利用其为逻辑控制模块供电。

[0020] 进一步地,本发明所述的低损耗整流电路还包括直流电源,其与逻辑控制模块连接,以为逻辑控制模块供电。为了最大限度降低输出损耗,也可另取直流电源为逻辑控制模块供电。

[0021] 进一步地,本发明所述的低损耗整流电路中,所述信号分压器至少包括串联连接的第一电阻和第二电阻,第一电阻和第二电阻串联连接后连接于所述交流输入端,所述信号分压器的输出端连接于第一电阻和第二电阻之间。所述信号分压器利用电阻串联的分压功能对交流输入信号进行分压。

[0022] 进一步地,本发明所述的低损耗整流电路中,所述比较电路包括反向比较器,所述反向比较器的反向输入端连接信号分压器的输出端,反向比较器的同相输入端连接比较基准信号;反向比较器的输出端为所述比较电路的输出端。

[0023] 更进一步地,在上述低损耗整流电路中,所述比较电路还包括第三电阻和第四电阻;所述第三电阻的一端连接至反向比较器的同相输入端,所述第三电阻的另一端连接于反向比较器的输出端;所述第四电阻的一端连接于反向比较器的同相输入端,所述第四电阻的另一端接地。

[0024] 进一步地,本发明所述的低损耗整流电路中,所述MOSFET的栅极和源极之间或栅极和漏极之间连接有电阻。该电阻起到上拉或者下拉电位的作用。

[0025] 进一步地,本发明所述的低损耗整流电路中,所述第一MOSFET和第四MOSFET为N沟道MOSFET,所述第二MOSFET和第三MOSFET为P沟道MOSFET;第一MOSFET和第二MOSFET的漏极分别接第一二极管和第二二极管的负极,第三MOSFET和第四MOSFET的漏极分别接第三二极管和第四二极管的正极;第一MOSFET和第二MOSFET的源极分别接第一二极管和第二二极管的正极,第三MOSFET和第四MOSFET的源极分别接第三二极管和第四二极管的负极。

[0026] 更进一步地,上述低损耗整流电路中,所述第一MOSFET和第三MOSFET的栅极和漏极之间分别连接有电阻,第二MOSFET和第四MOSFET的栅极和源极之间分别连接有电阻。

[0027] 更进一步地,上述低损耗整流电路中,所述各三态控制门的输入端和控制端与比较电路的输出端和反向器的输出端的连接结构为:第一三态控制门和第三三态控制门的输入端均与反向器的输出端连接,第一三态控制门和第三三态控制门的控制端均与比较电路的输出端连接,第二三态控制门和第四三态控制门的输入端均与比较电路的输出端连接,第二三态控制门和第四三态控制门的控制端均与反向器的输出端连接。

[0028] 本发明公开的低损耗整流电路由于采用了以上技术方案,使得整流电路具有极低的整流压降,从而能有效减少整流电路的损耗。

## 附图说明

[0029] 图1为本发明所述的低损耗整流电路在一种实施方式下的电路图。

[0030] 图2为本发明所述的低损耗整流电路在一种实施方式下的逻辑控制模块的结构示意图。

## 具体实施方式

[0031] 下面将结合说明书附图和具体的实施例对本发明所述的低损耗整流电路做出进一步的解释和说明。

[0032] 图1示意了本发明所述的低损耗整流电路在一种实施方式下的电路。

[0033] 如图1所示,本实施例的低损耗整流电路,包括:四个二极管,分别是第一二极管D1、第二二极管D2、第三二极管D3以及第四二极管D4;四个MOSFET,分别是第一MOSFET T1、

第二MOSFET T2、第三MOSFET T3以及第四MOSFET T4；四个电阻R1、R2、R3以及R4。其连接关系如图所示，二极管D1、D2、D3以及D4形成常规整流电路；IN+和IN-为交流输入信号，Vcc和GND为直流输出信号；P沟道的MOSFET T2和T3分别与二极管D2和D3并联，N沟道的MOSFET T1和T4分别与二极管D1和D4并联；逻辑控制模块U的电源由整流电路的输出Vcc和GND提供，四个逻辑控制信号输出端g1、g2、g3以及g4分别与MOSFET T1、T2、T3以及T4的栅极相连，MOSFET的栅极电压分别为Vg1、Vg2、Vg3以及Vg4，源极电压分别为Vs1、Vs2、Vs3以及Vs4，漏极电压分别为Vd1、Vd2、Vd3以及Vd4，电阻R2和R3分别为MOSFET T2和T3的上拉电阻，当栅极控制电平为三态时，将栅极电压上拉至源极电压，电阻R1和R4分别为MOSFET T1和T4的下拉电阻，当栅极控制电平为三态时，将栅极电压下拉至漏极电压；逻辑控制模块U实时检测交流输入信号IN+和IN-，依据交流输入信号的相位按常规整流电路下二极管导通时序选择不同的MOSFET导通，以使各MOSFET在导通的状态下替代与其对应并联的二极管作为整流变换信号的通道，从而实现对交流输入信号IN+和IN-的低损耗整流，输出直流输出信号Vcc和GND。

[0034] 图2示意了本发明所述的低损耗整流电路在一种实施方式下的逻辑控制模块的电路结构示意图。

[0035] 如图2所示，本实施例的逻辑控制模块U包括：信号分压器、反向比较电路、反向器U2以及四个三态门G1、G2、G3以及G4，其中信号分压器包括串联的第一电阻R5和第二电阻R6，反向比较电路包括反向比较器U1、电阻R7以及电阻R8。连接方式如图，交流输入信号IN+和IN-接串联的R5和R6的两端，g1、g2、g3以及g4分别为四个三态门G1、G2、G3以及G4的输出端。此外，Vcc和GND为反向比较器、反向器以及三态门提供电源。电阻R5和R6构成信号分压器，将交流输入信号IN+和IN-之间的电压分压成可供反向比较器U1处理的电压水平，电阻R5一端接IN+，另外一端与电阻R6相连，同时接入到反向比较器U1的反向输入端，电阻R6的另外一端接IN-，电阻R7、R8以及反向比较器U1构成反向比较电路，电阻R8一端接GND，另外一端与电阻R7相连，同时接入到反向比较器U1的同相输入端，电阻R7的另外一端与反向比较器U1的输出相连。取 $R8 \gg R7$ ，使得比较基准近似为零，反向比较器U1将交流输入信号IN+和IN-转换成脉冲输出信号，分别接入到反向器U2的输入端、三态门G2和G4的输入端以及三态门G1和G3的控制端；反向器U2的输出为其输入的反向电平，其输出接入到三态门G2和G4的控制端以及三态门G1和G3的输入端；三态门具有输入端、输出端以及控制端，当其控制端为低电平时，其输出端处于禁止状态，当其控制端为高电平时，其输出端电平等于输入端电平。三态门G1、G2、G3以及G4的四个输出端g1、g2、g3以及g4即为整个逻辑控制模块U的输出端。

[0036] 本实施例的具体工作过程请结合参考图1和图2：

[0037] 当交流输入信号IN+和IN-为正半波时，即 $V_{IN+} > V_{cc} > GND > V_{IN-}$ ，反向比较器U1的反向输入端信号为正，输出为GND，反向器U2的输出为Vcc，由于三态门G2和G4的控制端电压为Vcc，三态门G2和G4的输出g2和g4为其输入电压GND，因此MOSFET T2和T4的栅极电压 $V_{g2} = V_{g4} = GND$ 。对于MOSFET T1，由于三态门G1的控制端为GND，其输出g1为三态，Vg1被下拉至VIN+，所以其不导通；对于MOSFET T2，由于 $V_{g2} = GND$ ， $V_{s2} = V_{IN+}$ ，而 $V_{IN+} > GND$ ，因此T2导通；对于MOSFET T3，由于三态门G3的控制端为GND，其输出g3为三态，因此Vg3被上拉至VIN-，所以其不导通；对于T4， $V_{g4} = GND$ ， $V_{d4} = V_{IN-}$ ， $GND > V_{IN-}$ ，因此T4导通；此时信号通路为IN+-T2-

Vcc-GND-T4-IN-;由于MOSFET T2和T4导通时,导通电阻仅为毫欧姆级别,因此损耗非常小。

[0038] 当交流输入信号IN+和IN-为负半波时,即 $V_{IN-} > V_{cc} > GND > V_{IN+}$ ,反向比较器U1的反向输入端信号为负,输出为Vcc,反向器U2的输出为GND,由于三态门G1和G3的控制端电压为Vcc,三态门G1和G3的输出g1和g3为其输入电压GND,因此MOSFET T1和T3的栅极电压 $V_{g1} = V_{g3} = GND$ 。对于MOSFET T1, $V_{g1} = GND, V_{d1} = V_{IN+}, GND > V_{IN+}$ ,因此T1导通;对于MOSFET T2,由于三态门G2的控制端为GND,其输出为三态,因此 $V_{g2}$ 被下拉至 $V_{IN+}$ ,其不导通;对于MOSFET T3, $V_{g3} = GND, V_{d3} = V_{IN-}, V_{IN-} > GND$ ,因此T3导通;对于MOSFET T4,由于三态门G4的控制端为GND,其输出为三态,因此 $V_{g4}$ 被上拉至 $V_{IN-}$ ,因此其不导通。此时信号通路为IN--T3-Vcc-GND-T1-IN+;由于MOSFET T3和T1导通时,导通电阻仅为毫欧姆级别,因此损耗非常小。

[0039] 由此可见,在交流输入信号IN+和IN-的正负半波范围内都有对应的MOSFET导通,其极小的导通电阻使得整流电路具有极低的压降和损耗。

[0040] 要注意的是,以上列举的仅为本发明的具体实施例,显然本发明不限于以上实施例,随之有着许多的类似变化。本领域的技术人员如果从本发明公开的内容直接导出或联想到的所有变形,均应属于本发明的保护范围。



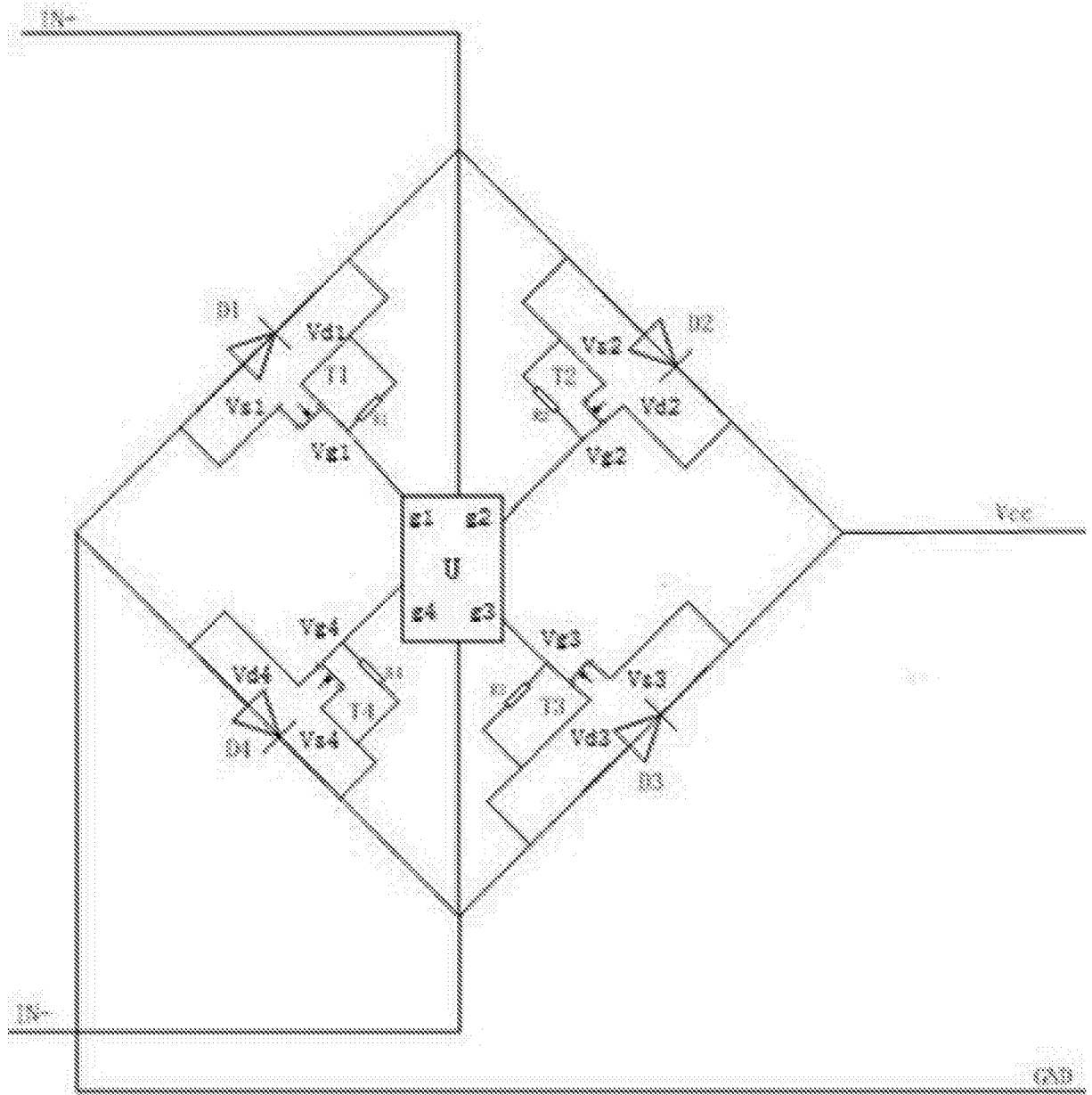


图1

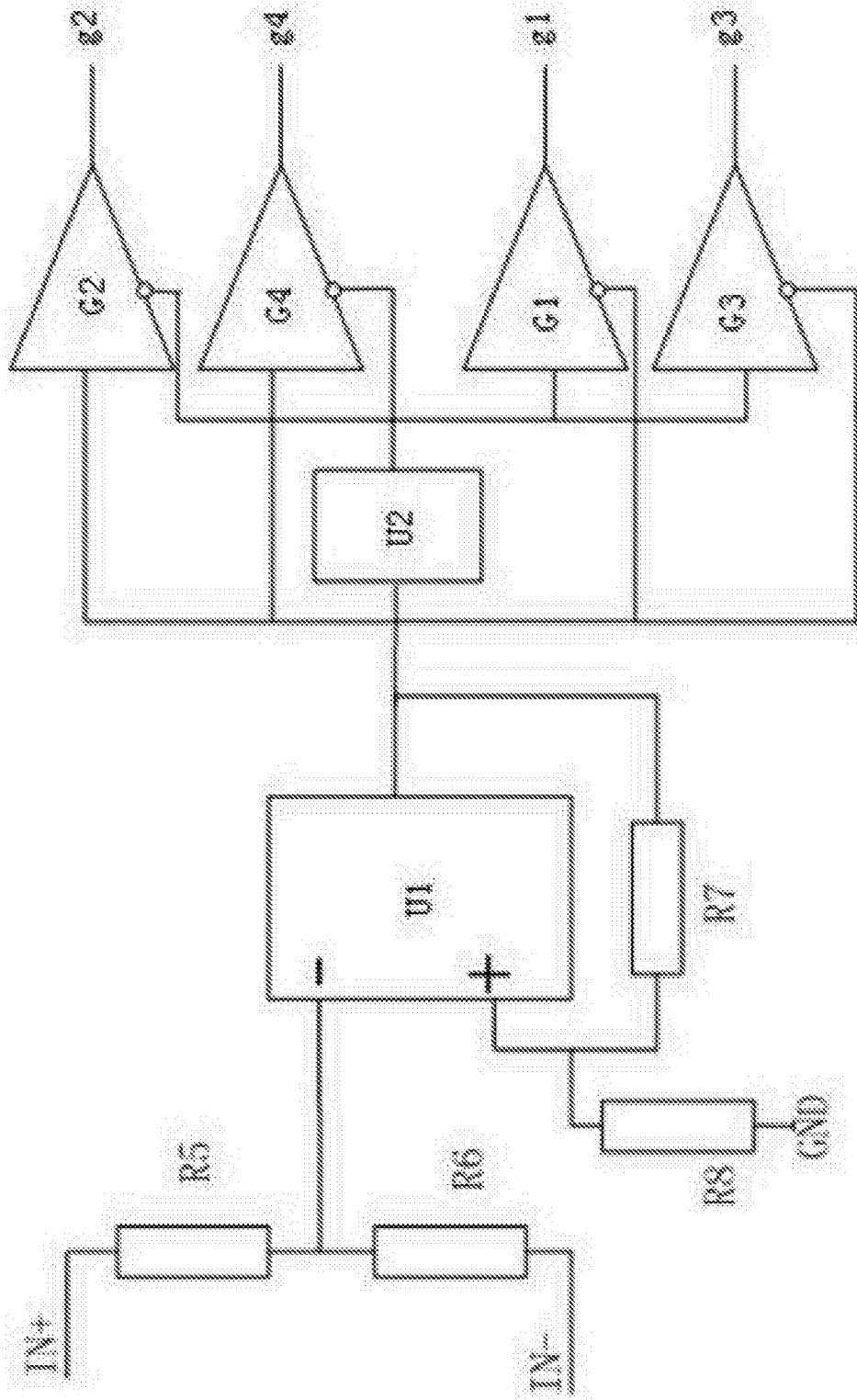


图2