

200924148

(此處由本局於收
文時黏貼條碼)

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96144723

HOL 23/525 (2006.01)

※ 申請日期：96.11.26

※IPC 分類：

HOL 25/Y (2006.01)

一、發明名稱：(中文/英文)

HOL 24/6 (2006.01)

具垂直電性自我連接之三維堆疊晶粒結構及其製造方法 / STRUCTURE OF THREE-DIMENSIONAL STACKED DIES WITH VERTICAL ELECTRICAL SELF-INTERCONNECTIONS AND METHOD FOR MANUFACTURING THE SAME

二、申請人：(共1人)

姓名或名稱：(中文/英文)(簽章)

財團法人工業技術研究院 / Industrial Technology Research Institute

代表人：(中文/英文)(簽章) 林信義/LIN, HSIN-I

住居所或營業所地址：(中文/英文)

新竹縣竹東鎮中興路四段 195 號/ No.195, Sec.4, Chung Hsin Rd., Chu Tung Town, Hsin Chu Hsien, Taiwan, R.O.C.

國籍：(中文/英文) 中華民國/R.O.C.

三、發明人：(共1人)

姓名：(中文/英文)

張恕銘/CHANG, SHU-MING

國籍：(中文/英文)

中華民國/R.O.C.

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種三維堆疊晶粒結構及其製造方法；特別是有關於一種具垂直電性自我連接之三維堆疊晶粒結構及其製造方法。

【先前技術】

為了迎合未來電子產品的輕薄短小、省電與高效能的需求趨勢，目前傳統半導體二維(2D)晶粒的構裝與線路連接方式已經不符合未來的產品需求。因此，將二維之晶粒導線佈局方式改為三維(3D)之連接方式將可以有效解決傳統二維晶粒導線佈局方式所遭遇之技術瓶頸。三維晶粒的堆疊方式可以有效增加單位面積的元件密度、降低晶粒尺寸大小與能量損耗等優點。

美國專利第 5,279,991 號揭露一種三維堆疊晶粒製造方法，係先切割晶圓將各個晶粒分離出來後，將多個晶粒堆疊起來，再利用金屬真空濺鍍方法與黃光製程形成堆疊晶粒之晶粒側壁導線連接。美國專利第 5,517,057 號、第 5,502,667 號、第 5,561,622 號、第 5,563,086 號、第 5,614,277 號、第 5,648,684 號、第 5,763,943 號、第 5,907,178 號及第 5,930,098 號揭露的三維堆疊晶粒製造方法係先切割晶圓將各個晶粒分離出來，再將欲堆疊之晶粒堆疊起來，之後再利用金屬真空濺鍍方式與黃光製程形成堆疊晶粒之晶粒側壁導線連接。前述三維堆疊晶粒製造方法係應用於相同尺寸大小晶粒之堆疊。不同尺寸大小之晶粒則放於被堆疊晶粒之最上層，而利用打線方式形成金屬連接。美國專利第 6,177,296 號揭露的一種三維堆疊晶粒製造方法係先

將晶圓切割分離出各個晶粒後，再將欲堆疊之晶粒堆疊起來，再利用導電膠形成堆疊晶粒之晶粒側壁金屬連接。美國專利第 6,188,129 號揭露的三維堆疊晶粒製造方法係先將晶圓切割分離出各個晶粒後，再將欲堆疊之晶粒堆疊起來，之後再利用金屬真空濺鍍方式與黃光製程形成堆疊晶粒之晶粒側壁金屬連接，並且直接形成錫球凸塊於堆疊晶粒之側壁上。美國專利第 7,102,238 號揭露的一種三維堆疊晶粒製造方法係以晶圓級方式形成金屬導線於晶圓正面、背面及晶粒邊緣之側壁。晶粒的堆疊方式係利用晶粒間之錫球凸塊作電性連接導通。美國專利第 7,208,343 號揭露的三維堆疊晶粒製造方法係先切割晶圓以分離各個晶粒，再將欲堆疊之晶粒堆疊起來，之後再利用導電膠形成堆疊晶粒的側壁金屬連接。

前述已知的各種三維堆疊晶粒製造方法均需使用相當昂貴的設備並且製程複雜耗時，使得這些三維堆疊晶粒製造方法花費相當高的成本。據此，亟待提供一種可降低製造成本的三維堆疊晶粒結構及其製造方法。

【發明內容】

本發明提供一種具垂直電性自我連接之三維堆疊晶粒結構及其製造方法，係採用非黃光製程的低成本無電鍍技術 (electroless plating technique)來完成三維堆疊晶粒間的垂直電性自我連接。

本發明提供的一種具垂直電性自我連接之三維堆疊晶粒結構，係包括：從下至上堆疊的複數個晶粒，其中至少兩個該等晶粒分別具有複數個金屬墊對應其至少一晶粒側邊；複數層第一絕緣層，係分別形成於每一該晶粒之一

第一表面上方並曝露出該等金屬墊，而每一該金屬墊上方形成一電性接觸穿過該第一絕緣層；複數層電性導線層，係形成於每一該晶粒之該第一絕緣層上方，該電性導線層包含複數條電性導線延伸至該晶粒對應該等金屬墊的該晶粒側邊，每一該金屬墊係藉由其電性接觸電性連接於對應的一條前述電性導線；複數層第二絕緣層，係形成於每一該晶粒之該第一絕緣層上方包覆該晶粒並使其該晶粒側邊的該等電性導線裸露出來；及複數條垂直電性導線，係形成於該等堆疊晶粒之該晶粒側邊並電性連接裸露於該晶粒側邊之該等電性導線，以建立該三維堆疊晶粒的垂直電性自我導通。

另一方面，本發明提供的一種具垂直電性自我連接之三維堆疊晶粒結構製造方法步驟包括：提供一晶圓，該晶圓上形成有複數個晶粒，相鄰該等晶粒之間具有一切割道，每一該晶粒具有複數個金屬墊；形成一凹溝於該晶圓上每一切割道中；形成一第一絕緣層於該晶圓上並於其中形成複數個開口，以使該等金屬墊曝露出來；形成一電性導線層於該第一絕緣層上，該電性導線層包含複數條電性導線延伸跨越該等凹溝，並使該等金屬墊分別電性連接對應的一條該電性導線；形成一第二絕緣層於該電性導線層上方；將一臨時基板貼合於該第二絕緣層上；將該晶圓底部薄化至該等凹溝位置對應處；移除該臨時基板，以得到一包含前述電性導線層之晶圓；將複數個包含前述電性導線層之晶圓對位接合堆疊在一起；形成一溝槽於堆疊的該等晶圓對接的每一切割道中，以側向裸露出每一條該電性導線之一部份；進行無電鍍製程，以於每一溝槽之一側壁形成複數條垂直電性導線電性連接該側壁處被裸露的該等

電性導線；及進行晶圓切割，以形成複數個三維堆疊晶粒。

此外，本發明提供另一種具垂直電性自我連接之三維堆疊晶粒結構，其包括：互相堆疊的至少兩個晶粒，每一該晶粒對應其至少一晶粒側邊具有複數個金屬墊；一電性導線層，形成於每一該晶粒之上表面，該電性導線層包含複數條電性導線，其中每一該金屬墊係電性連接一條前述電性導線；一第一絕緣層，係形成於下層晶粒上表面上方並裸露出該等電性導線之一部份；一第二絕緣層，係形成於上層晶粒上表面上方包覆該上層晶粒並側向裸露出其該等電性導線之一部份；及複數條垂直電性導線，係形成於該上層晶粒至少一該晶粒側邊並分別電性連接其一條側向裸露的該電性導線與該下層晶粒對應的一條前述電性導線。

本發明亦提供一種具電性自我連接之晶粒製造方法，其包括：提供一晶粒，該晶粒具有複數個金屬墊形成於其一表面上；及進行無電鍍製程，以形成一金屬層於每一該金屬墊外表面上，其中相鄰該等金屬墊間的該等金屬層彼此電性接觸。

本發明亦提供另一種具電性自我連接之三維堆疊晶粒製造方法，其包括：提供一第一晶粒，該第一晶粒具有複數個金屬墊於其一表面下方；形成一第一絕緣層於該第一晶粒之該表面上方，並使該等金屬墊曝露出來；提供一第二晶粒，該第二晶粒具有複數個金屬墊於其一表面下方；形成一第二絕緣層於該第二晶粒之該表面上方，並使該等金屬墊曝露出來；形成一間隔層於該第一晶粒之該第一絕緣層上；將該第二晶粒以金屬墊對金屬墊方式對接堆疊於該第一晶粒上方；及進行無電鍍製程，以形成一金

屬接觸於每一對對應的該等金屬墊之間。

本發明採用簡單的無電鍍製程來完成本發明三維堆疊晶粒的垂直電性自我連接，並不需使用到昂貴的矽穿孔(Through Silicon Via, TSV)技術來建立垂直電性導通。故本發明提供了一種具低成本優勢的三堆疊晶粒結構及其製造方法。

【實施方式】

第一 A 圖及第一 B 圖係一晶粒 10 上各金屬墊 102 間電性自我連接形成技術的示意圖，其係採用無電鍍製程(electroless plating process)將金屬 104 沈積於各金屬墊 102 上，使沈積的金屬 104 等向長大，進而在各金屬墊 102 間形成金屬橋接，以形成各金屬墊 102 間的電性自我連接。本發明係將此一概念進一步應用在三維堆疊晶粒的架構，以簡單的無電鍍製程建立三維堆疊晶粒間的垂直電性導通。

本發明具垂直電性自我連接之三維堆疊晶粒結構及其製造方法，藉由以下實施例配合所附圖式，將予以詳細說明如下：

第二 A 圖至第二 J 圖係根據本發明的一實施例的具垂直電性自我連接之三維堆疊晶粒結構製造方法各步驟對應的結構截面示意圖。參第二 A 圖，首先提供一晶圓 20，例如矽晶圓，該晶圓 20 上形成有複數個晶粒 200a、200b，相鄰該等晶粒 200a、200b 之間具有一切割道(未示出)，並且每一該晶粒 200a 及/或 200b 具有複數個金屬墊 202，例如鋁墊。參第二 B 圖，利用切割刀具或雷射或蝕刻方式於該晶圓 20 上每一切割道形成一凹溝 201。接著，形成一第

一絕緣層 203 於該晶圓 20 上方並填入該等凹溝 201。之後，形成複數個開口 204 於該第一絕緣層 203 中，以曝露出該等金屬墊 202。參第二 C 圖，形成一電性導線層 205 於該第一絕緣層 203 上。該電性導線層 205 包含複數條電性導線係延伸跨越該等凹溝 201，並使該等金屬墊 202 分別電性連接對應的一條該電性導線 205a。該電性導線層 205 可以是一鋁金屬層或銅金屬層並可包含有附著層金屬鈦(Ti)或鎢化鈦(TiW)或鉻(Cr)等金屬材料。參第二 D 圖，接著形成一第二絕緣層 206 於該電性導線層 205 上方，該第二絕緣層 206 可以是一具晶粒黏著功能的絕緣層。參第二 E 圖，將一臨時基板(handling substrate)21 暫時貼合於該第二絕緣層 206 上，並將該晶圓 20 背面研磨薄化至該等凹溝 201 對應位置處。本發明薄化的晶圓厚度較佳小於 20 微米(μm)。之後，再將該臨時基板 21 從該晶圓 20 上方移除，以形成具有該電性導線層 205 的薄化晶圓。參第二 F 圖，重覆前述步驟，分別形成多個具有該電性導線層 205 的薄化晶圓 20a、20b。將該等具有該電性導線層 205 的薄化晶圓 20a、20b 與具有該電性導線層 205 的前述薄化晶圓 20 及一未薄化的具有該電性導線層 205 的晶圓 20c 對位接合堆疊在一起，其中該等第二絕緣層 206 可以具有晶粒黏著功能或者例如該等晶圓兩兩之間利用黏著層彼此接合(未示出)。參第二 G 圖，形成一溝槽 207 於堆疊的該等晶圓 20、20a、20b、20c 對接的每一切割道中，以側向裸露出每一條該電性導線 205a 的一部份，同時於該最上層晶圓 20 的該第二絕緣層 206 中形成複數個開口 208，以使其該電性導線層 205 的部份表面曝露出來。參第二 H 圖，接著進行無電鍍製程(electroless plating process)，以在該等

電性導線 205a 的側向裸露部份沈積一金屬層，藉由該等金屬層的等向成長使相鄰該等金屬層彼此接觸，而形成一垂直電性導線 209 連接對應的該等電性導線 205。同時形成一金屬接觸 210 於最上層晶圓 20 的該第二絕緣層 206 中並電性接觸對應的一該金屬墊 202。藉由前述無電鍍製程即可在該等堆疊晶圓 20、20a、20b、20c 的各溝槽 207 側壁形成複數條前述垂直電性導線 209。該等垂直電性導線 209 及金屬接觸 210 可以包含銅、鎳、錫、金或其組合。參第二 I 圖，接著形成導電凸塊 211 例如錫球凸塊於該最上層晶圓 20 的該等金屬接觸 210 上方，以提供與外界電性導通的路徑。參第二 J 圖，進行晶圓切割，以形成複數個具有垂直電性自我連接的三維堆疊晶粒 2a、2b。

第三 A 圖係前述具有垂直電性自我連接的三維堆疊晶粒 2a、2b 的上視示意圖，第三 B 圖係第三圖中沿 A-A' 線的側面示意圖，及第三 C 圖係第三 A 圖沿 B-B' 線的截面示意圖，其中第三 C 圖係對應第二 J 圖的三維堆疊晶粒 2b 截面結構，其中元件標號已從圖式省略。

本發明方法形成的具垂直電性自我連接之三維堆疊晶粒結構可以有如第四 A 圖至第四 D 圖的垂直電性連接方式，其中第四 A 圖係具有第二晶粒至第四晶粒(IC2-IC3-IC4)之間的垂直電性連接，第四 B 圖係具有第二晶粒與第四晶粒(IC2-IC4)之間的垂直電性連接，第四 C 圖係具有第三晶粒(IC3)與外界的電性連接，而第四 D 圖係具有第二晶粒(IC2)與外界的電性連接。此外，如果最下層晶粒欲與外界電性連接，則於其它層晶粒可設計不與其鋁墊相連接的電性導線層橫跨其相鄰切割道。

再者，本發明亦可形成一保護層於該等三維堆疊晶粒

2a、2b 的各晶粒側壁覆蓋並保護該等垂直電性導線，如第五 A 圖至第五 C 圖所示。第五 A 圖係第二 H 圖的對應製程步驟完成後，接著再形成一絕緣性保護層 212 於該上層晶粒 20 的該等金屬接觸 210 上方，並同時覆蓋該等垂直電性導線 209，並使該等金屬接觸 210 曝露出來。參第五 B 圖，接著形成一導電凸塊 211 於該上層晶粒 20 的一該金屬接觸 210 上方，以建立與外界電性連接的路徑。參第五 C 圖，接著進行晶圓切割，以形成複數個三維堆疊晶粒 2c、2d。

第六圖係根據本發明另一實施例的三維堆疊晶粒結構截面示意圖，在此一實施例中，該三維堆疊晶粒包括兩個不同晶粒尺寸大小的晶粒 60、62，兩者係藉由一黏著層 64 接合堆疊在一起。該晶粒 60 具有複數個金屬墊 602，例如鋁墊。一第一電性導線層係形成於該晶粒 60 上表面，該第一電性導線層包括複數條第一電性導線 603a、603b，以使該等金屬墊 602 電性連接至一條對應的第一電性導線 603a、603b。一第一絕緣層 604 形成於該第一電性導線層上方並使該等第一電性導線 603a、603b 的部份表面裸露出來。該晶粒 62 具有複數個金屬墊 622，例如鋁墊。一第二電性導線層係形成於該晶粒 62 上方，該第二電性導線層包括複數條第二電性導線 623a、623b，係分別延伸至該晶粒 62 的相對晶粒側邊，而使該等第二電性導線 623a、623b 側向裸露出來。該晶粒 62 的一該金屬墊 622 係電性連接至一條對應的第二電性導線 623b。一第二絕緣層 624 係形成於該第二電性導線層上方，並使該第二電性導線 623a 的部份表面曝露出來。在此一實施例中進行無電鍍製程，以在該等第一電性導線 603a 及 603b 被裸露的部份及該等第二

電性導線 623a、623b 側向裸露的部份分別沈積一金屬層。該等金屬層係等向成長直至彼此接觸，而形成一條垂直電性導線 625a 於對應的該第一電性導線 603a 與該第二電性導線 623a 之間，及形成一條垂直電性導線 625b 於對應的該第一電性導線 603b 與該第二電性導線 623b 之間。同時沈積形成一金屬接觸 626 於該第二絕緣層 624 中並電性接觸一對應的第二電性導線 623a。接著，形成複數個導電凸塊 627 例如錫球凸塊於該第二絕緣層 624 上方，以使該第二電性導線 623a 可與外界建立電性連接。在此一實施例中，該等第一電性導線 603a 及 603b 與該等第二電性導線 623a、623b 係與第二圖的該等電性導線 205a 材質相同，而該等垂直電性導線 625a、625b 係與第二圖的該等垂直電性導線 209 材質相同。被堆疊的該晶粒 62 的厚度較佳小於 20 微米 (μm)。

本發明利用無電鍍製程形成電性自我連接導線的概念亦可應用於兩個晶粒間金屬墊互相相對的電性自我連接。第七圖係本發明又另一實施例的結構截面示意圖。在此一實施例中，本發明的晶粒堆疊結構係包括兩個正面對正面彼此對位接合堆疊在一起的晶粒 70、72，其中該晶粒 70 具有複數個金屬墊 702，例如鋁墊，而一絕緣層 704 係形成於該晶粒 70 上方，並使該等金屬墊 702 的部份表面曝露出來。該晶粒 72 具有複數個金屬墊 722，例如鋁墊，而另一絕緣層 724 係形成於該晶粒 72 上，並使該等金屬墊 722 的部份表面曝露出來。在此一實施例中，該等晶粒 70、72 係正面對正面彼此對位接合堆疊在一起，並使該等金屬墊 702、722 互相對位。一間隔層 725 係介於該等晶粒 70、72 之間以於兩者間形成間隙。在此一實施例中，進行無電

鍍製程以沈積形成一金屬接觸 726 於每一對對應的該等金屬墊 702、722 之間。

本發明方法除了可應用於晶粒對晶粒的堆疊外，亦可應用於晶粒對晶圓或晶圓對晶圓的晶圓級構裝製程。

以上所述僅為本發明之具體實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。

【圖式簡單說明】

第一 A 圖至第一 B 圖係顯示一晶粒的金屬墊間電性自我連接形成技術的示意圖；

第二 A 圖至第二 J 圖係根據本發明的一實施例的具垂直電性自我連接之三維堆疊晶粒結構製造方法各步驟對應的結構截面示意圖；

第三 A 圖係第二 J 圖之三維堆疊晶粒結構的上視示意圖；

第三 B 圖係第三 A 圖沿 A-A' 線的側視示意圖；

第三 C 圖係第三 A 圖沿 B-B' 線的截面示意圖；

第四 A 圖至第四 D 圖係顯示本發明三維堆疊晶粒結構的各種電性連接示意圖；

第五 A 圖至第五 C 圖係第二圖的具垂直電性自我連接之三維堆疊晶粒結構製造方法的一變化例各步驟對應的結構截面示意圖；

第六圖係根據本發明的另一實施例的具垂直電性自我連接之三維堆疊晶粒結構截面示意圖；及

第七圖係根據本發明的又另一實施例的具金屬墊間電性自我連接的堆疊晶粒結構截面示意圖。

【主要元件符號對照說明】

2a、2b、2c、2d----三維堆疊晶粒

10----晶粒

102----金屬墊

104----金屬層

20、20a、20b、20c----晶圓

21----臨時基板

60、62、70、72----晶粒

64----黏著層

200a、200b----晶粒	201----凹溝
202----金屬墊	203----第一絕緣層
204----開口	205----電性導線層
205a----電性導線	206----第二絕緣層
207----溝槽	208----開口
209----垂直電性導線	210----金屬接觸
211----導電凸塊	212----絕緣性保護層
602、622----金屬墊	
603a、603b----第一電性導線	
604----第一絕緣層	
623a、623b----第二電性導線	
624----第二絕緣層	
625a、625b----垂直電性導線	
626----金屬接觸	627----導電凸塊
702、722----金屬墊	704、724----絕緣層
725----間隔層	726----金屬接觸

五、中文發明摘要：

本發明提供一種具垂直電性自我連接之三維堆疊晶粒結構及其製造方法，係於三維堆疊晶粒間形成各自的電性導線層延伸至各晶粒側壁，再利用這些埋於各層間並外露於晶粒側壁的電性導線層進行無電鍍金屬自我沈積而等向長大，以沿著堆疊晶粒側壁形成一垂直電性導線連接各個電性導線層，進而完成三維堆疊晶粒的垂直電性自我連接。

六、英文發明摘要：

This invention provides a structure of three-dimensional stacked dies with vertical electrical self-interconnections and a method for manufacturing the same. A respective electrical conductive layer is formed in a buried layer of each of the stacked dies, and being extended and exposed to a sidewall of the respective die. An electroless plating process is performed to deposit metal on exposed portions of the respective electrical conductive layers. The metal isotropically grows along the sidewalls of the stacked dies to form a vertical electrical conductive wire connecting the respective electrical conductive layers. The vertical electrical self-interconnections of the three-dimensional stacked dies are established.

十、申請專利範圍：

1. 一種具垂直電性自我連接之三維堆疊晶粒結構，其包括：

複數個晶粒，該等晶粒係從下至上呈三維堆疊結構，至少二該等晶粒分別具有複數個金屬墊對應其至少一晶粒側邊；

一第一絕緣層，係形成於每一該晶粒之一第一表面上方並曝露出該等金屬墊，每一該金屬墊上方形成一電性接觸穿過該第一絕緣層；

一電性導線層，係形成於每一該晶粒之該第一絕緣層上方，該電性導線層包含複數條電性導線延伸至該晶粒對應該等金屬墊的該晶粒側邊，每一該金屬墊係藉由其電性接觸電性連接於對應的一條前述電性導線；

一第二絕緣層，係形成於每一該晶粒之該第一絕緣層上方包覆該晶粒並使其該晶粒側邊的該等電性導線裸露出來；及

複數條垂直電性導線，係形成於該等晶粒側邊並電性連接裸露於該等晶粒側邊之該等電性導線。

2. 如申請專利範圍第 1 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中更包含複數個導電凸塊位於最上層晶粒之第一表面上方並電性耦接於對應的該等電性導線。

3. 如申請專利範圍第 1 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該第二絕緣層具有晶粒黏著功能。

4.如申請專利範圍第 1 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該等晶粒兩兩之間具有一黏著層。

5.如申請專利範圍第 1 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該電性導線層之該等電性導線包含鋁或銅。

6.如申請專利範圍第 1 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該等電性導線含有鈦、鎢化鈦或鉻組成的金屬附著層。

7.如申請專利範圍第 1 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該等垂直電性導線係以無電鍍沈積方法形成。

8.如申請專利範圍第 7 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該等垂直電性導線包含銅、鎳、錫、金或其組合。

9.如申請專利範圍第 1 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中被堆疊的每一該晶粒厚度小於 20 微米 (μm)。

10.如申請專利範圍第 1 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中更包含一保護層包覆該等垂直電性導線。

11.一種具垂直電性自我連接之三維堆疊晶粒結構，其包括：

互相堆疊的至少兩個晶粒，每一該晶粒對應其至少一晶粒側邊具有複數個金屬墊；

一電性導線層，形成於每一該晶粒之上表面，該電性導線層包含複數條電性導線，其中每一該金屬墊係電性連接一條前述電性導線；

一第一絕緣層，係形成於下層晶粒上表面上方並裸露出該等電性導線之一部份；

一第二絕緣層，係形成於上層晶粒上表面上方包覆該上層晶粒並側向裸露出其該等電性導線之一部份；及

複數條垂直電性導線，係形成於該上層晶粒至少一該晶粒側邊並分別電性連接其一條側向裸露的該電性導線與該下層晶粒對應的一條前述電性導線。

12.如申請專利範圍第 11 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該等晶粒具有相同尺寸大小或不同尺寸大小。

13.如申請專利範圍第 11 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中更包含複數個導電凸塊位於該第二絕緣層上方，其中該上層晶粒之至少一條前述電性導線係與一該導電凸塊電性耦接。

14.如申請專利範圍第 11 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該等垂直電性導線係以無電鍍沈積方法形成。

15.如申請專利範圍第 14 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該等垂直電性導線包含銅、鎳、錫、金或其組合。

16.如申請專利範圍第 11 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該上層晶粒與下層晶粒之該等電性導線包含鋁或銅。

17. 如申請專利範圍第 11 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中該等電性導線含有鈦、鎢化鈦或鉻組成的金屬附著層。

18.如申請專利範圍第 11 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中更包含一絕緣性黏著層介於該上層晶粒與下層晶粒之間。

19.如申請專利範圍第 11 項所述之具垂直電性自我連接之三維堆疊晶粒結構，其中被堆疊的該晶粒厚度小於 20 微米(μm)。

20.一種具垂直電性自我連接之三維堆疊晶粒結構之製造方法，其包括：

提供一晶圓，該晶圓上形成有複數個晶粒，相鄰該等晶粒之間具有一切割道，每一該晶粒具有複數個金屬墊；

形成一凹溝於該晶圓上每一切割道中；

形成一第一絕緣層於該晶圓上並於其中形成複數個開口，以使該等金屬墊曝露出來；

形成一電性導線層於該第一絕緣層上，該電性導線層包含複數條電性導線，以使該等金屬墊分別電性連接對應的一條該電性導線，該等電性導線係延伸跨越該等凹溝；

形成一第二絕緣層於該電性導線層上方；

將一臨時基板貼合於該第二絕緣層上；

將該晶圓底部薄化至該等凹溝位置對應處；

移除該臨時基板，以得到一包含前述電性導線層之晶圓；

將複數個包含前述電性導線層之晶圓對位接合堆疊在一起；

形成一溝槽於堆疊的該等晶圓對接的每一切割道中，以側向裸露出每一條該電性導線之一部份；

進行無電鍍製程，以於每一溝槽之一側壁形成複數條垂直電性導線，以電性連接該側壁處被裸露的該等電性導線；及

進行晶圓切割，以形成複數個三維堆疊晶粒。

21.如申請專利範圍第 20 項所述之具垂直電性自我連接之三維堆疊晶粒結構之製造方法，其中在形成前述溝槽於堆疊的該等晶圓的每一切割道之前，更包含將前述堆疊的該等晶圓對位接合堆疊於一未薄化包含前述電性導線層之晶圓上。

22.如申請專利範圍第 20 項所述之具垂直電性自我連接之三維堆疊晶粒結構之製造方法，其中在進行晶圓切割之前，更包含形成複數個導電凸塊於最上層晶圓之該第二絕緣層上方，藉以提供後續形成之每一該三維堆疊晶粒與

外界的電性導通。

23.如申請專利範圍第 20 項所述之具垂直電性自我連接之三維堆疊晶粒結構之製造方法，其中該第二絕緣層具有晶粒黏著功能。

24.如申請專利範圍第 20 項所述之具垂直電性自我連接之三維堆疊晶粒結構之製造方法，其中該等垂直電性導線包含銅、鎳、錫、金或其組合。

25. 一種具電性自我連接之晶粒製造方法，其包括：
提供一晶粒，該晶粒具有複數個金屬墊形成於其一表面上；及

進行無電鍍製程，以形成一金屬層於每一該金屬墊外表面上，其中相鄰該等金屬墊間的該等金屬層彼此電性接觸。

26. 一種具電性自我連接之三維堆疊晶粒製造方法，其包括：

提供一第一晶粒，該第一晶粒具有複數個金屬墊於其一表面下方；

形成一第一絕緣層於該第一晶粒之該表面上方，並使該等金屬墊曝露出來；

提供一第二晶粒，該第二晶粒具有複數個金屬墊於其一表面下方；

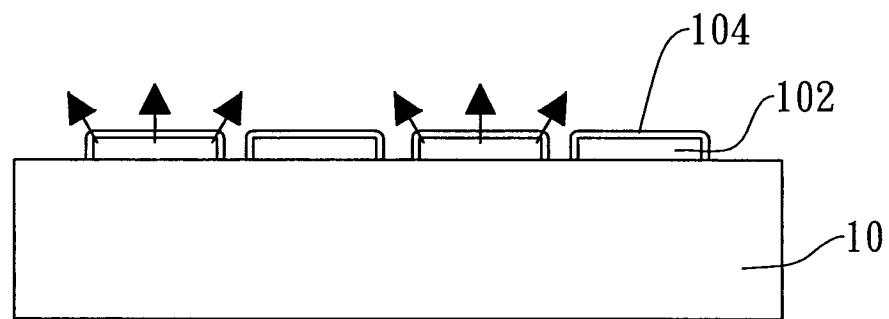
形成一第二絕緣層於該第二晶粒之該上表面上方，並使該等金屬墊曝露出來；

形成一間隔層於該第一晶粒之該第一絕緣層上；

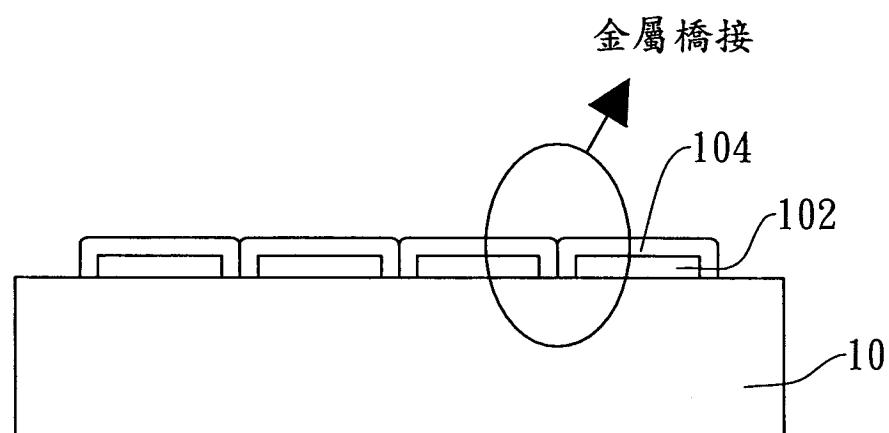
將該第二晶粒以金屬墊對金屬墊方式對接堆疊於該第一晶粒上方；及

進行無電鍍製程，以形成一金屬接觸於每一對對應的該等金屬墊之間。

十一、圖式：

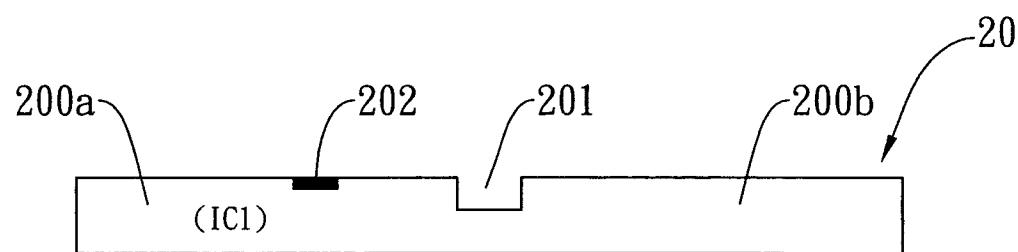


第一A圖

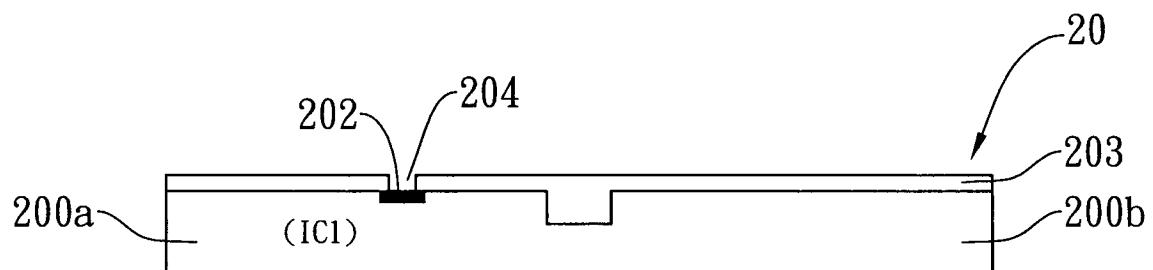


第一B圖

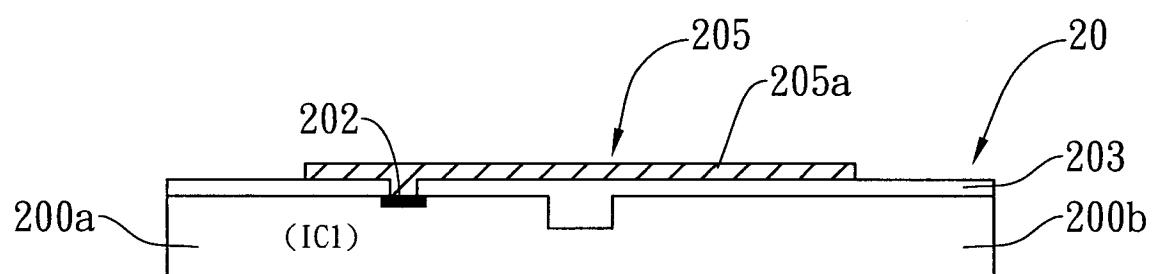
200924148



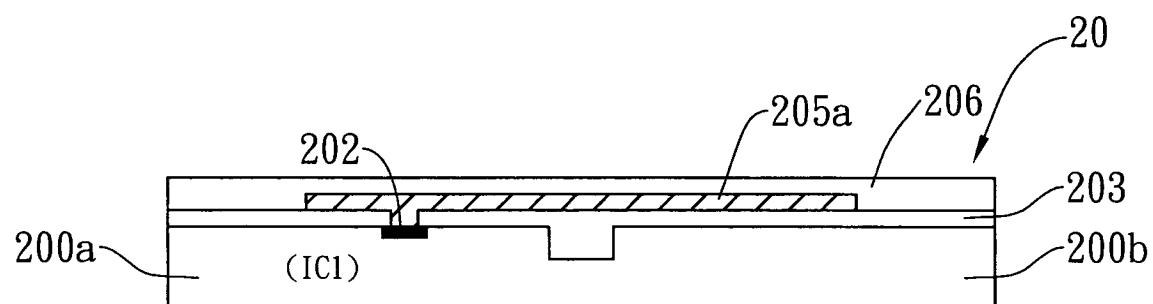
第二A圖



第二B圖

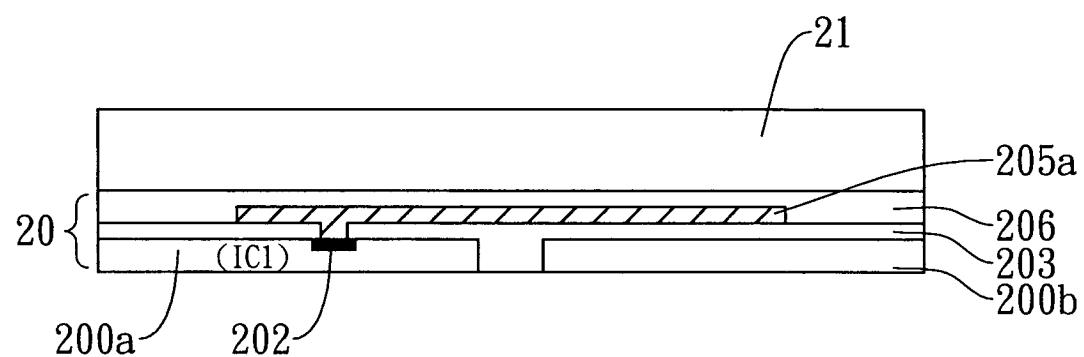


第二C圖

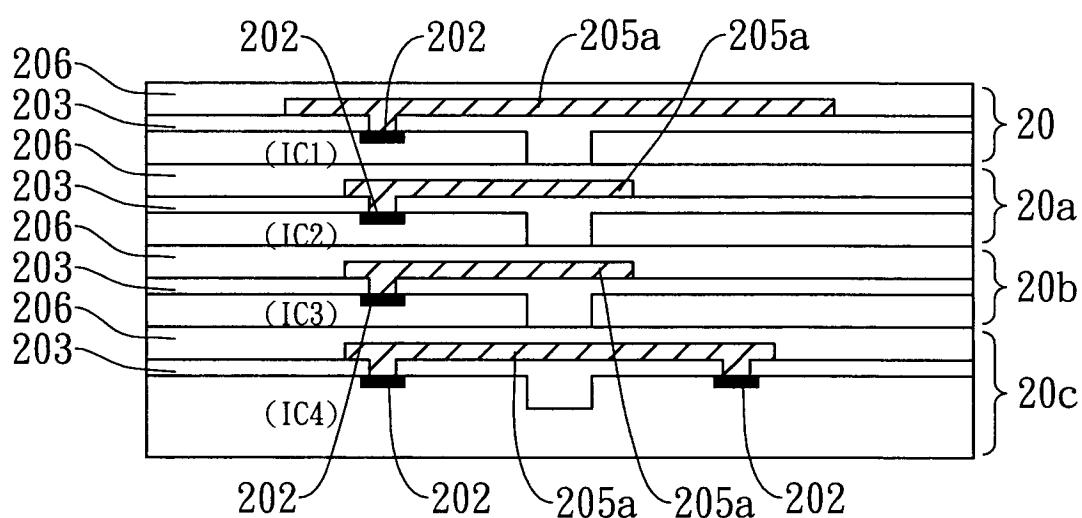


第二D圖

200924148

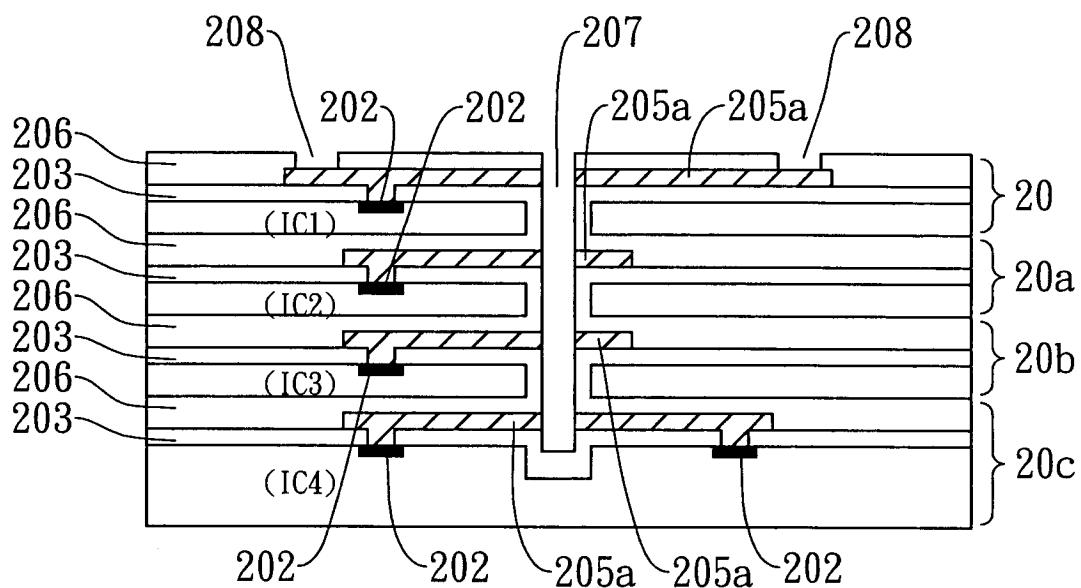


第二E圖

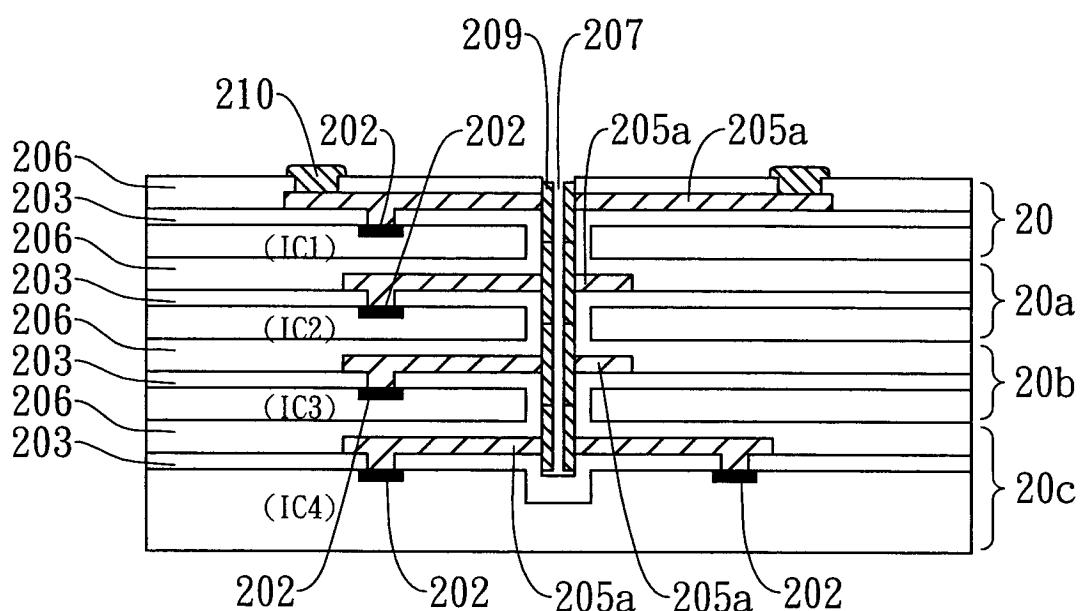


第二F圖

200924148

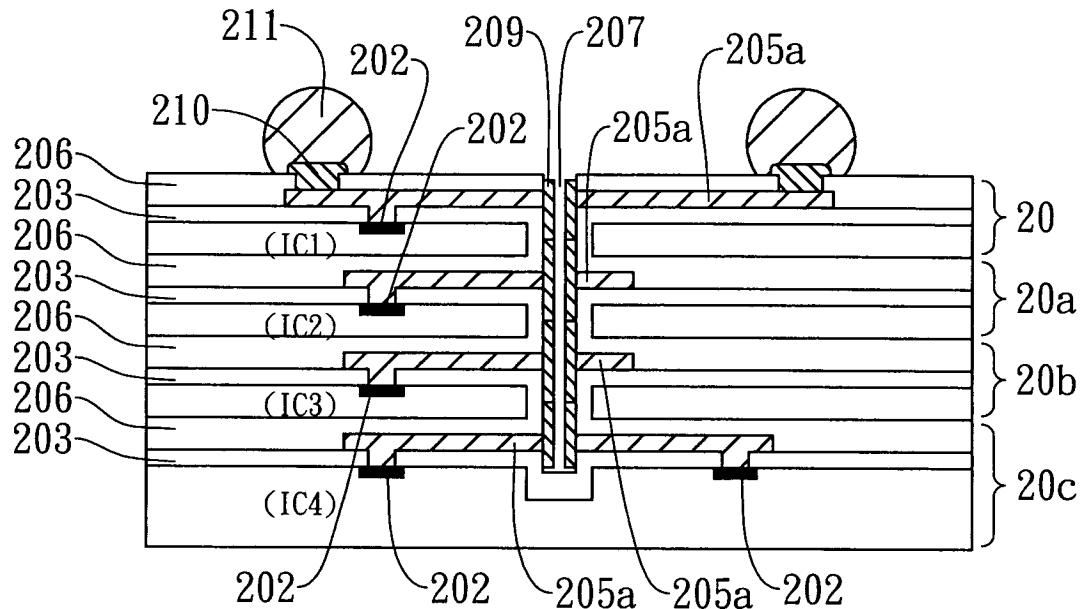


第二G圖

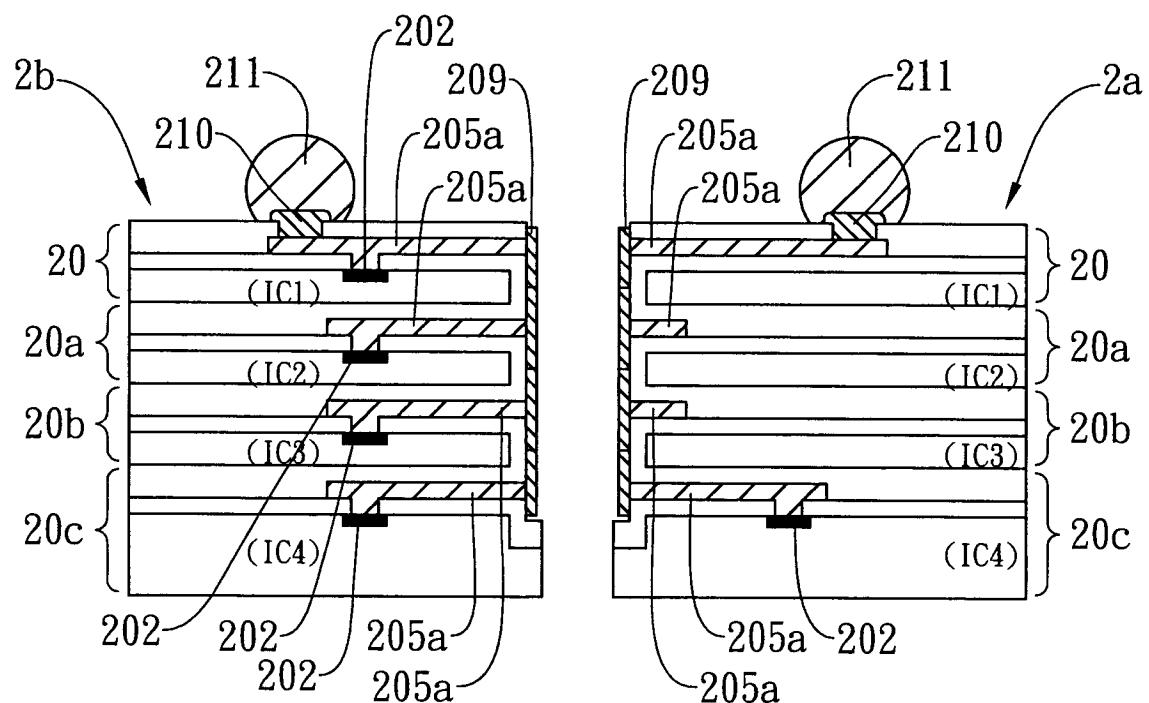


第二H圖

200924148

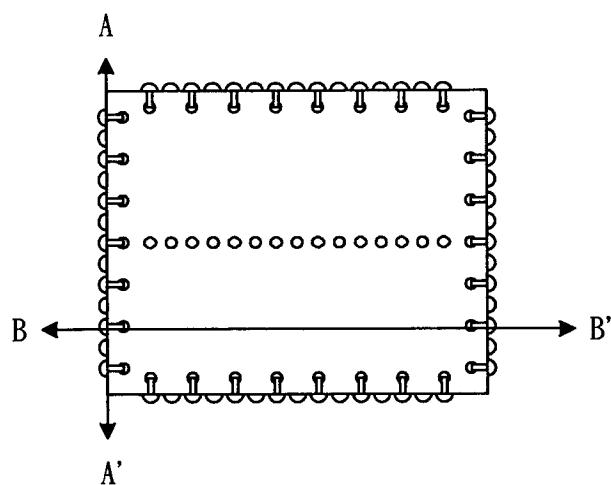


第二 I 圖

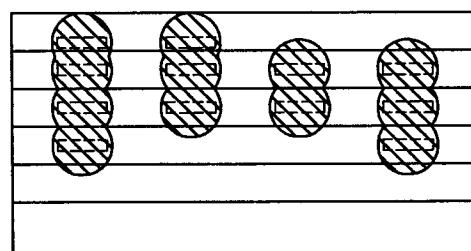


第二 J 圖

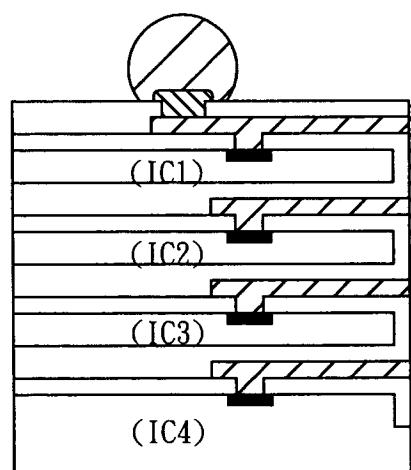
200924148



第三A圖

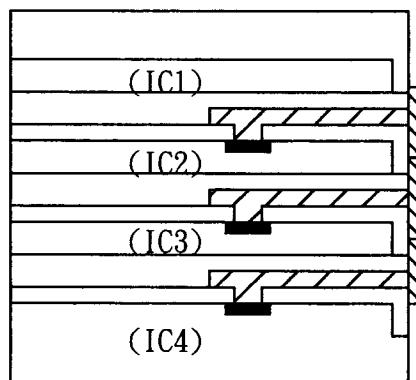


第三B圖

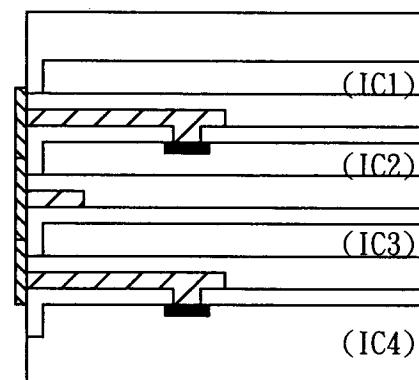


第三C圖

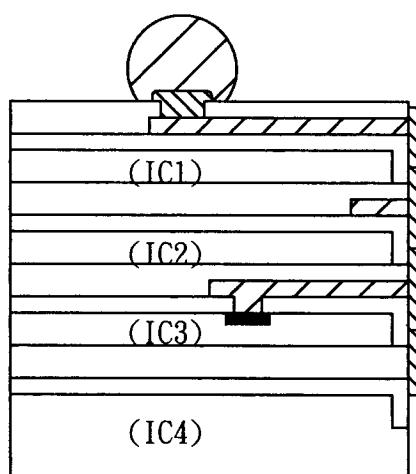
200924148



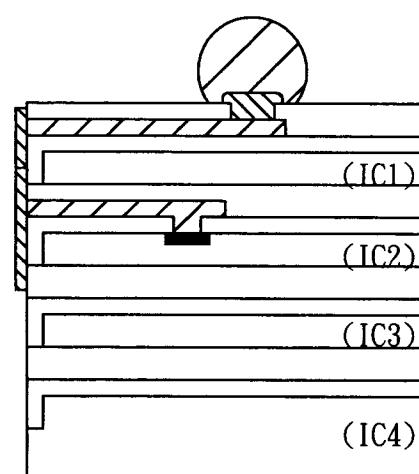
第四A圖



第四B圖

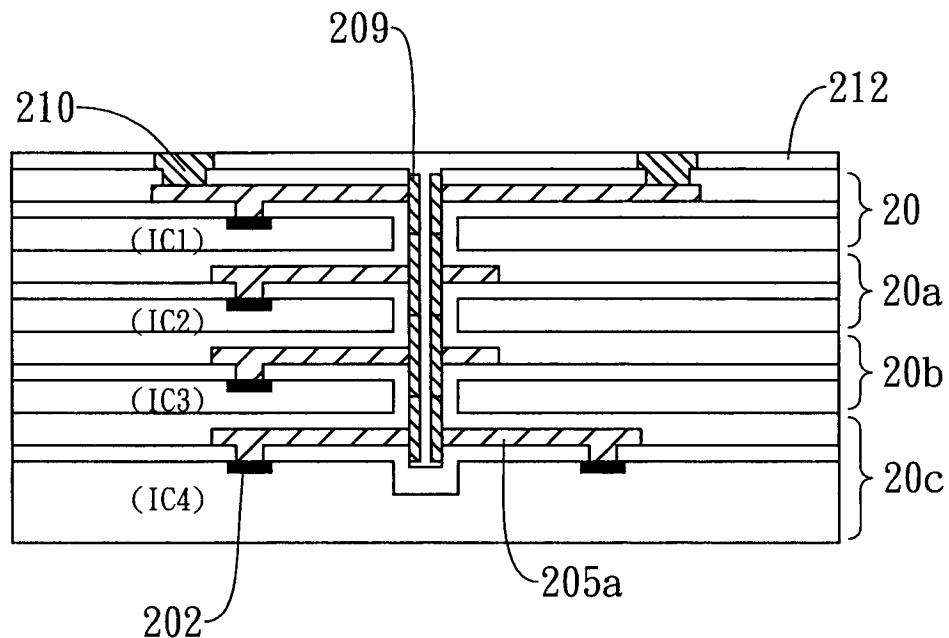


第四C圖

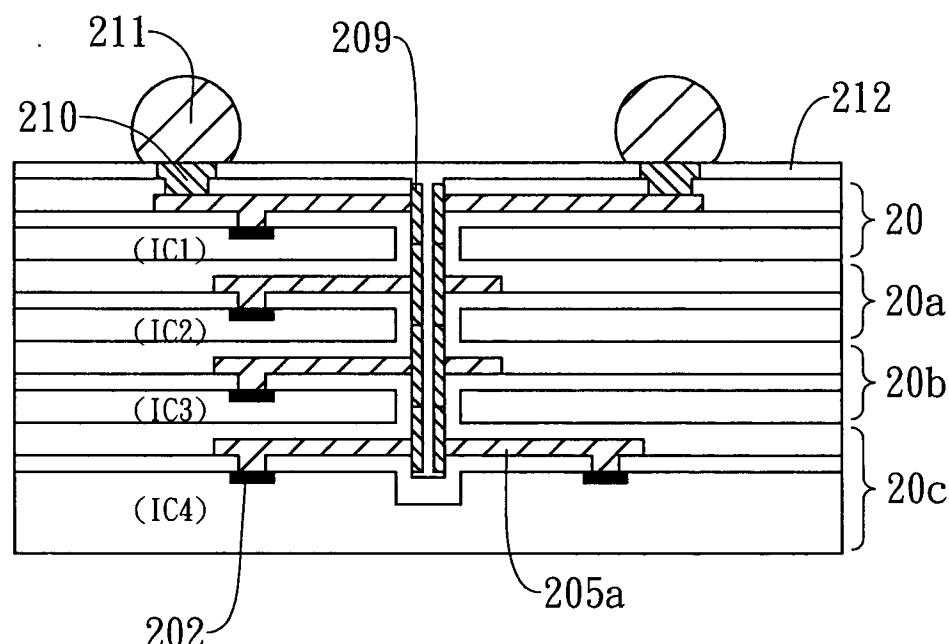


第四D圖

200924148

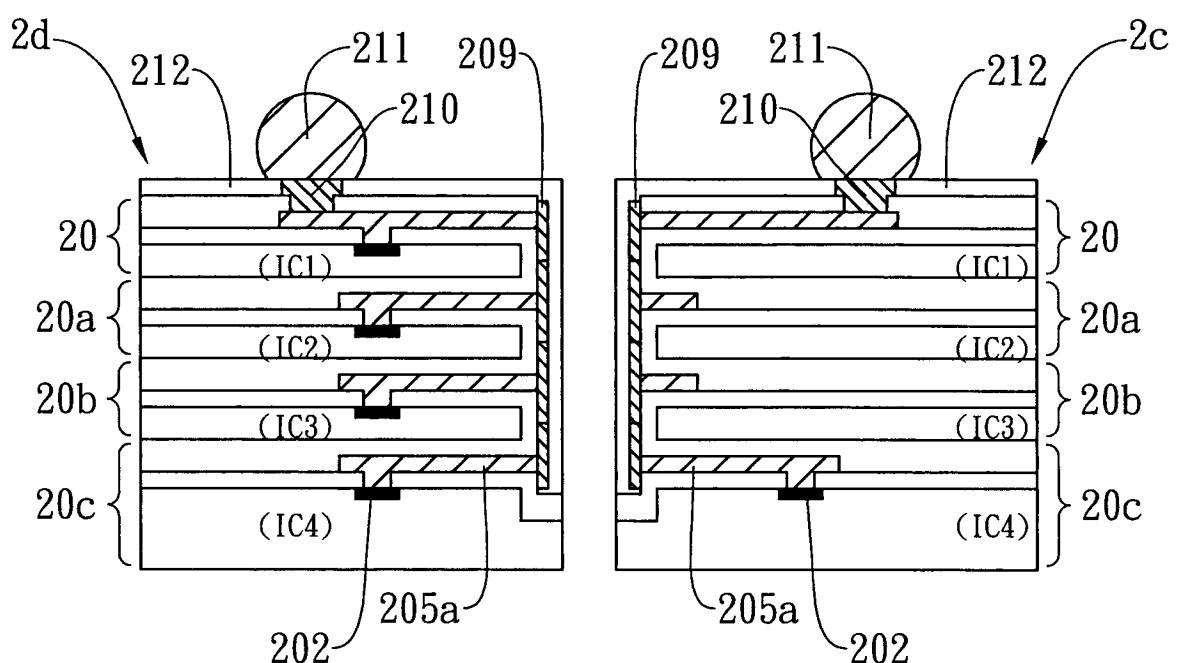


第五A圖

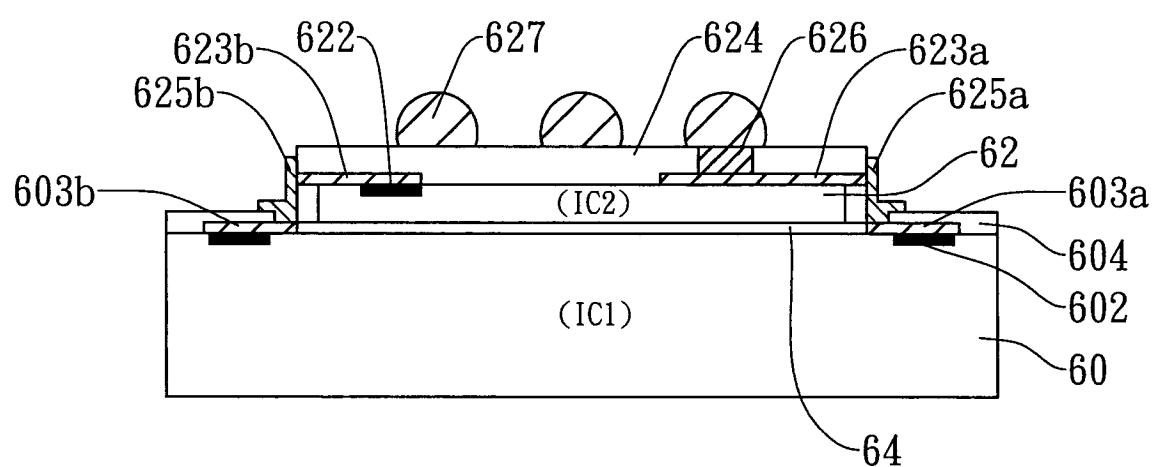


第五B圖

200924148

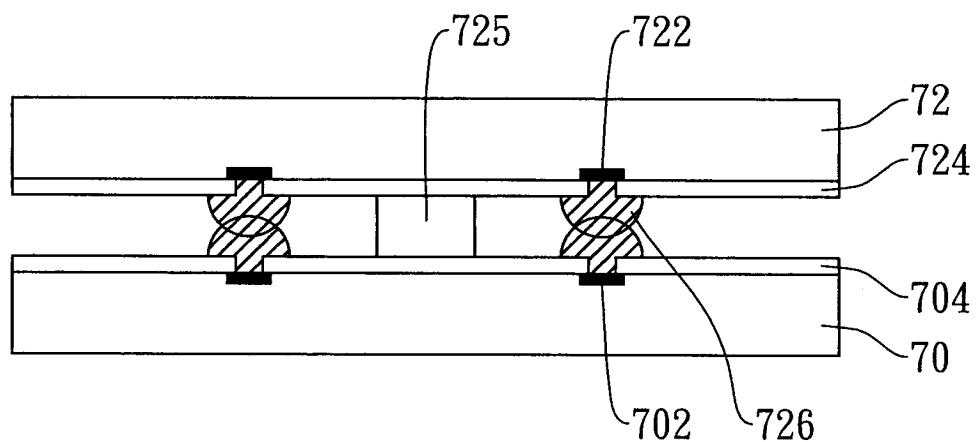


第五C圖



第六圖

200924148



第七圖

七、指定代表圖：

(一)本案指定代表圖為：第（二J）圖。

(二)本代表圖之元件符號簡單說明：

2a、2b----三維堆疊晶粒

20、20a、20b、20c----晶圓

202----金屬墊

205a----電性導線

209----垂直電性導線

210----金屬接觸

211----導電凸塊

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無